

(19)대한민국특허청(KR)

(12) 공개특허공보(A)

(51) 。 Int. Cl.
G09G 3/30 (2006.01)

(11) 공개번호 10-2006-0083587
(43) 공개일자 2006년07월21일

(21) 출원번호 10-2005-0004460

(22) 출원일자 2005년01월18일

(71) 출원인 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575

(72) 발명자 박정국
경남 양산시 물금읍 범어리 성원아파트 2동 110호
홍승균
부산 남구 문현동 삼성힐타워 C동 3105호
이일한
부산 동래구 명장1동 충렬아파트 16동 106호

(74) 대리인 리앤목특허법인

심사청구 : 있음

(54) 효율적인 프리-차지 동작을 위한 전계발광 디스플레이패널의 구동 방법 및 장치

요약

본 발명은, 데이터 전극 라인들과 주사 전극 라인들이 소정 간격을 두고 서로 교차되게 형성되어 이 교차 영역들에서 전계 발광 셀들이 형성되는 전계발광 디스플레이 패널에 대하여, 각각의 수평 구동 시간의 종료 직전에서 상기 데이터 전극 라인들에 남아있는 전하들을 제너 다이오드를 통하여 방전시키는 프리-차지가 수행되는 전계발광 디스플레이 패널의 구동 방법 및 장치이다. 여기에서, 현재 수평 구동 시간의 종료 직전에 수행되는 상기 프리-차지의 총 전류량이, 현재 수평 구동 시간의 평균 계조에 비례하고 그 다음 수평 구동 시간의 평균 계조에 반비례하여 변화도록 제어된다.

대표도

도 2

명세서

도면의 간단한 설명

도 1은 본 발명의 일 실시예에 의한 전계발광 디스플레이 패널의 구동 장치를 보여주는 도면이다.

도 2는 도 1의 전계발광 디스플레이 패널의 구동을 위한 제어 및 구동 신호들을 보여주는 타이밍도이다.

도 3은 도 1의 데이터 구동부의 내부 구성을 보여주는 회로도이다.

도 4는 도 5의 출력 회로의 내부 구성을 보여주는 회로도이다.

도 5는 본 발명의 또다른 실시예에 의한 전계발광 디스플레이 패널의 구동 장치를 보여주는 도면이다.

도 6은 도 5의 전계발광 디스플레이 패널의 구동을 위한 제어 및 구동 신호들을 보여주는 타이밍도이다.

<도면의 주요 부분에 대한 부호의 설명>

1...주 제어부, 22_D...데이터 구동부,

22_S...주사 구동부, 9...프리-차지 회로,

S_{DM}...영상 신호, D_{DA}...영상 데이터,

S_{DC}...데이터 제어 신호, S_{SA}...주사 제어 신호,

S_{PC}...프리-차지 제어 신호.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 전계-발광 디스플레이 패널의 구동 방법 및 장치에 관한 것으로서, 보다 상세하게는, 데이터 전극 라인들과 주사 전극 라인들이 소정 간격을 두고 서로 교차되게 형성되어 상기 교차 영역들에서 전계발광 셀들이 형성되는 전계발광 디스플레이 패널에 대하여, 각각의 수평 구동 시간의 종료 직전에서 상기 데이터 전극 라인들에 남아있는 전하들을 제너 다이오드를 통하여 방전시키는 프리-차지(pre-charge)가 수행되는 전계발광 디스플레이 패널의 구동 방법 및 장치에 관한 것이다.

전계발광 디스플레이 패널의 구조에 대해서는 미국 특허 제6,236,443호에 잘 설명되어 있으므로 생략된다.

상기와 같은 통상적인 전계-발광 디스플레이 패널의 구동 장치에 있어서, 각각의 수평 구동 시간의 종료 직전의 일정한 시간에서 데이터 전극 라인들에 남아있는 전하들을 제너 다이오드를 통하여 방전시키는 프리-차지(pre-charge)가 수행된다. 이에 따라, 각각의 수평 구동 시간의 종료 직전에서 데이터 전극 라인들로부터 제너 다이오드를 통하여 접지 단자로 전류가 흐르며, 데이터 전극 라인들의 전압이 제너 다이오드의 항복 전압(breakdown voltage)과 같아지는 시점에서 전류가 흐르지 않는다.

상기와 같은 프리-차지(pre-charge) 동작에 의하면, 다음 수평 구동 주기의 초기에서 모든 데이터 전극 라인들의 전압이 충전 전압 즉, 제너 다이오드의 항복 전압으로서 균일하게 되며, 다음 수평 구동 주기에서 선택된 셀들의 턴-온(turn-on) 동작이 상기 충전 전압에 의하여 빨라진다.

그럼에도 불구하고, 상기와 같은 통상적인 프리-차지(pre-charge) 동작에 의하면, 상당한 양의 전류가 상기 제너 다이오드를 통하여 접지 단자로 흐르므로, 소비 전력이 보다 절감되지 못한다는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은, 각각의 수평 구동 주기의 종료 직전에 수행되는 프리-차지(pre-charge) 동작을 적응적으로 수행함에 따라, 다음 수평 구동 주기의 초기에서 모든 데이터 전극 라인들의 초기 전압을 균일하게 하고, 소비 전력을 절감함과 동시에 구동 속도를 높일 수 있는 전계발광 디스플레이 패널의 구동 방법 및 장치를 제공하는 것이다.

발명의 구성 및 작용

상기 목적을 이루기 위한 본 발명은, 데이터 전극 라인들과 주사 전극 라인들이 소정 간격을 두고 서로 교차되게 형성되어 상기 교차 영역들에서 전계발광 셀들이 형성되는 전계발광 디스플레이 패널에 대하여, 각각의 수평 구동 시간의 종료 직전에서 상기 데이터 전극 라인들에 남아있는 전하들을 제너 다이오드를 통하여 방전시키는 프리-차지가 수행되는 전계발광 디스플레이 패널의 구동 방법 및 장치이다. 여기에서, 현재 수평 구동 시간의 종료 직전에 수행되는 상기 프리-차지의 총 전류량이, 현재 수평 구동 시간의 평균 계조에 비례하고 그 다음 수평 구동 시간의 평균 계조에 반비례하여 변화도록 제어된다.

본 발명의 상기 전계발광 디스플레이 패널의 구동 방법 및 장치에 의하면, 다음과 같은 효과들을 얻을 수 있다.

첫째, 현재 수평 구동 시간의 종료 직전에 수행되는 상기 프리-차지의 총 전류량이 현재 수평 구동 시간의 평균 계조에 비례하므로, 다음 수평 구동 주기의 초기에서 모든 데이터 전극 라인들의 초기 전압이 균일해질 수 있다.

둘째, 현재 수평 구동 시간의 종료 직전에 수행되는 상기 프리-차지의 총 전류량이 그 다음 수평 구동 시간의 평균 계조에 반비례한다. 이에 따라, 다음 수평 구동 시간의 평균 계조가 높을수록, 현재 수평 구동 시간의 프리-차지의 소비 전력이 보다 절감됨과 동시에, 다음 수평 구동 시간의 초기에서의 상기 데이터 전극 라인들의 초기 전압이 보다 높아진다. 이와 같이 다음 수평 구동 시간의 초기에서의 상기 데이터 전극 라인들의 초기 전압이 보다 높아지는 경우, 다음 수평 구동 시간의 선택된 셀들의 턴-온(turn-on) 동작이 빠르게 진행될 수 있다.

이하, 본 발명에 따른 바람직한 실시예가 상세히 설명된다.

도 1은 본 발명의 일 실시예에 의한 전계발광 디스플레이 패널(32)의 구동 장치를 보여준다. 도 1에서 참조 부호 EC는 전계 발광 셀들을 가리키며, 이 전계발광 셀들(EC) 각각은 전계발광 다이오드 및 기생 캐패시터를 포함한다.

도 1을 참조하면, 본 발명의 일 실시예에 의한 전계발광 디스플레이 패널(32)의 구동 장치는 주 제어부(1), 데이터 구동부(22_D), 주사 구동부(22_S), 및 프리-차지 회로(9)를 포함한다.

주 제어부(1)는 입력 영상 신호(S_{DM})를 처리하여 디스플레이 데이터 신호들(D_{DA}) 및 스위칭 제어 신호들(S_{DC}, S_{SA}, S_{PC})을 발생시킨다.

데이터 구동부(22_D)는 전계발광 디스플레이 패널(32)의 데이터 전극 라인들(3a 내지 3z)의 신호-입력단들에 연결된다. 데이터 구동부(22_D)는 주 제어부(1)로부터 입력되는 스위칭 제어 신호들(S_{DC})에 따라 디스플레이 데이터 신호들(D_{DA})에 상응하는 데이터 전류 신호들을 전류원들(8a 내지 8z)에서 생성하여 데이터 전극 라인들(3a 내지 3z)에 인가한다. 또한, 데이터 구동부(22_D)는, 각각의 수평 구동 주기(도 2의 T_{HD1}, T_{HD2})의 초기에서, 스위칭 제어 신호들(S_{DC})에 포함되어 있는 피크-부팅 제어 신호(도 2의 S_{PB})에 따른 시간(도 2의 t3~t4, t6~t7, t9~t10) 동안에 피크-부팅 전류들(도 2의 I_{PK})을 데이터 전극 라인들(3a 내지 3z)에 인가한다.

주사 구동부(22_S)는 주 제어부(1)로부터 입력되는 스위칭 제어 신호들(S_{SA})에 따른 주사 구동 신호를 주사 전극 라인들(4a 내지 4z) 각각에 순차적으로 인가한다.

프리-차지 회로(9)는 스위칭 회로(25)와 예비 충전부(22)를 포함한다. 주 제어부(1)로부터의 프리-차지 제어 신호(S_{PC})에 따라 동작하는 스위칭 회로(25)는 데이터 전극 라인들(3a 내지 3z) 각각에 연결된 스위칭 소자들(25a 내지 25z)을 구비한다. 예비 충전부(22)는, 스위칭 회로(25)의 공통 출력 단자와 접지 단자 사이에 연결되어, 각각의 수평 구동 시간의 종료 직전에 스위칭 회로(25)의 스위칭 소자들(25a 내지 25z)이 온(On)됨에 따라 방전될 전류에 의하여 예비 충전을 수행한다.

보다 상세하게는, 각각의 수평 구동 주기의 종료 직전에서, 스위칭 회로(25)의 스위칭 소자들(25a 내지 25z)이 온(On)된다. 이로 인하여, 데이터 전극 라인들(3a 내지 3z)로부터 예비 충전부(22) 안의 제너 다이오드(23)를 통하여 접지 단자로 전류가 흐르며, 데이터 전극 라인들(3a 내지 3z)의 전압이 제너 다이오드(23)의 항복 전압(breakdown voltage)과 같아지는 시점에서 전류가 흐르지 않는다.

상기와 같은 프리-차지(pre-charge) 동작에 의하면, 다음 수평 구동 주기의 초기에서 모든 데이터 전극 라인들(3a 내지 3z)의 초기 전압이 캐패시터(24)의 충전 전압 즉, 제너 다이오드(23)의 항복 전압으로서 균일하게 되며, 다음 수평 구동 주기에서 선택된 셀들의 턴-온(turn-on) 동작이 상기 충전 전압에 의하여 빨라진다.

여기에서, 본 실시예의 경우, 데이터 전극 라인들(3a 내지 3z)로부터 제너 다이오드(23)를 통하여 접지 단자로 일정한 전류가 흐른다. 또한, 현재 수평 구동 시간의 종료 직전에 수행되는 프리-차지의 수행 시간이, 현재 수평 구동 시간의 평균 계조에 비례하고 그 다음 수평 구동 시간의 평균 계조에 반비례하여 변하도록 제어된다. 이와 관련된 내용은 도 2를 참조하여 보다 상세히 설명될 것이다.

도 2는 도 1의 전계발광 디스플레이 패널(32)의 구동을 위한 제어 및 구동 신호들을 보여준다. 도 2에서, 참조 부호 S_{HS} 는 주 제어부(도 1의 1)로부터 데이터 구동부(도 1의 22_D)에 입력되는 스위칭 제어 신호들(S_{DC})에 포함된 수평 동기 신호를 가리킨다. 참조 부호 S_{PC} 는, 주 제어부(1)로부터 데이터 구동부(22_D)에 입력되는 스위칭 제어 신호들(S_{DC})에 포함된 프리-차지 제어 신호, 및 주 제어부(1)로부터 프리-차지 회로(9)로 입력되는 프리-차지 제어 신호를 가리킨다. 참조 부호 S_{PB} 는 주 제어부(1)로부터 데이터 구동부(22_D)에 입력되는 스위칭 제어 신호들(S_{DC})에 포함된 피크-부팅 제어 신호를 가리킨다. 참조 부호 S_{CV} 는 어느 한 데이터 전극 라인(3a 내지 3z)의 전위를 가리킨다. 그리고 참조 부호 S_{CI} 는 어느 한 데이터 전극 라인(3a 내지 3z)의 전류량을 각각 가리킨다.

도 1 및 2를 참조하면, 수평 동기 신호(S_{HS})의 전위가 접지 전위(V_{GND})로부터 높은 전위(V_{HS_H})로 상승하는 시점에서 각각의 수평 구동 주기(T_{HD1} , T_{HD2})가 시작된다.

제1 수평 구동 주기(T_{HD1})에 있어서, 피크-부팅 제어 신호(S_{PB})가 높은 전위(V_{PC_H})로부터 접지 전위(V_{GND})로 하강하는 시간($t3 \sim t4$) 동안에 최대 전류량(I_{PK})의 피크-부팅 전류가 데이터 전극 라인들(3a 내지 3z)에 인가된다. 이에 따라, 각 전계발광 셀(EC)의 기생 캐패시터에서 적절한 충전을 일으키게 한다. 이로 인하여, $t4$ 내지 $t5$ 시간의 실제 구동 시간에서 기생 캐패시터의 간섭을 최소화할 수 있다.

$t4$ 내지 $t5$ 시간의 실제 구동 시간에서는, 계조 데이터에 비례한 구동 전류(I_{GRAY})가 데이터 전극 라인들(3a 내지 3z)로부터 각 전계발광 셀들(EC)에 흐른다.

끝으로, 프리차지 시간($t5$ 내지 $t6$)에서는, 스위칭 회로(25)의 스위칭 소자들(25a 내지 25z)이 온(On)된다. 이로 인하여, $t4$ 내지 $t5$ 시간의 실제 구동 시간의 종료 후, 데이터 전극 라인들(3a 내지 3z)로부터 예비 충전부(22) 안의 제너 다이오드(23)를 통하여 접지 단자로 전류가 흐르며, 데이터 전극 라인들(3a 내지 3z)의 전압이 제너 다이오드(23)의 항복 전압(breakdown voltage)과 같아지는 시점에서 전류가 흐르지 않는다.

상기와 같은 프리-차지(pre-charge) 동작에 의하면, 다음 수평 구동 주기의 초기에서 모든 데이터 전극 라인들(3a 내지 3z)의 초기 전압이 캐패시터(24)의 충전 전압 즉, 제너 다이오드(23)의 항복 전압으로서 균일하게 되며, 다음 수평 구동 주기에서 선택된 셀들의 턴-온(turn-on) 동작이 상기 충전 전압에 의하여 빨라진다.

상기 제1 수평 구동 주기(T_{HD1})의 동작 순서는 제2 수평 구동 주기(T_{HD2})에서도 동일하게 적용된다. 하지만, 각각의 수평 구동 주기(T_{HD1} , T_{HD2})에서, 프리-차지 동작 시간들(T_{PC2} , T_{PC3})이 서로 다를 수 있다. 보다 상세하게는, 데이터 전극 라인들(3a 내지 3z)로부터 제너 다이오드(23)를 통하여 접지 단자로 일정한 전류(I_{ZE})가 흐른다. 하지만, 현재 수평 구동 시간의 종료 직전에 수행되는 프리-차지의 수행 시간이, 현재 수평 구동 시간의 평균 계조에 비례하고 그 다음 수평 구동 시간의 평균 계조에 반비례하여 변하도록 제어된다. 따라서, 도 2의 경우, 제1 수평 구동 주기(T_{HD1})의 평균 계조가 그 직전 수평 구동 주기의 평균 계조보다 높다. 또한, 제2 수평 구동 주기(T_{HD2})의 평균 계조가 제1 수평 구동 주기(T_{HD1})의 평균 계조보다 약간 낮다. 그리고, 제3 수평 구동 주기의 평균 계조가 제2 수평 구동 주기(T_{HD2})의 평균 계조보다 상당히 낮다.

상기와 같은 본 발명의 상기 프리-차지(pre-charge) 동작에 의하면, 다음과 같은 효과들을 얻을 수 있다.

첫째, 현재 수평 구동 시간의 종료 직전에 수행되는 상기 프리-차지의 총 전류량이 현재 수평 구동 시간의 평균 계조에 비례하므로, 다음 수평 구동 주기의 초기에서 모든 데이터 전극 라인들의 초기 전압이 균일해질 수 있다.

둘째, 현재 수평 구동 시간의 종료 직전에 수행되는 상기 프리-차지의 총 전류량이 그 다음 수평 구동 시간의 평균 계조에 반비례한다. 이에 따라, 다음 수평 구동 시간의 평균 계조가 높을수록, 현재 수평 구동 시간의 프리-차지의 소비 전력이 보다 절감됨과 동시에, 다음 수평 구동 시간의 초기에서의 상기 데이터 전극 라인들의 초기 전압이 보다 높아진다. 이와 같이 다음 수평 구동 시간의 초기에서의 상기 데이터 전극 라인들의 초기 전압이 보다 높아지는 경우, 다음 수평 구동 시간의 선택된 셀들의 턴-온(turn-on) 동작이 빠르게 진행될 수 있다.

도 3을 참조하면, 도 1의 데이터 구동부(22_D)는 인터페이스(30), 래치 회로(31), 디지털-아날로그 변환기들(32), 및 출력 회로(33)를 포함한다. 도 2 및 4를 참조하여, 도 1의 데이터 구동부(22_D)의 내부 동작을 설명하면 다음과 같다.

래치 회로(31)와 디지털-아날로그 변환기들(32)은 주 제어부(1)로부터 입력되는 스위칭 제어 신호들(S_{DC})에 포함되어 인터페이스(30)를 통하여 입력되는 수평 동기 신호(H_{SYNC})에 따라 동작한다.

래치 회로(31)는, 주 제어부(1)로부터 인터페이스(30)를 통하여 입력되는 디스플레이 데이터 신호들(D_{DA})을 주기적으로 저장하는 한편, 각각의 수평 구동 시간의 디스플레이 데이터 신호들(D_{DA})을 주기적으로 출력한다.

디지털-아날로그 변환기들(32)은, 래치 회로(31)로부터의 현재 수평 구동 시간의 디스플레이 데이터 신호들 각각을 데이터 전압 신호들(V_{D1} 내지 V_{Dm})로 변환시킨다.

출력 회로(33)는, 주 제어부(1)로부터의 스위칭 제어 신호들(S_{DC})에 포함되어 인터페이스(30)를 통하여 입력되는 피크-부팅 제어 신호(S_{PB})에 따른 시간(t₃~t₄, t₆~t₇, t₉~t₁₀) 동안에 피크-부팅 전류들을 데이터 전극 라인들(도 1의 3a 내지 3z)에 인가한다. 또한, 디지털-아날로그 변환기들(32)로부터의 데이터 전압 신호들(V_{D1} 내지 V_{Dm})에 따른 데이터 전류 신호들을 데이터 전극 라인들(3a 내지 3z)에 인가한다. 그리고, 주 제어부(1)로부터의 스위칭 제어 신호들(S_{DC})에 포함되어 인터페이스(30)를 통하여 입력되는 프리-차지 제어 신호(S_{PC})에 따라 구동 전류 신호들(S_{C1} 내지 S_{Cm})을 제어한다. 이 출력 회로(33)와 관련된 내용을 도 2, 3 및 5를 참조하여 보다 상세히 설명하면 다음과 같다.

도 2 내지 4를 참조하면, 데이터 전극 라인들(도 1의 3a 내지 3z)에 데이터 전류 신호들(S_{C1} 내지 S_{Cm})이 인가되고, 데이터 구동부(22_D)의 출력 회로(33)는 이 구동 전류 신호들(S_{C1} 내지 S_{Cm}) 각각에 대하여 3 개의 트랜지스터들이 형성된다.

데이터 전극 라인들(3a 내지 3z)이 m 개인 경우, m 개의 제1 트랜지스터들(TR11 내지 TRm1)과 m 개의 제2 트랜지스터들(TR12 내지 TRm2)의 드레인(Drain) 전극들에는 설정 바이어스 전압(V1)이 인가된다. 제1 트랜지스터들(TR11 내지 TRm1) 각각의 게이트(Gate) 전극들에는 디지털-아날로그 변환기들(32)로부터의 각각의 데이터 전압 신호(V_{D1} 내지 V_{Dm})가 인가된다. 주 제어부(1)로부터의 스위칭 제어 신호들(S_{DC})에 포함되어 인터페이스(30)를 통하여 입력되는 피크-부팅 제어 신호(S_{PB})는 제2 트랜지스터들(TR12 내지 TRm2)의 게이트(Gate) 전극들에 인가된다.

제1 트랜지스터들(TR11 내지 TRm1)의 소오스(Source) 전극들 각각은 m 개의 제3 트랜지스터들(TR13 내지 TRm3)의 드레인(Drain) 전극들 각각에 연결된다.

주 제어부(1)로부터의 스위칭 제어 신호들(S_{DC})에 포함되어 인터페이스(30)를 통하여 입력되는 프리-차지 제어 신호(S_{PC})는 제3 트랜지스터들(TR13 내지 TRm3)의 게이트(Gate) 전극들에 인가된다. 제3 트랜지스터들(TR13 내지 TRm3)의 소오스(Source) 전극들 각각과 제2 트랜지스터들(TR12 내지 TRm2)의 소오스(Source) 전극들 각각은 서로 연결되어, m 개의 데이터 전극 라인들(3a 내지 3z) 각각에 인가되는 구동 전류 신호들(S_{C1} 내지 S_{Cm})을 발생시킨다.

도 2 및 4를 참조하여, 도 4의 출력 회로(33)의 제1 수평 구동 주기(T_{HD1})에서의 동작을 살펴보면 다음과 같다. 이 동작은 제2 수평 구동 주기(T_{HD2})에서도 동일하다. 물론, 각각의 수평 구동 주기(T_{HD1} , T_{HD2})에서, 프리-차지의 총 전류량이 현재 수평 구동 시간의 평균 계조에 비례하고 그 다음 수평 구동 시간의 평균 계조에 반비례한다.

픽크-부팅 제어 신호(S_{PB})가 높은 전위(V_{PC_H})로부터 접지 전위(V_{GND})로 하강하는 시간(t_3 내지 t_4 시간) 동안에는 m 개의 제2 트랜지스터들(TR_{12} 내지 TR_{m2})이 모두 온(On) 상태가 된다. 이에 따라, 최대 전류량(I_{PK})의 픽크-부팅 전류가 구동 전류 신호들(S_{C1} 내지 S_{Cm})로서 데이터 전극 라인들(3a 내지 3z)에 인가된다. 여기에서, m 개의 제2 트랜지스터들(TR_{12} 내지 TR_{m2})은 다른 트랜지스터들보다 더 높은 전류를 발생시키는 특성을 가진다.

픽크-부팅 제어 신호(S_{PB})가 높은 전위(V_{PC_H})를 유지하는 실제 구동 시간($t_4 \sim t_5$)에는, m 개의 제2 트랜지스터들(TR_{12} 내지 TR_{m2})이 모두 오프(Off) 상태이다. 또한, 제1 트랜지스터들(TR_{11} 내지 TR_{m1})의 게이트들 각각에는 데이터 전압 신호들(V_{D1} 내지 V_{Dm}) 각각이 인가되고, 제3 트랜지스터들(TR_{13} 내지 TR_{m3})이 온(On) 상태이다. 이에 따라, 데이터 전압 신호들(V_{D1} 내지 V_{Dm})에 따른 각각의 구동 전류(I_{GRAY})가 구동 전류 신호들(S_{C1} 내지 S_{Cm})로서 데이터 전극 라인들(3a 내지 3z)에 인가된다.

끝으로, 프리-차지 시간(t_5 내지 t_6)에서는, 주 제어부(1)로부터의 스위칭 제어 신호들(S_{DC})에 포함되어 인터페이스(30)를 통하여 입력되는 프리-차지 제어 신호(S_{PC})가 높은 전위(V_{PC_H})를 가지므로, 제3 트랜지스터들(TR_{13} 내지 TR_{m3})이 오프(Off) 상태가 된다. 또한, 제2 트랜지스터들(TR_{12} 내지 TR_{m2})이 오프(Off) 상태이다. 또한, 스위칭 회로(도 1의 25)의 스위칭 소자들(도 1의 25a 내지 25z)이 모두 온(On) 상태가 되므로, 구동 전류 신호들(S_{C1} 내지 S_{Cm})에 의하여 전계발광 셀들(EC)에 전류가 흐르지 않는다. 이 프리-차지 동작에 대해서는 위에서 상세히 설명된 바와 같다.

도 5는 본 발명의 또다른 실시예에 의한 전계발광 디스플레이 패널(32)의 구동 장치를 보여준다. 도 5에서 도 1과 동일한 참조 부호는 동일한 기능의 대상을 가리킨다. 따라서, 도 1의 실시예와의 차이점들만을 설명하면 다음과 같다.

프리-차지 회로(9)에 있어서, 스위칭 회로(25)와 예비 충전부(22) 사이에는 가변 저항부(21)가 연결된다. 이 가변 저항부(21)에서는, 복수의 저항기들(R_1 내지 R_4)이 직렬로 연결되어 있고, 각 저항기마다 스위치(SW_1 내지 SW_4)가 병렬로 연결되어 있다. 이 스위치들(SW_1 내지 SW_4)은 주 제어부(1)로부터의 저항 제어 신호들(S_{RE})에 따라 동작한다.

여기에서, 본 실시예의 경우, 프리-차지의 수행 시간은 일정하다. 하지만, 주 제어부(1)는, 현재 수평 구동 시간의 상기 프리-차지 수행 시간에서 흐르는 전류가, 현재 수평 구동 시간의 평균 계조에 비례하고 그 다음 수평 구동 시간의 평균 계조에 반비례하여 변하도록 가변 저항부(21)를 제어한다. 즉, 현재 수평 구동 시간의 프리-차지 수행 시간에서 데이터 전극 라인들(3a 내지 3z)과 제너 다이오드 (23)사이의 저항 값이, 현재 수평 구동 시간의 평균 계조에 비례하고 그 다음 수평 구동 시간의 평균 계조에 반비례하여 변하도록 제어된다. 이와 관련된 내용은 도 2를 참조하여 보다 상세히 설명될 것이다.

도 6은 도 5의 전계발광 디스플레이 패널(32)의 구동을 위한 제어 및 구동 신호들을 보여준다. 도 6에서 도 2와 동일한 참조 부호는 동일한 기능의 대상을 가리킨다. 따라서, 도 2의 실시예와의 차이점들만을 설명하면 다음과 같다.

도 5 및 6을 참조하면, 각각의 수평 구동 주기(T_{HD1} , T_{HD2})에서 프리-차지의 수행 시간($t_5 \sim t_6$, $t_8 \sim t_9$)은 일정하다. 하지만, 현재 수평 구동 시간의 상기 프리-차지 수행 시간($t_5 \sim t_6$, $t_8 \sim t_9$)에서 흐르는 전류(I_{C1} , I_{C2} , I_{ZE})가, 현재 수평 구동 시간의 평균 계조에 비례하고 그 다음 수평 구동 시간의 평균 계조에 반비례하여 변하도록 가변 저항부(21)가 제어된다. 즉, 현재 수평 구동 시간의 프리-차지 수행 시간에서 데이터 전극 라인들(3a 내지 3z)과 제너 다이오드 (23)사이의 저항 값이, 현재 수평 구동 시간의 평균 계조에 비례하고 그 다음 수평 구동 시간의 평균 계조에 반비례하여 변하도록 제어된다.

따라서, 도 6의 경우, 제1 수평 구동 주기(T_{HD1})의 평균 계조가 그 직전 수평 구동 주기의 평균 계조보다 높다. 또한, 제2 수평 구동 주기(T_{HD2})의 평균 계조가 제1 수평 구동 주기(T_{HD1})의 평균 계조보다 약간 낮다. 그리고, 제3 수평 구동 주기의 평균 계조가 제2 수평 구동 주기(T_{HD2})의 평균 계조보다 상당히 낮다.

상기와 같은 제2 실시예의 효과들은 상기 제1 실시예의 것들과 동일하다.

발명의 효과

이상 설명된 바와 같이, 본 발명에 따른 전계발광 디스플레이 패널의 구동 방법 및 장치에 의하면, 다음과 같은 효과들을 얻을 수 있다.

첫째, 현재 수평 구동 시간의 종료 직전에 수행되는 상기 프리-차지의 총 전류량이 현재 수평 구동 시간의 평균 계조에 비례하므로, 다음 수평 구동 주기의 초기에서 모든 데이터 전극 라인들의 초기 전압이 균일해질 수 있다.

둘째, 현재 수평 구동 시간의 종료 직전에 수행되는 상기 프리-차지의 총 전류량이 그 다음 수평 구동 시간의 평균 계조에 반비례한다. 이에 따라, 다음 수평 구동 시간의 평균 계조가 높을수록, 현재 수평 구동 시간의 프리-차지의 소비 전력이 보다 절감됨과 동시에, 다음 수평 구동 시간의 초기에서의 상기 데이터 전극 라인들의 초기 전압이 보다 높아진다. 이와 같이 다음 수평 구동 시간의 초기에서의 상기 데이터 전극 라인들의 초기 전압이 보다 높아지는 경우, 다음 수평 구동 시간의 선택된 셀들의 턴-온(turn-on) 동작이 빠르게 진행될 수 있다.

본 발명은, 상기 실시예에 한정되지 않고, 청구범위에서 정의된 발명의 사상 및 범위 내에서 당업자에 의하여 변형 및 개량될 수 있다.

(57) 청구의 범위

청구항 1.

데이터 전극 라인들과 주사 전극 라인들이 소정 간격을 두고 서로 교차되게 형성되어 상기 교차 영역들에서 전계발광 셀들이 형성되는 전계발광 디스플레이 패널에 대하여, 각각의 수평 구동 시간의 종료 직전에서 상기 데이터 전극 라인들에 남아있는 전하들을 제너 다이오드를 통하여 방전시키는 프리-차지가 수행되는 전계발광 디스플레이 패널의 구동 방법에 있어서,

현재 수평 구동 시간의 종료 직전에 수행되는 상기 프리-차지의 총 전류량이, 현재 수평 구동 시간의 평균 계조에 비례하고 그 다음 수평 구동 시간의 평균 계조에 반비례하여 변하도록 제어하는 전계발광 디스플레이 패널의 구동 방법.

청구항 2.

제1항에 있어서, 상기 프리-차지의 수행에 있어서,

상기 데이터 전극 라인들에 남아있는 전하들이 제너 다이오드를 통하여 접지 단자로 흐르는 전계발광 디스플레이 패널의 구동 방법.

청구항 3.

제1항에 있어서, 상기 프리-차지의 수행에 있어서,

상기 데이터 전극 라인들로부터 상기 제너 다이오드를 통하여 접지 단자로 일정한 전류가 흐르고,

현재 수평 구동 시간의 종료 직전에 수행되는 상기 프리-차지의 수행 시간이, 현재 수평 구동 시간의 평균 계조에 비례하고 그 다음 수평 구동 시간의 평균 계조에 반비례하여 변하도록 제어하는 전계발광 디스플레이 패널의 구동 방법.

청구항 4.

제1항에 있어서, 상기 프리-차지의 수행에 있어서,

상기 프리-차지의 수행 시간이 일정하고, 현재 수평 구동 시간의 상기 프리-차지 수행 시간에서 흐르는 전류가, 현재 수평 구동 시간의 평균 계조에 비례하고 그 다음 수평 구동 시간의 평균 계조에 반비례하여 변화도록 제어하는 전계발광 디스플레이 패널의 구동 방법.

청구항 5.

제4항에 있어서, 상기 프리-차지의 수행에 있어서,

현재 수평 구동 시간의 상기 프리-차지 수행 시간에서 상기 데이터 전극 라인들과 상기 제너 다이오드 사이의 저항 값이, 현재 수평 구동 시간의 평균 계조에 비례하고 그 다음 수평 구동 시간의 평균 계조에 반비례하여 변화도록 제어하는 전계발광 디스플레이 패널의 구동 방법.

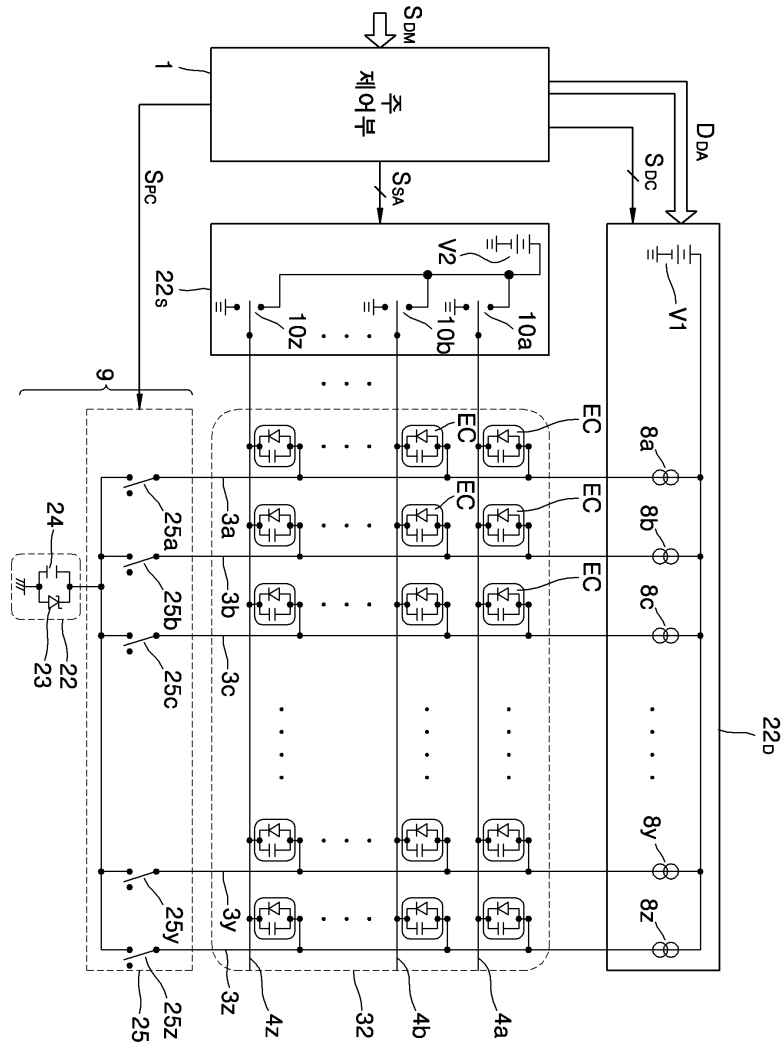
청구항 6.

데이터 전극 라인들과 주사 전극 라인들이 소정 간격을 두고 서로 교차되게 형성되어 상기 교차 영역들에서 전계발광 셀들이 형성되는 전계발광 디스플레이 패널에 대하여, 각각의 수평 구동 시간의 종료 직전에서 상기 데이터 전극 라인들에 남아있는 전하들을 제너 다이오드를 통하여 방전시키는 프리-차지가 수행되는 전계발광 디스플레이 패널의 구동 장치에 있어서,

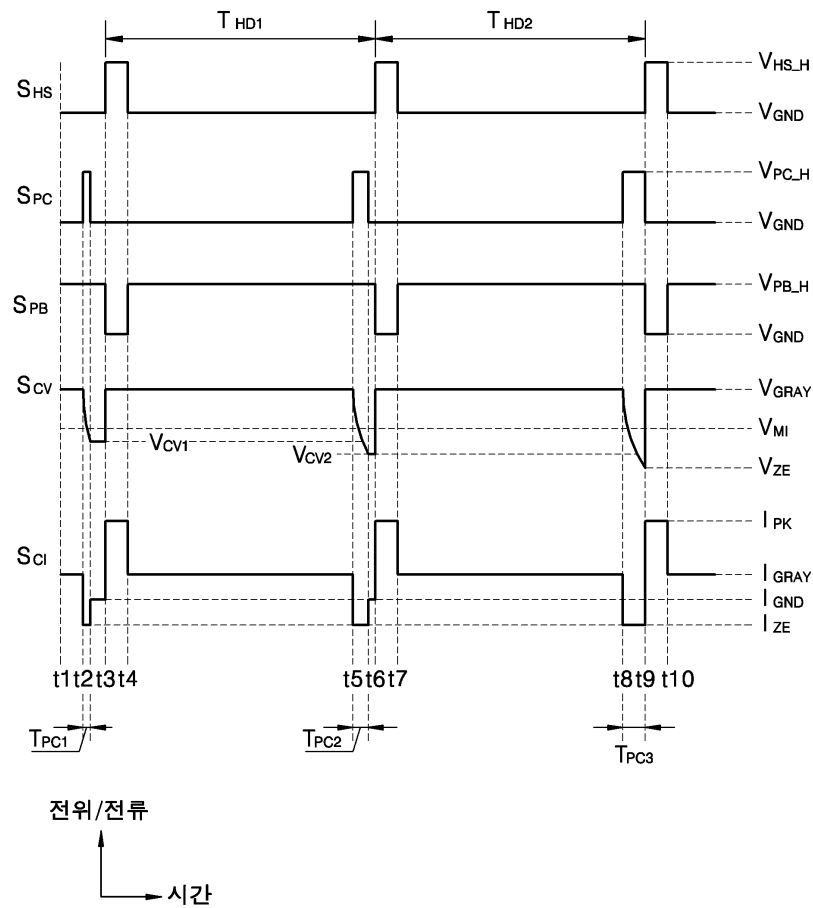
현재 수평 구동 시간의 종료 직전에 수행되는 상기 프리-차지의 총 전류량이, 현재 수평 구동 시간의 평균 계조에 비례하고 그 다음 수평 구동 시간의 평균 계조에 반비례하여 변화도록 제어하는 전계발광 디스플레이 패널의 구동 장치.

도면

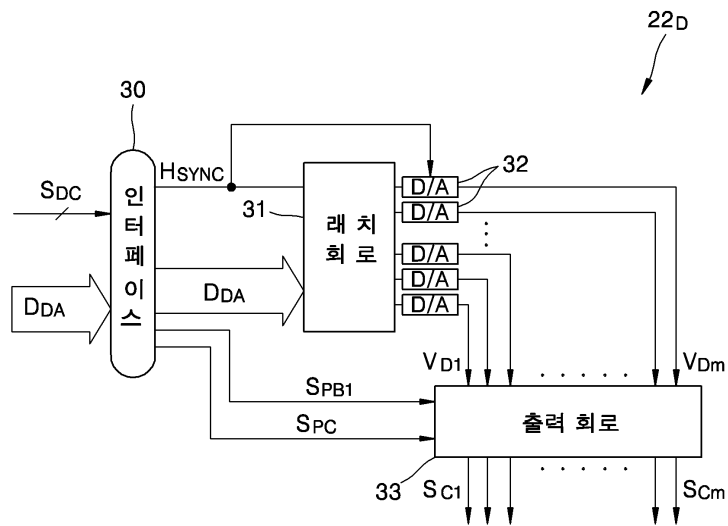
도면1



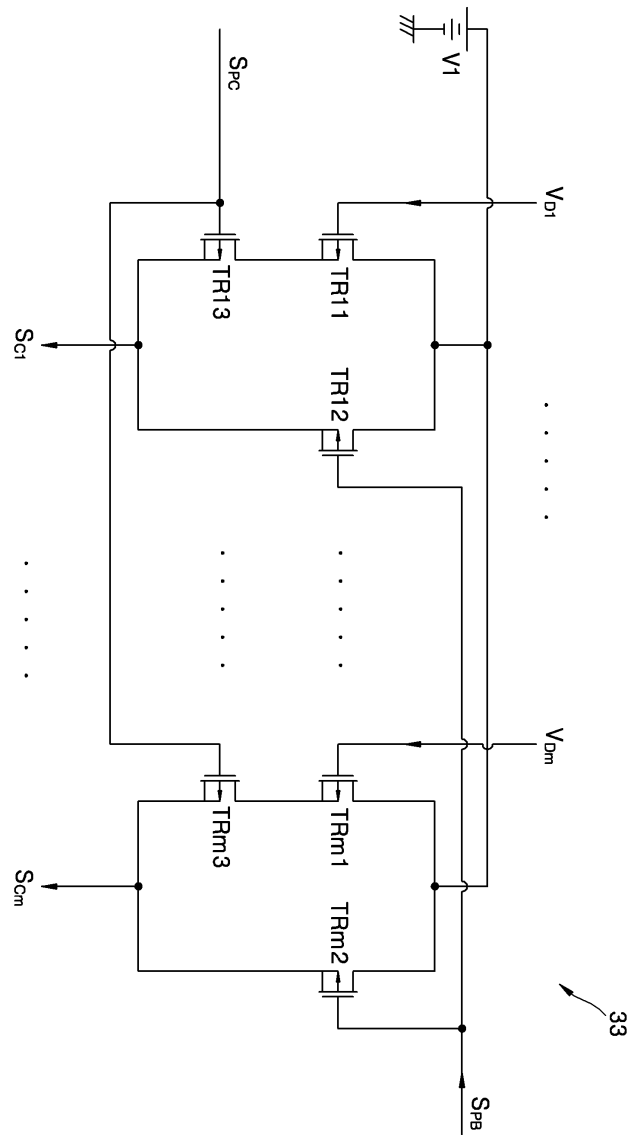
도면2



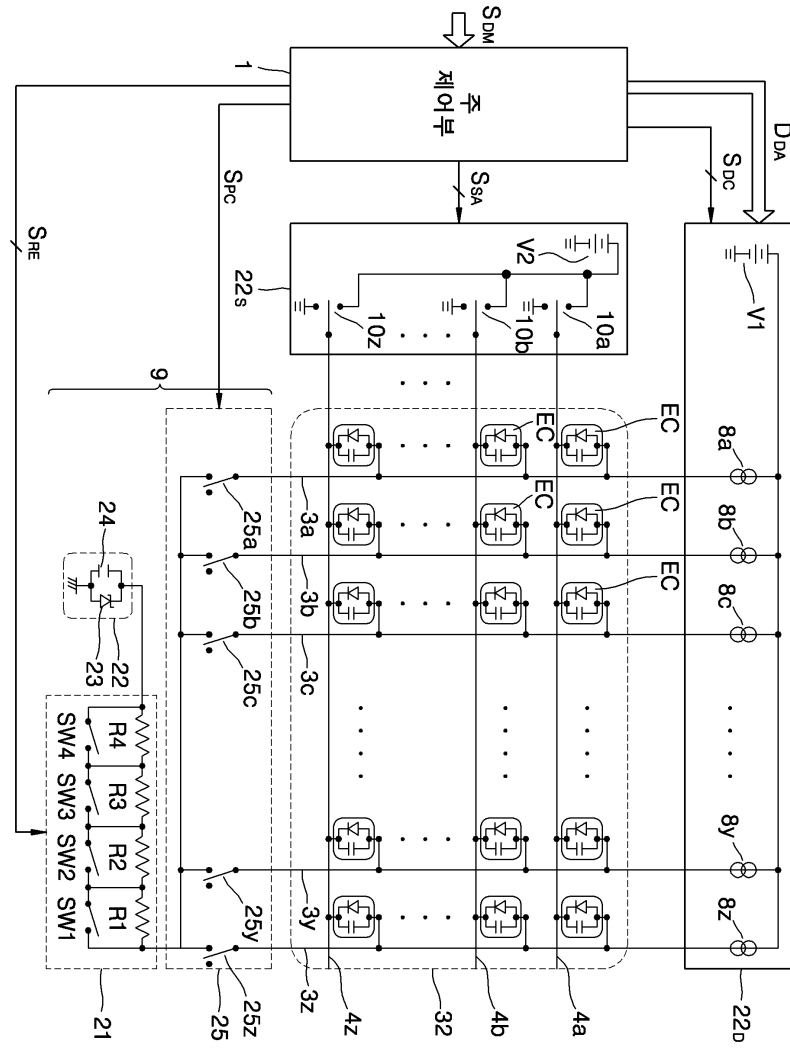
도면3



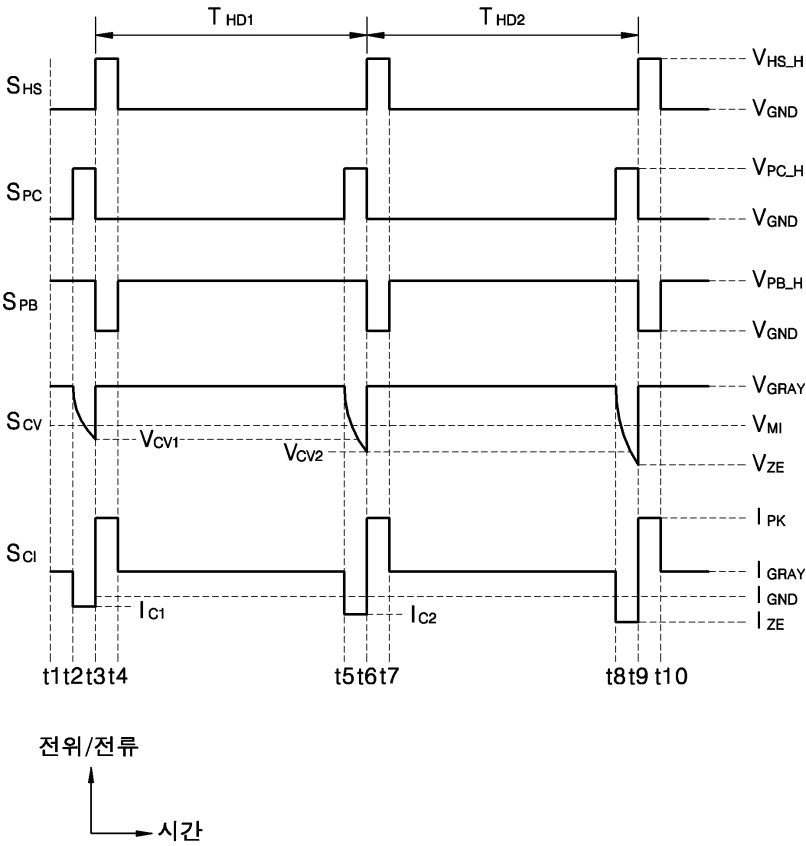
도면4



도면5



도면6



专利名称(译)	用于驱动电致发光显示板以进行有效预充电操作的方法和设备		
公开(公告)号	KR1020060083587A	公开(公告)日	2006-07-21
申请号	KR1020050004460	申请日	2005-01-18
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	PARK JUNGKOOK 박정국 HONG SEUNGKYUN 홍승균 LEE ILHAN 이일한		
发明人	박정국 홍승균 이일한		
IPC分类号	G09G3/30		
CPC分类号	G09G3/32 G09G2310/0248		
其他公开文献	KR100670271B1		
外部链接	Espacenet		

摘要(译)

电致发光显示板本发明涉及一种电致发光显示板，其中数据电极线和扫描电极线形成以预定间隔相互交叉，并且在交叉区域中形成电致发光单元，并通过齐纳二极管释放数据电极线中剩余的电荷。这里，紧接在当前水平驱动时间结束之前执行的预充电的总电流量被控制为与当前水平驱动时间的平均灰度成比例，并且与下一个水平驱动时间的平均灰度成反比。 2

