

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁸

G09G 3/30 (2006.01)

G09G 3/20 (2006.01)

(11) 공개번호 10-2006-0015571

(43) 공개일자 2006년02월17일

(21) 출원번호 10-2005-7020763

(22) 출원일자 2005년11월01일

번역문 제출일자 2005년11월01일

(86) 국제출원번호 PCT/IB2004/001362

(87) 국제공개번호 WO 2004/097782

국제출원일자 2004년04월20일

국제공개일자 2004년11월11일

(30) 우선권주장 0310109.4 2003년05월02일 영국(GB)

(71) 출원인 코닌클리케 필립스 일렉트로닉스 엔.브이.
네델란드왕국, 아인드호펜, 그로네보르스베그 1

(72) 발명자 딘,스티븐,씨.
영국, 서레이 알에이치1 5에이치에이, 레드힐, 크로스 오크 레인, 필립스
인텔렉추얼 프라퍼티 앤 스탠다드

(74) 대리인 문경진

심사청구 : 없음

(54) 임계 전압의 드리프트를 보상하는 능동 매트릭스 O L E D 디스플레이 디바이스

요약

능동 매트릭스 디스플레이 디바이스는 상기 전원 라인(26)이 낮은 전압과 정상 전원 전압 사이에서 조정되는 두 모드로 동작할 수 있는 OLED 디스플레이 픽셀(2)의 어레이를 갖는다. 제 1 모드에서, 픽셀 구동 트랜지스터 전류는 디스플레이 소자(2)에 공급되고, 원하는 픽셀 밝기를 제공하도록 선택된다. 제 2 모드에서, 전압은 구동 트랜지스터에 제공되고, 원하는 노화 효과를 제공하기 위해 선택되지만, 어떠한 전류도 디스플레이 소자 내로 흐르지 않는다. 프레임 시간은 그에 따라 두 개의 기간, 즉 디스플레이 소자를 턴온시키기 위해 전원 라인(26)에 예컨대 0V 또는 -5V의 전압이 공급되는 기간과, 디스플레이 소자를 턴 오프시키기 위해 전원 라인(26)에 예컨대 0V 또는 -5V의 전압이 공급되는 다른 한 기간으로 분할된다. 오프 기간 동안에, 전압은 그럼에도 불구하고 구동 트랜지스터에 인가되고, 이 전압은, (노화로부터 초래되는) 모든 픽셀에 대한 구동 트랜지스터에서의 전체 임계 전압 드리프트는 실질적으로 동일하도록 선택된다.

대표도

도 3

명세서

기술분야

본 발명은 능동 매트릭스 디스플레이 디바이스에 관한 것이지만, 특히 오로지 각 픽셀과 관련된 박막 스위칭 트랜지스터를 갖는 능동 매트릭스 전자발광 디스플레이 디바이스에 관한 것은 아니다.

배경기술

전자발광의 발광 디스플레이 소자를 사용하는 매트릭스 디스플레이 디바이스는 잘 알려져 있다. 이러한 디스플레이 소자는 예컨대 폴리머 물질을 사용하는 유기 박막 전자발광 소자나, 기존의 III-V족 반도체 화합물을 사용하는 그 밖의 발광 다이오드(LED)를 포함한다. 유기 전자발광 물질, 특히 폴리머 물질에 대한 최근의 개발로 인해 특히 비디오 디스플레이 디바이스에 사용될 수 있는 이들 물질의 능력이 증명되었다. 전형적으로, 이들 물질은 전극 쌍 사이에 삽입된 반도체 접합 폴리머로 된 하나 이상의 층을 포함하며, 이들 전극 중 하나는 투명하고, 다른 하나는 홀이나 전자를 폴리머 층 내에 주입하는 데 적절한 물질이다.

폴리머 물질은 CVD 프로세스, 진공 증기화/승화 프로세스를 사용하여 제조되거나, 단순히 용해될 수 있는 접합 폴리머 용액을 사용한 스핀 코팅 기술에 의해 제조될 수 있다. 잉크-젯 프린팅이 또한 사용될 수 있다. 유기 전자발광 물질은 다이오드와 같은 I-V족 속성을 나타내도록 배치될 수 있어서, 이들 물질은 디스플레이 기능 및 스위칭 기능 모두를 제공할 수 있으며, 그러므로 수동형 디스플레이에서 사용될 수 있다. 대안적으로, 이들 물질은 능동 매트릭스 디스플레이 디바이스에 사용될 수 있으며, 이때, 각 픽셀은 디스플레이 소자와, 디스플레이 소자를 통과하는 전류를 제어하기 위한 스위칭 디바이스를 포함한다.

이러한 형태의 디스플레이 디바이스는 전류-어드레싱된 디스플레이 소자를 가져서, 종래의 아날로그 구동 방식은 제어 가능한 전류를 디스플레이 소자에 공급하는 것을 수반한다. 픽셀 구성의 일부로서 전류 소스 트랜지스터를 제공하는 것은 알려져 있고, 이때 게이트 전압이 전류 소스 트랜지스터에 공급되어 디스플레이 소자를 통과하는 전류를 결정한다. 저장 커패시터는 어드레싱 단계 이후 게이트 전압을 유지시킨다.

도 1은 능동 매트릭스 어드레싱된 전자발광 디스플레이 디바이스에 대한 알려진 픽셀 회로를 도시한다. 이러한 디스플레이 디바이스는 블록(1)으로 표시되고 관련 스위칭 수단과 함께 전자발광(EL) 디스플레이 소자(2)를 포함하며 행(선택) 및 열(데이터) 어드레스 도체(4 및 6)의 교차 세트 사이의 교차부에 위치한 일정하게-이격된 픽셀의 행 및 열 매트릭스 어레이를 구비한 패널을 포함한다. 단지 소수의 픽셀만이 단순화하기 위해 이 도면에 도시되어 있다. 실제로 수 백 개의 픽셀 행 및 열이 있을 수 있다. 픽셀(1)은 행 및 열 어드레스 도체 세트를 통해 각 도체 세트의 단부에 연결된 행, 스캐닝, 구동기 회로(8)와 열, 데이터, 구동기 회로(9)를 포함하는 주변 구동 회로에 의해 어드레싱된다.

전자발광 디스플레이 소자(2)는 여기서 다이오드 소자(LED)로 표시되고 유기 전자발광 물질의 하나의 능동 층이 그 사이에 삽입된 한 쌍의 전극을 포함하는 유기 발광 다이오드를 포함한다. 이 어레이의 디스플레이 소자는 절연 지지부의 한 측면 상에서 관련 능동 매트릭스 회로와 함께 지지된다. 디스플레이 소자의 음극이나 양극은 투명 전도성 물질로 형성된다. 지지부는 유리나 같은 투명 물질로 형성되며, 이 기관에 가장 근접해 있는 디스플레이 소자(2)의 전극은 인듐주석산화물(ITO)과 같은 투명 전도성 물질로 구성되어서, 지지부의 다른 층의 시청자에게 보여질 수 있도록 전자발광 층에 의해 생성된 광이 이들 전극 및 지지부를 투과하게 한다. 전형적으로, 유기 전자발광 물질 층의 두께는 100nm와 200nm 사이이다. 소자(2)에 사용될 수 있는 적절한 유기 전자발광 물질의 전형적인 예가 알려져 있고, 제 EP-A-0717446호에 기술되어 있다. WO96/36959에 기술된 접합된 폴리머 물질이 또한 사용될 수 있다. 절연 층을 갖는 금속 포일과 같은 불투명 기관이 또한 사용될 수 있으며, 이때, 광은 예컨대 투명 상부 전극을 통해 기관에서 멀리 방출된다.

도 2는 전압-어드레싱된 동작을 제공하기 위한 알려진 픽셀 및 구동 회로 장치를 간략화된 개략적인 형태로 도시한다. 각 픽셀(1)은 EL 디스플레이 소자(2)와 관련 구동기 회로를 포함한다. 구동기 회로는 행 도체(4) 상의 행 어드레스 펄스에 의해 턴온되는 어드레스 트랜지스터(16)를 갖는다. 어드레스 트랜지스터(16)가 턴온될 때, 열 도체(6) 상의 전압은 픽셀의 나머지 부분에 전달될 수 있다. 특히, 어드레스 트랜지스터(16)는 열 도체 전압을 전류 소스(20)에 공급하며, 이러한 전류 소스(20)는 구동 트랜지스터(22)와 저장 커패시터(24)를 포함한다. 열 전압은 구동 트랜지스터(22)의 게이트에 공급되며, 이러한 게이트는 심지어 행 어드레스 펄스가 종료한 이후에도 저장 커패시터(24)에 의해 이러한 전압으로 유지된다.

이 회로에서, 구동 트랜지스터(22)는 p-유형 TFT로서 구현되며, 저장 커패시터(24)는 고정된 게이트-소스 전압을 유지한다. 이로 인해, 결국 트랜지스터 내에서 소스-드레인 전류가 고정되며, 이것은 그리하여 픽셀의 원하는 전류 소스 동작을 제공한다. p-유형 트랜지스터는 저온 폴리실리콘을 사용하여 구현될 수 있다. 구동 트랜지스터는 (이러한 회로를 적절히 변경한) n-유형 트랜지스터로서 구현될 수 있고, 이것은 보통 무정형 실리콘을 사용하여 구현하기에 적절할 것이다.

상기 기본 픽셀 회로에서, 폴리실리콘에 기반을 둔 회로의 경우, 트랜지스터의 채널에서 폴리실리콘 그레인(grain)의 통계학적 분포로 인해 트랜지스터의 임계 전압이 변경된다. 그러나, 폴리실리콘 트랜지스터는 전류 및 전압 스트레스(stress) 아래에서 꽤 안정적이어서, 임계 전압은 상당히 일정하게 유지된다.

능동 매트릭스 LED 디스플레이에 대해 무정형 실리콘 픽셀 회로를 구현하는 데 많은 관심이 있다. 이것은 가능해 지고 있으며, 이는 LED 디바이스에 대한 전류 요건이 개선된 효율의 디바이스를 통해 감소하고 있기 때문이다. 예컨대, 유기 LED 디바이스 및 용액 처리된 유기 LED 디바이스는 발광물질의 사용을 통해 매우 높은 효율을 최근에 보여왔다. 임계 전압의 변경은 기관 위의 적어도 짧은 범위에 걸쳐서 무정형 실리콘 트랜지스터에서는 작지만, 임계 전압은 전압 스트레스에 매우 민감하다. 구동 트랜지스터에 필요한 임계값을 초과하는 높은 전압의 인가는 임계 전압의 큰 변화를 초래하며, 이러한 변화는 디스플레이된 영상의 정보 내용에 의존한다. 이러한 노화는 무정형 실리콘 트랜지스터로 구동되는 LED 디스플레이에서 심각한 문제이다.

노화로 인해 사용되는 구동 트랜지스터 임계 전압의 변화를 보상하는 전압-어드레싱된 픽셀 회로에 대한 많은 제안이 있어왔다. 이들 제안 중 일부는 추가 회로 소자를 각 픽셀 내에 도입하여, 구동 트랜지스터의 임계 전압이 전형적으로는 매 프레임마다 측정될 수 있게 한다. 임계 전압을 측정하는 한 가지 방식으로 구동 트랜지스터를 어드레싱 시퀀스의 일부로서 스위칭 온시키고, 구동 트랜지스터 전류가 구동 트랜지스터의 게이트-소스 접합 양단의 커패시터를 방전시키도록 구동 트랜지스터를 절연시키는 것이다. 시간 상의 특정한 포인트에서, 커패시터는 구동 트랜지스터의 임계 전압을 보유하는 지점까지 방전되며, 구동 트랜지스터는 도통을 정지한다. 그러면, 임계 전압은 커패시터 상에 저장된다(즉, 측정된다). 이러한 임계 전압은, 구동 트랜지스터에 제공된 게이트 전압이 임계 전압을 고려하도록 (다시 픽셀 내의 회로 소자를 사용하여) 데이터 입력 전압에 추가될 수 있다.

이들 보상 방식은 좀더 복잡한 픽셀 구성 및 구동 방식을 필요로 한다.

발명의 상세한 설명

본 발명에 따라, 전류-구동되는 발광 디스플레이 소자와 디스플레이 소자 내로 전류를 구동시키기 위한 구동 트랜지스터를 각각 포함하는 디스플레이 픽셀 어레이를 포함하는 능동 매트릭스 디스플레이 디바이스가 제공되며, 여기서, 각 픽셀은 두 모드, 즉 구동 트랜지스터 전류가 디스플레이 소자에 공급되고, 원하는 픽셀 밝기를 제공하도록 선택되는 제 1 모드와, 전압이 구동 트랜지스터에 제공되고 원하는 노화 효과를 제공하도록 선택되며, 어떠한 전류도 디스플레이 소자 내로 흐르지 않는 제 2 모드로 동작할 수 있다.

이러한 디바이스에서, 프레임 시간은 두 기간, 즉 디스플레이 소자가 온 상태인 기간과, 디스플레이 소자가 오프 상태인 기간으로 분리된다. 오프 기간 동안, 전압은 그럼에도 불구하고 구동 트랜지스터에 인가되고, 이러한 전압은, (노화로 인한) 모든 픽셀에 대한 구동 트랜지스터에서의 전체 임계 전압 드리프트가 실질적으로 동일하도록 선택된다.

제 2 모드에서 구동 트랜지스터에 제공된 전압은 게이트-소스 전압이다. 임계 전압에서의 드리프트는 구동된 전류보다는 게이트-소스 전압에 의존한다. 그에 따라, 픽셀은 어떠한 구동 전류도 제공하지 않지만 구동 트랜지스터 양단에 게이트-소스 전압을 갖도록 제 2 모드로 배치될 수 있다.

바람직하게는, 각 픽셀은 영상 데이터의 각 프레임에 대해 두 개의 모드로 동작한다. 예컨대, 제 1 및 제 2 모드는 동일한 지속기간일 수 있다. 불연속 구동 방식이 동영상의 렌디션(rendition)을 개선한다는 점을 이미 인식하게 되었다.

바람직하게, 구동 트랜지스터 및 디스플레이 소자는 높은 전원 라인과, 낮은 전원 라인 사이에 직렬로 연결된다. 높은 전원 라인 상의 전압은 바람직하게는, 서로 다른 전압이 두 개의 동작 모드에 대해 높은 전원 라인에 인가된다. 이러한 방식으로, 전원 라인 전압은 어떠한 전류도 제 2 모드에서 디스플레이 소자 내로 흐르지 않음을 보장하는데 사용된다.

제 2 구동 트랜지스터는 디스플레이 소자를 선택적으로 우회하기 위해 구동 트랜지스터와 병렬로 제공될 수 있다. 이것은 우회소자(a bypass)로서 동작하지만, 디스플레이 소자 전압(양극 전압)이 픽셀 프로그래밍 동안에 잘 한정됨을 또한 보장한다. 어드레스 트랜지스터는 또한 데이터 공급 라인과 구동 트랜지스터의 게이트 사이에 제공될 수 있으며, 어드레스 트랜지스터와 제 2 구동 트랜지스터는 공유된 제어 라인에 의해 제어될 수 있다.

일 실시예에서, 디스플레이 픽셀은 디스플레이 영역 내에 있고, 디바이스는 또한 복수의 디스플레이 픽셀의 거동 (behavior)을 모델링하기 위한 것으로, 전류-구동 발광 디스플레이 소자와, 구동 트랜지스터를 포함하는, 디스플레이 영역 외부의 적어도 하나의 모델링 회로를 또한 포함하며, 적어도 하나의 모델링 회로에는 복수의 디스플레이 픽셀에 대한 픽셀 구동 신호로부터 유도된 픽셀 구동 신호가 제공된다. 디바이스는 또한:

모델링 회로의 구동 트랜지스터의 트랜지스터 특징을 측정하기 위한 수단과;

측정된 트랜지스터 특징에 응답하여 복수의 디스플레이 픽셀에 대한 픽셀 구동 신호를 변경하기 위한 수단을 포함한다.

이 실시예에서, 더미(dummy) 픽셀(들)이 디스플레이 내의 픽셀의 노화를 모델링하는데 사용되며, 적절한 정정이 픽셀 구동 신호에 이루어진다. 픽셀의 노화가 균일하게 이뤄졌으므로, 픽셀 회로 및 타이밍을 간단히 변경하여 이러한 노화를 정정하는 것이 가능하다. 트랜지스터 특징은 트랜지스터 임계 전압일 수 있다. 본질적으로, 더미 픽셀의 분석은 주어진 전류의 생성에 필요한 게이트-소스 전압을 결정될 수 있게 한다. 그에 따라, 모델링은 트랜지스터의 다른 변경, 예컨대 이동성의 변경을 고려할 수 있다.

노화가 본 발명의 디바이스에 의해 균일하게 이뤄지므로, 디스플레이 픽셀 모두의 거동을 모델링하기 위한 단일 모델링 회로가 있을 수 있다. 그러나, 원하는 경우, 디스플레이 픽셀의 각 서브-세트의 거동을 각각 모델링하기 위한 복수의 모델링 회로가 제공될 수 있다.

모델링 회로에 제공된 픽셀 구동 신호가 픽셀 구동 신호에 대한 결합된 신호(즉, 제 1 및 제 2 모드의 결합)로부터 유도된다. 만약 본 발명이 픽셀 노화에 완전한 균일성을 제공하지 않는다면, 픽셀 모델링 회로에 대한 입력으로서 평균값이 사용될 수 있다. 만약 평균화 동작이 실행된다면, 평균값은 대응하는 복수의 디스플레이 픽셀에 대해 (열 구동기 회로에서 이용될 수 있는) 디지털 영상 데이터의 평균을 구하거나, 대응하는 복수의 디스플레이 픽셀에 공급된 구동 전류의 평균을 구함으로써 얻을 수 있다. 이 경우, 디스플레이에 공급된 전류를 측정하기 위한 회로가 필요하다.

모델링 회로는 예컨대 디스플레이의 픽셀 회로의 스케일링된 버전(scaled version)을 포함할 수 있다. 이 회로는 이미 다른 테스트 용도로 제공된다.

픽셀 구동 신호는 열 구동기 회로에서 변경될 수 있다. 그러나, 복수의 디스플레이 픽셀에 대한 픽셀 구동 신호가 각 디스플레이 픽셀 내의 추가 회로를 사용하여 변경될 수 있다. 예컨대, 도 2에 도시된 바와 같이, 저장 커패시터가 전형적으로 구동 트랜지스터의 게이트와 소스 사이에 제공되며, 어드레스 트랜지스터가 구동 트랜지스터의 열 데이터 라인과 게이트 사이에 제공된다. 그리하여, 추가 회로가 구동 트랜지스터의 소스와 제 2 열 라인 사이에 제 2 어드레스 트랜지스터의 형태로 제공될 수 있다. 이러한 방식으로, 저장 커패시터는 픽셀 데이터 입력과 제 2 열 라인 상의 데이터 모두에 의존하는 게이트-소스 전압을 유지한다.

대신, 추가 회로는 제 2 저장 커패시터를 포함하며, 제 1 및 제 2 저장 커패시터는 구동 트랜지스터의 게이트와 소스 사이에 직렬로 연결된다. 이러한 배열에서, 하나의 커패시터는 데이터 신호를 위한 것이며, 다른 커패시터는 임계 전압을 위한 것이다.

본 발명은 또한 전류-구동 발광 디스플레이 소자와 디스플레이 소자를 통과하는 전류를 구동하기 위한 구동 트랜지스터를 각각 포함하는 디스플레이 픽셀의 어레이를 포함하는 능동 매트릭스 디스플레이 디바이스를 구동하는 방법을 제공하며, 이러한 방법은:

제 1 모드에서, 제 1 게이트-소스 전압을 구동 트랜지스터에 제공하고, 결과적인 전류를 디스플레이 소자에 공급하는 단계와;

제 2 모드에서, 제 2 게이트-소스 전압을 구동 트랜지스터에 제공하는 단계로서, 제 2 게이트-소스 전압은 원하는 노화 효과를 제공하도록 선택되며, 여기서 제 2 모드 동안에 어떠한 전류도 디스플레이 소자 내에서 흐르지 않는, 제 2 게이트-소스 전압 제공 단계를 포함한다.

이 방법은 픽셀 데이터를 디스플레이 소자 내로 구동하기 위한 온 모드를 사용하며, 모든 픽셀의 노화를 등화(equalise)하기 위한 오프 모드를 사용한다.

제 2 모드는 제 1 모드 이전에 실행될 수 있으며, 제 1 및 제 2 모드는 각 픽셀의 각 어드레싱을 위해 실행된다. 예컨대, 제 2 모드는 제 1 게이트-소스 전압이 구동 트랜지스터에 제공되는 어드레싱 단계 바로 이전에 실행될 수 있다.

비록 픽셀이 실질적으로 일정한 양만큼 노화할지라도, 시간이 지남에 따라 구동 트랜지스터 특징이 변화할 것이다. 모델링 회로는 복수의 디스플레이 픽셀의 거동을 모델링하기 위해 디스플레이 소자 외부에 제공될 수 있으며, 전류-구동 발광 디스플레이 소자와 구동 트랜지스터를 포함한다. 그리하여, 이 방법은:

복수의 디스플레이 픽셀에 대한 픽셀 구동 신호로부터 유도된 픽셀 구동 신호를 적어도 하나의 모델링 회로에 제공하는 단계와;

모델링 회로의 구동 트랜지스터의 트랜지스터 특징을 측정하는 단계와;

측정된 트랜지스터 특징에 응답하여 복수의 디스플레이 픽셀에 대한 픽셀 구동 신호를 변경하는 단계를 포함한다.

이제, 본 발명은 예컨대 첨부된 도면을 참조하여 기술될 것이다.

도면의 간단한 설명

도 1은 알려진 EL 디스플레이 디바이스를 도시한 도면.

도 2는 EL 디스플레이 픽셀을 전류-어드레싱하기 위한 알려진 픽셀 회로를 간략하게 개략적으로 도시한 도면.

도 3은 본 발명의 픽셀 회로의 개략도.

도 4는 도 3의 픽셀 회로의 동작을 설명하기 위한 제 2 타이밍 도를 도시한 도면.

도 5는 도 3의 픽셀 회로의 동작을 설명하기 위한 제 2 타이밍 도를 도시한 도면.

도 6은 본 발명이 디스플레이 영역 외부에서 추가 회로를 어떻게 사용하는지를 도시한 도면.

도 7은 도 6의 디바이스 내에서 사용된 회로를 도시한 도면.

도 8은 도 7의 회로와 관련된 측정 회로를 도시한 도면.

도 9는 보상 전압의 픽셀 내 추가를 위한 픽셀 회로를 도시한 도면.

도 10은 도 9의 회로의 동작을 설명하는 타이밍 도를 도시한 도면.

도 11은 보상 전압의 픽셀 내 추가를 위한 제 2 픽셀 회로를 도시한 도면.

도 12는 도 11의 회로 동작을 설명하기 위한 타이밍 도를 도시한 도면.

실시예

이들 도면은 개략적이며, 실제측척대로 도시되지 않았음을 주의해야 한다. 이들 도면 중 일부의 상대적인 크기 및 비율은 도면의 명료성 및 편의성을 위해 크기가 과장되거나 감소되어 도시되었다.

본 발명은 각 픽셀이 두 개의 모드, 즉 구동 트랜지스터 전류가 디스플레이 소자에 공급되고, 원하는 픽셀 밝기를 제공하도록 선택되는 제 1 모드와, 전압이 구동 트랜지스터에 제공되고, 원하는 노화 효과를 제공하도록 선택되는 제 2 모드로 동작할 수 있는 픽셀 구성 및 구동 방식을 제공한다.

가장 기본적인 픽셀 회로가 도 3에 도시되어 있다. 이 픽셀 회로는 도 2의 회로에 대응하지만, 구동 트랜지스터(22)와 병렬로 연결된 추가 구동 트랜지스터(23)를 갖는다. 그에 따라, 추가 구동 트랜지스터(23)는 전원 라인(26)과 제 1 구동 트랜지

스터(22)의 소스 사이에 연결된다. 추가 구동 트랜지스터는 구동 트랜지스터(22)의 소스를 전원 라인에 결합하는데 사용될 수 있다. 이것은 (제 1 구동 트랜지스터의 소스 전압에 대응하는) 양극 전압이 픽셀 프로그래밍 동안에 잘 한정되게 할 수 있다. 제 2 구동 트랜지스터는 어드레스 트랜지스터(16)와 동일한 제어 신호로 게이팅된다. 전원 라인에는 스위칭 가능한 전압이 인가되며, 이후에 분명해질 바와 같이, 제 2 구동 트랜지스터(23)는 디스플레이 소자가 턴 오프됨을 보장하는데 사용될 수 있다.

본 발명은 픽셀 회로에서 추가 트랜지스터를 반드시 필요로 하지 않음을 주의해야 한다. 사실, 게이트-드레인 전압이 전원 라인과 구동 트랜지스터(22)의 게이트 사이에 저장된다면, 더 간단한 두 개의 트랜지스터 회로가 가능하다. 이 경우, 추가 구동 트랜지스터(23)가 더 이상 필요하지 않다. 그러나, 이러한 유형의 회로는 전원 라인에서 노화, 가열 및 전압 강하를 통한 디스플레이 디바이스 양극 전압의 변화를 통한 전류 변화에 민감할 것이다. 그러므로, 도 3에 도시된 좀더 제어 가능할 수 있는 세 개의 트랜지스터 회로가 바람직하다.

이 회로는 전원 라인이 낮은 전압(예컨대 0V 또는 -5V)과 정상 전원 전압(예컨대 15V) 사이에서 조절되는 것을 필요로 한다. 회로가 트랜지스터(16)에 의해 어드레싱될 때, 전원 라인은 낮은 전압으로 강하된다. 이것은 전류가 구동 트랜지스터(22)를 통해 흐르는 것을 정지시켜서, 전원 라인(26)은 제 2 구동 트랜지스터(23)를 통해 열(6)에 의해 공급된 데이터 전압을 참조하기 위해 양호한 참조 레벨(예컨대, 접지 또는 -5V)을 제공한다. 커패시터(24)가 충전되면, 어드레스 라인은 낮게 되며, 이후, 전원 라인은 높게 된다. 전류가 흐르기 시작하며, 디스플레이 소자의 양극과 구동 트랜지스터(22)의 게이트는 그 각자의 동작 위치로 플로우팅 업(float up)된다.

도 4는 도 3의 회로가 행 어드레스 펄스에 대한 특정한 타이밍 상태와 전원 라인 전압의 스위칭을 어떻게 필요로 하는지를 도시한다. 도시된 바와 같이, 전원 라인(26)은, {도 4에서 참조번호(16)인} 어드레스 라인이 전류가 제 2 구동 트랜지스터(23)를 통해 디스플레이 소자에 흐르는 것을 피하기 위해 높아지기 이전에, 낮아진다. 만약 전원이 어드레스 라인이 높아진 이후 낮아진다면, 광 플래시가 방출되어, 디스플레이의 어두운 상태를 저하시킨다. 전원 라인(26)은 어드레스 펄스가 종료한 이후 높게 된다. 저장 커패시터(24) 상에 저장될 데이터는 그래프(6)의 소거 부분(27) 동안에 열(6) 상에 제공된다.

본 발명은 구동 트랜지스터 임계 전압의 드리프트가 통과되는 전류가 아니라 소스-게이트 전압에 의해 구동된다는 점을 이용한다. 그에 따라, 전원 라인이 낮게 유지되는 동안, 회로를 임의의 데이터로 어드레싱하는 것이 가능하며, 어떠한 영상도 보여지지 않는다. 데이터를 적절히 선택함으로써, 영상이 디스플레이되는 시간(높은 전력)의 임계 전압 드리프트와 영상이 디스플레이되지 않는 시간(낮은 전력)의 임계 전압 드리프트는 더해서 항상 일정한 양이 된다. 그에 따라, 어떠한 영상-의존 드리프트도 발생하지 않는다.

구동 트랜지스터에 대한 두 개의 구동 레벨을 제공하기 위해, 각 라인은 프레임 당 두 번씩 어드레싱되어야 한다. 광은 하나의 기간(예컨대 절반의 시간) 동안에만 방출되지만, 이것은 움직임 감지를 개선하기 위해 어떤 경우에는 바람직할 수 있다.

도 5는 본 발명에 따른 하나의 가능한 타이밍 방식을 도시한다.

도시된 바와 같이, 프레임 기간 내에 두 개의 어드레스 펄스가 있다{어드레스 라인(16)에 높은 펄스}. 프레임 기간의 초기 부분 동안, 디스플레이 소자는 낮은 전원 라인에 의해 턴 오프된다. 제 1 어드레스 펄스에서, 게이트-소스 전압은 구동 트랜지스터(22)의 원하는 노화를 제공하기 위해 열(6) 상에 제공된다. 이것은 "제 2 모드 데이터"로 지칭된다. 이것은 프레임의 후자 부분에서 픽셀에 공급되는 데이터(데이터에 대한 이전의 지식이 픽셀에 공급되는 것을 필요로 함)와, 그렇지 않으면 이전 프레임에서 픽셀에 공급된 픽셀 데이터를 기초로 해서 계산될 수 있다. 어느 경우에도, 각 픽셀의 구동 트랜지스터는 각각의 전체 필드 기간에 걸쳐 동일한 전체 노화 상태를 거치게 된다. 프레임 저장 수단이 "제 2 모드 데이터"를 계산할 수 있기 위해 필요할 것이다.

제 2 어드레스 펄스에서, 열에 공급된 데이터는 "제 1 모드 데이터"로 지칭되는 원하는 픽셀 출력 데이터로 변경된다.

각 어드레스 펄스의 경우, 데이터는 예컨대 20ms 프레임 기간에 대해 20 μ s 동안과 같이 저장 커패시터(24)를 충전하기에 충분한 지속기간 동안에만 인가된다. 그에 따라, 두 어드레스 펄스가 차지하는 프레임 시간의 비율은 도 5에서 과장되어 있다.

필드 기간 내에서, 제 1 모드 데이터는 물론 제 2 모드 데이터보다 앞서 있거나 뒤에 있을 수 있다.

이러한 접근법은 디스플레이된 영상 데이터와 상관없이 트랜지스터 특징의 균일한 노화를 제공한다. 그러나, 각 픽셀에 대한 구동 트랜지스터(22)의 임계 전압은 드리프트될 것이어서, 트랜지스터 내의 전류가 강해질 것이다. 그러므로, 디스플레이된 영상은 소위 "번-인(burn-in)" 아티팩트(artifact)를 신속히 보일 수 있다.

그러나, 임계 전압 드리프트가 디스플레이에 걸쳐 균일함에 따라, 이러한 아티팩트는 쉽게 정정된다. 특히, 전체 드리프트는 디스플레이의 가장자리의 테스트 회로에서 모니터링될 수 있고, 많은 방식으로 균일하게 보상될 수 있다.

도 6은 디스플레이 영역(30)과, 디스플레이 영역 외부의 행 및 열 구동기 회로(8, 9)를 포함하는 디스플레이를 도시한다. 테스트 유닛(32)은 하나 이상의 더미 픽셀 형태로 제공된다. 디스플레이 영역(30) 외부의 이들 추가 픽셀은 종종 테스트 용도로 이미 제공되며, 흔히 프로세스 제어 모듈이나 테스트 회로로 명명된다.

도 7은 도 3의 픽셀 회로의 거동을 모델링하기 위한 더미 픽셀 디자인의 하나의 가능한 예를 도시한다. 더미 픽셀의 회로 소자(2, 22, 24)는 픽셀 내의 소자를 복제할 수 있거나, 더미 회로는 픽셀 회로의 스케일링된 버전을 포함할 수 있다. 그에 따라, 더미 회로는, 픽셀 회로와 동일한 방식으로 거동하지만 동일한 전압에 대해 더 큰 전류가 흐르도록 여러 픽셀의 병렬 연결을 포함할 수 있다. 이것은 단일 픽셀 회로보다 측정하기 더 쉽다.

대안적으로, 회로 구성요소들은, 비록 모든 회로 구성요소들이 동일한 인자만큼 크기가 증가할 지라도, 물리적으로 더 커질 수 있다. 중요한 점은 회로가 픽셀 회로와 동일한 방식으로 거동한다는 점이다. 모든 경우에, 더미 픽셀 회로는 실제 정정을 보장하기 위한 유사한 구성요소 및 동작을 갖는 실제 픽셀 회로를 나타낸다. 더미 픽셀 회로는, 감지 트랜지스터(42) (후술될 것임)가 디스플레이 소자 양극이 픽셀 프로그래밍 동안에 알려진 전압 상태임을 보장하는 제 2 구동 트랜지스터(23)의 기능을 대체하는 한은, 트랜지스터(23)를 포함할 필요가 없다. 구동 트랜지스터(22)의 노화는 이 트랜지스터에 인가된 게이트-소스 전압만을 기초로 해서 모델링될 수 있다. 이러한 게이트-소스 전압은 본 발명에 의해 디스플레이 내의 모든 픽셀이 놓이게 되는 균일한 평균 노화 상태를 기초로 할 것이다.

더미 픽셀 회로는 추가 감지 라인(40)과, 감지 라인(40)과 구동 트랜지스터(22)의 소스 사이에 연결된 감지 트랜지스터(42)를 포함한다. 그리하여, 더미 회로는 구동 트랜지스터 임계 전압을 측정하는데 사용된다.

구동 트랜지스터 임계 전압을 측정하기 위해, 감지 라인(40)은 도 8에 도시된 가상 접지 전류 센서(50)에 연결된다. 이러한 디바이스는 감지 라인(40) 상의 전압을 변화시키지 않고도 전류를 측정하며, 매우 작은 전류가 감지될 수 있다. 전류 센서는 ramp 전압 생성기(52)의 동작을 제어한다.

디스플레이의 각 필드 기간의 시작에서, 더미 픽셀 회로는 임계 전압 측정 동작을 실행하기 위해 사용된다. 필드 기간의 나머지 부분 동안에, 더미 회로는 어레이의 픽셀의 구동 상태를 나타내기 위한 전압으로 구동된다.

임계치 측정 동작을 위해, 어드레스 트랜지스터(16)와 감지 트랜지스터(42)가 턴온된다. 그러면, 구동 트랜지스터(22)의 게이트는 이 시간에 구동 트랜지스터(22)의 임계 전압 미만이 되도록 배치된 데이터 열(6) 상의 전압까지 방전되어, 이러한 트랜지스터는 턴오프된다. LED 디스플레이 소자(2)의 양극은 또한 접지된 감지 라인(40)의 전압에서 유지된다. 전력 레일(26)은 높은 상태이다.

그러면, ramp 생성기(52)는 예컨대 버퍼의 전압 출력을 증가시키거나, 열에 전하를 주입함으로써, 선형적으로 또는 단계적으로 열(6) 상의 전압을 증가시킨다. 구동 트랜지스터(22)의 게이트는, 구동 트랜지스터가 턴온될 때까지 열 전압을 따르며, 그러면, 전류가 감지 라인(40)에 인가되고, 전류 센서(42)에 의해 검출된다. 이 시간에, ramp 생성기의 전압 출력은 저장되어, 구동 트랜지스터의 임계 전압의 측정치로서 사용된다.

필드 기간의 나머지 부분 동안, 신호가 데이터 소스(54)에서 더미 픽셀에 제공된다. 이 시간 동안에, 더미 픽셀은 전체 픽셀 어레이의 균일한 평균 구동 상태를 나타내는 신호로 구동된다.

더미 픽셀은 더미 픽셀 내의 회로 구성요소에 따라서 이러한 평균 게이트 소스 전압 값으로 구동되거나 이러한 값의 스케일링된 버전으로 구동된다. 임계 전압 측정은 각 필드 기간에서 한번씩 이뤄질 수 있지만, 이것은 다소 빈번할 수 있다. 각 조정이 작고, 이러한 조정이 바람직하게는 느리게 구현되도록 타이밍이 선택된다.

한 버전에서, 측정된 임계 전압이 예컨대 소스 구동기 회로(디지털)나 픽셀 자체(아날로그)에서와 같은 아날로그나 디지털 영역 중 어느 한 영역에서, 각 픽셀에 대한 원하는 데이터 전압에 추가된다. 이러한 방식으로, 복수의 디스플레이 픽셀에 대한 픽셀 구동 신호는 더미 구동 트랜지스터 임계 전압의 측정된 임계 전압에 응답하여 변경된다. 추가적인 대안은 다른 전압에 비교해서 열 전압 범위를 오프셋하는 것이다. 이것은 외부에서 실행되는 아날로그 기술이다.

도 9는 임계 전압을 픽셀 내에 추가시킬 수 있는 제 1 픽셀 장치를 도시한다.

제 1 및 제 2 커패시터(C_1 및 C_2)는 구동 트랜지스터(22)의 게이트와 소스 사이에 직렬로 연결된다. 픽셀에 대한 데이터 입력은 어드레스 트랜지스터(16)에 의해 구동 트랜지스터 게이트에 제공된다. 이러한 데이터 입력은 제 1 커패시터(C_1)를 픽셀 데이터 전압까지 충전시킨다. 제 2 커패시터(C_2)는 (더미 픽셀 장치에 의해 결정된 바와 같이) 구동 트랜지스터 임계 전압을 저장하기 위한 것이다.

제 1 및 제 2 커패시터 사이의 접합부는 제 3 트랜지스터(62)를 통해 추가 라인(60)에 연결된다. 이러한 추가 라인(60)은 임계 전압을 픽셀에 제공하기 위한 것이다.

단지 구동 트랜지스터(22)만이 일정한 전류 모드에서 사용된다. 회로 내의 다른 모든 TFT(16, 23, 62)는 짧은 듀티 사이클로 동작하는 스위치로서 사용된다. 그러므로, 이들 디바이스 내의 임계 전압 드리프트는 작으며, 회로 성능에 영향을 미치지 않는다. 임계 보상된 하나의 픽셀 신호(즉, 하나의 어드레스 펄스만)를 인가하기 위한 타이밍 도가 도 10에 도시되어 있다. "제 2 모드 데이터"의 인가 타이밍이 도시되지 않으며, 이것이 구현될 수 있는 방법은 당업자에게 분명할 것이다.

그래프(16, 23, 62)는 각 트랜지스터에 인가된 게이트 전압을 나타낸다. 그래프(60)는 추가 라인(60)에 인가된 전압을 나타내며, 그래프("DATA")의 소거 부분은 데이터 라인(6) 상의 데이터 신호의 타이밍을 나타낸다. 해치된 영역은 데이터 라인(6) 상의 데이터가 픽셀의 다른 행을 위한 시간을 나타낸다. 픽셀의 다른 행에 대한 데이터는, 데이터가 파이프라인 동작의 경우 데이터 라인에 거의 연속해서 인가되도록 이러한 시간 동안에 인가될 수 있다는 점은 후술되는 설명으로부터 분명해질 것이다.

회로 동작은 데이터 전압(C_1)을 저장하고, 그런 다음, 구동 트랜지스터(22)의 게이트-소스가 데이터 전압+ 임계 전압이 되도록 C_2 상에 임계 전압을 저장하는 것이다.

회로 동작은 다음의 단계를 포함한다.

어드레스 트랜지스터(16)와 제 2 구동 트랜지스터(23)는 턴온되며, 제 3 트랜지스터(62)는 턴온된다. 이 시간 동안, 접지 전압은 그래프(60)에서 도시된 바와 같이 라인(60) 상에 제공된다. 이것은 커패시터(C_1)의 한 측을 접지에 연결하고, 다른 측을 데이터 전압에 연결하여, 데이터 전압은 C_1 상에 저장된다.

그러면, 어드레스 트랜지스터(16)는, 커패시터(C_1)가 플로우팅되도록 턴오프된다. 임계 전압(66)은 라인(60) 상에서 제공되며, 이것은 제 2 커패시터(C_2)를 충전하며, 이러한 커패시터의 정반대 단자는 {전원 라인(26)이 낮게되기 때문에} 제 2 어드레스 트랜지스터(23)를 통해 접지에 연결된다.

마지막으로, 트랜지스터(62 및 23)는 턴 오프되고, 전력은 높게 되고, 구동 트랜지스터는 그 게이트-소스 접합부 양단에 인가된 두 커패시터의 결합된 전압을 갖는다.

도 10은 데이터가 단지 어드레스 트랜지스터(16)에 대한 행 어드레스 펄스에 대응하는 시간 기간 동안 열(6) 상에 있을 필요가 있음을 도시한다. 어드레싱 단계의 제 2 절반부는 인접한 행에 대한 어드레싱 단계의 제 1 절반부와 겹칠 수 있어서, 파이프라인된 어드레스 시퀀스가 사용될 수 있다. 그에 따라, 어드레싱 시퀀스의 길이는 긴 픽셀 프로그래밍 시간을 수반하지 않으며, 유효 라인 시간은 어드레스 트랜지스터가 온될 때 커패시터(C_1)를 충전하는데 필요한 시간으로만 제한된다. 이 시간 기간은 표준 능동 매트릭스 어드레싱 시퀀스에 대해서와 동일하다.

도 11은 임계 전압은 픽셀 내에 추가될 수 있게 하는 제 2 픽셀 장치를 도시한다. 도 11의 회로는 본질적으로 도 7의 더미 픽셀 회로와 동일하지만, 감지 라인(40)은 추가 입력 라인(70)으로 대체되고, 감지 트랜지스터(42)는 추가 입력 트랜지스

터(72)로 대체된다. 이러한 픽셀은 저장 커패시터(24)의 한 측을 데이터 전압으로 충전시키며, 저장 커패시터(24)의 다른 측을 임계 전압과 같은 크기인 음의 전압으로 충전시킴으로써 구동된다. 그에 따라, 저장 커패시터 상의 총 전압은 임계 전압에 추가된 데이터 전압이다.

도 12는 동작의 타이밍을 도시한다. 어드레싱 기간은 단지 하나의 단계를 갖는다. 임계 전압의 역전압이 입력 라인(70) 상에 제공되고, 트랜지스터(72)는 이 전압을 커패시터(24)의 한 단자에 공급한다. 데이터 전압은 어드레스 트랜지스터(16)를 통해 커패시터(24)의 다른 단자에 제공된다. 커패시터 양단의 전압은 그에 따라 데이터 전압과 임계 전압의 합이다. 이전 회로의 제 2 구동 트랜지스터(23)가 필요치 않으며, 제 2 구동 트랜지스터(23)의 역할은 트랜지스터(72)에 의해 실행될 수 있다.

픽셀 프로그래밍의 끝에서, 트랜지스터(72)는 턴 오프되며, 디스플레이 소자는 턴온된다. 양극은 등화 전압에 도달하며, 원하는 게이트-소스 전압은 커패시터(24) 상에 유지된다.

다시, 도 12는 디스플레이를 구동하기 위해 픽셀 데이터를 부하로 걸기 위한 타이밍만을 도시한다. "제 2 모드 데이터"로 구동 트랜지스터를 어드레싱하기 위해, 전원 라인은 디스플레이 소자를 턴 오프시키도록 낮게 유지된다.

상기 두 예에서, 픽셀은 임계 전압을 추가시키도록 변경된다. 이러한 추가는 픽셀 내에서 발생하므로, 이것은 열 도체 상에 필요한 전압이 제한치 내에서 유지되게 할 수 있다. 대안적으로, 임계 전압은 능동 매트릭스 액정 디스플레이와 사용된 소위 "4 레벨 구동 방식"에서 전압의 추가와 예컨대 동일한 방식으로 용량성 결합 효과에 의해 픽셀 구동 신호에 추가될 수 있다.

또 다른 대안으로서, 보상은 주어진 데이터 입력에 대해 디스플레이 소자 밝기를 변경하기 위해 전원 라인 전압을 변경함으로써 실행될 수 있다.

전술된 바와 같이, (디스플레이 소자가 턴 오프될 때) 제 2 모드에 대한 게이트-소스 전압이 각 필드 기간 내에서 각 구동 트랜지스터의 고정된 노화를 제공하도록 계산된다.

구동 트랜지스터의 임계 전압의 드리프트가 다음의 수학적 식 1에 따름을 알게되었다:

$$V_{t_i}(t) = V_{t_i}(t=0) + k(V_g - V_{t_i}(t))^a (vt)^b$$

여기서:

$V_{t_i}(t)$ 는 시간(t)에서의 임계 전압이고,

k는 무정형 실리콘의 증착 상태에 의존하는 상수이고,

V_g 는 구동 트랜지스터 상의 게이트 전압이고,

a는 무정형 실리콘에 의존하는 상수이고(전형적으로 양호한 품질의 a-Si에 대해서 1.7), v는 모든 a-Si($\sim 10^{10}$ Hz)에 대한 상수이고,

$b = T/T_0$ 이며, 여기서, T는 절대 온도이고, T_0 는 무정형 실리콘의 품질에 의존한다(전형적으로는 720K).

드리프트율은, 수학적 식 1에서 볼 수 있는 바와 같이, 게이트 전압 및 시간적으로 비선형적이다. 드리프트율은 디스플레이의 프레임 시간에 비해 느려서, 단일 프레임 시간 내의 드리프트에 대해, V_{t_i} 의 시간 의존성을 무시하고, 수학적 식 2를 유도할 수 있다:

$$\delta V_{t_i} = k(V_g - V_{t_i})^a$$

여기서, δV_{t_i} 는 단일 프레임 내에서 초래된 임계 전압 드리프트이다. LED가 조명되지 않는 기간에서 TFT의 구동 레벨은, 두 드리프트의 합이 모든 픽셀에 대해 동일한 양, 즉 수학적 식 3:

$$\delta V_{ton} + \delta V_{toff} = k(V_{gwc} - V_t)^a$$

이 되도록 선택되며, 여기서, V_{gwc} 는 최악의 경우의 게이트 구동 상태(최대 밝기)이다. 그에 따라, 온 및 오프 구동 상태에 대해 동일한 시간 기간이라고 가정하면, 오프 상태 구동 조건은 수학적 4가 됨을 알 수 있다:

$$V_{goff} = V_t + ((V_{gwc} - V_t)^a - (V_{gon} - V_t)^a)^{\frac{1}{a}}$$

그에 따라, 이러한 수학적 4는 오프 기간 동안에 게이트-소스 전압을 결정하는데 사용될 수 있다.

만약 이러한 방식에 따른다면, 모든 디바이스의 임계 전압은 동일한 방식으로 드리프트할 것이며, 전술된 바와 같이, 이러한 균일한 드리프트가 디스플레이 가장자리 상에 위치한 테스트 디바이스에 의해 감지될 수 있다. 이것은 상기 수학적 4에서 사용하기 위해 V_t 의 값을 제공한다.

온 및 오프 횟수가 동일할 필요는 없으며, 이들 횟수가 같지 않은 경우 수학적식들은 좀더 복잡하게된다. 50%보다 더 낮다면, LED 듀티 사이클은 구동 TFT가 턴 오프(임계값 미만의 게이트 전압)되는 제 3 기간을 도입하거나, 구동 트랜지스터의 게이트가 온 상태인 시간 동안에 LED 전원 연결을 조작함으로써 달성될 수 있다.

드리프트의 수학적식으로 인해, 만약 작은 에러가 게이트 구동 전압에서 존재하거나(예컨대, 양자화 오차), 초기 임계 전압의 작은 변경이 존재한다면, 에러는 시간이 지남에 따라 감소하게 되어, 이러한 방법은 강력하며, 고가의 정밀도를 필요로 하지 않는다.

전술된 바와 같이, 이러한 정정으로 인해, 픽셀 회로 구성요소, 특히 구동 트랜지스터의 노화가 보상될 수 있다. 보상 회로 및 방법은 또한 디스플레이의 온도 변경에 대한 보상을 제공한다. 무정형 실리콘 회로의 특징은 온도에 의존적이며, 본 발명에서 사용될 수 있는 보상 회로는 디스플레이의 픽셀과 유사한 온도 조건에 있게되는 영역에서 더미 픽셀 회로를 놓음으로써 이러한 온도 의존성을 보상할 수 있다. 이러한 방식으로, 더미 픽셀 회로 인근의 온도는 능동 픽셀 영역의 온도를 나타낸다.

회로는 단지 N-유형 트랜지스터를 사용하여 도시되었다. 예컨대, 결정 실리콘, 수소첨가된 무정형 실리콘, 폴리실리콘 및 심지어 반도체 폴리머와 같은 많은 기술이 가능하다. 이들은 모두 청구된 본 발명의 범주 내에 있고자 한다. 디스플레이 디바이스는 폴리머 LED 디바이스, 유기 LED 디바이스, 형광체를 포함하는 물질 및 다른 발광 구조일 수 있다.

전압의 픽셀 내 추가를 구현하는 다른 방식들이 있으며, 종래의 픽셀 디자인을 조명하기 위해, 픽셀 구동 신호가 열에 제공되기 전에 이들 신호에 대한 변화를 구현하는 수많은 방식들이 또한 있다. 열 구동기 회로에서 데이터의 변경을 구현하기 위한 여러 데이터 처리 기술은 이것이 당업자에게는 일상적인 것일 것이므로 상세하기 기술되지 않았다.

상기 예에서, 평균 조명 값은 정정 신호의 기초로서 사용된다. 필요한 정정을 결정하기 위해 좀더 복잡한 방식이 사용될 수 있음이 당업자에게 분명할 것이다. 이것은 예컨대 평균 조명뿐만 아니라, 조명 값의 변동, 사실 다른 통계적인 파라미터를 고려할 수 있다.

단일 정정 신호가 전체 어레이에 인가되는 것이 가능하다. 그러나, 정정은 행단위로, 심지어 픽셀 어레이의 블록 영역을 기초로 해서 이뤄질 수 있다. 이것은 디바이스에 의해 디스플레이되고자 하는 데이터의 속성에 의존할 수 있다.

여러 다른 변경이 당업자에게 분명할 것이다.

산업상 이용 가능성

상술한 바와 같이, 본 발명은 능동 매트릭스 디스플레이 디바이스에 이용된다.

(57) 청구의 범위

청구항 1.

능동 매트릭스 디스플레이 디바이스로서,

전류-구동되는 발광 디스플레이 소자(2)와 상기 디스플레이 소자(2) 내로 전류를 구동시키기 위한 구동 트랜지스터(22)를 각각 포함하는 디스플레이 픽셀 어레이를 포함하며, 여기서, 각 픽셀(1)은 두 모드, 즉 구동 트랜지스터 전류가 상기 디스플레이 소자(2)에 공급되고, 원하는 픽셀 밝기를 제공하도록 선택되는 제 1 모드와, 전압이 상기 구동 트랜지스터(22)에 제공되고 원하는 노화 효과를 제공하도록 선택되며, 어떠한 전류도 상기 디스플레이 소자(2) 내로 흐르지 않는 제 2 모드로 동작할 수 있는, 능동 매트릭스 디스플레이 디바이스.

청구항 2.

제 1항에 있어서, 상기 제 2 모드에서 상기 구동 트랜지스터에 제공된 전압은 게이트-소스 전압인, 능동 매트릭스 디스플레이 디바이스.

청구항 3.

제 1항 또는 제 2항에 있어서, 각 픽셀은 이미지 데이터의 각 프레임에 대해 상기 두 모드로 동작하는, 능동 매트릭스 디스플레이 디바이스.

청구항 4.

제 1항 내지 제 3항 중 어느 한 항에 있어서, 상기 구동 트랜지스터(22)와 상기 디스플레이 소자(2)는 높은 전원 라인(26)과 낮은 전원 라인 사이에 직렬로 연결되는, 능동 매트릭스 디스플레이 디바이스.

청구항 5.

제 4항에 있어서, 상기 높은 전원 라인(26) 상의 전압은, 서로 다른 전압이 상기 두 동작 모드에 대해 상기 높은 전원 라인에 인가되도록 스위칭 가능한, 능동 매트릭스 디스플레이 디바이스.

청구항 6.

제 4항 또는 제 5항에 있어서, 제 2 구동 트랜지스터(23)는 상기 디스플레이 소자를 선택적으로 우회시키기 위해 상기 구동 트랜지스터(22)와 병렬로 제공되는, 능동 매트릭스 디스플레이 디바이스.

청구항 7.

제 6항에 있어서, 데이터 공급 라인(6)과 상기 구동 트랜지스터(22)의 게이트 사이에 어드레스 트랜지스터(16)를 더 포함하는, 능동 매트릭스 디스플레이 디바이스.

청구항 8.

제 7항에 있어서, 상기 어드레스 트랜지스터(16)와 상기 제 2 구동 트랜지스터(23)는 공유된 제어 라인에 의해 제어되는, 능동 매트릭스 디스플레이 디바이스.

청구항 9.

제 1항 내지 제 8항 중 어느 한 항에 있어서, 상기 디스플레이 픽셀은 디스플레이 영역(30) 내에 있으며, 상기 디바이스는 복수의 상기 디스플레이 픽셀의 거동을 모델링하고 전류-구동되는 발광 디스플레이 소자와 구동 트랜지스터를 포함하기 위해 상기 디스플레이 영역 외부의 적어도 하나의 모델링 회로(32)를 더 포함하며, 상기 적어도 하나의 모델링 회로에는 상기 복수의 디스플레이 픽셀에 대해 상기 픽셀 구동 신호로부터 유도된 픽셀 구동 신호가 제공되며, 여기서, 상기 디바이스는:

상기 모델링 회로의 상기 구동 트랜지스터의 트랜지스터 특징을 측정하기 위한 수단(50, 52, 54)과;

상기 측정된 트랜지스터 특징에 응답하여 상기 복수의 디스플레이 픽셀에 대한 상기 픽셀 구동 신호를 변경하기 위한 수단을 더 포함하는, 능동 매트릭스 디스플레이 디바이스.

청구항 10.

제 9항에 있어서, 단일 모델링 회로(32)는 상기 디스플레이 픽셀 모두의 거동을 모델링하기 위한 것인, 능동 매트릭스 디스플레이 디바이스.

청구항 11.

제 9항 또는 제 10항에 있어서, 상기 모델링 회로(32)는 상기 디스플레이의 픽셀 회로의 스케일링된 버전(scaled version)을 포함하는, 능동 매트릭스 디스플레이 디바이스.

청구항 12.

제 9항 내지 제 11항 중 어느 한 항에 있어서, 상기 어레이의 픽셀을 구동하기 위한 아날로그 출력 전압을 제공하는 열 구동기 회로(9)를 더 포함하며, 여기서, 상기 복수의 디스플레이 픽셀에 대한 상기 픽셀 구동 신호를 변경하기 위한 상기 수단은 상기 열 구동기 회로의 아날로그 출력을 변경하는, 능동 매트릭스 디스플레이 디바이스.

청구항 13.

제 9항 내지 제 11항 중 어느 한 항에 있어서, 상기 복수의 디스플레이 픽셀에 대한 상기 픽셀 구동 신호를 변경하기 위한 상기 수단은 각 디스플레이 픽셀 내에 추가 회로를 포함하는, 능동 매트릭스 디스플레이 디바이스.

청구항 14.

전류-구동 발광 디스플레이 소자(2)와 상기 디스플레이 소자를 통과하는 전류를 구동하기 위한 구동 트랜지스터(22)를 각각 포함하는 디스플레이 픽셀의 어레이를 포함하는 능동 매트릭스 디스플레이 디바이스를 구동하는 방법으로서,

제 1 모드에서, 제 1 게이트-소스 전압을 상기 구동 트랜지스터에 제공하고, 결과적인 전류를 상기 디스플레이 소자(2)에 공급하는 단계와;

제 2 모드에서, 제 2 게이트-소스 전압을 상기 구동 트랜지스터에 제공하는 단계로서, 상기 제 2 게이트-소스 전압은 원하는 노화 효과를 제공하도록 선택되며, 여기서 상기 제 2 모드 동안에 어떠한 전류도 상기 디스플레이 소자(2) 내에서 흐르지 않는, 상기 제 2 게이트-소스 전압을 제공하는 단계를,

포함하는, 디스플레이 픽셀의 어레이를 포함하는 능동 매트릭스 디스플레이 디바이스를 구동하는 방법.

청구항 15.

제 14항에 있어서, 상기 제 2 모드는 상기 제 1 모드 이전에 실행되고, 상기 제 1 및 제 2 모드는 각 픽셀의 각 어드레싱에 대해 실행되는, 디스플레이 픽셀의 어레이를 포함하는 능동 매트릭스 디스플레이 디바이스를 구동하는 방법.

청구항 16.

제 15항에 있어서, 상기 제 2 모드는 상기 제 1 게이트-소스 전압이 상기 구동 트랜지스터에 제공되는 어드레싱 단계 바로 앞에 있는, 디스플레이 픽셀의 어레이를 포함하는 능동 매트릭스 디스플레이 디바이스를 구동하는 방법.

청구항 17.

제 14항 내지 제 16항 중 어느 한 항에 있어서, 상기 복수의 디스플레이 픽셀의 거동을 모델링하고 전류-구동되는 발광 디스플레이 소자와 구동 트랜지스터를 포함하기 위하여 적어도 하나의 모델링 회로(32)를 상기 디스플레이 영역(30) 외부에 제공하는 단계와;

상기 복수의 디스플레이 픽셀에 대해 상기 픽셀 구동 신호로부터 유도된 픽셀 구동 신호를 상기 적어도 하나의 모델링 회로에 제공하는 단계와;

상기 모델링 회로의 상기 구동 트랜지스터의 트랜지스터 특징을 측정하는 단계와;

상기 측정된 트랜지스터 특징에 응답하여 상기 복수의 디스플레이 픽셀에 대해 상기 픽셀 구동 신호를 변경하는 단계를 더 포함하는, 디스플레이 픽셀의 어레이를 포함하는 능동 매트릭스 디스플레이 디바이스를 구동하는 방법.

청구항 18.

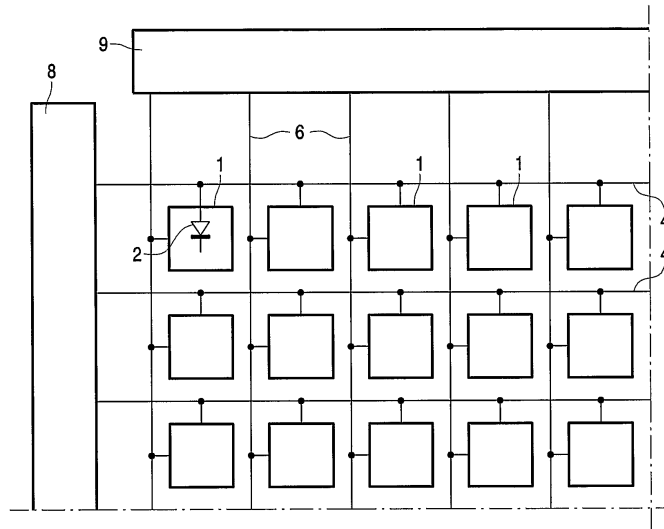
제 17항에 있어서, 상기 트랜지스터 특징은 임계 전압을 포함하는, 디스플레이 픽셀의 어레이를 포함하는 능동 매트릭스 디스플레이 디바이스를 구동하는 방법.

청구항 19.

제 17항 또는 제 18항에 있어서, 상기 디스플레이 픽셀 모두의 거동을 모델링하기 위해 단일 모델링 회로가 사용되는, 디스플레이 픽셀의 어레이를 포함하는 능동 매트릭스 디스플레이 디바이스를 구동하는 방법.

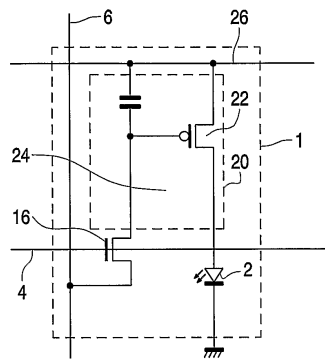
도면

도면1



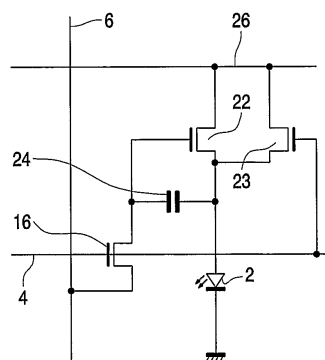
종래 기술

도면2

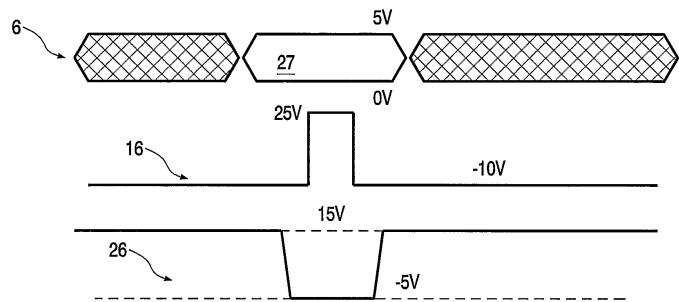


종래 기술

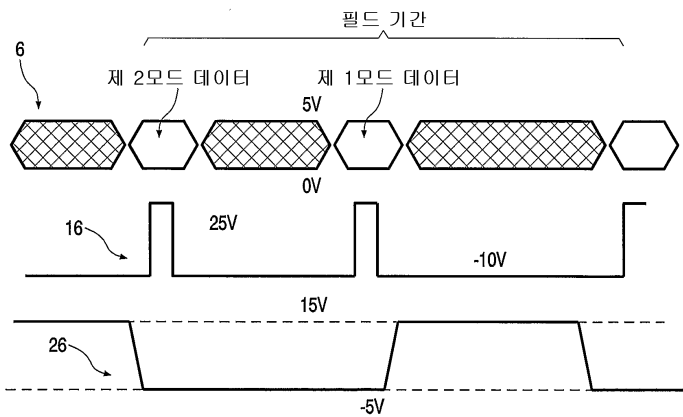
도면3



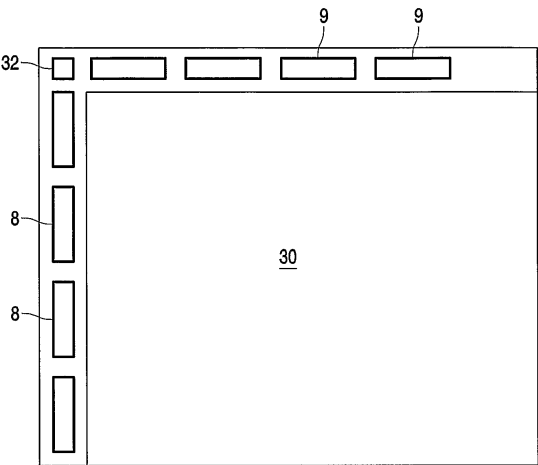
도면4



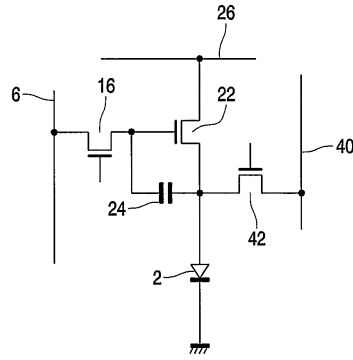
도면5



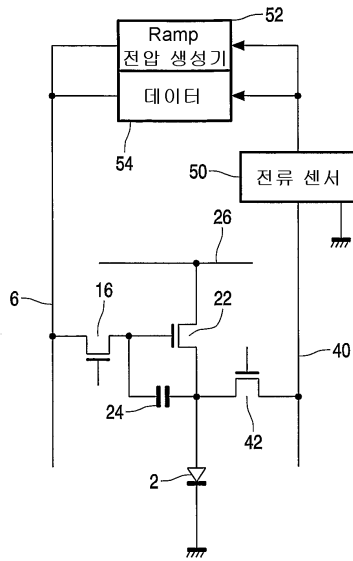
도면6



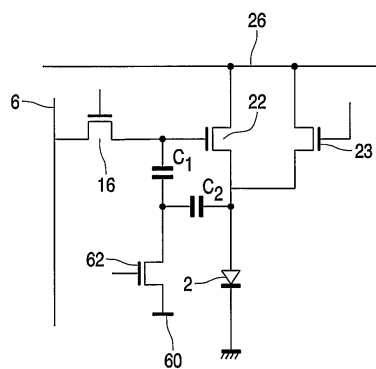
도면7



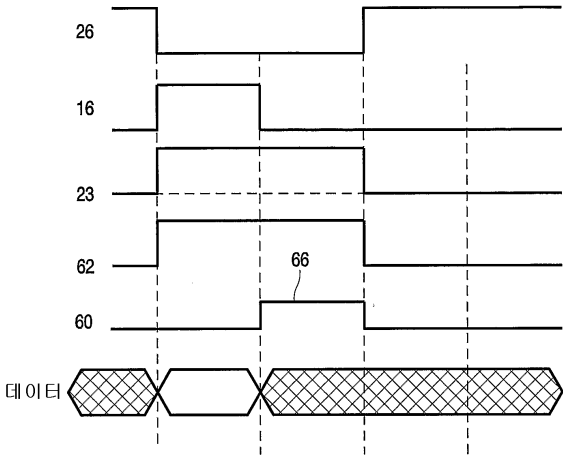
도면8



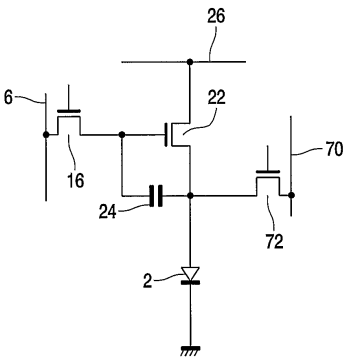
도면9



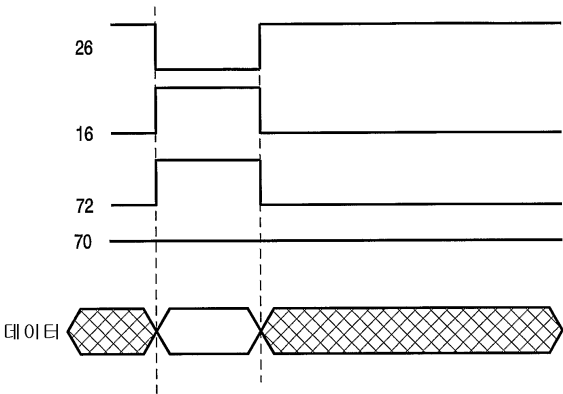
도면10



도면11



도면12



专利名称(译)	有源矩阵OLED显示装置，用于补偿阈值电压的漂移		
公开(公告)号	KR1020060015571A	公开(公告)日	2006-02-17
申请号	KR1020057020763	申请日	2004-04-20
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
申请(专利权)人(译)	科宁欣克利凯恩菲利普斯日元.V.		
当前申请(专利权)人(译)	科宁欣克利凯恩菲利普斯日元.V.		
[标]发明人	DEANE STEVEN C		
发明人	DEANE,STEVEN,C.		
IPC分类号	G09G3/30 G09G3/20 G09G3/32		
CPC分类号	G09G2300/0852 G09G2300/0842 G09G2320/043 G09G2320/029 G09G2310/06 G09G2320/0233 G09G2300/0866 G09G3/3233 G09G2300/0417 G09G2310/0254 G09G2310/0256		
代理人(译)	MOON , KYOUNG金		
优先权	2003010109 2003-05-02 GB		
外部链接	Espacenet		

摘要(译)

有源矩阵显示装置具有OLED显示像素(2)的阵列，其中电源线(26)可以在低功率和正常电源电压之间操作以调节两种模式。在第一模式中，向显示装置(2)提供像素驱动晶体管电流。选择它是为了提供所需的像素亮度。在第二模式中，电压被提供给驱动晶体管。选择电压以提供所需的老化效果。然而，任何电流都不会在显示设备内流动。为了使电源线(26)被提供的周期例如0V或-5V的电压和显示装置关闭，使得帧定时因此具有两个周期，换句话说，显示装置转向只要电压不同，电压就会被分成周期。然而，在驱动晶体管上施加电压一段时间。选择该电压使得驱动晶体管处的全局临界电压漂移(由老化引起)所有像素在材料上是相同的。

