



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/30 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년03월08일 10-0690061 2007년02월26일
--	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2005-0062074 2005년07월11일 2005년07월11일	(65) 공개번호 (43) 공개일자	10-2007-0007447 2007년01월16일
----------------------------------	---	------------------------	--------------------------------

(73) 특허권자 하나 마이크론(주)
 충남 아산시 음봉면 원남리 95-1

(72) 발명자 김재홍
 서울 관악구 신림8동 1665-2번지 203호

 신홍재
 서울 동대문구 장안동 래미안장안2차 아파트 203동 1602호

 곽계달
 서울 종로구 구기동 158-14 건덕빌라 6동 201호

(74) 대리인 특허법인다래

(56) 선행기술조사문헌
 JP2003283267 A JP2003323145 A
 KR1020030008086 A
 * 심사관에 의하여 인용된 문헌

심사관 : 천대식

전체 청구항 수 : 총 6 항

(54) O L E D 디스플레이패널 구동장치의 D / A 컨버터

(57) 요약

본 발명은 바이어스전류를 이용하여 디스플레이패널의 휘도를 직접 결정해 주는 D/A 컨버터의 구조를 개선하여 추가요소들을 최대한 배제하면서도 그 사이즈를 허용 전류 범위 내에서 유연하게 최소화시킬 수 있도록 한 OLED 디스플레이패널 구동장치의 D/A 컨버터에 관한 것이다.

본 발명의 OLED 디스플레이패널 구동장치의 D/A 컨버터는 바이어스전류(I_B) 발생시키는 바이어스부와 함께 전류미러 구조를 형성하며 바이어스전류(I_B)를 기준전류로 하여 다른 전류미러 구조에서 사용될 서로 다른 레벨의 기준전류를 발생시키는 적어도 2개 이상의 기준입력부 및 상기 각각의 기준입력부에 다중형 전류미러 구조로 연결되는 적어도 2개 이상의 전류미러단을 포함하는 적어도 2개 이상의 전류미러부를 포함하여 이루어지되, 상기 기준입력부에서 발생되는 기준전류는 바이어스전류(I_B)에 미러링된 최소 기준전류(I_R)의 2^n (단, n은 자연수)의 값 중에서 서로 다른 값을 갖는 것들로 정해지

고, 상기 각각의 전류미러부에 포함된 전류미러단의 사이즈($2^m \times M_0$; 단 m 은 0이상의 정수)와 해당 기준전류의 크기($2^n \times I_R$; 단 n 은 자연수)의 곱($2^{n+m} \times I_R \times M_0$; 단 n 은 자연수, m 은 0이상의 정수)의 관계는 상기 최소 기준전류(I_R)를 기준전류로 하여 1배부터 2의 거듭제곱만큼씩 순차적으로 증가하여 이루어진다.

대표도

도 3

특허청구의 범위

청구항 1.

바이어스전류(I_B) 발생시키는 바이어스부와 함께 전류미러 구조를 형성하며 바이어스전류(I_B)를 기준전류로 하여 다른 전류미러 구조에서 사용될 서로 다른 레벨의 기준전류를 발생시키는 적어도 2개 이상의 기준입력부 및

상기 각각의 기준입력부에 다중형 전류미러 구조로 연결되는 적어도 2개 이상의 전류미러단을 포함하는 적어도 2개 이상의 전류미러부를 포함하여 이루어지되,

상기 기준입력부에서 발생하는 기준전류는 바이어스전류(I_B)에 미러링된 최소 기준전류(I_R)의 2^n (단, n 은 자연수)의 값 중에서 서로 다른 값을 갖는 것들로 정해지고,

상기 각각의 전류미러부에 포함된 전류미러단의 사이즈($2^m \times M_0$; 단 m 은 0이상의 정수)와 해당 기준전류의 크기($2^n \times I_R$; 단 n 은 자연수)의 곱($2^{n+m} \times I_R \times M_0$; 단 n 은 자연수, m 은 0이상의 정수)의 관계는 상기 최소 기준전류(I_R)를 기준전류로 하여 1 배부터 2의 거듭제곱만큼씩 순차적으로 증가하도록 된 OLED 디스플레이패널 구동장치의 D/A 컨버터.

청구항 2.

제 1 항에 있어서, 상기 기준입력부와 상기 전류미러부의 개수는 각각 2개이고,

상기 각각의 전류미러부에 포함된 전류미러단의 개수와 사이즈가 동일한 것을 특징으로 하는 OLED 디스플레이패널 구동장치의 D/A 컨버터.

청구항 3.

제 1 항에 있어서, 상기 기준입력부와 상기 전류미러부의 개수는 각각 2개이고,

상기 각각의 전류미러부는 최소 사이즈(M_0)부터 상기 최소 사이즈(M_0)에 대해 2의 거듭제곱만큼씩 점진적으로 증가하는 사이즈를 갖는 적어도 2개 이상의 전류미러단을 포함하여 이루어지되, 서로 다른 개수의 전류미러단을 포함하여 이루어진 것을 특징으로 하는 OLED 디스플레이패널 구동장치의 D/A 컨버터.

청구항 4.

제 1 항에 있어서, 상기 기준입력부와 상기 전류미러부의 개수는 각각 3개 이상이고,

상기 임의의 전류미러부는 상기 최소 사이즈(M_0)보다 큰 사이즈를 갖는 적어도 2개 이상의 전류미러단만으로 이루어진 것을 특징으로 하는 OLED 디스플레이패널 구동장치의 D/A 컨버터.

청구항 5.

제 1 항 내지 제 3 항 중 어느 한 항에 있어서, 상기 각각의 전류미러단은 캐소코드 접속으로 이루어진 것을 특징으로 하는 OLED 디스플레이패널 구동장치의 D/A 컨버터.

청구항 6.

제 1 항 내지 제 3 항 중 어느 한 항에 있어서, 상기 각각의 전류미러단은 전류싱크 형태의 NMOS 트랜지스터로 이루어진 것을 특징으로 하는 OLED 디스플레이패널 구동장치의 D/A 컨버터.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 OLED 디스플레이패널 구동장치에 관한 것으로, 특히 바이어스전류를 이용하여 디스플레이패널의 휘도를 직접 결정해 주는 D/A 컨버터의 구조를 개량한 OLED 디스플레이패널 구동장치의 D/A 컨버터에 관한 것이다.

CRT(Cathode Ray Tube)를 대체하여 근래 널리 사용되는 평판 디스플레이의 경우에 휘도(Gray Level)의 제어는 그 구동방식에 따라 전압구동 방식과 전류구동방식으로 구분할 수가 있는데, 전압구동 방식의 대표적인 예로는 LCD(Liquid Crystal Display)를 들 수가 있고, 전류구동 방식의 대표적인 예로는 OLED(Organic Light Emitting Diode) 디스플레이를 들 수가 있다.

그런데, 전류구동 방식의 OLED 디스플레이패널에서 사용되는 구동장치에서는 주로 전류를 제어하게 되는데, 최근에는 이에 대해 많은 방법들이 제시되고 있다. 특히 하나의 입력전류원을 사용하여 다수의 출력전류를 발생시키는 다수단의 전류미러(Current Mirror) 및 이들을 각각 온/오프시키는 스위치(이하 '미러스위치'라 한다)를 사용하여 휘도를 결정하는 방법이 제시되어 있는데, 이 방법에 따르면 미러스위치가 온되어 있는 전류미러단의 전류값이 모두 합산되어 디스플레이 데이터만큼의 전류가 OLED 디스플레이패널에 흐르게 된다.

한편, 이 방법을 적용함에 있어서, 초기에는 각각의 전류미러단에 흐르는 전류를 모두 기준전류와 같게 한 구조(이하 '등가형 전류미러' 구조라 한다)에서 원하는 휘도에 해당하는 개수의 전류미러단을 동작시키도록 된 D/A 컨버터를 사용하였는데, 예를 들어 이에 의해 총 8레벨의 계조를 표현하고자 하는 경우에는 총 8개만큼의 전류미러단 및 동수의 미러스위치가 요구되게 된다. 따라서 등가형 전류미러 구조에 의하면 패널의 크기와 요구 휘도가 증가하면 할수록 전류미러단과 이들을 각각 온/오프시키는 미러스위치의 개수도 그 만큼 증가하게 되어 D/A 컨버터의 크기가 커지게 되고, 결과적으로 구동장치의 크기가 커지게 되는 문제점이 있었다.

이러한 문제점을 해결하기 위해 기준 전류에 대해 점진적으로 2의 배수만큼씩 순차적으로 가중된 전류를 발생시키는 가중형의 전류미러 구조(이하 '가중형 전류미러' 구조라 한다)가 제안되어 있는데, 총 8레벨의 계조를 표현하고자 하는 경우에 등가형 전류미러 구조에서는 총 8개의 전류미러단 및 이와 동수의 미러스위치가 요구되는데 반하여 가중형 전류미러 구조에서는 각각 $2^0(=1)$, $2^1(=2)$ 및 $2^2(=4)$ 의 전류를 출력하는 총 3개의 전류미러단과 이와 동수의 미러스위치가만 요구되게 된다. 이와 같은 방식으로, 총 64레벨의 계조를 표현하고자 하는 경우에 등가형 전류미러 구조에서는 최소값을 갖는 64개

의 전류미러단과 이와 동수의 미러스위치가 요구됨에 반하여 가중형 전류미러 구조에서는 각각 $2^0(=1)$, $2^1(=2)$, $2^2(=4)$, $2^3(=8)$, $2^4(=16)$ 및 $2^5(=32)$ 의 전류를 출력하는 총 6개의 전류미러단 및 이와 동수의 미러스위치만이 요구되게 되어 전체적으로 구성 소자의 개수를 크게 감소시킬 수가 있다.

한편, 가중형 전류미러 구조에서 출력전류의 크기는 전류미러단을 구성하는 트랜지스터의 채널폭에 비례하고 그 길이에 반비례하기 때문에 디스플레이패널이 대형화되거나 요구되는 휘도 레벨이 커지면 커질수록 그 최종 전류미러단의 사이즈가 매우 커지기 되고, 이에 따라 구동장치 전체의 사이즈도 커지기 때문에 이를 방지하기 위한 다른 방안이 제시되고 있다.

도 1a 및 도 1b는 종래의 OLED 디스플레이패널 구동장치의 블록 구성도인바, 종래의 가중형 전류미러 구조의 D/A 컨버터가 갖는 문제점을 해결하기 위해 2003년 특허공개 제68433호(공개일: 2003. 2. 12)로 제안된 것이다. 도 1에 도시한 바와 같이, 종래의 D/A 컨버터가 구비된 OLED 디스플레이패널 구동장치는 크게 디스플레이패널에서 개개의 표시소자로서의 OLED(16), 각각의 OLED(16)의 캐소드에 연결되어 이를 온/오프시키는 로우(Row) 스위치(17) 및 각각의 OLED(16)의 애노드에 연결되어 이를 구동하는 칼럼 드라이버를 포함하여 이루어질 수 있다. 그리고 칼럼 드라이버는 다시 요구되는 휘도 레벨에 따른 전류값을 생성하는 D/A 컨버터(14), D/A 컨버터(14)의 동작을 적절히 제어하는 MPU(10)와 레지스터(11)와 제어회로(12)와 후술하는 기준전류 변경스위치(SW)를 온/오프시키는 플립플롭(13) 및 D/A 컨버터(14)의 출력전류에 의해 OLED(16)를 구동하는 전류 출력회로(15)를 포함하여 이루어질 수 있다.

한편, D/A 컨버터(14)는 다시 바이어스전류(I_B)에 상당하는 정전류를 발생시키는 바이어스부(14a), 바이어스부(14a)와 함께 전류미러 구조를 형성하며 바이어스부(14a)에서 발생된 전류를 기준전류로 하여 다른 전류미러 구조에서 사용될 다른 기준전류를 발생시키는 기준입력부(14b), 다수의 전류미러단(T_{Nb} , T_{Nc} , T_{Nd} , T_{Ne} , ..., T_{Nn-1})을 포함하여 이루어져서 기준입력부(14b)에서 발생되는 기준전류에 대해 2의 배수만큼씩 가중된, 다수의 전류를 출력하는 전류미러부(14c) 및 각각의 전류미러부(14b)의 각각의 전류미러단(T_{Nb} , T_{Nc} , T_{Nd} , T_{Ne} , ..., T_{Nn-1})에 연결되며 레지스터(11)의 제어에 따라 해당 전류미러단을 개별적으로 온 또는 오프시키는 다수의 미러스위치(D_0 , D_1 , D_2 , D_3 , ..., D_{n-2})로 이루어진 미러스위치부(14d)를 포함하여 이루어질 수 있다. 나아가, 도 1의 장치에서는 바이어스부(14a)가 병렬 접속된 2개의 기준전류단(T_{NP} , T_{Na})으로 이루어져 있는데, 이 중에서 하나의 기준전류단(T_{NP})에는 전술한 기준전류 변경스위치(SW)가 연결되어 있고, 나머지의 기준전류단(T_{Na})에는 기준전류부(14b)가 연결되어 있다.

이러한 구성을 갖는 종래의 구동장치에서 먼저 도 1a에 도시한 바와 같이 기준전류 변경스위치(SW)가 폐쇄된 경우에는 바이어스전류(I_B)가 양 기준전류단(T_{NP}), (T_{Na})에 반분되어 흐르게 되고(1x 모드), 이에 따라 기준전류부(14b)에도 반분 바이어스전류($I_B/2$)의 크기에 상응하는 기준전류가 흐르게 된다. 이 상태에서 레지스터(11)에서 미러스위치부(14d)의 각각의 미러스위치(D_0 , D_1 , D_2 , D_3 , ..., D_{n-2})에 온/오프 제어신호를 출력하면, 온된 미러스위치에 연결된 전류미러단을 흐르는 전류들이 합산되어 전류 출력회로(15)에 출력되게 된다. 이 경우에 각각의 전류미러단(T_{Nb} , T_{Nc} , T_{Nd} , T_{Ne} , ..., T_{Nn-2})에 흐를 수 있는 전류는 I , $2I$, $4I$, $8I$, ..., $2^{n-3}I$ 가 되게 된다.

이와는 반대로 도 1b에 도시한 바와 같이 플립플롭(13)에 의해 기준전류 변경스위치(SW)가 개방(오프)되는 경우(2x 모드)에는 바이어스전류(I_B)가 오직 기준전류단(T_{Na})에만 흐르게 되는데, 이에 따라 기준전류부(14b)에도 바이어스전류(I_B)의 크기에 상응하는 기준전류가 흐르게 된다. 이 상태에서 레지스터(11)에서 미러스위치부(14d)의 각각의 미러스위치(D_0 , D_1 , D_2 , D_3 , ..., D_{n-2})에 온/오프 제어신호를 출력하면, 온된 미러스위치에 연결된 전류미러단을 흐르는 전류들이 합산되어 전류 출력회로(15)에 출력되게 된다. 그리고 이 경우에 각각의 전류미러단(T_{Nb} , T_{Nc} , T_{Nd} , T_{Ne} , ..., T_{Nn-2})에 흐를 수 있는 전류는 도 1a의 경우에 대해 2배인 $2I$, $4I$, $8I$, $16I$, ..., $2^{n-2}I$ 가 되게 된다.

이와 같이 도 1의 장치에서는 기준전류 변경스위치(SW)의 온/오프에 의해 동일한 단수를 갖는 전류미러부에서 기준전류($x1$)와 그 2배의 기준전류($x2$)를 흘려줄 수 있기 때문에 일반적인 가중형 전류미러 구조에서 가장 큰 사이즈를 갖는 최종의 전류미러단을 삭제할 수 있어서 D/A 컨버터의 전체적인 크기를 대략 반으로 줄일 수 있는 장점이 있다.

그러나 도 1에 도시한 구동장치에 있어서는 기준전류 변경스위치와 플립플롭 같은 회로가 부가되어야 할 뿐만 아니라 기준전류 변경스위치가 폐쇄(온)되어 D/A 컨버터가 2x 모드로 동작하는 경우에 $2^{n-3}I$ 이상의 그레이 레벨에 대해서는 단지 짝수분의 그레이 레벨만을 표현할 수 있을 뿐 홀수분의 그레이 레벨은 표현하지 못하는 문제점이 있었다. 예를 들어, 전류

미러부의 단수를 3단으로 가정할 때 1x 모드로 동작하는 경우에는 8개의 그레이 레벨을 모두 표현할 수 있으나 2x 모드로 동작하는 경우에는 2의 배수가 되는 그레이 레벨, 즉 2, 4, 6, 8, 10, 12, 14 및 16레벨만을 표현할 수 있을 뿐 1, 3, 5, 7, 9, 11, 13 및 15레벨은 표현할 수 없다고 하는 문제점이 있었다.

발명이 이루고자 하는 기술적 과제

본 발명은 전술한 문제점을 해결하기 위하여 안출된 것으로서, 바이어스전류를 이용하여 디스플레이패널의 휘도를 직접 결정해 주는 D/A 컨버터의 구조를 개선하여 추가요소들을 최대한 배제하면서도 그 사이즈를 허용 전류 범위 내에서 유연하게 최소화시킬 수 있도록 한 OLED 디스플레이패널 구동장치의 D/A 컨버터를 제공하는데 그 목적이 있다.

발명의 구성

전술한 목적을 달성하기 위한 본 발명의 OLED 디스플레이패널 구동장치의 D/A 컨버터는 바이어스전류(I_B) 발생시키는 바이어스부와 함께 전류미러 구조를 형성하며 바이어스전류(I_B)를 기준전류로 하여 다른 전류미러 구조에서 사용될 서로 다른 레벨의 기준전류를 발생시키는 적어도 2개 이상의 기준입력부 및 상기 각각의 기준입력부에 다중형 전류미러 구조로 연결되는 적어도 2개 이상의 전류미러단을 포함하는 적어도 2개 이상의 전류미러부를 포함하여 이루어지되, 상기 기준입력부에서 발생하는 기준전류는 바이어스전류(I_B)에 미러링된 최소 기준전류(I_R)의 2^n (단, n 은 자연수)의 값 중에서 서로 다른 값을 갖는 것들로 정해지고, 상기 각각의 전류미러부에 포함된 전류미러단의 사이즈($2^m \times M_0$; 단 m 은 0이상의 정수)와 해당 기준전류의 크기($2^n \times I_R$; 단 n 은 자연수)의 곱($2^{n+m} \times I_R \times M_0$; 단 n 은 자연수, m 은 0이상의 정수)의 관계는 상기 최소 기준전류(I_R)를 기준전류로 하여 1배부터 2의 거듭제곱만큼씩 순차적으로 증가하여 이루어진다.

이하에는 첨부된 도면을 참조하여 본 발명의 OLED 디스플레이패널 구동장치의 D/A 컨버터의 바람직한 실시예에 대해 상세하게 설명하는데, 표현하고자 하는 그레이 레벨로 총 255(2^8)레벨을 예로 들어 설명을 진행한다.

도 2는 본 발명이 적용되는 OLED 디스플레이패널 구동장치의 개략적인 블록 구성도이다. 도 2에 도시한 바와 같이, 본 발명이 적용되는 OLED 디스플레이패널 구동장치는 크게 다수의 OLED가 매트릭스 형태로 배치되어 이루어진 OLED 패널(100), OLED 패널(100)의 칼럼(Column)을 제어하는 칼럼 제어부(120) 및 OLED 패널(100)의 로우(Row)를 제어하는 로우 제어부(110)를 포함하여 이루어질 수 있다.

전술한 구성에서, 칼럼 제어부(120)에서는 먼저 그 쉬프트 레지스터/래치부(122)가 도시하지 않은 메모리로부터 n -비트의 디스플레이 데이터를 순차적으로 입력받은 후에 각각의 칼럼 라인을 통하여 D/A 컨버터(124)로 한번에 혹은 순차적으로 데이터를 보내고, D/A 컨버터(124)는 다시 바이어스회로(128)에서 출력되는 전류를 기준으로 그 데이터들에 해당되는 크기의 전류를 조합한 후에 전류 출력회로(126)를 거쳐서 OLED 패널(100)에 직접 공급한다. 이와 동시에 로우 제어부(110)는 각각의 로우 라인을 순차적으로 접지와 연결시켜주는 이른바, 스캔(Scan) 동작에 의해 OLED 패널(100)을 통해 흐르는 전류 경로를 만들어준다.

도 2에서 알 수 있는 바와 같이, D/A 컨버터(124)는 한 칼럼 라인마다 하나씩 구비되기 때문에 그 크기에 따라 OLED 디스플레이패널 구동장치의 전체적인 크기가 큰 영향을 받는다는 것을 알 수 있다.

도 3은 본 발명의 OLED 디스플레이패널 구동장치의 D/A 컨버터의 제1 실시예에 따른 회로도이다. 도 3에 도시한 바와 같이, 본 발명의 OLED 디스플레이패널 구동장치의 제1 실시예에 따른 D/A 컨버터에는 바이어스전류(I_B)에 상응하는 정전류를 발생시키는 바이어스부(124R); 바이어스부(124R)와 함께 전류미러 구조를 형성하며 바이어스부(124R)에서 발생된 전류를 기준전류로 하여 다른 전류미러 구조에서 사용될 상대적으로 크기가 작은 기준전류(이하 '소레벨 기준전류'라 한다) 및 상대적으로 크기가 큰 기준전류(이하 '대레벨 기준전류'라 한다)를 발생시키는 소레벨 기준입력부(124r0)와 대레벨 기준입력부(124r1); 소레벨 기준입력부(124r0)에 다중형 전류미러 구조로 연결되는 적어도 2이상(본 실시예에서는 4단)의 전류미러단을 포함하여 이루어진 소레벨 전류미러부(124mg0); 대레벨 기준입력부(124r1)에 다중형 전류미러 구조로 연결되는 적어도 2이상(본 실시예에서는 소레벨 전류미러부(124mg0)의 단수와 동일한 단수인 4단)의 전류미러단을 포함하여 이루어진 대레벨 전류미러부(124mg1); 소레벨 전류미러부(124mg0)의 각각의 전류미러단을 개별적으로 온/오프시키는 미러스위치들로 이루어진 소레벨 미러스위치부(124Dg0) 및 대레벨 전류미러부(124mg1)의 각각의 전류미러단을 개별적으로 온/오프시키는 미러스위치들로 이루어진 대레벨 미러스위치부(124Dg1)를 포함하여 이루어질 수 있다.

전술한 구성에서, 바이어스부(124R)는 소정의 바이어스전류원(I_B)에 2개의 PMOS 트랜지스터(M_{PB0} , M_{PB1})가 안정적인 전류 공급을 위해 캐스코드(Cascode) 접속(이하 본 실시예 및 다른 실시예에서의 모든 전류미러 구조에서도 또한 같다)되어 이루어질 수 있다. 다음으로, 소레벨 기준입력부(124r0)는 바이어스부(124R)의 PMOS 트랜지스터(M_{PB0} , M_{PB1})에 각각 전류미러 구조로 연결되어 미리 정해진 소레벨의 기준전류(I_R)를 생성하는 전류소스로서 기능하는 소스용 PMOS 트랜지스터(M_{PR0} , M_{PR1}) 및 소레벨 전류미러부(124mg0)에 대한 전류싱크로서 기능하는 싱크용 NMOS 트랜지스터(M_{NR0} , M_{NR1})을 포함하여 이루어질 수 있다. 대레벨 기준입력부(124r1)는 바이어스부(124R)의 PMOS 트랜지스터(M_{PB0} , M_{PB1})에 각각 전류미러 구조로 연결되어 상기 소레벨 기준전류(I_R)에 대해 2^n (단 n 은 2이상의 자연수이며 본 실시예에서는 4)배가 되는 대레벨의 기준전류($16xI_R$)를 생성하는 전류소스로서 기능하는 소스용 PMOS 트랜지스터($16xM_{PR0}$, $16xM_{PR1}$) 및 대레벨 전류미러부(124mg1)에 대한 전류싱크로서 기능하는 싱크용 NMOS 트랜지스터(M_{NR2} , M_{NR3})을 포함하여 이루어질 수 있다.

다음으로, 소레벨 전류미러부(124mg0)는 각각이 자기 가중치만큼의 채널폭을 갖는 NMOS 트랜지스터(M_{N0} , M_{N1} , M_{N2} , M_{N3})로 이루어지며 소레벨 기준입력부(124r0)와 다중형 전류미러 구조로 접속되는 4개의 전류미러단(M_{N0} , $2xM_{N0}$, $4xM_{N0}$, $8xM_{N0}$)를 포함하여 이루어지고, 소레벨 미러스위치부(124Dg0)는 소레벨 전류미러부(124mg0)의 각 전류미러단(M_{N0} , $2xM_{N0}$, $4xM_{N0}$, $8xM_{N0}$)에 연결되어 이들을 개별적으로 온/오프시키는 미러스위치(D_0 , D_1 , D_2 , D_3)를 포함하여 이루어진다. 한편, 대레벨 전류미러부(124mg1)는 대레벨 기준입력부(124r0)에 다중형 전류미러 구조로 연결되는 점이 다를 뿐 소레벨 전류미러부(124mg1)를 구성하는 트랜지스터와 동일한 사이즈를 갖는 NMOS 트랜지스터(M_{N0} , M_{N1} , M_{N2} , M_{N3})로 이루어진 4개의 전류미러단(M_{N0} , $2xM_{N0}$, $4xM_{N0}$, $8xM_{N0}$)를 포함하여 이루어지고, 대레벨 미러스위치부(124Dg1)는 대레벨 전류미러부(124mg1)의 각 전류미러단(M_{N0} , $2xM_{N0}$, $4xM_{N0}$, $8xM_{N0}$)에 연결되어 이들을 개별적으로 온/오프시키는 미러스위치(D_4 , D_5 , D_6 , D_7)를 포함하여 이루어진다.

도 3에서 참조번호 126은 OLED의 애노드에 연결된 전류 출력회로를 나타내는바, 이러한 전류 출력회로(126)도 역시 소레벨 전류미러부(124mg0)와 대레벨 전류입력부(124mg1)를 합해서 흐르는 전류를 기준전류로 하는 전류미러 구조로 이루어진다. 참조번호 110은 OLED의 캐소드에 연결된 로우 스위치를 나타낸다.

그리고 이러한 구성에 의해 소레벨 기준입력부(124r0)를 흐르는 기준전류의 크기를 I_R 이라고 할 때 소레벨 전류미러부(124mg0)에서 그 채널폭이 가장 작은, 좌측에서 첫번째 전류미러단(M_{N0})에는 기준전류(I_R)의 크기와 동일한 $1(=2^0)I_R$ 만큼의 전류가 흐를 수 있고, 두 번째 전류미러단($2xM_{N0}$)에는 기준전류(I_R)의 $2(=2^1)$ 배 만큼의 전류가 흐를 수 있고, 세 번째 전류미러단($4xM_{N0}$)에는 기준전류(I_R)의 $4(=2^2)$ 배만큼의 전류가 흐를 수 있고, 마지막의 전류미러단($8xM_{N0}$)에는 기준전류(I_R)의 $8(=2^3)$ 배만큼의 전류가 흐를 수 있다.

한편, 대레벨 기준입력부(124r1)를 흐르는 기준전류의 크기를 $16xI_R$ 이라고 할 때 소레벨 전류미러부(124mg0)와 동일한 구성에 의해 대레벨 전류미러부(124mg1)에서 그 채널폭이 가장 작은, 좌측에서 첫번째 전류미러단(M_{N0})에는 기준전류($16xI_R$)의 크기와 동일한 $1(=2^0)x16I_R$ 만큼의 전류가 흐를 수 있고, 두 번째 전류미러단($2xM_{N0}$)에는 기준전류($16xI_R$)의 $2(=2^1)$ 배인 $32I_R$ 의 전류가 흐를 수 있고, 세 번째 전류미러단($4xM_{N0}$)에는 기준전류($16xI_R$)의 $4(=2^2)$ 배인 $64I_R$ 의 전류가 흐를 수 있고, 마지막의 전류미러단($8xM_{N0}$)에는 기준전류($16xI_R$)의 $8(=2^3)$ 배인 $128I_R$ 의 전류가 흐를 수 있다.

한편 도 3에 도시한 본 발명의 제1 실시예에 따른 D/A 컨버터의 경우에는 이를 도 1에 도시한 D/A 컨버터와 비교할 때 비록 기준입력부를 2개를 채택하고 있고 대레벨 기준입력부(124mg1)를 이루는 트랜지스터의 채널폭이 소레벨 기준입력부(124mg0)를 이루는 트랜지스터의 채널폭보다 16배만큼 커지는 단점이 있으나, 도 1에 도시한 바와 같은 기준전류 변경스위치(SW)와 이를 제어하기 위한 플립플롭 및 복잡한 바이어스부(14a)를 갖추지 않아도 되는 장점이 있다. 그리고 무엇보다

다도 256의 그레이 레벨을 표현하는데 있어서 본 실시예에서는 상대적인 사이즈가 16밖에 되지 않는 전류미러부를 2개 채택, 결과적으로 전체 사이즈가 32인 전류미러부를 채택하면 되는 반면에 도 1에서는 128의 사이즈를 갖는 전류미러부를 채택해야 하기 때문에 본 실시예의 경우에 전류미러부의 전체적인 사이즈가 대폭적으로 감소됨을 알 수가 있다.

도 4는 본 발명의 OLED 디스플레이패널 구동장치의 D/A 컨버터의 제2 실시예에 따른 회로도인바, 참조부호 124R'는 바이어스부를 나타내고, 124r0'와 124r1'는 각각 소레벨 기준입력부와 대레벨 기준입력부를 나타내며, 124mg0'와 124mg1'는 각각 소레벨 전류미러부와 대레벨 전류미러부를 나타내고, 124Dg0'와 124Dg1'는 각각 소레벨 미러스위치부와 대레벨 미러스위치부를 나타내며, 이들 구성부 각각은 도 3의 실시예에서 대응되는 구성부와 동일한 구조 및 기능을 갖고 있다.

도 4에 도시한 바와 같이, 본 발명의 제2 실시예에 따른 D/A 컨버터에서는 전술한 제1 실시예에 따른 D/A 컨버터에 비해 대레벨 기준입력부(124r0')의 기준전류가 $16xI_R$ 에서 $8xI_R$ 로 감소하였는바, 이를 보상하기 위해 여기에 다중형 전류미러 구조로 연결되는 대레벨 전류미러부(124mg1')의 단수가 4개에서 5개로 증가하였음을 알 수가 있다. 나아가, 대레벨 전류미러부(124mg1')의 전류미러단의 증가분을 상쇄시키기 위해 소레벨 전류미러부(124mg0')의 단수는 4개에서 3개로 감소하였음을 알 수가 있다.

이러한 구성에 의해 소레벨 전류미러부(124mg0')에서 좌측의 첫번째 전류미러단(M_{N0})에는 기준전류(I_R)의 크기와 동일한 $1(=2^0)I_R$ 만큼의 전류가 흐를 수 있고, 두 번째 전류미러단($2xM_{N0}$)에는 기준전류(I_R)의 $2(=2^1)$ 배 만큼의 전류가 흐를 수 있고, 세 번째 전류미러단($4xM_{N0}$)에는 기준전류(I_R)의 $4(=2^2)$ 배만큼의 전류가 흐를 수 있다.

한편, 대레벨 기준입력부(124r1')를 흐르는 기준전류의 크기가 $8xI_R$ 이기 때문에 대레벨 전류미러부(124mg1')에서 좌측의 첫번째 전류미러단(M_{N0})에는 기준전류($8xI_R$)의 크기와 동일한 $1(=2^0)x8I_R$ 만큼의 전류가 흐를 수 있고, 두 번째 전류미러단($2xM_{N0}$)에는 기준전류($8xI_R$)의 $2(=2^1)$ 배인 $16I_R$ 의 전류가 흐를 수 있고, 세 번째 전류미러단($4xM_{N0}$)에는 기준전류($8xI_R$)의 $4(=2^2)$ 배인 $32I_R$ 의 전류가 흐를 수 있고, 네 번째 전류미러단($8xM_{N0}$)에는 기준전류($8xI_R$)의 $8(=2^3)$ 배인 $64I_R$ 의 전류가 흐를 수 있고, 마지막의 전류미러단($16xM_{N0}$)에는 기준전류($8xI_R$)의 $16(=2^4)$ 배인 $128I_R$ 의 전류가 흐를 수 있다.

도 5는 본 발명의 OLED 디스플레이패널 구동장치의 D/A 컨버터의 제3 실시예에 따른 회로도인바, 이 실시예에서는 서로 다른 기준전류 레벨을 갖는 총 3개의 기준입력부를 구비하고 있다. 이하 이들 각각을 그 기준전류 레벨의 크기에 따라 소레벨 기준입력부(124r0"), 중레벨 기준입력부(124r1") 및 대레벨 기준입력부(124r2")라 한다. 도 5에서 참조부호 124R"는 바이어스부를 나타내고, 124mg0", 124mg1" 및 124mg2"는 각각 소레벨 전류미러부, 중레벨 전류미러부 및 대레벨 전류미러부를 나타내고, 124Dg0", 124Dg1" 및 124Dg2"는 각각 소레벨 미러스위치부, 중레벨 미러스위치부 및 대레벨 미러스위치부를 나타내며, 이들 구성부 각각은 도 4의 실시예에서 대응되는 구성부와 동일한 구조 및 기능을 갖고 있다.

도 5에 도시한 바와 같이, 본 발명의 제3 실시예에 따른 D/A 컨버터에서는 기준전류가 $4xI_R$ 인 중레벨 기준입력부(124r1")와 기준전류가 $8xI_R$ 인 대레벨 기준입력부(124r2")를 채택하고 있는데, 이러한 변형에 따라 소레벨 기준입력부(124r0")에 다중형 전류미러 구조로 연결되는 소레벨 전류미러부(124mg0")의 전류미러단의 갯수가 제2 실시예의 3개에서 2개로 감소하였고, 중레벨 기준입력부(124r1")에 다중형 전류미러 구조로 연결되는 총 4개의 전류미러단을 갖는 중레벨 전류미러부(124mgr1")가 추가되었고, 대레벨 기준입력부(124r2")에 다중형 전류미러 구조로 연결되는 전류미러단의 갯수가 제2 실시예의 5개에서 2개로 감소하였음을 알 수가 있다.

이러한 구성에 의해 소레벨 전류미러부(124mg0")에서 좌측의 첫번째 전류미러단(M_{N0})에는 기준전류(I_R)의 크기와 동일한 $1(=2^0)I_R$ 만큼의 전류가 흐를 수 있고, 두 번째 전류미러단($2xM_{N0}$)에는 기준전류(I_R)의 $2(=2^1)$ 배 만큼의 전류가 흐를 수 있다. 그리고 중레벨 기준입력부(124r1")를 흐르는 기준전류의 크기가 $4xI_R$ 이기 때문에 중레벨 전류미러부(124mg1")에서 좌측의 첫번째 전류미러단(M_{N0})에는 기준전류($4xI_R$)의 크기와 동일한 $1(=2^0)x4I_R$ 만큼의 전류가 흐를 수 있고, 두

번째 전류미러단($2xM_{N0}$)에는 기준전류($4xI_R$)의 $2(=2^1)$ 배인 $8I_R$ 의 전류가 흐를 수 있고, 세 번째 전류미러단($4xM_{N0}$)에는 기준전류($4xI_R$)의 $4(=2^2)$ 배인 $16I_R$ 의 전류가 흐를 수 있고, 네 번째 전류미러단($8xM_{N0}$)에는 기준전류($4xI_R$)의 $8(=2^3)$ 배인 $32I_R$ 의 전류가 흐를 수 있다.

한편, 대레벨 기준입력부($124r2''$)를 흐르는 기준전류의 크기가 $8xI_R$ 이기 때문에 중레벨 전류미러부($124mg2''$)의 최종 전류미러단($8xM_{N0}$)보다 2배가 큰 전류를 흘리기 위해서는 대레벨 전류미러부($124mg2''$)의 좌측의 첫 번째 전류미러단($8xM_{N0}$)의 사이즈를 중레벨 전류미러부($124mg2''$)의 최종 전류미러단($8xM_{N0}$)과 같게 구성해야 하고, 이에 의해 여기에는 기준전류($8xI_R$)의 8배인 $64I_R$ 의 전류가 흐를 수 있고, 마지막 전류미러단($16xM_{N0}$)에는 기준전류($8xI_R$)의 16배인 $128I_R$ 의 전류가 흐를 수 있다.

아래의 표 1은 전술한 본 발명의 제1 내지 제3 실시예에 따른 D/A 컨버터의 크기와 소비전류의 상대적 대소 관계를 나타내고 있다.

[표 1]

	제1 실시예	제2 실시예	제3 실시예
D/A 컨버터 사이즈	소	중	대
최대 공급전류	대	소	중

도 6은 도 3에 도시한 회로에 대한 모의실험 결과에 따른 출력전류 대 그레이 스케일의 관계를 보인 그래프이다. 도 6에 도시한 바와 같이, 디스플레이 데이터를 8비트, 즉 표현 가능한 그레이 레벨을 256으로 하고, 각 레벨 사이의 출력전류 스텝을 $1\mu A$ 로 하여 모의실험을 수행한 결과 모든 그레이 레벨에 대해 출력전류가 거의 일치함을 알 수가 있다.

이상의 실시예에서 설명한 본 발명의 OLED 디스플레이패널 구동장치의 D/A 컨버터의 기술 사상을 종합하면, 첫 번째로 바이어스전류를 기준으로 하여 다른 전류미러 구조에서 사용되는 기준전류가 적어도 2개 이상 사용되어야 하되, 상기 기준전류는 최소 기준전류의 2의 자연수 거듭제곱값(2^n , 단 n 은 자연수) 중에서 서로 다른 값을 갖는 것들로 정해질 수 있다. 두 번째로 상기 각각의 기준전류를 기준입력으로 사용하는 전류미러부, 즉 기준전류와 동일 개수의 전류미러부가 요구되는데, 각각의 전류미러부는 최소 사이즈에 대해 2의 0이상의 정수의 거듭제곱값(2^m , 단 m 은 0이상의 정수)으로 정해지는 사이즈를 갖는 적어도 2개 이상의 전류미러단을 갖되, 이 경우에 임의의 전류미러단의 사이즈는 직전 전류미러단의 사이즈보다 2배만큼 큰 값으로 정해진다. 세 번째로 임의의 한 레벨의 기준전류의 크기와 당해 전류미러부의 최초 전류미러단의 사이즈의 곱은 직전 레벨의 기준전류의 크기와 당해 전류미러부의 최종 전류미러단의 사이즈의 곱보다 2배만큼 큰 값으로 정해진다. 그리고 위의 표 1에서 알 수 있는 바와 같이, 최대 공급전류와 D/A 컨버터의 전체 사이즈는 대략적으로 반비례 관계에 있기 때문에 위에서 밝힌 세가지 요건을 충족시키는 범위 내에서 최대 공급전류와 전류미러부의 크기를 적절하게 선택할 수가 있을 것이다.

본 발명의 OLED 디스플레이패널 구동장치의 D/A 컨버터는 전술한 실시예에 국한되지 않고 본 발명의 기술 사상이 허용하는 범위 내에서 다양하게 변형하여 실시할 수가 있다. 예를 들어, 전술한 실시예들에서는 전류미러부의 전류미러단을 NMOS 트랜지스터로 이루어진 전류싱크 형태로 구현하였지만, 이와는 반대로 MOS 트랜지스터로 이루어진 전류소스(Source) 형태로 구현할 수도 있을 것이다.

나아가, 전류 출력회로도 전류를 안정화시킬 수 있는 회로 중에서 캐스코드 구조 이외의 회로가 사용될 수도 있을 것이고, 도 2에 도시한 바와는 달리 D/A 컨버터가 각 채널마다 구비하거나 각 ROW 라인마다 하나씩 혹은 전체 구동장치 내에서 하나만 구비될 수도 있을 것이다. 더욱이, 쉬프트 레지스터/래치부와 위치도 도 2의 구조와는 다르게 바뀔 수도 있으며 디스플레이 데이터가 병렬로 입력될 수도 있을 것이다.

발명의 효과

이상에서 설명한 바와 같은 본 발명의 OLED 디스플레이패널 구동장치의 D/A 컨버터에 따르면, 가중형 전류미러 구조를 갖는 D/A 컨버터에서 전류미러단을 추가함이 없이 전류미러단의 조합과 바이어스전류의 조합을 동시에 이용하여 요구되는 그레이 레벨을 표현함으로써 추가요소들을 최소화할 수 있게 된다. 또한, 적어도 2개 이상의 기준입력을 사용할 수 있기 때문에 최대 허용전류 범위 내에서 바이어스 전류와 전류미러단의 조합에 의해 최소한의 크기로 완벽한 휘도를 표현할 수 있다. 나아가, OLED 디스플레이패널의 크기 증가에 따라 한정된 전류미러단의 사이즈를 줄이기보다는 다수의 전류미러단의 크기를 유연하게 조절함으로써 D/A 컨버터의 크기를 줄일 수가 있다.

도면의 간단한 설명

도 1a 및 도 1b는 종래의 OLED 디스플레이패널 구동장치의 블록 구성도,

도 2는 본 발명이 적용되는 OLED 디스플레이패널 구동장치의 개략적인 블록 구성도,

도 3은 본 발명의 OLED 디스플레이패널 구동장치의 D/A 컨버터의 제1 실시예에 따른 회로도,

도 4는 본 발명의 OLED 디스플레이패널 구동장치의 D/A 컨버터의 제2 실시예에 따른 회로도,

도 5는 본 발명의 OLED 디스플레이패널 구동장치의 D/A 컨버터의 제3 실시예에 따른 회로도,

도 6은 도 4에 도시한 회로에 대한 모의실험 결과에 따른 출력전류 대 그레이 스케일의 관계를 보인 그래프이다.

*** 도면의 주요 부분에 대한 부호의 설명 ***

10: MPU, 11: 레지스터,

12: 제어회로, 13: 플립플롭,

14: D/A 컨버터, 14a: 바이어스부,

14b: 기준입력부, 14c: 전류미러부,

14d: 미러스위치부, 15: 전류 출력회로,

16: OLED, 17: 로우 스위치,

100: OLED 패널, 110: 로우 제어부,

120: 칼럼 제어부, 122: 쉬프트 레지스터/래치부,

124: D/A 컨버터,

124R, 124R', 124R": 바이어스부,

124r0, 124r0', 124r0": 소레벨 기준입력부,

124r1, 124r1', 124r2": 대레벨 기준입력부,

124r1": 증레벨 기준입력부,

124mg0, 124mg0', 124mg0": 소레벨 전류미러부,

124mg1, 124mg1', 124mg2": 대레벨 전류미러부,

124mg1": 중레벨 전류미러부,

124Dg0, 124Dg0', 124Dg0": 소레벨 미러스위치부,

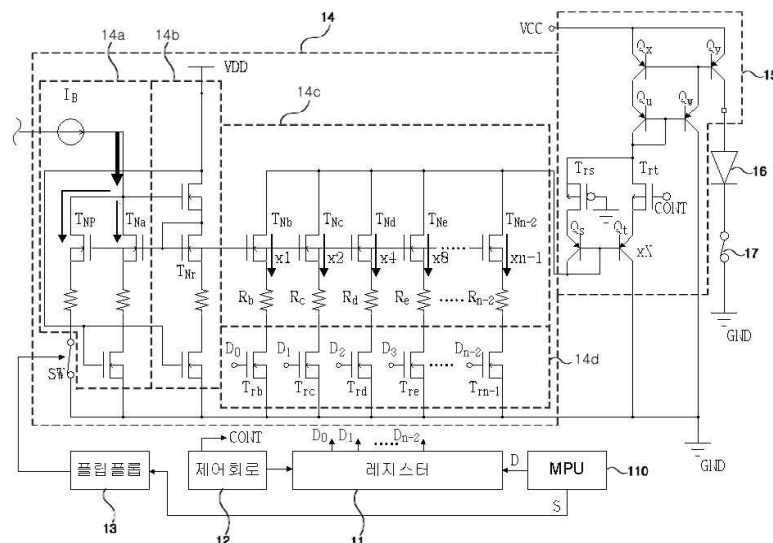
124Dg1, 124Dg1', 124Dg2": 대레벨 미러스위치부,

124Dg1": 중레벨 미러스위치부,

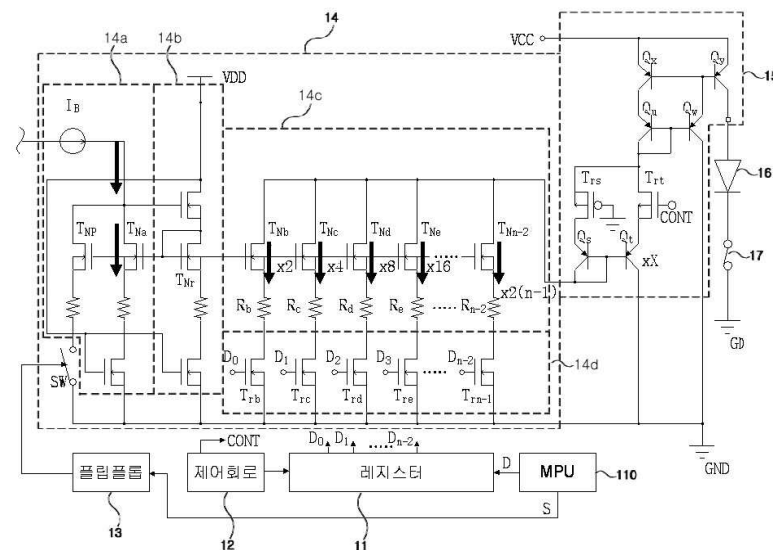
126: 전류 출력회로, 128: 바이어스 회로

도면

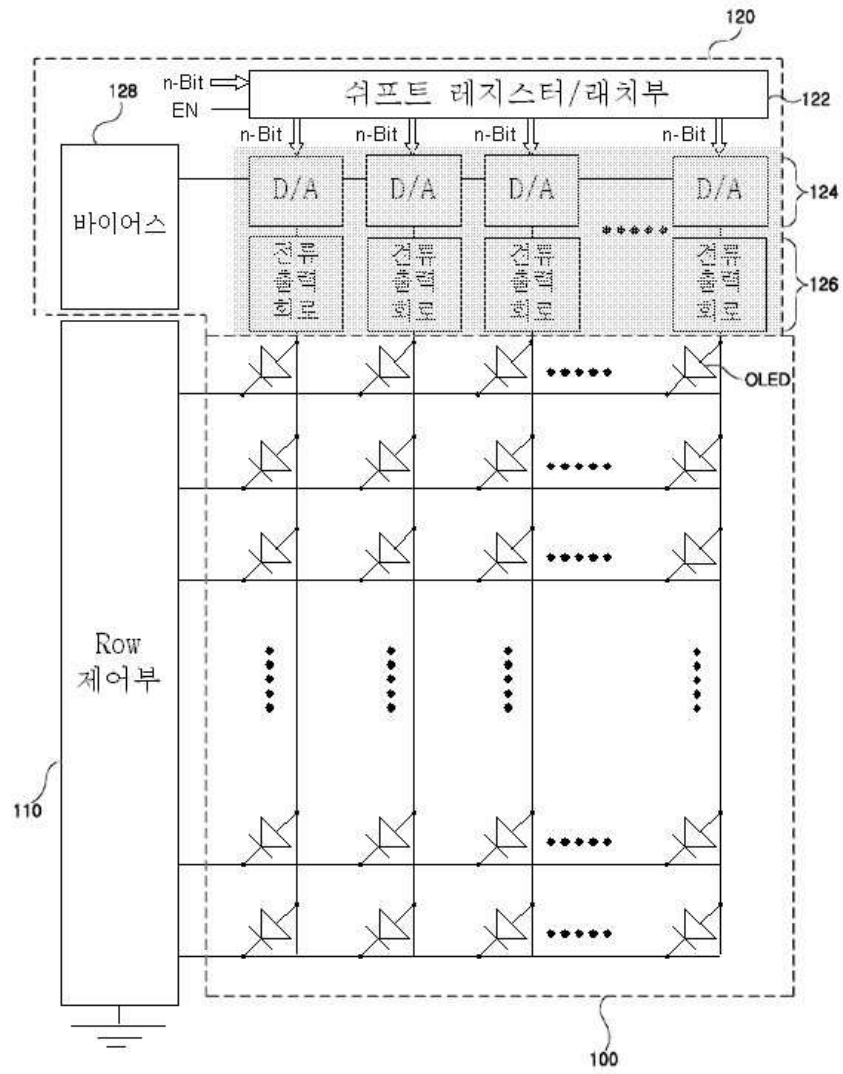
도면1a



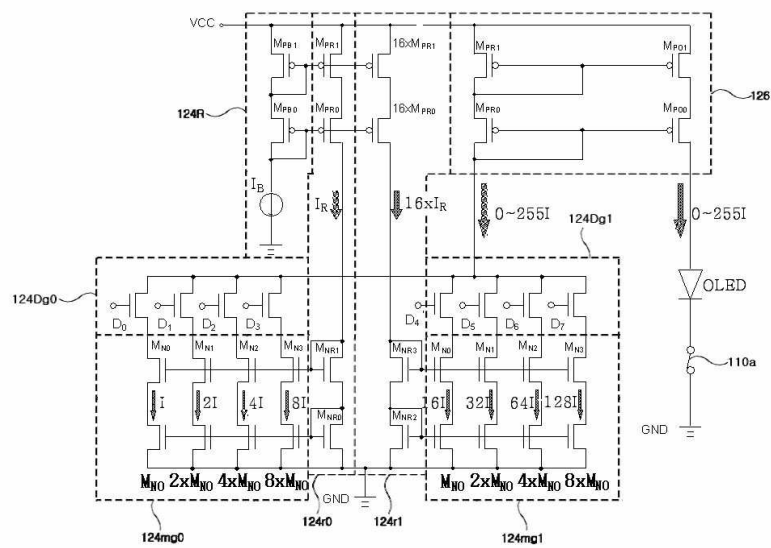
도면1b



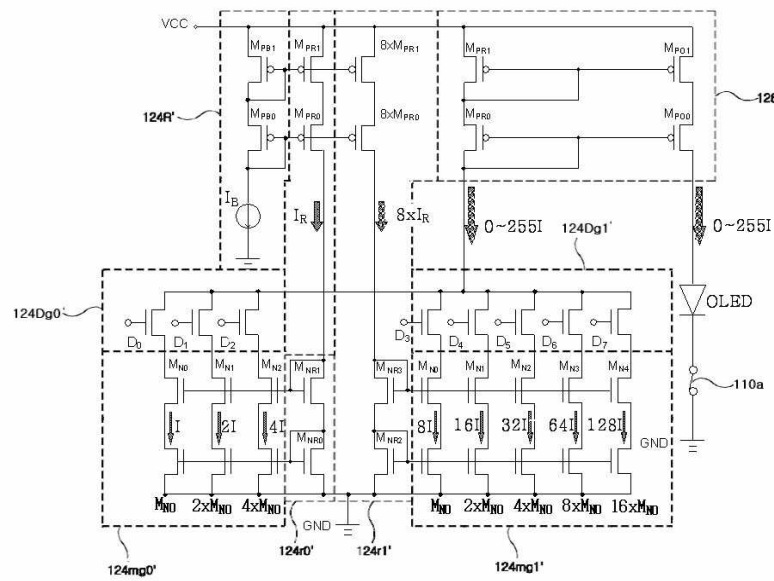
도면2



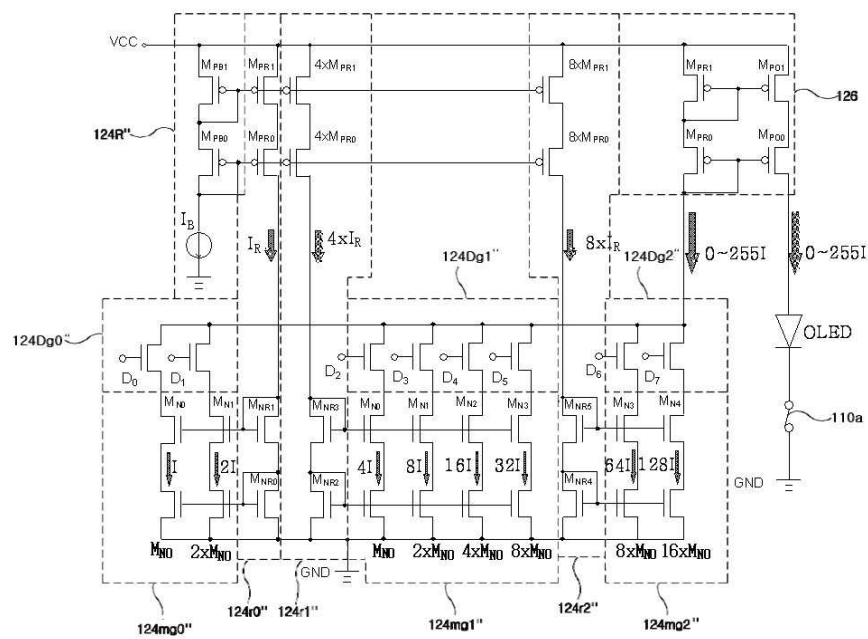
도면3



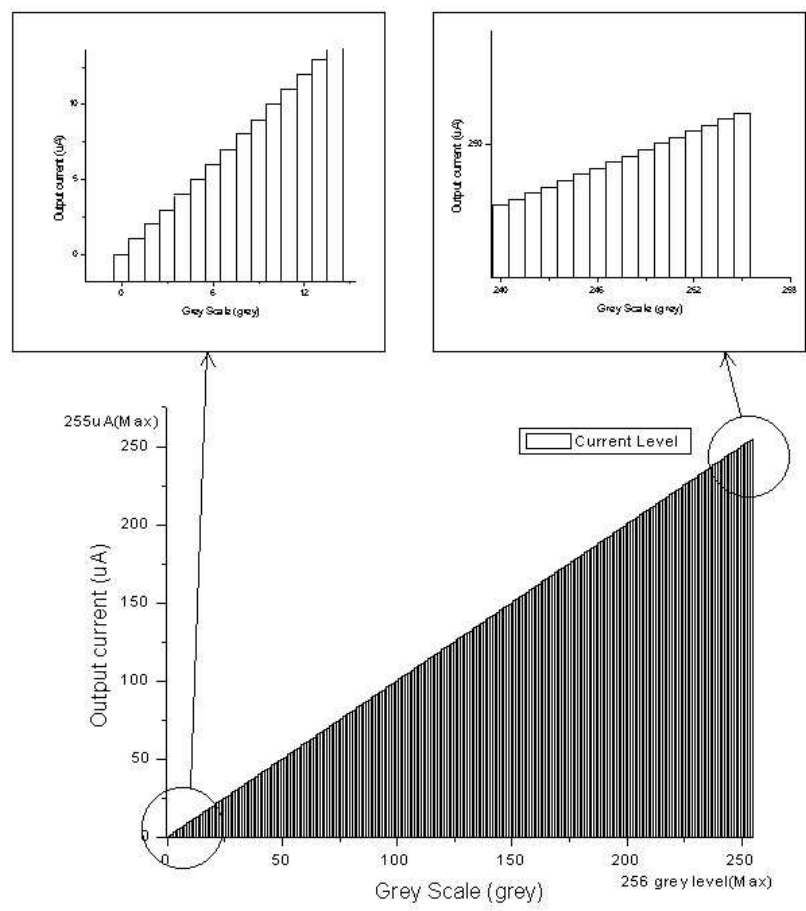
도면4



도면5



도면6



专利名称(译)	OLED显示面板驱动的D / A转换器		
公开(公告)号	KR100690061B1	公开(公告)日	2007-03-08
申请号	KR1020050062074	申请日	2005-07-11
申请(专利权)人(译)	哈纳美光公司		
当前申请(专利权)人(译)	哈纳美光公司		
[标]发明人	KIM JAE HEUNG 김재흥 SHIN HONG JAE 신흥재 KWACK KAE DAL 곽계달		
发明人	김재흥 신흥재 곽계달		
IPC分类号	G09G3/30		
CPC分类号	G09G3/3241 G09G2300/0828		
其他公开文献	KR1020070007447A		
外部链接	Espacenet		

摘要(译)

目的：提供用于OLED（有机发光二极管）显示面板的驱动装置的数模转换器，用于通过组合电流镜级和偏置电流来表示图像的灰度级。连接：用于驱动为数模转换器OLED（有机发光二极管）显示面板的装置包括至少两个参考输入单元和至少两个电流镜。参考输入单元形成具有偏置单元的电镜结构，其产生偏置电流（IB）。参考输入单元产生不同的参考电流，它们用于不同的电镜像结构。电镜像包括至少两个电镜像端子，它们以多电流结构连接到相应的参考输入单元。参考电流被设置为与偏置电流反射的最小参考电流（IR）的 2^n 个值不同的值。包括在各个电镜像中的电镜像终端的大小和对应的参考电流的大小的乘积被布置成从最小参考电流依次增加 2^n 。©KIPO 2007

