



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0064648  
(43) 공개일자 2012년06월19일

- |   |  |
|---|--|
| <p>(51) 국제특허분류(Int. Cl.)<br/>H01L 51/50 (2006.01) H05B 33/26 (2006.01)<br/>H05B 33/10 (2006.01)</p> <p>(21) 출원번호 10-2011-7019670</p> <p>(22) 출원일자(국제) 2010년09월07일<br/>심사청구일자 없음</p> <p>(85) 번역문제출일자 2011년08월24일</p> <p>(86) 국제출원번호 PCT/JP2010/005475</p> <p>(87) 국제공개번호 WO 2011/030534<br/>국제공개일자 2011년03월17일</p> <p>(30) 우선권주장<br/>JP-P-2009-212486 2009년09월14일 일본(JP)</p> | <p>(71) 출원인<br/>파나소닉 주식회사<br/>일본 오오사카후 가도마시 오오아자 가도마 100<br/>6반치</p> <p>(72) 발명자<br/>넨다이 겐이치<br/>일본 오오사카후 가도마시 오오아자 가도마 100<br/>6반치 파나소닉 주식회사 내</p> <p>(74) 대리인<br/>한양특허법인</p> |
|---|--|

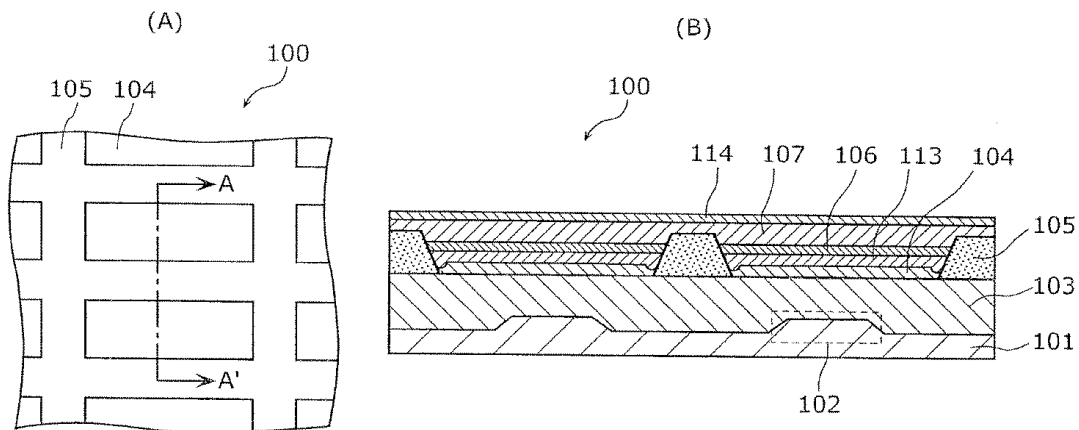
전체 청구항 수 : 총 21 항

(54) 발명의 명칭 표시 패널 장치 및 표시 패널 장치의 제조 방법

**(57) 요약**

종래보다도 높은 신뢰성을 얻을 수 있는 구조의 표시 패널 장치는, 경사진 측벽에 의해 형성되는 개구부를 가지는 격벽(105)과, 격벽(105)의 개구부에 형성된 제1 전극층인 화소 전극(104)과, 상기 제1 전극층의 상부에 형성된 유기 기능층인 정공 주입층(113) 및 유기 EL층(106)과, 상기 유기 기능층 상에 형성된 제2 전극층인 공통 전극(107)을 구비하고, 상기 제1 전극층은, 상기 격벽의 측벽과 접촉하는 단부에 근접하는 주연부에, 상방으로 개구한 오목부를 가진다.

**대표도**



## 특허청구의 범위

### 청구항 1

경사진 측벽에 의해 형성되는 개구부를 가지는 격벽과,  
상기 격벽의 개구부에 형성된 제1 전극층과,  
상기 제1 전극층의 상방에 형성된 유기 기능층과,  
상기 유기 기능층 상에 형성된 제2 전극층을 구비하고,  
상기 제1 전극층은, 상기 격벽의 측벽과 접촉하는 단부에 근접하는 주연부에, 상방으로 개구한 오목부를 가지는, 표시 패널 장치.

### 청구항 2

청구항 1에 있어서,  
상기 제1 전극층의 주연부에 설치된 상방으로 개구한 오목부는, 상기 제1 전극층의 상방에 형성된 상기 유기 기능층에 의해 덮여 있는, 표시 패널 장치.

### 청구항 3

청구항 1에 있어서,  
상기 제1 전극층은 금속층인, 표시 패널 장치.

### 청구항 4

청구항 3에 있어서,  
상기 제1 전극층과 상기 유기 기능층 사이에 개재하여, 상기 제1 전극층의 산화를 방지하는 투명 도전층을 설치하고,  
상기 제1 전극층의 주연부에 설치된 상방으로 개구한 오목부는, 상기 투명 도전층에 의해 덮여 있는, 표시 패널 장치.

### 청구항 5

청구항 1에 있어서,  
상기 제1 전극층은 투명 도전막인, 표시 패널 장치.

### 청구항 6

청구항 1 내지 청구항 5 중 어느 한 항에 있어서,  
상기 유기 기능층은 유기 EL층을 포함하는, 표시 패널 장치.

### 청구항 7

청구항 1 내지 청구항 5 중 어느 한 항에 있어서,  
상기 제1 전극층은 양극 금속층이고,  
상기 제2 전극층은 음극 금속층이며,  
상기 유기 기능층은 유기 EL층 및 정공 주입층을 포함하는, 표시 패널 장치.

### 청구항 8

청구항 1 내지 청구항 5 중 어느 한 항에 있어서,  
상기 제1 전극층은 양극 금속층이고,

상기 제2 전극층은 음극 금속층이며,

상기 유기 기능층은 유기 EL층, 정공 수송층, 및 정공 주입층을 포함하는, 표시 패널 장치.

**청구항 9**

청구항 1 내지 청구항 5 중 어느 한 항에 있어서,

상기 제1 전극층과 상기 제2 전극층 사이에 전류를 흐르게 하여 상기 유기 기능층에 포함되는 유기 EL층을 발광시키는 구동 트랜지스터를 포함하는 박막 트랜지스터층을 상기 제1 전극층의 하방에 설치하고,

상기 유기 EL층과 상기 박막 트랜지스터층 사이에, 상기 유기 EL층과 상기 박막 트랜지스터층 사이를 평탄화하는 평탄화막이 설치되어 있는, 표시 패널 장치.

**청구항 10**

청구항 9에 있어서,

상기 평탄화막층과 상기 격벽은 별도의 부재로 형성되어 있는, 표시 패널 장치.

**청구항 11**

청구항 9에 있어서,

상기 평탄화막층과 상기 격벽은 동일 부재로 일체로 형성되어 있는, 표시 패널 장치.

**청구항 12**

청구항 1 내지 청구항 11 중 어느 한 항에 기재된 표시 패널 장치를 구비한 표시 장치.

**청구항 13**

기대 상에, 경사진 측벽에 의해 형성되는 개구부를 가지는 격벽을 형성하는 제1 공정과,

소정의 박막 형성법으로, 상기 격벽의 상면으로부터 상기 개구부의 저면에 걸쳐 제1 전극층을 형성하는 제2 공정과,

상기 제1 전극층의 단부가 상기 격벽의 측벽과 접촉한 상태를 유지하면서, 상기 제1 전극층의 상기 격벽의 측벽과 접촉하는 단부에 근접하는 주연부에, 상방으로 개구한 오목부가 형성되도록, 에칭 처리로 상기 제1 전극층을 패터닝하는 제3 공정과,

상기 상방으로 개구한 오목부를 메우도록, 상기 제1 전극층의 상층을 구성하는 층을 형성하는 제4 공정과,

상기 제1 전극층의 상방에 제2 전극층을 형성하는 제5 공정을 포함하는, 표시 패널 장치의 제조 방법.

**청구항 14**

청구항 13에 있어서,

상기 제4 공정에서, 상기 제1 전극층의 상층을 구성하는 층은, 상기 제1 전극층의 형성 면적보다 큰 형성 면적으로 형성되고, 상기 제1 전극층의 주연부에 형성된 상방으로 개구한 오목부를 메우는, 표시 패널 장치의 제조 방법.

**청구항 15**

청구항 13 또는 청구항 14에 있어서,

상기 제4 공정에서, 상기 제1 전극층의 상기 오목부를 메우는 층은 유기 기능층인, 표시 패널 장치의 제조 방법.

**청구항 16**

청구항 14에 있어서,

상기 제2 공정에서 상기 제1 전극층을 형성한 후, 상기 제3 공정에서 상기 제1 전극층을 패터닝하기 전에, 상

기 제1 전극층 상에 투명 도전층을 형성하고,

상기 제3 공정에서, 상기 투명 도전층의 소정의 위치에, 포토리소그래피에 의해 레지스트를 배치하고, 상기 레지스트를 마스크로 한 제1 에칭에 의해 상기 투명 도전층을 패터닝하고, 또한, 상기 레지스트를 마스크로 한 제2 에칭에 의해 상기 제1 전극층을 패터닝하는, 표시 패널 장치의 제조 방법.

**청구항 17**

청구항 13 또는 청구항 14에 있어서,

상기 제4 공정에서, 상기 제1 전극층의 오목부를 메우는 층은, 상기 제1 전극층의 산화를 방지하는 투명 도전층이며,

또한, 상기 투명 도전층과 상기 제2 전극층 사이에 유기 기능층을 형성하는 공정을 포함하는, 표시 패널 장치의 제조 방법.

**청구항 18**

청구항 17에 있어서,

상기 제3 공정에서, 상기 제1 전극층 상의 소정의 위치에, 포토리소그래피에 의해 제1 레지스트를 배치하고, 상기 제1 레지스트를 마스크로 하여 상기 제1 전극층을 패터닝하고,

상기 제4 공정에서, 상기 제1 레지스트를 제거한 후, 패터닝된 상기 제1 전극층을 덮도록 상기 투명 도전층을 성막하고, 상기 투명 도전층 상의 소정의 위치에, 포토리소그래피에 의해 제2 레지스트를 배치하고, 상기 제2 레지스트를 마스크로 한 에칭에 의해 상기 투명 도전층을 패터닝하는, 표시 패널 장치의 제조 방법.

**청구항 19**

청구항 13 내지 청구항 18 중 어느 한 항에 있어서,

상기 제2 공정과 상기 제3 공정은, 동일한 공정이며, 상기 평탄화막과 상기 격벽을 동일 부재로 일체로 형성하는, 표시 패널 장치의 제조 방법.

**청구항 20**

청구항 13 내지 청구항 19 중 어느 한 항에 있어서,

상기 소정의 박막 형성법은 스퍼터링법인, 표시 패널 장치의 제조 방법.

**청구항 21**

청구항 13 내지 청구항 20 중 어느 한 항에 있어서,

상기 제1 전극층은 양극 금속층이고,

상기 제2 전극층은 음극 금속층이며,

상기 유기 기능층은 유기 EL층과 상기 양극 금속층으로부터의 정공을 상기 유기 EL층에 주입하는 정공 주입층을 포함하고,

상기 정공 주입층의 형성은 상기 소정의 박막 형성법으로 행해지고, 상기 유기 EL층의 형성은 잉크젯에 의한 유기 재료의 도포로 행해지는, 표시 패널 장치의 제조 방법.

**명세서**

**기술분야**

[0001] 본 발명은, 표시 패널 장치 및 표시 패널 장치의 제조 방법에 관한 것으로, 특히 유기 EL 표시 패널 장치에 관한 것이다.

**배경기술**

[0002] 유기 EL 표시 패널 장치는, 유기 화합물의 전계 발광 현상을 이용한 발광 표시 패널 장치이며, 휴대전화기 등

에 이용되는 소형의 표시 패널 장치로서 실용화되고 있다.

- [0003] 유기 EL 표시 패널 장치는, 화소마다 독립적으로 발광 제어 가능한 복수의 유기 EL 소자를 기관 상에 배열하여 구성된다.
- [0004] 전형적인 유기 EL 표시 패널 장치는, 기관 상에, 구동 회로, 화소마다 분리된 화소 전극(예를 들면 양극), 유기 기능층, 공통 전극(예를 들면 음극)을 구비하고 있다. 유기 기능층은, 적어도 유기 화합물로 이루어지는 유기 EL층을 포함하고, 또한, 전자 주입층, 전자 수송층, 정공 수송층, 정공 주입층 등의 복수의 기능층 중 하나 이상이 적층되어도 된다.
- [0005] 이와 같이 구성된 유기 EL 표시 패널 장치에 있어서, 양극 및 음극으로부터 정공 주입층, 전자 수송층 등을 통하여 유기 EL층으로 전하가 주입되고, 주입된 전하가 유기 EL층 내에서 재결합함으로써 발광이 발생한다.
- [0006] 이러한 유기 EL 표시 패널 장치의 일례가, 예를 들면 특허 문헌 1 및 특허 문헌 2에 개시되어 있다.
- [0007] 도 8(A)는, 특허 문헌 1에 개시되는 유기 EL 표시 장치(800)의 주요부를 나타낸 단면도이다. 유기 EL 표시 장치(800)는, 기관(801), 구동 트랜지스터(802), 절연막(803), 화소 전극(804),뱅크막(805), 발광 재료층(806), 및 대향 전극(807)을 구비하고 있다.
- [0008] 도 8(B)는, 특허 문헌 2에 개시되는 유기 발광 표시 장치(900)의 주요부를 나타낸 단면도이다. 유기 발광 표시 장치(900)는, 기관(901), 박막 트랜지스터(902), 평탄화막(903), 제1 화소 전극(904), 화소 정의막(905), 유기 EL층(906), 및 제2 화소 전극(907)을 구비하고 있다.
- [0009] 유기 EL 표시 장치(800)의뱅크막(805), 및 유기 발광 표시 장치(900)의 화소 정의막(905)은 모두, 절연성의 재료로 개개의 화소 전극 상의 적합 범위에 개구부를 설치하여 형성되어 있으며, 개개의 화소의 발광 영역을 개구부 내에 규정하는 격벽으로서 기능한다.

**선행기술문헌**

**특허문헌**

- [0010] (특허문헌 0001) 일본국 공개특허 2007-123286호 공보
- (특허문헌 0002) 일본국 공개특허 2008-72078호 공보

**발명의 내용**

**해결하려는 과제**

- [0011] 그러나, 종래의 유기 EL 표시 패널 장치에서는,뱅크막(805)이나 화소 정의막(905)과 같은 격벽의 개구부의 윤곽 근방에서 발광 기능을 잃어버려, 발광 영역이 축소된다는 문제(화소의 열화)가 일어나는 것이 알려져 있다.
- [0012] 도 9(A)~도 9(C)는, 종래 기술에 관련된 유기 EL 표시 패널 장치에 있어서, 그러한 문제가 일어나는 과정을, 단순화된 유기 EL 소자(700)의 예로 설명하는 도이다.
- [0013] 유기 EL 소자(700)의 제조에 있어서, 화소 전극(704)(상기 서술한 화소 전극(804) 및 제1 화소 전극(904))은, 예를 들면 스퍼터링법 등의 박막 형성법으로, 기관(701)의 전체면에 금속층 등의 박막층(704A)을 형성하고, 다음에, 레지스트(704M)를 마스크로서 이용한 에칭 처리에 의해, 박막층(704A)의 불필요 영역을 박리하고, 필요 영역만 남김으로써 형성된다(도 9(A)).
- [0014] 그러나, 습식 에칭 처리로 화소 전극(704)을 형성하는 경우, 에칭액이 화소 전극(704)의 측면에 들어감으로써, 화소 전극(704)의 단면에는, 측방으로 개구한 오목부가 형성된다(도 9(B)). 그 상태에서, 예를 들면 습식법, 스퍼터링법 등의 박막 형성법으로 화소 전극(704) 상에 격벽(705)(상기 서술한뱅크막(805) 및 화소 정의막(905))을 적층하면, 상기 오목부는 닫힌 공동(708)이 된다.
- [0015] 이러한 공동(708)에 모인 공기, 수분이, 화살표(709)로 나타내는 바와 같이, 완성된 유기 EL 소자(700)의, 특히 유기 EL층(706) 등으로 들어가, 유기 EL층(706)을 열화시켜, 디바이스 특성을 저하시키거나, 혹은 수명을 열화시키는 등의 원인이 된다(도 9(C)).

[0016] 본 발명은, 상기의 문제를 해결하기 위해서 이루어진 것이며, 종래보다도 높은 신뢰성을 얻을 수 있는 구조의 표시 패널 장치, 및 그 제조 방법을 제공하는 것을 목적으로 한다.

**과제의 해결 수단**

[0017] 상기 서술한 과제를 해결하기 위해서, 본 발명의 표시 패널 장치는, 경사진 측벽에 의해 형성되는 개구부를 가지는 격벽과, 상기 격벽의 개구부에 형성된 제1 전극층과, 상기 제1 전극층의 상방에 형성된 유기 기능층과, 상기 유기 기능층 상에 형성된 제2 전극층을 구비하고, 상기 제1 전극층은, 상기 제1 전극층의 상기 격벽의 측벽과 접촉하는 단부에 근접하는 주연부에, 상방으로 개구한 오목부를 가진다.

**발명의 효과**

[0018] 본 발명에 관련된 표시 패널 장치에 의하면, 상기 제1 전극층은, 상기 제1 전극층의 상기 격벽의 측벽과 접촉하는 단부에 근접하는 주연부에, 상방으로 개구한 오목부를 가지고 있다.

[0019] 그 상태에서, 인쇄법으로 전하 주입층, 발광층 등의 원료인 잉크를 상기 제1 전극층 상에 형성한 경우에도, 상기 잉크는, 제1 전극층의 주연부에 설치된 상방으로 개구한 오목부 내에도 들어가, 공동의 발생을 방지할 수 있다.

[0020] 혹은, 스퍼터링법 등의 박막 형성법으로 상기 제1 전극층 상에 ITO(인듐주석 산화물), 혹은 금속 산화물의 전하 주입층 등의 다른 박막을 형성해도, 상기 다른 박막은 제1 전극층의 주연부에 설치된 상방으로 개구한 오목부 내에도 형성되어, 공동의 발생을 방지할 수 있다.

[0021] 그 결과, 상기 제1 전극층과 상기 유기 기능층 사이에 공동이 발생하는 것을 방지하여, 디바이스 특성을 안정시키고, 또, 수명의 저하를 방지할 수 있다.

**도면의 간단한 설명**

[0022] 도 1(A), (B)는, 실시의 형태 1에 관련된 유기 EL 표시 패널 장치의 주요부의 구조의 일례를 나타낸 평면도 및 단면도이다.

도 2(A)~(F)는, 실시의 형태 1에 관련된 유기 EL 표시 패널 장치의 제조 공정의 일례를 나타낸 단면도이다.

도 3(A)~(C)는, 실시의 형태 1에 관련된 유기 EL 표시 패널 장치의 제조 공정의 일례를 나타낸 단면도이다.

도 4는, 실시의 형태 2에 관련된 유기 EL 표시 패널 장치의 구조의 일례를 나타낸 단면도이다.

도 5(A)~(D)는, 실시의 형태 2에 관련된 유기 EL 표시 패널 장치의 제조 공정의 일례를 나타낸 단면도이다.

도 6은, 실시의 형태 3에 관련된 유기 EL 표시 패널 장치의 구조의 일례를 나타낸 단면도이다.

도 7(A)~(E)는, 실시의 형태 3에 관련된 유기 EL 표시 패널 장치의 제조 공정의 일례를 나타낸 단면도이다.

도 8(A), (B)는, 종래 기술에 관련된 유기 EL 표시 장치의 구조의 일례를 나타낸 단면도이다.

도 9(A)~(C)는, 종래 기술에 관련된 유기 EL 표시 장치의 과제를 설명하는 도이다.

**발명을 실시하기 위한 구체적인 내용**

[0023] 본 발명의 표시 패널 장치의 하나의 양태는, 경사진 측벽에 의해 형성되는 개구부를 가지는 격벽과, 상기 격벽의 개구부에 형성된 제1 전극층과, 상기 제1 전극층의 상방에 형성된 유기 기능층과, 상기 유기 기능층 상에 형성된 제2 전극층을 구비하고, 상기 제1 전극층은, 상기 제1 전극층의 상기 격벽의 측벽과 접촉하는 단부에 근접하는 주연부에, 상방으로 개구한 오목부를 가진다.

[0024] 본 양태에 의하면, 상기 제1 전극층은, 상기 제1 전극층의 상기 격벽의 측벽과 접촉하는 단부에 근접하는 주연부에, 상방으로 개구한 오목부를 가지고 있다.

[0025] 그 상태에서, 인쇄법으로 전하 주입층, 발광층 등의 원료인 잉크를 상기 제1 전극층 상에 형성한 경우에도, 상기 잉크는, 제1 전극층의 주연부에 설치된 상방으로 개구한 오목부 내에도 들어가, 공동의 발생을 방지할 수 있다.

[0026] 혹은, 스퍼터링법 등의 박막 형성법으로 상기 제1 전극층 상에 ITO, 혹은 금속 산화물의 전하 주입층 등의 다

른 박막을 형성해도, 상기 다른 박막은 제1 전극층의 주연부에 설치된 상방으로 개구한 오목부 내에도 형성되어, 공동의 발생을 방지할 수 있다.

- [0027] 그 결과, 상기 제1 전극층과 상기 유기 기능층 사이에 공동이 발생하는 것을 방지하여, 디바이스 특성을 안정시키고, 또, 수명의 저하를 방지할 수 있다.
- [0028] 또, 본 발명의 표시 패널 장치의 하나의 양태에서는, 상기 제1 전극층의 주연부에 설치된 상방으로 개구한 오목부는, 상기 제1 전극층의 상방에 형성된 상기 유기 기능층에 의해 덮여 있다.
- [0029] 본 양태에 의하면, 상기 제1 전극층의 주연부에 설치된 상방으로 개구한 오목부는, 상기 유기 기능층에 의해 덮여 있다.
- [0030] 이것에 의해, 에칭 처리에 의해 제1 전극층의 주연 부분의 형상이 내부로 움푹 패인 형상이 된 경우에도, 상기 제1 전극층의 주연부에 설치된 상기 내부로 움푹 패인 오목부는, 상방으로 개구하고 있다. 그 상태에서, 상기 제1 전극층 상에 유기 기능층을 형성하면, 상기 유기 기능층은, 제1 전극층의 주연부에 설치된 상방으로 개구한 오목부 내에도 형성되게 된다.
- [0031] 그 결과, 상기 제1 전극층과 상기 유기 기능층 사이에 공동이 발생하는 것을 방지하여, 디바이스 특성을 안정시키고, 또, 수명의 저하를 방지할 수 있다.
- [0032] 또, 본 발명의 표시 패널 장치의 하나의 양태에서는, 상기 제1 전극층과 상기 유기 기능층 사이에 개재하여, 상기 제1 전극층의 산화를 방지하는 투명 도전층을 설치하고, 상기 제1 전극층의 주연부에 설치된 상방으로 개구한 오목부는, 상기 투명 도전층에 의해 덮여 있다.
- [0033] 본 양태에 의하면, 상기 제1 전극층의 주연부에 설치된 상방으로 개구한 오목부는, 상기 투명 도전층에 의해 덮여 있다.
- [0034] 이것에 의해, 에칭 처리에 의해 제1 전극층의 주연 부분의 형상이 내부로 움푹 패인 형상이 된 경우에도, 상기 제1 전극층의 주연부에 설치된 상기 내부로 움푹 패인 오목부는, 상방으로 개구하고 있다. 그 상태에서, 상기 제1 전극층 상에 투명 도전층을 형성하면, 상기 투명 도전층은, 제1 전극층의 주연부에 설치된 상방으로 개구한 오목부 내에도 형성되게 된다.
- [0035] 그 결과, 상기 제1 전극층과 상기 투명 도전층 사이에 공동이 발생하는 것을 방지하여, 디바이스 특성을 안정시키고, 또, 수명의 저하를 방지할 수 있다.
- [0036] 또, 본 발명의 표시 패널 장치의 하나의 양태에서는, 상기 유기 기능층은 유기 EL층을 포함한다.
- [0037] 본 양태에 의하면, 상기 유기 기능층은 유기 EL층을 포함해도 된다.
- [0038] 또, 본 발명의 표시 패널 장치의 하나의 양태에서는, 상기 제1 전극층은 양극 금속층이고, 상기 제2 전극층은 음극 금속층이며, 상기 유기 기능층은 유기 EL층 및 정공 주입층을 포함한다.
- [0039] 본 양태에 의하면, 상기 제1 전극층은 양극 금속층이고, 상기 제2 전극층은 음극 금속층이며, 상기 유기 기능층은 유기 EL층 및 상기 양극 금속층으로부터의 정공을 상기 유기 EL발광층에 주입하는 정공 주입층을 포함해도 된다.
- [0040] 이것으로, 유기 발광층에 대한 정공 주입 특성이 향상되어, 저전압에서도 우수한 발광 특성의 표시 패널 장치를 실현할 수 있다.
- [0041] 또, 본 발명의 표시 패널 장치의 하나의 양태에서는, 상기 제1 전극층은 양극 금속층이고, 상기 제2 전극층은 음극 금속층이며, 상기 유기 기능층은 유기 EL층, 정공 수송층, 및 정공 주입층을 포함한다.
- [0042] 본 양태에 의하면, 상기 제1 전극층은 양극 금속층이고, 상기 제2 전극층은 음극 금속층이며, 상기 유기 기능층은 유기 EL층, 정공 수송층, 및 정공 주입층을 포함해도 된다.
- [0043] 이것으로, 유기 EL층에 대한 정공 주입 특성이 더 향상되어, 보다 저전압에서도 우수한 발광 특성의 표시 패널 장치를 실현할 수 있다.
- [0044] 또, 본 발명의 표시 패널 장치의 하나의 양태에서는, 상기 제1 전극층과 상기 제2 전극층 사이에 전류를 흐르게 하여 상기 유기 기능층에 포함되는 유기 EL층을 발광시키는 구동 트랜지스터를 포함하는 박막 트랜지스터층을 상기 제1 금속층의 하방에 설치하고, 상기 유기 EL층과 상기 박막 트랜지스터 사이에, 상기 유기 EL층과

상기 박막 트랜지스터 사이를 평탄화하는 평탄화막을 설치했다.

- [0045] 본 양태에 의하면, 제1 전극층의 하방이며, 상기 제1 전극층과 상기 박막 트랜지스터 사이에, 상기 금속층과 상기 박막 트랜지스터 사이를 평탄화하는 평탄화막을 설치해도 된다.
- [0046] 또, 본 발명의 표시 패널 장치의 하나의 양태에서는, 상기 평탄화막층과 상기 격벽은 별도의 부재로 형성되어 있다.
- [0047] 본 양태에 의하면, 상기 평탄화막층과 상기 격벽은 별도의 부재로 형성해도 된다.
- [0048] 또, 본 발명의 표시 패널 장치의 하나의 양태에서는, 상기 평탄화막층과 상기 격벽은 동일 부재로 일체로 형성되어 있다.
- [0049] 본 양태에 의하면, 상기 평탄화막층과 상기 격벽은 동일 부재로 일체로 형성해도 된다.
- [0050] 또, 본 발명의 표시 장치의 하나의 양태는, 상기 서술한 표시 패널 장치를 구비한 표시 패널 장치이다.
- [0051] 본 양태에 의하면, 상기 서술한 표시 패널 장치를 표시 장치에 적용해도 된다.
- [0052] 또, 본 발명의 표시 패널 장치의 제조 방법의 하나의 양태에서는, 기대 상에, 경사진 측벽에 의해 형성되는 개구부를 가지는 격벽을 형성하는 제1 공정과, 소정의 박막 형성법으로, 상기 격벽의 상면으로부터 상기 개구부의 저면에 걸쳐 제1 전극층을 형성하는 제2 공정과, 상기 제1 전극층의 상기 격벽의 측벽과 접촉하는 단부에 근접하는 주연부에, 상방으로 개구한 오목부가 형성되도록, 에칭 처리로 상기 제1 전극층을 패터닝하는 제3 공정과, 상기 상방으로 개구한 오목부를 메우도록, 상기 제1 전극층의 상층을 구성하는 층을 형성하는 제4 공정과, 상기 제1 전극층의 상방에 제2 전극층을 형성하는 제5 공정을 포함한다.
- [0053] 본 양태에 의하면, 상기 제1 전극층의 상기 격벽의 측벽과 접촉하는 단부에 근접하는 주연부에, 상방으로 개구한 오목부를 형성한다.
- [0054] 그 상태에서, 인쇄법으로 전하 주입층, 발광층 등의 원료인 잉크를 상기 제1 전극층 상에 형성한 경우에도, 상기 잉크는, 제1 전극층의 주연부에 설치된 상방으로 개구한 오목부를 메워, 공동의 발생을 방지할 수 있다.
- [0055] 혹은, 스퍼터링법 등의 박막 형성법으로 상기 제1 전극층 상에 ITO, 혹은 금속 산화물의 전하 주입층 등의 다른 박막을 형성해도, 상기 다른 박막은 제1 전극층의 주연부에 설치된 상방으로 개구한 오목부를 메워, 공동의 발생을 방지할 수 있다.
- [0056] 그 결과, 상기 제1 전극층과 상기 유기 기능층 사이에 공동이 발생하는 것을 방지하여, 디바이스 특성을 안정시키고, 또, 수명의 저하를 방지할 수 있다.
- [0057] 또, 본 발명의 유기 EL 소자의 제조 방법의 하나의 양태에서는, 상기 제4 공정에서, 상기 제1 전극층의 상층을 구성하는 층은, 상기 제1 전극층의 형성 면적보다 큰 형성 면적으로 형성되고, 상기 제1 전극층의 주연부에 형성된 상방으로 개구한 오목부를 메워도 된다.
- [0058] 본 양태에 의하면, 양극으로서 작용하는 상기 제1 전극층 상에, 캐비티 조정에 의해 광추출 효율을 향상시키는 목적 등을 위해서 ITO 등의 투명 도전층을 형성하는 경우, ITO는 상기 내부로 움푹 패인 형상이 된 제1 전극층의 단부 내에도 적용되게 된다. 그 결과, 상기 제1 전극층과 상기 유기 기능층 사이에 공동이 발생하는 것을 방지하여, 디바이스로서 특성을 안정시키고, 또, 수명의 저하를 방지할 수 있다.
- [0059] 또한, 상기 제1 전극층의 형성 면적보다 크게 형성하기 때문에, 제1 전극층의 패터닝 시의 에칭용 마스크의 위치 맞춤 정밀도의 요구를 완화할 수 있다. 그 결과, 표시 패널의 제조 수율, 생산성을 향상시킬 수 있게 된다.
- [0060] 또, 본 발명의 유기 EL 소자의 제조 방법의 하나의 양태에서는, 상기 제4 공정에서, 상기 제1 전극층의 상층을 구성하는 층은 유기 기능층이어도 된다.
- [0061] 그 경우, 상기 제2 공정에서 상기 제1 전극층을 형성한 후, 상기 제3 공정에서 상기 제1 전극층을 패터닝하기 전에, 상기 제1 전극층 상에 투명 도전층을 형성하고, 상기 제3 공정에서, 상기 투명 도전층의 소정의 위치에, 포토리소그래피에 의해 레지스트를 배치하고, 상기 레지스트를 마스크로 한 제1 에칭에 의해 상기 투명 도전층을 패터닝하고, 또한, 상기 레지스트를 마스크로 한 제2 에칭에 의해 상기 제1 전극층을 패터닝해도 된다.
- [0062] 또, 본 발명의 유기 EL 소자의 제조 방법의 하나의 양태에서는, 상기 제4 공정에서, 상기 제1 전극층의 상층

을 구성하는 층은, 상기 제1 전극층의 산화를 방지하는 투명 도전층이며, 상기 투명 도전층과 상기 제2 전극층 사이에 유기 기능층을 형성하는 공정을 포함해도 된다.

- [0063] 그 경우, 상기 제3 공정에서, 상기 제1 전극층 상의 소정의 위치에, 포토리소그래피에 의해 제1 레지스트를 배치하고, 상기 제1 레지스트를 마스크로 하여 상기 제1 전극층을 패터닝하고, 상기 제4 공정에서, 상기 제1 레지스트를 제거한 후, 패터닝된 상기 제1 전극층을 덮도록 상기 투명 도전층을 성막하고, 상기 투명 도전층 상의 소정의 위치에, 포토리소그래피에 의해 제2 레지스트를 배치하고, 상기 제2 레지스트를 마스크로 한 에칭에 의해 상기 투명 도전층을 패터닝해도 된다.
- [0064] 또, 본 발명의 유기 EL 소자의 제조 방법의 하나의 양태에서는, 상기 제2 공정과 상기 제3 공정은, 동일한 공정이며, 상기 평탄화막과 상기 격벽을 동일 부재로 일체로 형성해도 된다.
- [0065] 본 양태에 의하면, 상기 제2 공정과 상기 제3 공정은, 동일한 공정이며, 상기 평탄화막과 상기 격벽을 동일 부재로 일체로 형성해도 된다. 이것으로 평탄화막의 형성 시에 격벽도 일괄하여 형성할 수 있게 되어, 제조 공정의 간소화, 수율의 향상, 저비용화를 실현할 수 있다.
- [0066] 또, 평탄화막과 격벽이 동일 부재(동종의 유기 재료)에 의해 형성되기 때문에 평탄화막과 격벽의 열팽창율, 유리 전이점 등의 물리적 특성을 동일하게 할 수 있다. 이것에 의해, 평탄화막과 격벽의 재료가 상이한 경우와 같은, 별도의 부재로 형성된 경우와 비교하여, 상기 부재의 열경화 프로세스를 일괄로 행할 수 있다.
- [0067] 즉, 별도의 부재로 한 경우와 같은, 일단은 열경화한 평탄화막이 격벽의 열경화 프로세스에서 다시 열경화 수축되고, 박막 트랜지스터 부분에 열 변형을 발생시켜 특성이 변화한다는 악영향을 미치는 것을 회피할 수 있게 된다.
- [0068] 또, 본 발명의 유기 EL 소자의 제조 방법의 하나의 양태에서는, 상기 소정의 박막 형성법은 스퍼터링법이다.
- [0069] 본 양태에 의하면, 상기 소정의 박막 형성법으로서, 스퍼터링법을 이용해도 된다.
- [0070] 또, 본 발명의 유기 EL 소자의 제조 방법의 하나의 양태에서는, 상기 제1 전극층은 양극 금속층이고, 상기 제2 전극층은 음극 금속층이며, 상기 유기 기능층은 유기 EL층과 상기 양극 금속층으로부터의 정공을 상기 유기 EL층에 주입하는 정공 주입층을 포함하고, 상기 정공 주입층의 형성은 상기 소정의 박막 형성법으로 행해지고, 상기 유기 EL층의 형성은 잉크젯에 의한 유기 재료의 도포로 행해진다.
- [0071] 본 양태에 의하면, 상기 정공 주입층의 형성을 상기 소정의 박막 형성법으로 행하고, 상기 유기 EL층의 형성을 잉크젯에 의한 유기 재료의 도포로 행해도 된다.
- [0072] 이하에서는, 본 발명에 관련된 표시 패널 장치, 그 제조 방법, 및 표시 패널 장치를 이용한 표시 장치에 대해서, 도면을 참조하면서 상세하게 설명한다.
- [0073] (실시의 형태 1)
- [0074] 우선, 실시의 형태 1에 관련된 유기 EL 표시 패널 장치, 그 제조 방법, 및 유기 EL 표시 패널 장치를 이용한 표시 장치에 대해서 설명한다.
- [0075] (유기 EL 표시 패널 장치의 구조)
- [0076] 도 1(A)는, 본 발명의 실시의 형태 1에 관련된 유기 EL 표시 패널 장치(100)의 주요부의 구조의 일례를 나타낸 평면도이다. 유기 EL 표시 패널 장치(100)는, 본 발명의 표시 패널 장치의 일례이다.
- [0077] 도 1(B)는, 도 1(A)에 나타낸 AA' 선을 따른 유기 EL 표시 패널 장치(100)의 절단면을 나타낸 단면도이다.
- [0078] 유기 EL 표시 패널 장치(100)는, 박막 트랜지스터층(101), 구동 트랜지스터(102), 평탄화막(103), 화소 전극(104), 정공 주입층(113), 격벽(105), 유기 EL층(106), 공통 전극(107), 및 실링막(114)이, 도시하지 않은 기대 상에 적층되어 구성되어 있다.
- [0079] 여기서, 화소 전극(104)이 본 발명의 제1 전극층의 일례이며, 양극 금속층으로서 이용된다. 공통 전극(107)이 본 발명의 제2 전극층의 일례이며, 음극 금속층으로서 이용된다. 또, 정공 주입층(113) 및 유기 EL층(106)의 적층체가 본 발명의 유기 기능층의 일례이다.
- [0080] 구동 트랜지스터(102)는, 화소 전극(104)과 공통 전극(107) 사이에 전류를 흐르게 하여 유기 EL층(106)을 발광시킨다. 또한, 구동 트랜지스터(102)는, 주지의 박막 트랜지스터이며, 상세한 도시는 생략되어 있다.

- [0081] 격벽(105)에는, 경사진 측벽에 의해 형성되는 개구부가, 화소에 대응하여 설치되어 있다.
- [0082] 화소 전극(104)은, 격벽(105)의 개구부에 있어서, 단부가 격벽(105)의 측벽과 접촉하도록 형성되어 있으며, 격벽(105)의 측벽과 접촉하는 당해 단부에 근접하는 주연부에, 상방으로 개구한, 특징적인 오목부를 가지고 있다.
- [0083] 화소 전극(104)의 오목부는, 후에 상세하게 서술하는 바와 같이, 격벽(105)의 상면으로부터 개구부의 저면에 걸쳐 배치한 금속막을 에칭하여 화소 전극(104)을 형성할 때에 생긴다. 이 오목부는, 상방으로 개구하고 있기 때문에, 화소 전극(104)의 상면에 설치되는 정공 주입층(113)에 의해 메워진다.
- [0084] 이러한 구조에 의하면, 종래 기술과는 달리, 화소 전극(104)의 단면에 측방으로 개구한 오목부가 생기지 않기 때문에, 문제의 원인이 되는 공동이 생기기 어렵다.
- [0085] (유기 EL 표시 패널 장치의 제조 방법)
- [0086] 다음에, 본 발명에 관련된 표시 패널 장치의 제조 방법에 대해서 설명한다. 본 발명에 관련된 표시 패널 장치의 제조 방법은, 상기 서술한 바와 같은 형상의 오목부를 가지는 화소 전극을 형성하는 공정을 포함하는 것에 의해 특징지어진다.
- [0087] 이하, 본 발명의 실시의 형태에 관련된 표시 패널 장치의 제조 방법에 대해서, 도면을 참조하면서 상세하게 설명한다.
- [0088] 도 2는, 본 발명의 실시의 형태 1에 관련된 유기 EL 표시 패널 장치(100)의 제조 방법의 일례를 설명하는 공정 단면도이다. 유기 EL 표시 패널 장치(100)의 제조 방법은, 본 발명의 표시 패널 장치의 제조 방법의 일례이다.
- [0089] 또한, 이하에서 설명하는 개개의 공정은 일반적인 프로세스 기술을 이용하여 실시할 수 있기 때문에, 프로세스 조건 등이 상세한 설명은 적절히 생략한다. 또, 이하에 나타내는 재료 및 프로세스는 하나의 전형예이며, 본 발명의 표시 패널 장치 및 그 제조 방법을 한정하는 것은 아니다. 적성이 알려져 있는 다른 재료 및 프로세스를 대응한 경우도 본 발명에 포함된다.
- [0090] 도시하지 않은 기대 상에, 구동 트랜지스터(102)를 포함하는 박막 트랜지스터층(101)을 형성하고, 박막 트랜지스터층(101)의 상면에, SiN(실리콘 질화물), SiO<sub>x</sub>(실리콘 산화물) 등의 절연성의 무기 재료, 또는 아크릴, 폴리이미드, 졸겔 등의 절연성의 유기 재료로 이루어지는 평탄화막(103)을 전체면에 형성한다(도 2(A)).
- [0091] 평탄화막(103) 상에, SiN, SiO<sub>x</sub> 등의 절연성의 무기 재료, 또는 아크릴, 폴리이미드, 졸겔 등의 절연성의 유기 재료로 이루어지는 격벽(105)을 형성한다(도 2(B)). 격벽(105)의 개구부는 에칭이나 포토리소그래피로 형성된다.
- [0092] 평탄화막(103)과 격벽(105)은, 동일한 공정으로, 동일 부재로 일체로 형성되어도 되고, 또, 다른 공정으로, 별도의 부재로 형성되어도 된다.
- [0093] 격벽(105)의 개구부에, 화소 전극(104)을 형성한다(도 2(C)). 여기서, 화소 전극(104)의 형성 방법에 대해서 상세하게 설명한다.
- [0094] 도 3은, 화소 전극(104)의 형성 방법의 일례를 설명하는 공정 단면도이다.
- [0095] 우선, 알루미늄, 은팔라듐구리 합금 등의 반사율, 도전율이 높은 금속으로 이루어지는 금속막(104A)을, 격벽(105)의 상면으로부터 개구부의 저면에 걸쳐 형성한다. 금속막(104A)은, 예를 들면, 평탄화막(103) 및 격벽(105) 상의 전체면에 형성해도 된다. 금속막(104A)의 격벽(105)의 개구부에 위치하는 부분 상에 레지스트(104M)를 배치한다(도 3(A)).
- [0096] 레지스트(104M)를 마스크로 하여, 금속막(104A)을 에칭함으로써, 화소 전극(104)을 형성한다. 에칭에는, 예를 들면 인산, 질산, 초산의 혼합액을 이용한 웨트 에칭을 이용해도 되고, 또, 예를 들면 염소계 가스를 이용한 드라이 에칭을 이용해도 된다.
- [0097] 예를 들면 웨트 에칭을 이용한 경우, 금속막(104A)의 레지스트(104M)에 피복되어 있지 않은 부분이 최초로 제거되어 격벽(105)의 상면과 측벽의 일부가 노출된다. 그 후, 레지스트(104M)와 격벽(105)의 경사면의 극간으로부터 진입하는 에칭액에 의해, 화소 전극(104)에는, 격벽(105)의 측벽과 접촉하는 단부에 근접하는 주연부에 있어서, 상방으로 개구한 특징적인 오목부가 형성된다(도 3(B1)). 드라이 에칭을 이용한 경우도 동일하게

하여, 화소 전극(104)의 주연부에는, 웨트 에칭의 경우보다도 더 샤프한 형상의 오목부가 형성된다(도 3(B2)).

[0098] 도 3(B1), (B2)에 나타내는 바와 같이, 화소 전극(104)의 형상은, 그 단부가 격벽(105)의 측벽에 얹혀지도록 접촉되어 있는 것, 및 그 단부에 근접하는 주연부에 상방으로 개구한 오목부가 있는 것에 의해 특징지어진다.

[0099] 레지스트(104M)를 제거하고,  $WO_x$ (텅스텐 산화물),  $WMo$ (텅스텐 몰리브덴 합금),  $NiO$ (니켈 산화물)와 같은, 정공 주입 기능을 가지는 재료로 이루어지는 막(113A)을, 화소 전극(104)의 형성 면적보다 큰 형성 면적으로, 예를 들면 전체면에 형성한다(도 3(C)). 화소 전극(104)에 생긴 오목부는, 이 막(113A)에 의해 메워지므로, 공동이 되지 않는다.

[0100] 다시, 도 2를 참조하여, 유기 EL 표시 패널 장치(100)의 제조 공정의 잔부를 설명한다.

[0101] 막(113A)을 에칭하여, 화소 전극(104)의 면적보다 큰 면적으로 정공 주입층(113)을 형성한다. 화소 전극(104)에 생긴 오목부는, 정공 주입층(113)에 의해 덮여 있다(도 2(D)).

[0102] 격벽(105)과 상층의 밀착성을 높이기 위해서, 드라이 에칭으로  $CF_4$ (4불화 메탄) 처리, HMDS(헥사메틸디실라잔) 등의 증기 도포로, 발수성 처리를 행한다(도 2(E)).

[0103]  $Alq_3$ (알루미늄퀴놀리논 착체) 등의 전계 발광 기능을 가지는 유기 재료를 포함하는 기능액을 잉크젯에 의해 도포함으로써, 유기 EL층(106)을 형성한다. 또한, 공통 전극(107), 실링막(114)을 형성하여, 유기 EL 표시 패널 장치(100)가 완성된다(도 2(F)).

[0104] (실시의 형태 2)

[0105] 다음에, 실시의 형태 2에 관련된 유기 EL 표시 패널 장치, 및 그 제조 방법에 대해서 설명한다.

[0106] (유기 EL 표시 패널 장치의 구조)

[0107] 도 4는, 본 발명의 실시의 형태 2에 관련된 유기 EL 표시 패널 장치(200)의 주요부의 구조의 일례를 나타낸 단면도이다. 유기 EL 표시 패널 장치(200)는, 본 발명의 표시 패널 장치의 일례이다. 유기 EL 표시 패널 장치(200)에서는, 도 1(B)에 나타낸 실시의 형태 1의 유기 EL 표시 패널 장치(100)와 비교하여, 화소 전극(104)과 정공 주입층(113) 사이에 투명 도전층인 투명 도전층(108)이 추가된다.

[0108] 투명 도전층(108)이 화소 전극(104)과 정공 주입층(113) 사이에 개재함으로써, 화소 전극(104)의 산화를 방지하고, 또, 캐비티 조정에 의해 광추출 효율을 향상시킨다. 유기 EL 표시 패널 장치(200)에서는, 화소 전극(104)의 주연부에 있어서 상방으로 개구한 오목부는 투명 도전층(108)으로 메워지고, 투명 도전층(108)은 정공 주입층(113)으로 메워진다.

[0109] (유기 EL 표시 패널 장치의 제조 방법)

[0110] 다음에, 본 발명의 실시의 형태 2에 관련된 유기 EL 표시 패널 장치(200)의 제조 방법의 일례를 설명한다. 유기 EL 표시 패널 장치(200)의 제조 방법은, 본 발명의 표시 패널 장치의 제조 방법의 일례이다.

[0111] 유기 EL 표시 패널 장치(200)의 제조 방법에서는, 유기 EL 표시 패널 장치(100)의 제조 방법과 비교하여, 투명 도전층(108)을 형성하는 공정이 추가된다. 이하에서는, 유기 EL 표시 패널 장치(200)의 제조 방법에 대해서, 유기 EL 표시 패널 장치(100)의 제조 방법과 공통되는 사항은 적절히 생략하고, 상이점에 대해서 주로 설명한다.

[0112] 도 5(A)~(D)는, 유기 EL 표시 패널 장치(200)의 제조 방법의 주요부의 일례를 설명하는 공정 단면도이다. 도 5(A)~(D)는, 유기 EL 표시 패널 장치(100)의 제조 방법과 동일한 공정(도 2(A)~(C), 도 3(A)~(C))에 따라, 구동 트랜지스터(102)를 포함하는 박막 트랜지스터층(101), 평탄화막(103), 격벽(105), 및 화소 전극(104)을 형성한 후에 행해지는 공정을 나타내고 있다.

[0113] 화소 전극(104) 및 격벽(105) 상의 전체면에, ITO, IZO(인듐 아연 산화물) 등으로 이루어지는 투명 도전막(108A)을 성막한다(도 5(A)). 화소 전극(104)의 주연부에 생긴 오목부는, 투명 도전막(108A)에 의해 메워지므로, 공동이 되지 않는다.

[0114] 이어서, 투명 도전막(108A) 상의 격벽(105)의 개구부에 위치하는 부분에 레지스트(108M)를 배치한다(도 5(B)). 레지스트(108M)를 마스크로 하여, 예를 들면 옥살산, 불산 등의 에칭액을 이용하여 투명 도전막(108A)을 에칭함으로써, 투명 도전층(108)을 형성한다(도 5(C)).

- [0115] 레지스트(108M)를 제거하고,  $WO_x$ ,  $WMo$ ,  $NiO$ 와 같은, 정공 주입 기능을 가지는 재료로 이루어지는 막(113A)을, 화소 전극(104) 및 투명 도전층(108)의 형성 면적보다 큰 형성 면적으로, 예를 들면 전체면에 형성한다(도 5(D)). 투명 도전층(108)에 생긴 오목부는, 이 막(113A)에 의해 메워지므로, 공동이 되지 않는다.
- [0116] 이후, 유기 EL 표시 패널 장치(100)의 제조 방법과 동일한 공정(도 2(D)~(F))에 따라, 정공 주입층(113), 유기 EL층(106), 공통 전극(107), 및 실링막(114)을 형성하여, 유기 EL 표시 패널 장치(200)가 완성된다.
- [0117] 본 실시의 형태 2의 유기 EL 표시 패널 장치(200)의 제조 방법에 의하면, 화소 전극(104) 및 투명 도전층(108)은, 레지스트(104M, 108M)를 배치하기 위한 2회의 포토리소그래피 처리와, 금속막(104A) 및 투명 도전막(108A)을 패터닝하기 위한 2회의 에칭 처리를 거쳐 형성된다.
- [0118] (실시의 형태 3)
- [0119] 다음에, 실시의 형태 3에 관련된 유기 EL 표시 패널 장치, 및 그 제조 방법에 대해서 설명한다.
- [0120] (유기 EL 표시 패널 장치의 구조)
- [0121] 도 6은, 본 발명의 실시의 형태 3에 관련된 유기 EL 표시 패널 장치(300)의 주요부의 구조의 일례를 나타낸 단면도이다. 유기 EL 표시 패널 장치(300)는, 본 발명의 표시 패널 장치의 일례이다. 유기 EL 표시 패널 장치(300)에서는, 실시의 형태 2의 유기 EL 표시 패널 장치(200)와 마찬가지로, 화소 전극(104)과 정공 주입층(113) 사이에 투명 도전막인 투명 도전층(108)이 설치된다.
- [0122] 투명 도전층(108)이 화소 전극(104)과 정공 주입층(113) 사이에 개재함으로써, 화소 전극(104)의 산화를 방지하고, 또, 캐비티 조정에 의해 광추출 효율을 향상시킨다.
- [0123] 실시의 형태 2의 유기 EL 표시 패널 장치(200)의 제조 방법에서는, 화소 전극(104) 및 투명 도전층(108)이 각각 별개의 마스크를 이용한 에칭 공정으로 형성된 것에 반해, 유기 EL 표시 패널 장치(300)에서는, 화소 전극(104)과 투명 도전층(108)이, 동일한 마스크를 이용한 에칭 공정에 의해 형성된다. 그 때문에, 화소 전극(104) 및 투명 도전층(108)의 단부의 형상이, 유기 EL 표시 패널 장치(200)와 유기 EL 표시 패널 장치(300)에서 상이하다.
- [0124] 유기 EL 표시 패널 장치(300)에서는, 화소 전극(104) 및 투명 도전층(108)의 주연부에 있어서 상방으로 개구한 오목부가 형성되고, 당해 오목부는 정공 주입층(113)으로 메워진다.
- [0125] (유기 EL 표시 패널 장치의 제조 방법)
- [0126] 다음에, 본 발명의 실시의 형태 3에 관련된 유기 EL 표시 패널 장치(300)의 제조 방법의 일례를 설명한다. 유기 EL 표시 패널 장치(300)의 제조 방법은, 본 발명의 표시 패널 장치의 제조 방법의 일례이다.
- [0127] 유기 EL 표시 패널 장치(300)의 제조 방법에서는, 유기 EL 표시 패널 장치(200)의 제조 방법과 비교하여, 화소 전극(104) 및 투명 도전층(108)을 형성하는 공정이 변경된다. 이하에서는, 유기 EL 표시 패널 장치(300)의 제조 방법에 대해서, 유기 EL 표시 패널 장치(100, 200)의 제조 방법과 공통되는 사항은 적절히 생략하고, 상이점에 대해서 주로 설명한다.
- [0128] 도 7(A)~(E)는, 유기 EL 표시 패널 장치(300)의 제조 방법의 주요부의 일례를 설명하는 공정 단면도이다. 도 7(A)~(E)는, 유기 EL 표시 패널 장치(100)의 제조 방법과 동일한 공정(도 2(A)~(B))에 따라, 구동 트랜지스터(102)를 포함하는 박막 트랜지스터층(101), 평탄화막(103), 및 격벽(105)을 형성한 후에 행해지는 공정을 나타내고 있다.
- [0129] 알루미늄, 은팔라듐구리 합금 등의 반사율, 도전율이 높은 금속으로 이루어지는 금속막(104A)을, 격벽(105)의 상면으로부터 개구부의 저면에 걸쳐 형성한다. 금속막(104A)은, 예를 들면, 평탄화막(103) 및 격벽(105) 상의 전체면에 형성해도 된다. 이어서, 금속막(104A)을 패터닝하기 전에,  $ITO$ ,  $IZO$ (인듐아연 산화물) 등으로 이루어지는 투명 도전막(108A)을 성막한다(도 7(A)).
- [0130] 투명 도전막(108A) 상의 격벽(105)의 개구부에 위치하는 부분에 레지스트(108M)를 배치한다(도 7(B)). 레지스트(108M)를 마스크로 하여, 예를 들면 옥살산 등의 에칭액으로 투명 도전막(108A)을 에칭함으로써, 투명 도전층(108)을 형성한다(도 7(C)). 이어서, 레지스트(108M)를 마스크로 하여, 예를 들면 인산, 질산, 초산의 혼합액을 이용한 웨트 에칭, 또는, 예를 들면 염소계 가스를 이용한 드라이 에칭에 의해 금속막(104A)을 에칭함으로써, 화소 전극(104)을 형성한다(도 7(D)).

- [0131] 레지스트(108M)를 제거하고, WO<sub>x</sub>, WMo, NiO와 같은, 정공 주입 기능을 가지는 재료로 이루어지는 막(113A)을, 화소 전극(104) 및 투명 도전층(108)의 형성 면적보다 큰 형성 면적으로, 예를 들면 전체면에 형성한다(도 7(E)). 투명 도전층(108) 및 화소 전극(104)의 주연부에 생긴 오목부는, 이 막(113A)에 의해 메워지므로, 공동이 되지 않는다.
- [0132] 이후, 유기 EL 표시 패널 장치(100)의 제조 방법과 동일한 공정(도 2(D)~(F))에 따라, 정공 주입층(113), 유기 EL층(106), 공통 전극(107), 및 실링막(114)을 형성하여, 유기 EL 표시 패널 장치(300)가 완성된다.
- [0133] 본 실시의 형태 3의 유기 EL 표시 패널 장치(300)의 제조 방법에 의하면, 화소 전극(104) 및 투명 도전층(108)은, 레지스트(108M)를 배치하기 위한 1회의 포토리소그래피 처리와, 투명 도전막(108A) 및 금속막(104A)을 이 순서로 패터닝하기 위한 2회의 에칭 처리를 거쳐 형성된다.
- [0134] (변형예)
- [0135] 이상, 본 발명의 표시 패널 장치 및 그 제조 방법에 대해서, 유기 EL 표시 패널 장치의 예를 이용하여 실시의 형태에 기초하여 설명했지만, 본 발명은, 이 실시의 형태에 한정되는 것은 아니다. 본 발명의 취지를 일탈하지 않는 한, 당업자가 생각할 수 있는 각종 변형을 본 실시의 형태에 실시한 것도 본 발명의 범위 내에 포함된다.
- [0136] <산업상의 이용 가능성>
- [0137] 본 발명의 표시 패널 장치는, 텔레비전 세트, 휴대전화기, 퍼스널 컴퓨터 등의 모든 표시 장치로서 이용할 수 있다.

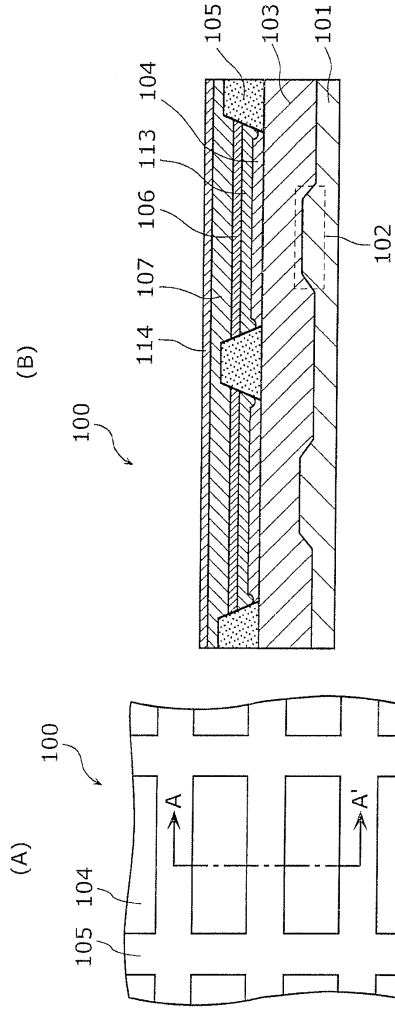
**부호의 설명**

- |        |                      |                   |
|--------|----------------------|-------------------|
| [0138] | 100 : 유기 EL 표시 패널 장치 | 101 : 박막 트랜지스터층   |
|        | 102 : 구동 트랜지스터       | 103 : 평탄화막        |
|        | 104 : 화소 전극          | 104A : 금속막        |
|        | 104M : 레지스트          | 105 : 격벽          |
|        | 106 : 유기 EL층         | 107 : 공통 전극       |
|        | 108 : 투명 도전층         | 108A : 투명 도전막     |
|        | 108M : 레지스트          | 113 : 정공 주입층      |
|        | 113A : 막             | 114 : 실링막         |
|        | 700 : 유기 EL 소자       | 701 : 기관          |
|        | 704 : 화소 전극          | 704A : 박막층        |
|        | 704M : 레지스트          | 705 : 격벽          |
|        | 706 : 유기 EL층         | 708 : 공동          |
|        | 709 : 화살표            | 800 : 유기 EL 표시 장치 |
|        | 801 : 기관             | 802 : 구동 트랜지스터    |
|        | 803 : 절연막            | 804 : 화소 전극       |
|        | 805 : बैं크막          | 806 : 발광 재료층      |
|        | 807 : 대향 전극          | 900 : 유기 발광 표시 장치 |
|        | 901 : 기관             | 902 : 박막 트랜지스터    |
|        | 903 : 평탄화막           | 904 : 화소 전극       |
|        | 905 : 화소 정의막         | 906 : 유기 EL층      |

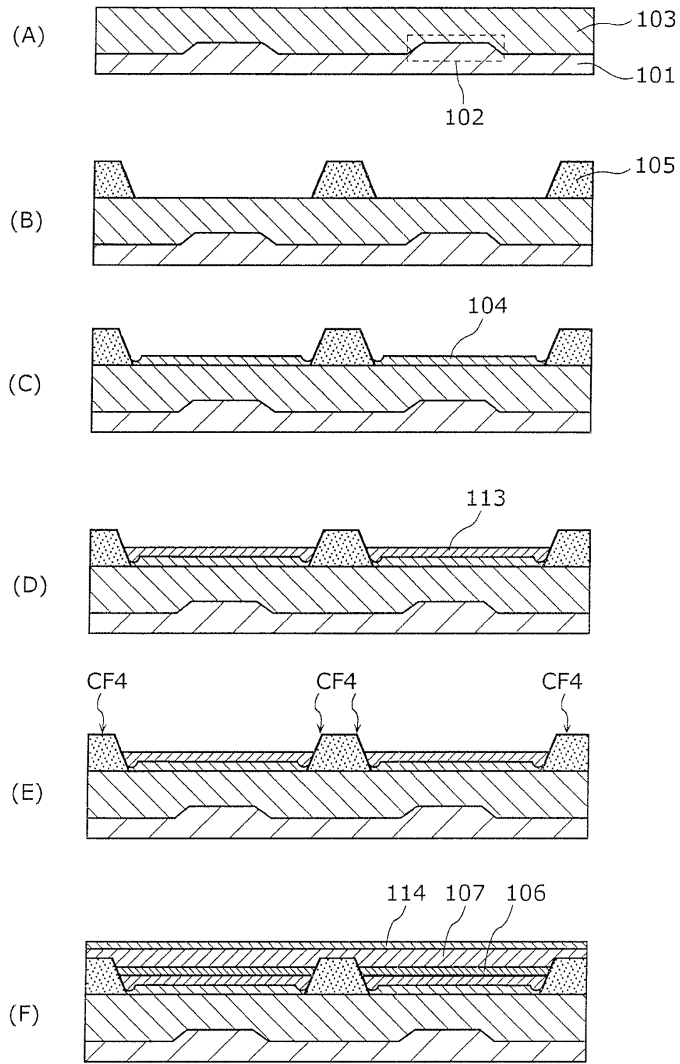
907 : 화소 전극

도면

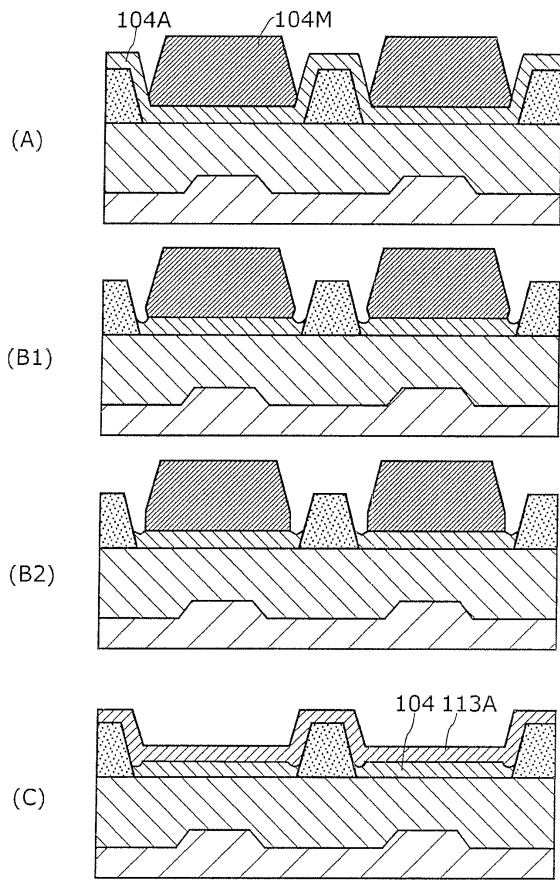
도면1



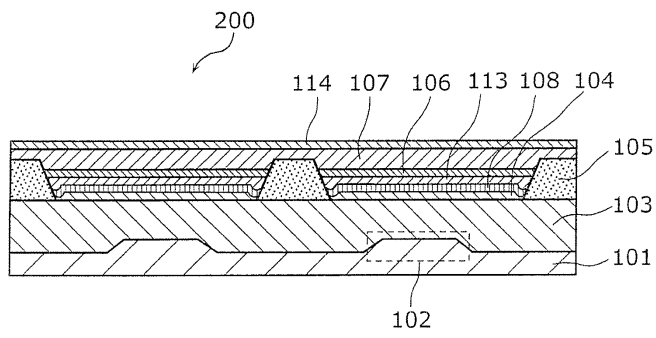
도면2



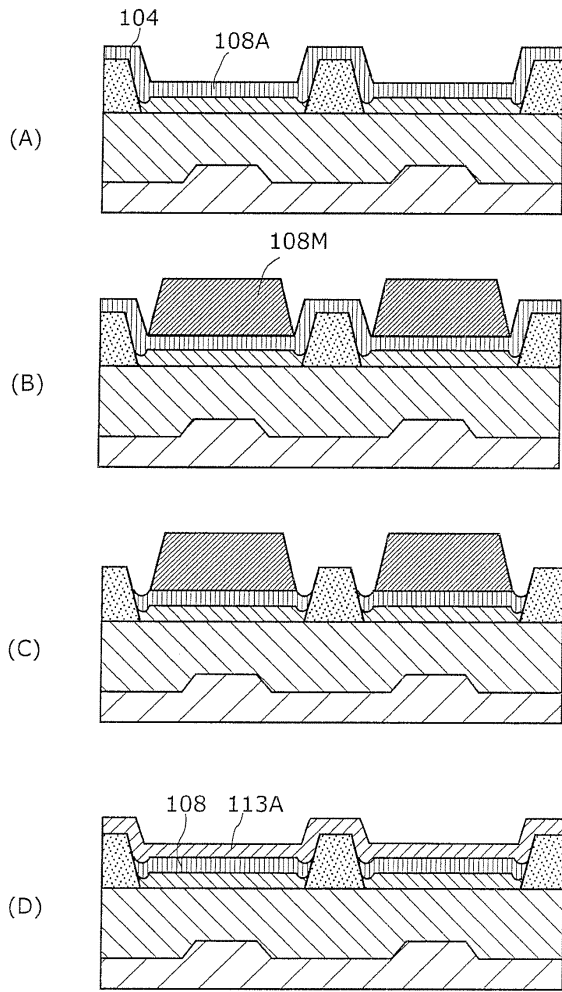
도면3



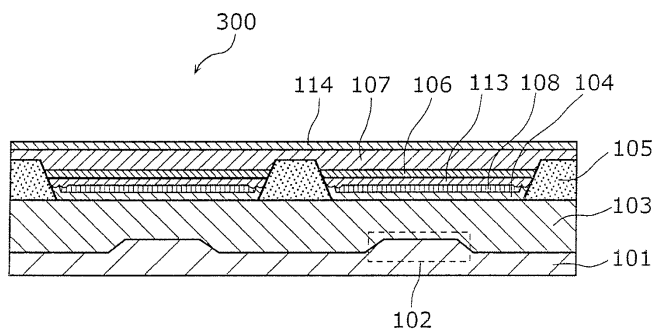
도면4



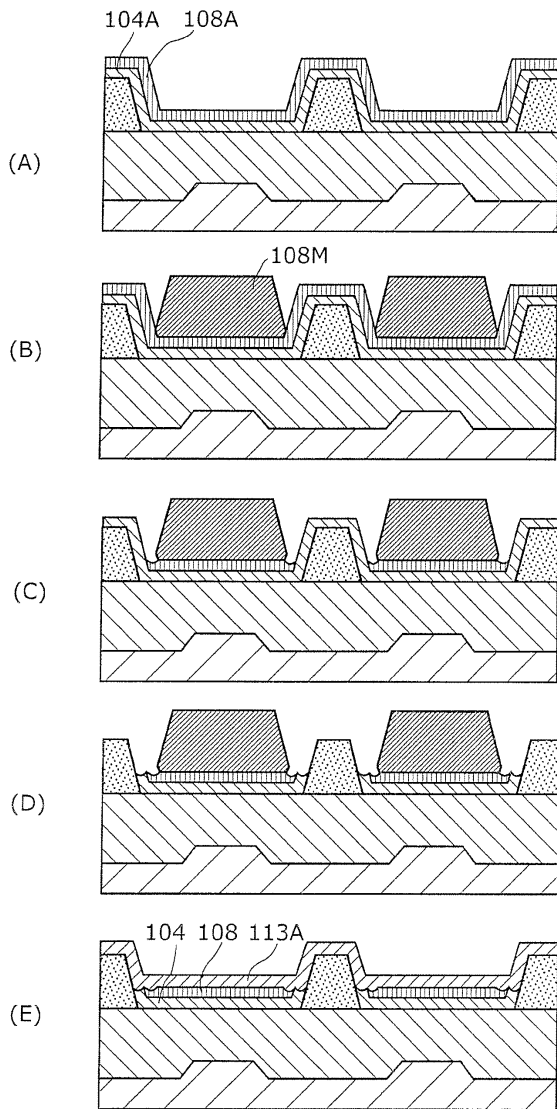
도면5



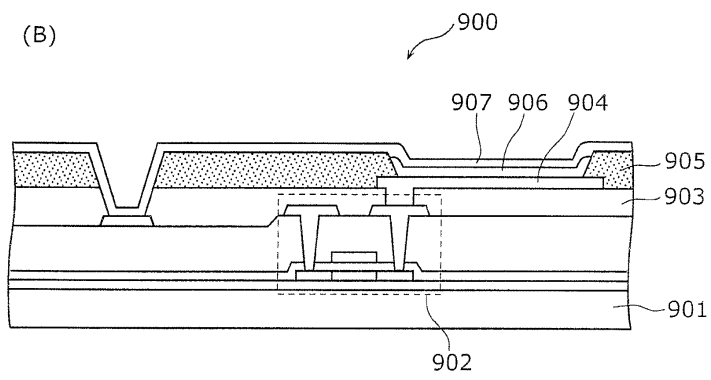
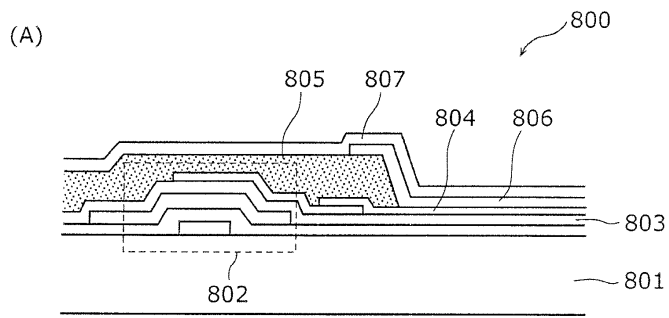
도면6



도면7



도면8





专利名称(译)	显示面板装置和显示面板装置的制造方法		
公开(公告)号	<a href="#">KR1020120064648A</a>	公开(公告)日	2012-06-19
申请号	KR1020117019670	申请日	2010-09-07
申请(专利权)人(译)	周杰伦红株式会社来		
当前申请(专利权)人(译)	周杰伦红株式会社来		
[标]发明人	NENDAI KENICHI 넨다이겐이치		
发明人	넨다이겐이치		
IPC分类号	H01L51/50 H05B33/26 H05B33/10		
CPC分类号	H01L27/3246 H01L51/5206 H01L51/0005 H01L51/5209		
代理人(译)	的专利法.		
优先权	2009212486 2009-09-14 JP		
其他公开文献	KR101818776B1		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

具有比传统显示装置更高可靠性的结构的显示面板装置包括具有由倾斜侧壁形成的开口的障肋105，作为形成在障肋105的开口中的第一电极层的像素电极104，空穴注入层113和有机EL层106是形成在第一电极层上的有机功能层和公共电极107，公共电极107是形成在有机功能层上的第二电极层，电极层具有凹入部分，该凹入部分在邻近与分隔壁的侧壁接触的端部的周边部分中向上开口。

