



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0134419
(43) 공개일자 2011년12월14일

- | | |
|--|--|
| <p>(51) Int. Cl.
H01L 51/50 (2006.01) H01L 27/32 (2006.01)</p> <p>(21) 출원번호 10-2011-7022147</p> <p>(22) 출원일자(국제출원일자) 2010년02월12일
심사청구일자 없음</p> <p>(85) 번역문제출일자 2011년09월22일</p> <p>(86) 국제출원번호 PCT/US2010/024060</p> <p>(87) 국제공개번호 WO 2010/098992
국제공개일자 2010년09월02일</p> <p>(30) 우선권주장
12/392,524 2009년02월25일 미국(US)</p> | <p>(71) 출원인
글로벌 오엘이디 테크놀로지 엘엘씨
미국 버지니아 20171 헌던 스위트 330 13873 파크
센터 로드</p> <p>(72) 발명자
코크 로널드 에스
미국 뉴욕 14625 로체스터 웨스트필드 커먼즈 36
해머 존 더블유
미국 뉴욕 14626 로체스터 스트라우브 로드 226</p> <p>(74) 대리인
석혜선, 김용인</p> |
|--|--|

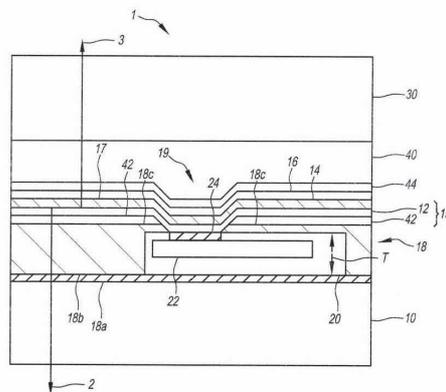
전체 청구항 수 : 총 20 항

(54) 칩렛을 갖는 가요성 OLED 디스플레이

(57) 요약

본 발명에 따르면 디바이스 기관보다 더 얇은 접착층과, 접착층에 부착되는 복수의 칩렛들과, 접착층 위에 형성된 OLED와, OLED 위에 위치되고 디바이스 기관에 부착되는 접착층보다 더 두꺼운 커버를 포함하고, 접착층의 적어도 일부는 칩렛의 일부 위로 뻗어 있으며, OLED는 접착층보다 더 얇으며, 칩렛과 OLED는 디바이스의 중립 스트레스 면에 또는 부근에 있고, 디바이스의 벤딩 반경이 2cm 미만인 가요성 발광 디스플레이 디바이스가 제공된다.

대표도 - 도1



특허청구의 범위

청구항 1

- a) 디스플레이 면적을 갖는 기관과,
 - b) 기관 표면상에 형성된 기관보다 더 얇은 접착층과,
 - c) 접착층에 부착된 두께가 2 마이크로론 보다 더 크고 200 마이크로론 보다 작은 복수의 칩렛들과,
 - d) 디스플레이 면적에서 접착층 위에 형성된 복수의 하단 전극들과,
 - e) 하단 전극 위에 형성된 적어도 하나의 발광재료층과,
 - f) 하나 이상의 발광재료층 위에 형성된 상단 전극과,
 - g) 상단 전극 위에 위치되고 기관에 부착되는 접착층보다 더 두꺼운 커버를 포함하고,
- 각 칩렛은 적어도 하나의 연결패드를 가지며, 복수의 칩렛들이 디스플레이 면적 내에 분포되고, 접착층 중 적어도 일부는 칩렛들의 일부 위로 뻗어 있으며,
- 각 하단 전극은 한 칩렛의 연결패드에 전기연결되어 있어, 이로써 칩렛은 각각의 하단 전극에 전류를 제공하며, 하단 전극, 적어도 하나의 발광재료층, 상단 전극은 함께 접착층보다 함께 더 얇고,
- h) 칩렛, 하단 전극, 하나 이상의 발광재료층, 및 상단 전극은 층들(a-g)에 의해 형성된 구조의 중립 스트레스 면에 또는 부근에 있으며, 가요성 발광 디스플레이 디바이스의 벤딩 반경이 2cm 미만인 가요성 발광 디스플레이 디바이스.

청구항 2

- 제 1 항에 있어서,
기관과 커버는 동일한 재료를 구비하는 가요성 발광 디스플레이 디바이스.

청구항 3

- 제 1 항에 있어서,
기관과 커버는 두께가 같은 가요성 발광 디스플레이 디바이스.

청구항 4

- 제 1 항에 있어서,
기관과 커버는 다른 재료를 구비하는 가요성 발광 디스플레이 디바이스.

청구항 5

- 제 4 항에 있어서,
기관과 커버는 두께가 다른 가요성 발광 디스플레이 디바이스.

청구항 6

- 제 1 항에 있어서,
상단 전극과 커버 사이에 위치한 버퍼층을 더 구비하는 가요성 발광 디스플레이 디바이스.

청구항 7

- 제 6 항에 있어서,
버퍼층과 접착층은 동일한 재료를 구비하는 가요성 발광 디스플레이 디바이스.

청구항 8

제 6 항에 있어서,
버퍼층과 접착층은 두께가 같은 가요성 발광 디스플레이 디바이스.

청구항 9

제 6 항에 있어서,
버퍼층은 커버보다 가요성이 덜한 가요성 발광 디스플레이 디바이스.

청구항 10

제 6 항에 있어서,
버퍼층과 접착층은 다른 재료를 구비하는 가요성 발광 디스플레이 디바이스.

청구항 11

제 10 항에 있어서,
버퍼층과 접착층은 두께가 다른 가요성 발광 디스플레이 디바이스.

청구항 12

제 6 항에 있어서,
버퍼층은 두께가 2 내지 50 마이크로론 사이인 가요성 발광 디스플레이 디바이스.

청구항 13

제 1 항에 있어서,
접착층은 기판보다 가요성이 덜한 가요성 발광 디스플레이 디바이스.

청구항 14

제 1 항에 있어서,
접착층 위에 또는 내에 형성된 캡슐화층을 더 구비하는 가요성 발광 디스플레이 디바이스.

청구항 15

제 1 항에 있어서,
칩렛과 접착층 위에 형성된 캡슐화층을 더 구비하는 가요성 발광 디스플레이 디바이스.

청구항 16

제 1 항에 있어서,
연결패드에 연결된 와이어 위에 형성된 캡슐화층을 더 구비하는 가요성 발광 디스플레이 디바이스.

청구항 17

제 1 항에 있어서,
접착층은 두께가 2-50 마이크로론인 가요성 발광 디스플레이 디바이스.

청구항 18

제 1 항에 있어서,
기판 두께가 50-500 마이크로론이거나 커버 두께가 50-500 마이크로론인 가요성 발광 디스플레이 디바이스.

청구항 19

제 1 항에 있어서,

상단 전극과 하나 이상의 재료층이 만나는 곳에 중립 스트레스 면이 위치되는 가요성 발광 디스플레이 디바이스.

청구항 20

제 1 항에 있어서,

접착층 위에 형성된 와이어링층을 더 구비하는 가요성 발광 디스플레이 디바이스.

명세서

기술분야

[0001] 본 발명은 디바이스 기판 위에 분포된 별개의 기관들을 갖는 독립된 컨트롤 소자들을 이용한 가요성 발광 디스플레이 디바이스에 관한 것이다.

배경기술

[0002] 플랫패널 디스플레이 디바이스는 컴퓨팅 디바이스와 결합해서, 휴대용 디바이스에서, 그리고 텔레비전과 같은 오락 디바이스용으로 널리 사용된다. 이런 디스플레이는 일반적으로 기판 위에 분포된 복수의 픽셀들을 이용해 이미지를 디스플레이한다. 각 픽셀은 통상적으로 서브픽셀이라고 하는 다수의 다른 컬러, 일반적으로 적색, 녹색 및 청색 광을 방출하는 발광소자들을 포함해 각 이미지 요소를 나타낸다. 다양한 플랫패널 디스플레이 기술들, 예컨대, 플라즈마 디스플레이, 액정 디스플레이, 및 발광 다이오드 디스플레이가 알려져 있다.

[0003] 발광소자를 형성하는 발광재료로 된 박막을 포함한 발광 다이오드(LED)는 플랫패널 디스플레이 디바이스에 많은 이점이 있고 광학 시스템에서 사용된다. 탕(Tang) 등에 의해 2002년 5월 7일자로 간행된 미국특허 No. 6,384,529는 유기 LED 발광소자 어레이를 포함한 유기 LED(OLED) 컬러 디스플레이를 나타내고 있다. 대안으로, 무기재료가 사용될 수 있고 다결정 반도체 매트릭스에 인광결정 또는 양자도트를 포함할 수 있다. 유기 또는 무기 재료의 다른 박막들도 또한 발광 박막재료에 전하 주입, 수송, 또는 차단을 제어하도록 사용될 수 있으며 해당기술분야에 알려져 있다. 재료들은 캡슐화 커버층 또는 플레이트와 함께 전극들 사이 기판에 배치된다. 전류가 발광재료를 지나갈 경우 서브픽셀로부터 광이 방출된다. 방출된 광의 주파수는 사용된 재료의 성질에 의존한다. 이런 디스플레이에서, 광은 기관(하단 이미터)이나 캡슐화 커버(상단 이미터) 또는 모두를 통해 방출될 수 있다.

[0004] 광이 LED 디바이스로부터 방출되게 하기 위해, 적어도 하나의 전극은 투명하다. 투명 전극은 일반적으로 인듐 주석 산화물(ITO)과 같은 투명 도전성 산화물로 형성된다. 그러나, 투명 도전성 산화물은 특히 가요성 디바이스에 문제가 되는데 이는 이들이 부서지기 쉽고 스트레스를 받으면 깨지기 때문이다. 균열은 전극의 전도도를 저하시키고 발광재료를 열화시킬 수 있다.

[0005] 플랫패널 디스플레이 디바이스에서 픽셀들을 제어하기 위한 2가지 다른 방법들, 즉, 액티브 매트릭스 컨트롤과 패시브 매트릭스 컨트롤이 일반적으로 공지되어 있다. 액티브 매트릭스 디바이스에서, 컨트롤 소자들이 플랫패널 기판 위에 분포되어 있다. 일반적으로, 각각의 서브픽셀은 하나의 컨트롤 소자에 의해 제어되고, 각 컨트롤 소자는 적어도 하나의 트랜지스터를 포함한다. 예컨대, 간단한 종래 기술의 액티브 매트릭스 유기발광(OLED) 디스플레이에서, 각 컨트롤 소자는 2개의 트랜지스터(셀렉트 트랜지스터와 전원 트랜지스터) 및 서브픽셀의 휘도를 지정한 전하를 저장하기 위한 하나의 커패시터를 포함한다. 각 발광소자는 일반적으로 별개의 컨트롤 전극과 공통 전극을 이용한다.

[0006] 액티브 매트릭스 컨트롤 소자를 형성하는 한가지 공통된 종래기술의 방법은 일반적으로 유리 기판상에 실리콘과 같은 반도체 재료의 박막을 증착한 후 포토리소그래피 공정을 통해 트랜지스터와 커패시터에 반도체 재료를 형성한다. 박막 실리콘은 비정질 또는 다결정일 수 있다. 비정질 또는 다결정 실리콘으로 제조된 박막 트랜지스터(TFFs)는 상대적으로 크고 결정 실리콘 웨이퍼로 제조된 종래 트랜지스터에 비해 성능이 낮다. 더욱이, 이런 박막 디바이스는 일반적으로 유리 기판에 걸쳐 로컬 또는 대형 불균일을 나타내 이런 재료를 이용한 디스플레이의 전기적 성능 및 시각적 외관이 불균일해 진다. 가요성 애플리케이션에서, 상대적으로 큰 박막 구성요소들은 상

기 박막 구성요소들의 성능을 변형시키고 열화하는 상당한 스트레스를 받게 된다.

[0007] 마쓰무라 등(Matsumura et al.)의 미국특허출원 No. 2006/0055864에서는 LCD 디스플레이를 구동하는데 사용된 결정 실리콘 기관들을 기술하고 있다. 상기 출원은 제 1 반도체 기관에서 제조된 픽셀 컨트롤 디바이스를 제 2 평면 디스플레이 기관에 선택적으로 이송 및 부착하는 방법을 기술하고 있다. 픽셀 컨트롤 디바이스내 와이어링 상호연결과 버스 및 컨트롤 전극으로부터 픽셀 컨트롤 디바이스로의 연결이 도시되어 있다. 픽셀 컨트롤 디바이스는 두께가 약 600 마이크로미터이다. 두께를 약 200 마이크로미터를 줄이기 위해 연마 기술이 이용될 수 있다. 그러나, 이 두께는 여전히 너무 커 2cm 미만의 유용한 벤딩 반경을 갖는 가요성 기관상에 이런 픽셀 컨트롤 디바이스를 효과적으로 이용하지 못한다.

[0008] 기관에 증착된 재료에서의 스트레스의 감소를 위한 기술들이 박 등(Park et al.)의 “Theoretical and Experiment Studies of Bending of Inorganic Electronic Materials on Plastic Substrates” in Advanced Functional Materials 2008, 18, 2673-2684에 기술되어 있다. 이 논문은 가요성 기관상의 무기재료들은 적어도 3개의 결함 모드, 즉, 균열, 슬리핑(slipping) 및 박리(delamination)를 갖는 것을 입증한다. 상술한 테스트된 재료들은 디스플레이에서 발광소자들을 제어할 수 없다.

발명의 내용

해결하려는 과제

[0009] 따라서, 칩렛을 포함한 향상된 가요성 발광 디바이스가 요구된다.

과제의 해결 수단

[0010] 본 발명에 따르면,

[0011] a) 디스플레이 면적을 갖는 기관과,

[0012] b) 기관 표면에 형성된 기관보다 더 얇은 접착층과,

[0013] c) 접착층에 부착된 두께가 2 마이크로미터 보다 더 크고 200 마이크로미터 보다 작은 복수의 칩렛들과,

[0014] d) 디스플레이 면적에서 접착층 위에 형성된 복수의 하단 전극들과,

[0015] e) 하단 전극 위에 형성된 광을 방출하는 적어도 하나의 발광재료층과,

[0016] f) 하나 이상의 발광재료층 위에 형성된 상단 전극과,

[0017] g) 상단 전극 위에 위치되고 기관에 부착되는 접착층보다 더 두꺼운 커버를 포함하고,

[0018] 각 칩렛은 적어도 하나의 연결패드를 가지며, 복수의 칩렛들이 디스플레이 면적 내에 분포되고, 접착층 중 적어도 일부는 칩렛들의 일부 위로 뻗어 있으며,

[0019] 각 하단 전극은 한 칩렛의 연결패드에 전기연결되어 있어, 이로써 칩렛은 각각의 하단 전극에 전류를 제공하며,

[0020] 하단 전극, 적어도 하나의 발광재료층, 상단 전극은 함께 접착층보다 함께 더 얇고,

[0021] h) 칩렛, 하단 전극, 하나 이상의 발광재료층, 및 상단 전극은 층들(a-g)에 의해 형성된 구조의 중립 스트레스 면에 또는 부근에 있으며, 가요성 발광 디스플레이 디바이스의 벤딩 반경이 2cm 미만인 가요성 발광 디스플레이 디바이스가 제공된다.

발명의 효과

[0022] 본 발명은 벤딩 반경이 감소된 가요성 발광 다이오드 디바이스용의 향상된 구조를 제공한다.

도면의 간단한 설명

[0023] 도 1은 본 발명의 실시예에 따른 디바이스의 부분 횡단면도이다.

도 2는 본 발명의 다른 실시예에 따른 디바이스의 평면도이다.

도 3은 본 발명의 실시예에 따른 만곡된 디바이스의 3차원도이다.

발명을 실시하기 위한 구체적인 내용

- [0024] 본 발명의 일실시예로, 도 1(횡단면도) 및 도 2(평면도)를 참조하면, 가요성 발광 디스플레이 디바이스(1)는 디스플레이 면적(21)을 갖는 기관(10)과 상기 기관(10) 표면에 형성된 상기 기관(10)보다 더 얇은 접착층(18)이 있다. 2 마이크로미터보다 더 크고 200 마이크로미터보다 더 작은 두께(T)를 갖는 복수의 칩렛들(20)이 접착층(18)에 부착되고, 각 칩렛(20)은 적어도 하나의 연결패드(24)를 가지며, 복수의 칩렛들(20)이 디스플레이 면적(21) 내에 분포되어 있고, 접착층(18)의 적어도 일부분(18c)이 칩렛(2) 위로 뺀어 있다. 복수의 하단 전극(12)이 디스플레이 면적(21)에 있는 접착층(18) 위에 형성되고, 각 하단 전극(12)은 한 칩렛(20)의 연결패드(24)에 전기연결되어 있다. 하단 전극(12) 위에 적어도 하나의 발광재료층(14)이 형성되고 상기 적어도 하나의 발광재료층(14) 위에 상단 전극(16)이 형성된다. 전극(12,16)과 적어도 하나의 발광재료층(14)이 발광 다이오드(15), 예컨대, 접착층(18)보다 더 얇은 유기발광 다이오드(OLED)를 형성한다. 칩렛(20)은 연결패드(24)를 통해 LED(15) 하단 전극(12)으로 전류를 제공해 적어도 하나의 발광재료층(14)이 광을 방출하게 구동시킨다. 칩렛(20)은 버스 와이어(28)에 의해 칩렛(20)에 연결된 외부 컨트롤러(26)에 의해 제어될 수 있다(도 2). 칩렛(20)의 상부, 연결패드(24)로부터 하단 전극(12)까지 전기연결, 및 LED(15)가 가요성 발광 디스플레이 디바이스(1)의 동작 구성요소들을 형성한다.
- [0025] 접착층(18)보다 더 두꺼운 커버(30)가 상단 전극(16) 위에 위치되고 기관(10)에 부착된다. 적어도 칩렛(20)의 일부, 하단 전극(12), 적어도 하나의 발광재료층(14) 및 상단 전극(16)이 소자들(10, 18, 20, 12, 14, 16, 30)에 의해 형성된 구조의 중립 스트레스면에 또는 부근에 위치되며, 가요성 발광 디스플레이 디바이스(1)의 벤딩 반경은 2cm 미만이다. 기관과 커버는 휘어질 수 있다; 본 명세서에 사용된 바와 같이, "가요성"이라는 용어는 균열, 박리 또는 기계적 결합 없이 2cm 이하의 벤딩 반경을 갖는 것을 의미한다. 또 다른 층보다 더 가요성이 큰 층은 다른 층보다 더 작은 탄성률을 갖는다. 하단 전극(12)은 도 2에 도시된 개별적으로 제어가능한 발광 다이오드 픽셀(15)을 형성하도록 패턴화될 수 있다.
- [0026] 본 발명의 몇몇 실시예에서, 버퍼층(40)은 상단 전극(16)(및 상단 전극(16) 위에 형성된 임의의 층들) 사이에 이용될 수 있다. 칩렛(20)은 두께가 200 마이크로미터까지 될 수 있으나, 바람직하게는 칩렛(20)은 두께가 50 마이크로미터 미만, 더 바람직하게는 20 마이크로미터 미만, 가장 바람직하게는 12 마이크로미터 미만, 예컨대 8-12 마이크로미터이다. 더 얇은 칩렛은 더 큰 가요성을 제공한다. 그러나, 동시에, 칩렛은 칩렛(24)내 집적회로(22)를 구성하도록 적절한 두께를 가져야 한다.
- [0027] 중립 스트레스면은 소자 스택이 휘어질 때 스트레스를 받지 않는 평면 소자들의 스택내에 있는 면이다. 평면 소자들의 스택은 인접한 면들에 걸쳐 부착된다. 예컨대, 기관에 부착된 커버는 2개의 평면 소자 스택을 형성한다. 커버의 외부면이 오목한 형태를 이루고 기관의 외부면이 볼록한 형태를 이루도록 (상단과 하단면) 스택이 휘어지면, 커버는 오목한 곡선 방향에 수직인 측면 압축력을 받고 기관은 볼록한 곡선 방향에 수직인 측면 신장력을 받는다. 다시 말하면, 커버는 기관이 스트레치되는 동안 압착된다. 압축력은 커버의 외부면에서 가장 크며, 힘이 신장되고 기관의 외부면에 대해 증가될 때까지 외부면으로부터 더 먼 지점들에서 0으로 감소된다. 스택이 반대 방향으로 휘어지면 그 역(逆)이 발생한다. 힘이 중립 스트레스 면으로부터 0인 소자 내 지점들이 쌓인다. 중립 스트레스 면은 반드시 평평할 필요는 없으며 그 위치는 스택내 다른 소자들에 따르는 것에 유의하라. 그러나, 일반적으로, 중립 스트레스 면은 휨 방향 또는 양에 무관하게 평면 요소들의 스택내에 동일 위치를 차지한다. 디바이스의 벤딩 반경은 디바이스가 휘어질 수 있고 계속 동작하는 최소 곡률반경이다.
- [0028] LED(15)로 수증기의 투과를 방지하거나 줄이는 캡슐화층이 이용될 수 있다. 예컨대, 본 발명의 일실시예에서, 캡슐화층(42)이 접착층(18) 위에 그리고 하단 전극(12) 아래에 형성될 수 있다. 캡슐화층(44)은 상단 전극(16) 위에 그리고 (있다면) 버퍼층(40)과 커버(30) 아래에 형성될 수 있다. 칩렛(20)에서 회로(22)는 추가 연결패드(24)를 통해 제공된 컨트롤러(26)로부터 외부 신호에 응답해 LED(15)가 광을 방출하게 할 수 있다.
- [0029] 다른 실시예에서, 캡슐화층(42 및 44)은 기관(10 및 30) 각각의 내부면에 직접 부착될 수 있다.
- [0030] 본 발명은 상단 또는 하단 이미터 실시예에 이용될 수 있다. 하단 이미터 실시예에서, 기관(10)과 하단 전극(12)은 투명하고 광(2)이 기관(10)을 통해 방출된다. 상단 이미터 실시예에서, 커버(30) 및 상단 전극(12)은 투명하고 광(3)이 커버(30)를 통해 방출된다. 다른 실시예에서, 가요성 발광 디스플레이 디바이스(1)는 상단 및 하단 모두 방출한다. 커버(30)는 상단 전극(16)에 직접 형성될 수 있다.
- [0031] 본 발명의 실시예에 따르면, 기계적으로 튼튼하고 가요성 있는 수단을 제공하기 위해, 기관(10)과 커버(30)는 실질적으로 접착층(18)과 선택적 버퍼층(40)보다 더 두껍다. 접착층(18)과 선택적 버퍼층(40)은 마찬가지로 전

극(12,16) 및 재료층(14) 보다 실질적으로 더 두껍다. 실질적으로 더 두껍다는 것은 두께가 적어도 2배 더 두껍고 바람직하게는 5배 더 두꺼운 것을 의미한다. 몇몇 실시예에서, "실질적으로 더 두꺼운"이라는 용어는 10배 이상 더 두꺼운 것을 의미할 수 있다. 예컨대, 본 발명의 다양한 실시예에서, 기관(10)과 커버(30)는 두께가 100 마이크로, 200 마이크로, 500 마이크로, 1 mm 또는 2 mm일 수 있다. 접착층(18)과 버퍼층(40)은 두께가 2 마이크로, 10 마이크로, 20 마이크로, 또는 50 마이크로 이상일 수 있다. 전극과 발광층(12, 16, 및 14)은 일반적으로 두께가 2 마이크로 미만이며 바람직하게는 1 마이크로 미만이다.

[0032] 중립 스트레스 면은 접착 스택층들 내의 이론적 면으로, 각 층은 개개의 스트레스 요인을 갖는다. 김 등(Kim et al.)의 Science vol. 320, 25 April 2008, p. 507 (2008)에 기술된 바와 같이, 중립 스트레스 면의 위치는 재료 및 층 두께를 선택함으로써 제어될 수 있다.

[0033] 디바이스 두께는 커버와 기관을 포함한 총 가요성 발광 디스플레이 디바이스(1) 두께인 것으로 고려된다. 중립 스트레스 면은 일반적으로 중립 영역의 중심에 위치되고, 중립 영역은 중립 스트레스 면의 일측으로 뻗어 있다. "중립 스트레스 면에 또는 부근에"라는 용어는 중립 영역을 말하며 "중립 스트레스 면에 또는 부근에" 있는 층은 중립 영역내에 있다. 중립 영역은 디바이스 두께의 20% 또는 200 마이크로 크기의 총 두께를 갖는다. 예컨대, $\epsilon < 1\%$ 의 장애 스트레인 한계를 갖는 디스플레이는 Si를 포함하고, 약 $\epsilon = 0.7\%$ 의 스트레인 한계를 갖는 집적 회로 칩들이 구성된 재료는 곡률반경 $R=10\text{mm}$ 로 휘어져야 한다. 일반적으로, 매우 간단한 접근을 위해, 디바이스의 중립 영역의 두께(t)는 $t=2 \cdot e \cdot R$ 로 정의되며, 여기서, R은 디스플레이용으로 요구되는 최대 벤딩 반경이다. 따라서, 예시적인 디스플레이는 $200\mu\text{m}(t=2 \cdot 1\% \cdot 10\text{mm})$ 의 중립 영역 두께(t)를 갖는다. 본 발명의 실시예에서, 상단 전극(16)과 적어도 하나의 재료층(14)이 만나는 곳에 중립 스트레스 면이 위치되어 있다(소자 17).

[0034] 가요성 기관상에 무기소자들은 균열, 슬리핑, 또는 박리로 인한 장애를 받게 된다. 칩렛(20)의 일부분 위로 뻗어 있는 접착층(18)의 적어도 한 부분(18c)과 함께 접착층(18)내 칩렛(20)을 위치시킴으로써, 슬리핑 및 박리 문제가 줄어든다. 특히, 접착층(18)(즉, 18b)내 칩렛(20)을 가짐으로써 슬리핑 문제가 줄어들어 칩렛(20)이 접착층(18)의 표면을 따라 슬라이딩할 수 없게 된다. 칩렛(20)의 적어도 일부분 위로 뻗어 있는 접착층의 일부분(18c)을 가짐으로써 박리 문제가 줄어들어 칩렛(20)이 접착층(18)으로부터 쉽게 벗겨질 수 없게 된다. 칩렛(20)의 적어도 일부분, 바람직하게는, 상부 부분(예컨대, 연결패드(24))을, 더 바람직하게는 중립 스트레스 면이나 부근에 있는 표면을 위치시킴으로써 균열이 줄어든다. 칩렛(20)의 상부면이 특히 관심이 있는데, 이는 연결패드(24)와 와이어링 연결이 거기에 위치되고 연결 장애를 최소화하는 것이 바람직하기 때문이다.

[0035] 본 발명의 실시예에서, 가요성 기관(10)은 접착층(18)보다 더 작은 탄성률을 갖는다. 본 발명의 또 다른 실시예에서, 커버(30)는 버퍼층(40)보다 더 작은 탄성률을 갖는다. 본 발명의 또 다른 실시예에서, 접착층(18)은 칩렛(20)보다 더 작은 탄성률을 갖는다. 기관(10)과 커버(30)가 접착층(18) 및 선택적 버퍼층(40)보다 더 작은 탄성률을 갖는 게 필요함으로써, 접착층 및 선택적 버퍼층(18,40) 각각에서 스트레스가 줄어든다. 접착층(18)이 칩렛(20)보다 더 작은 탄성률을 갖고, 차례로, 기관(10)이 접착층(18)보다 더 작은 탄성률을 갖는 게 필요함으로써, 스트레스와 균열 및 슬리핑과 박리가 칩렛(20)에서 줄어든다. 칩렛(20)은 광 이미터를 제어하는데 있어 중요한 소자이므로, 칩렛(20)(및 칩렛에 대한 연결부)에서의 스트레스를 줄이는 것이 스트레스를 받고 있는 가요성 발광 디스플레이 디바이스(1)의 성능을 향상시킨다. 마찬가지로, 선택적 버퍼층(40)이 커버(30)보다 더 작은 탄성률을 갖는 게 필요함으로써, 얇은 전극(12,16)과 하나 이상의 재료층(14)에서 스트레스가 줄어든다. 이들 층에서의 장애로 픽셀 또는 전체 가요성 발광 디스플레이 디바이스(1)에 장애가 유발될 수 있기 때문에, 버퍼층(40)에서의 스트레스를 줄이는 것이 스트레스를 받고 있는 가요성 발광 디스플레이 디바이스(1)의 성능을 향상시킨다.

[0036] 도 1에 도시된 구조의 스트레스 모델링은 도시된 구조를 갖는 OLED 디바이스는 중립 영역내 주어진 임계 스트레인 한계를 초과함이 없는 더 작은 곡률반경으로 휘어질 수 있음을 입증한다.

[0037] 본 발명의 실시예에서, 캡슐화층은 하나 이상의 재료층(14) 위나 아래 또는 모두에 형성된다. 알고 있는 바와 같이, 유기 발광재료는 습기에 악영향을 받는다. 따라서, 하나 이상의 발광층(14)으로 습기의 투과율을 줄이는 캡슐화층의 사용은 디바이스의 수명을 향상시킨다. 이런 캡슐화층은 일반적으로 무기 박막이며 매우 부서지기 쉽다. 이들 캡슐화층은 기관(10)과 커버(30)에 자주 사용된다. 그러나, 본 발명의 실시예에 따르면 기관(10)과 커버(30)는 가요성 발광 디스플레이 디바이스(1)가 휘어질 때 가장 큰 스트레스를 받게 되고 이에 따라 기관(10)과 커버(30)에서 임의의 무기 재료층은 더 잘 고장날 가능성이 있다. 따라서, 본 발명의 실시예에 따르면, 무기 캡슐화층이 캡슐화층(42 및 44) 각각과 함께 도시된 접착층(18) 또는 상단 전극(16) 위에 제공된다. 이들 위치에서, 캡슐화층은 스트레스를 덜 받고 따라서 휨 스트레스를 더 잘 견딜 수 있다. 접착층(18) 위에 위치된

캡슐화층(42)은 스퍼터링, 화학기상증착(CVD), 또는 원자층 증착(ALD)에 의해 제공될 수 있다. 실리콘 이산화물과 같은 스퍼터링 무기재료는 다소 보호를 제공하는 한편 화학기상증착은 향상된 성능을 제공한다. 그러나, 원자층 증착은 습기 투과에 대해 최상의 보호를 제공한다. 층에 형성된 후, 캡슐화층(42)은 하단 전극이 칩렛 연결패드(24)에 연결될 수 있는 공도(19)를 형성하도록 포토리소그래피 기술에 의해 패터닝될 수 있다.

[0038] 본 발명의 실시예에 따르면, 외부 컨트롤러(26)로부터 칩렛에 신호들(예컨대, 전원, 접지, 데이터, 및 셀렉트 신호)을 제공하기 위해 칩렛 연결패드(24)에 연결된 하나 이상의 와이어층들(28)이 접착층(18) 위에 형성된다. 바람직한 실시예에서, 단일 와이어층(28)이 이용된다. 와이어(28)의 전도도는 스트레스에 의해 영향받을 수 있기 때문에, 접착층(18) 위에 와이어(28)를 제공하는 것이 가요성 발광 디스플레이 디바이스(1)가 휘어질 때 와이어가 받는 스트레스를 줄인다. 선택적 캡슐화층(42)이 와이어(28) 위에 형성될 수 있다.

[0039] 칩렛(20)은 기본적으로 접착층(18)내에 매립되어 칩렛(20)에 대한 스트레스를 줄인다. 그러나, 칩렛(20)은 또한 제조공정의 일부로서 가요성 기관(10)에 부착된다. 따라서, 제 1 접착층(18a)이 칩렛(20)을 가요성 기관(10)에 부착하는데 사용될 수 있고 그런 후 제 2 접착층(18b)이 접착층(18)에 칩렛(20)이 매립되게 제공될 수 있다. 접착층(18)의 일부분(18c)이 칩렛(20)의 적어도 일부 위에 위치된다.

[0040] 칩렛(20)의 적어도 일부, 예컨대, 연결패드(24)가 위치되는 표면, 선택적 캡슐화층(42), 하단 전극(12), 적어도 하나의 발광재료층(14), 상단 전극(16), 및 선택적 캡슐화층(44)이 주의 깊게 가요성 기관(10), 접착층(18), 선택적 버퍼층(40) 및 가요성 커버(30)의 재료와 두께를 선택하고 일치시킴으로써 가요성 발광 디스플레이 디바이스(1)의 중립 스트레스 면에 또는 부근에 위치될 수 있다. 한가지 간단한 실시예에서, 가요성 커버와 기관(30, 10)은 동일하거나 같은 재료를 구비하고 접착층(18) 및 버퍼층(4)보다 각각 두께가 5배 더 두껍다. 예컨대, 커버(30)와 기관(10)은 각각 두께가 100 마이크로미터인데 반해 접착층(18)과 버퍼층(40)은 두께가 각각 20 마이크로미터이다. 칩렛(20)은 두께가 5-18 마이크로미터이고 LED(15)는 두께가 2 마이크로미터만일 수 있다. 따라서, 칩렛(20)과 LED(15)는 두께가 20 마이크로미터인 반면 구조의 나머지는 두께가 240 마이크로미터이다. 따라서, 성능이 가장 중요한 가요성 발광 디스플레이 디바이스(1)의 무기 소자들은 가요성 발광 디스플레이 디바이스(1)의 자체 두께의 1/10 미만이다. 그러므로, 중요한 무기 소자들은 가요성 발광 디스플레이 디바이스(1)가 예컨대 롤링에 의해 스트레스받을 때 크게 줄어든 스트레스를 받을 수 있다.

[0041] 본 발명의 일 실시예에서, 가요성 기관(10)과 커버(30)는 유사하거나 같은 재료, 가령, PET 또는 PEN과 같은 폴리머를 구비한다. "유사하거나 같은 재료"를 구비한다는 것은 층이 동일한 타입의 재료를 포함하고 유사한 기계적 특징을 갖는 것을 의미한다. 추가 무기층들도 또한 기관(10)과 커버(30)의 강성도를 증가시키는 재료를 통해 수증기 투과율을 줄이기 위해 제공될 수 있다. 접착층(18)용으로 경화성 폴리머(예컨대, 벤조싸이클로부텐)와 두께가 20 마이크로미터 미만인 칩렛과 함께 버퍼층(40)용의 유사한 재료를 이용함으로써, 2cm 미만의 벤딩 반경을 갖는 가요성 발광 디스플레이 디바이스(1)가 제조될 수 있다. 이 실시예에서, 기관(10)과 커버(30)는 두께가 같을 수 있고 접착층(18)과 버퍼층(40)은 같은 두께를 가질 수 있다. "같은 두께를 갖는다"는 것은 층이 동일한 값의 10% 이내의 두께를 갖는 것을 말한다.

[0042] 깨끗한 200 마이크로미터 두께의 PET 기관을 이용해 한가지 이런 디바이스가 구성될 수 있다. ALD 또는 CVD를 이용해 기관 위에 (1 마이크로미터 미만의) 얇은 알루미늄 산화물층, 실리콘 이산화물층, 또는 아연 산화물층이 선택적으로 증착될 수 있다. 2 마이크로미터의 벤조싸이클로부텐(BCB)층이 증착될 수 있다; 칩렛 어레이가 BCB상에 프린트될 수 있다; 그리고, 20 마이크로미터의 BCB 하부층이 제 1 층 및 칩렛 위에 형성될 수 있다. 두께가 1 마이크로미터 미만의 얇은 알루미늄 산화물, 실리콘 이산화물, 또는 아연 산화물의 선택적 무기 코팅이 BCB에 증착될 수 있다. 포토리소그래피 방법을 이용해, 칩렛의 상단에 있는 연결패드를 노출시키기 위해 BCB와 선택적 산화물 코팅에 공도가 개방될 수 있다. 액티브 매트릭스 컨트롤 시스템을 형성하기 위해 칩렛상의 연결패드에 연결된 와이어링 층은 표면 위에 금속, 즉, BCB층 또는 선택적 산화물을 증착시키고, 표준 포토리소그래피 방법을 이용해 와이어를 패터닝함으로써 형성될 수 있다. 약 1 마이크로미터의 얇은 평탄화층이 와이어 위에 코팅될 수 있다. 그런 후, 포토리소그래피 방법은 와이어 및 증착된 ITO에 공도를 개방하는데 사용되고 투명 전극을 형성하도록 패터닝될 수 있다. 유기 재료 및 반사 금속전극이 OLED 구조를 형성하도록 증착될 수 있다. 알루미늄 산화물, 실리콘 이산화물, 또는 아연 산화물의 세번째 선택적 무기코팅이 도포된 후 상단 전극과 (있다면) 무기층 위에 22 마이크로미터의 상부 BCB층이 도포될 수 있다. 그리고 나서 200 마이크로미터 두께의 PET 커버가 PET 기관에 부착될 수 있다. PET 커버는 ALD 또는 CVD를 이용해 증착되는 OLED를 향한 측면에 선택적으로 (1 마이크로미터 미만의) 얇은 알루미늄 산화물층, 실리콘 이산화물층, 또는 아연 산화물층을 가질 수 있다. 기관과 커버의 두께는 하부 및 상부 BCB층 두께가 일치해야 하듯이 일치해야 한다. 다른 실시예에서, PET 커버와 기관은 다른 공통재료를 구비할 수 있고 다른 공통 두께를 가질 수 있다. 특히, 기관과 커버 재료는 공통으로 이용가능한 다층습기 내성재료를 구비

할 수 있다. 층두께가 일치하는 한 BCB와 유사하게 유용한 접착성, 경화성, 및 투명도를 갖는 다른 재료가 이용될 수 있다. 커버와 기판이 재료 및 두께가 일치하기 때문에 그리고 상부 및 하부 BCB층이 재료 및 두께가 일치하기 때문에, 중립 영역은 칩렛의 상단, 와이어링층, 전극, 및 유기층 뿐만 아니라 있다면 제 2 및 제 3 무기층을 포함한다.

[0043] 본 발명의 또 다른 실시예에서, 기판(10) 또는 커버(30) 중 하나는 금속 박막, 예컨대, 스테인레스 스틸일 수 있다. 금속박막은 물의 침투에 불침투성인 것을 알려져 있고 또한 불투명이다. 따라서, 예컨대, 기판(10)으로서 금속박막이 이용되면, 커버(30)는 다른 투명 재료를 구비해야 한다. 이 경우, 가요성 발광 디스플레이 디바이스(1)의 구조는 동작 구성요소들에 대해 비대칭이다. 따라서, 기판(10)과 커버(30)의 두께는 같을 수 없는데, 이는 이들의 탄성률이 다르고 이에 따라 기판(10)과 커버(30)의 외부면들 사이에 중립 스트레스 면의 위치가 절반이 아니기 때문이다. 마찬가지로, 접착층(18)과 버퍼층(40)에 사용된 재료가 다를 수 있고, 이에 따라, 2개 층들의 두께가 다를 수 있다. 더욱이, 버퍼층(40) 또는 접착층(18)의 두께는 기판(10) 및 커버(30)의 재료 또는 두께의 차를 보상하도록 조절될 수 있고 가요성 발광 디스플레이 디바이스(1)의 중립 스트레스 면에서 또는 부근에 위치될 수 있다. 이는 또한 다른 실시예에서 중립 스트레스 면의 위치가 변할 수 있다. 이런 경우, 버퍼층(40) 또는 접착층(18)의 두께는 보상으로 변한다.

[0044] 비대칭 디바이스가 50 마이크로 두께의 금속박막 기판을 이용해 구성될 수 있다. 2 마이크로톤의 벤조싸이클로부텐(BCB)층이 증착되고 칩렛의 아래가 BCB에 인쇄될 수 있으며, 20 마이크로톤의 하부 BCB층이 제 1 층과 칩렛 위에 증착될 수 있다. 포토리소그래피 방법을 이용해, 공도가 BCB에 개방되어 칩렛의 상단에 있는 연결패드를 노출시킬 수 있다. 액티브 매트릭스 컨트롤 시스템을 형성하기 위해 칩렛 상의 연결패드에 연결된 와이어링층이 기판이나 BDB 층 위에 금속을 증착하고 표준 포토리소그래피 방법을 이용해 와이어를 패터닝함으로써 형성될 수 있다. 약 1 마이크로톤의 얇은 평탄화층이 와이어 위에 코팅될 수 있다. 그런 후 포토리소그래피 방법들이 와이어와 증착된 ITO에 공도를 개방하고 투명전극을 형성하도록 패터닝되는데 사용될 수 있다. 유기 재료 및 반사금속 전극이 OLED 구조를 형성하기 위해 증착될 수 있다. 알루미늄 산화물, 실리콘 산화물 또는 아연 산화물의 선택적 무기코팅이 도포된 후 상단 전극과 (있다면) 무기층 위에 30 마이크로톤의 낮은 탄성률의 상부 접착층이 도포될 수 있다. 약 275 마이크로 두께의 PET 커버가 금속 기판에 부착될 수 있다. PET 커버는 ALD 또는 CVD를 이용해 증착되는 OLED를 향한 측면에 (1 마이크로 미만의) 얇은 알루미늄 산화물층, 실리콘 산화물층 또는 아연 산화물층을 선택적으로 가질 수 있다. 다른 실시예에서, PET 커버와 금속 기판은 다른 공통 재료를 구비할 수 있고 다른 공통 두께를 가질 수 있다. 특히, 기판과 커버 재료는 상업적으로 구매가능한 다층 습도 내성 재료를 구비할 수 있다. BCB와 유사하게 유용한 접착성, 경화성, 및 투명도를 갖는 다른 재료가 이용될 수 있다.

[0045] 이 예에서, 커버와 기판은 재료 및 두께가 일치하지 않지만, 중립 영역이 칩렛의 상단, 와이어링층, 전극 및 유기층 뿐만 아니라 있다면 제 2 및 제 3 무기층을 포함하도록 재료와 두께가 선택된다. 상단에 제 1 층이 있는 n 개 층의 다층 스택에서, 중립 영역의 위치는 다음과 같이 주어진다:

수학식 1

$$b = \frac{\sum_{i=1}^n Q E_i h_i \left[\left(\sum_{j=1}^i Q h_j \right) - \frac{h_j}{2} \right]}{\sum_{i=1}^n Q E_i H_i}$$

[0046]

[0047] 여기서, 중립 영역의 위치(b)는 스택의 상단으로부터 측정되고, i번째 층은 높이 h_i이고 탄성률은 E_i이다. 스테인레스 스틸은 약 78 GPa의 탄성률을 갖는 반면 PET 캡슐화 커버는 약 4 GPa의 탄성률을 갖는다. BCB는 약 4 GPa의 탄성률을 갖는 반면, 낮은 모듈러스 접착제는 1 GPa의 탄성률을 갖는다. 그러므로, 대략 BCB와 상부 접착층 사이에 중립 영역의 중심을 위치시키기 위해, 수학식(1)에 정의된 바와 같이 PET 캡슐화 커버용으로 275µm 두께가 필요하다.

[0048] 본 발명의 다른 실시예에서(도 3 참조), 칩렛(20)은 상대적으로 긴 측면(20a)과 상대적으로 짧은 측면(20b)을 가지며 가요성 발광 디스플레이 디바이스(1)는 스크롤과 같이 그 주위로 롤링되는 바람직한 축(4)을 갖는다. 이

실시예에 따르면, 칩렛의 더 긴 측면(20a)은 바람직한 가요성 디바이스 축(4)과 정렬된다.

- [0049] 상단 이미터 또는 하단 이미터 구성에서, 선택적 컬러 필터가 적어도 하나의 발광재료층(14)에 의해 방출된 광을 필터하는데 이용될 수 있다. 컬러 필터는 기관(10)과 하단 전극(12)의 적어도 일부 사이에 형성될 수 있다. 컬러 필터는 기관(10)의 일부분에 또는 기관(10) 위에 형성된 다른 층들의 일부분에 직접 형성될 수 있다. 상단 이미터 실시예에서, 컬러 필터는 커버에 또는 상단 전극에 직접 위치될 수 있다. 디스플레이 디바이스에서, 다수의 컬러 필터들이 다수의 칩렛들과 다수의 별개로 제어되는 하단 전극들(12)과 함께 이용되어 다른 컬러 서브 픽셀들을 갖는 다수의 픽셀소자들을 만들 수 있다. 컬러 필터들은 특히 발광재료들이 기관 위에 패턴화되지 않는 경우에 유용하다. 대안으로, 다른 발광재료들이 하단 전극과 일치하게 기관 위에 패턴화될 수 있고, 각 발광재료는 다른 광 컬러를 방출하여 멀티 컬러 디스플레이를 형성한다.
- [0050] 오늘날 대용량 제조 기반구조가 LCD 산업용으로 "컬러 필터 글래스"를 제조하고 판매하기 위해 있다. 이들 제품은 패턴화된 투명 도체, 주로 ITO가 덮여진 유리에 패턴화된 컬러 필터를 포함한다. 본 발명의 저가의 실시예는 이들 소자들이 증착된 기본 재료가 소정의 디스플레이 애플리케이션용으로 충분한 응용성을 갖는다면 컬러 필터 글래스와 발광 디바이스용 기관(10)으로서 패턴화된 하부전극으로 시작한다.
- [0051] 본 발명의 방법에 따르면, 가요성 발광 디스플레이 디바이스는 디스플레이 면적을 갖는 기관을 제공하는 단계와, 기관 표면에 기관보다 더 얇은 접착층을 형성하는 단계와, 상기 접착층에 두께가 2 마이크로미터 보다 더 크고 200 마이크로미터 보다 작은 복수의 칩렛들을 부착하는 단계와, 디스플레이 면적에서 접착층 위로 복수의 하단 전극들을 형성하는 단계와, 하단 전극 위에 적어도 하나의 발광재료층을 형성하는 단계와, 하나 이상의 발광재료층 위에 상단 전극을 형성하는 단계와, 상단 전극 위의 접착층보다 더 두꺼운 커버를 위치시키고 상기 커버를 기관에 부착시키는 단계로 제조될 수 있고, 각 칩렛은 하나 이상의 연결패드를 가지며, 복수의 칩렛들은 디스플레이 면적내에 분포되고, 접착층 중 적어도 일부는 칩렛 위에 뻗어 있으며, 각 하단 전극은 한 칩렛의 연결패드에 전기연결되어 있고, 이로써 칩렛은 각각의 하단 전극에 전류를 제공하며, 전극과 적어도 하나의 발광재료층은 함께 접착층보다 더 얇고, 칩렛, 하단 전극, 하나 이상의 재료층, 및 상단 전극은 층들(a-g)에 의해 형성된 구조의 중립 스트레스 면에 또는 부근에 있으며, 가요성 발광 디스플레이 디바이스의 벤딩 반경은 2cm 미만이다.
- [0052] 본 발명의 다양한 실시예에서, 하단 전극은 와이어들과 공통 단계로 형성되며, 이로써 제조 비용을 줄인다. 하나 이상의 버스들이 기관 위에 형성될 수 있고, 하단 전극 또는 버스들과 공통 단계로 형성된 버스들은 와이어들과 공통 단계로 형성될 수 있다. 버스 절연층이 하나 이상의 버스들과 하단 전극 사이에 형성될 수 있다. 칩렛 절연층이 칩렛과 연결패드 위에 그리고 하나 이상의 발광층 또는 상단 전극 아래에 형성될 수 있다. 버스 절연층은 칩렛 절연층과 공통 단계로 형성될 수 있다. 본 발명의 소자들을 공통 단계로 형성함으로써, 처리 단계 및 비용이 줄어든다. 마찬가지로, 처리 단계 및 비용을 줄이기 위해 칩렛상의 연결패드와 하단 전극 사이에 형성된 전기 도체도 하단 전극 이전에, 하단 전극 이후에, 또는 가장 바람직하게는 하단 전극과 동일 단계에서 형성될 수 있다.
- [0053] 기관(10)은 가요성 유리를 포함할 수 있다. 와이어와 상단 또는 하단 전극(16,12)은 기화 또는 스퍼터링 금속, 예컨대, 알루미늄, 은, 또는 금속 합금으로 제조될 수 있다. 칩렛(20)은 집적회로 산업에서 잘 확립된 종래 기술을 이용해 형성되고, 동계류중인 공통으로 양도된 미국특허출원 No. 12/191,478에 기술된 방법을 이용해 기관(10) 위에 위치될 수 있다.
- [0054] 칩렛은 디스플레이 기관과 별도로 제조되고 그런 후 디스플레이 기관에 적용된다. 칩렛은 바람직하게는 반도체 디바이스를 제조하기 위한 공지의 공정을 이용해 실리콘 또는 절연체 상의 실리콘(SOI) 웨이퍼를 이용해 제조된다. 각 칩렛은 가요성 기관에 부착하기 전에 분리된다. 따라서, 각 칩렛의 결정 베이스는 가요성 기관과 별개이며 칩렛 회로가 위에 배치되는 기관인 것으로 고려될 수 있다. 특히, 별개의 기관은 픽셀이 형성되는 기관(10)과 별개이고 함께 취합되는 각각의 칩렛 기관들의 면적은 가요성 기관(10)보다 더 작다. 칩렛은 예컨대 박막 비정질 또는 다결정 실리콘 디바이스에서 발견되는 것보다 더 큰 성능의 능동 구성부품들을 제공하는 결정 기관을 가질 수 있다. 칩렛은 바람직하게는 두께가 100 μm 이하, 더 바람직하게는 20 μm 이하일 수 있다. 이는 종래 스피닝 기술을 이용해 도포될 수 있는 칩렛의 일부분 위에 접착층(18c)의 일부의 형성을 용이하게 한다.
- [0055] 칩렛(20)은 반도체 기관에 형성되기 때문에, 칩렛의 회로는 현대적 리소그래픽 도구를 이용해 형성될 수 있다. 이런 도구들로, 0.5 마이크로미터 이하의 형태 크기가 쉽게 가용해질 수 있다. 예컨대, 현대적인 반도체 제조라인들은 90nm 또는 45nm의 선폭을 달성할 수 있고, 본 발명의 칩렛을 제조하는데 이용될 수 있다. 따라서, 각 픽셀에 대한 2개의 트랜지스터와 같이 픽셀을 구동하기 위한 칩렛 회로가 작게 만들어질 수 있다. 그러나, 칩렛은 또한

디스플레이 기관에 조립된 후 칩렛 위에 제공된 와이어링층에 전기연결을 하기 위한 연결패드를 필요로 한다. 연결패드는 디스플레이 기관에 사용된 리소그래피 도구의 형태 크기(예컨대, 5 μ m)와 와이어링층에 대한 칩렛의 정렬(예컨대, $\pm 5\mu$ m)을 기초로 한 크기로 만들어진다. 따라서, 연결패드는 예컨대 패드들 사이에서 5 μ m 이격된 15 μ m 폭이 될 수 있다. 이는 패드가 일반적으로 칩렛에 형성된 트랜지스터 회로보다 상당히 더 큰 것을 말한다.

[0056] 연결패드(24)는 일반적으로 트랜지스터 위의 칩렛(20) 상의 평탄화층에 형성될 수 있다. 낮은 제조비용을 가능하게 하기 위해 표면적이 가능한 한 작은 칩렛을 제조하는 것이 바람직하다. 따라서, 트랜지스터가 아니라 연결패드의 크기와 개수가 일반적으로 칩렛의 크기를 제한한다.

[0057] 본 발명은 멀티픽셀 또는 멀티칩렛 기반을 갖는 디바이스에 이용될 수 있고, 칩렛이 액티브 매트릭스 소자로서 각 픽셀을 제어하는 회로를 갖는 액티브 매트릭스 구성 또는 패시브 매트릭스 컨트롤러로 이용될 수 있다. 본 발명은 감소된 비용과 향상된 성능이 중요할 경우 이점을 제공한다. 특히, 본 발명은 액티브 매트릭스 LED 디바이스, 유기 또는 무기 LED 디바이스로 실행될 수 있고, 특히 정보디스플레이 디바이스에 유용하다. 바람직한 실시예에서, 본 발명은 1998년 9월 6일자로 출원된 탕 등(Tang et al.)의 미국특허 No. 4,769,292 및 1991년 10월 29일자로 출원된 반슬리케 등(VanSlyke et al.) 등의 미국특허 No. 5,061,569에 개시되어 있으나 이에 국한되지 않는 작은 분자 또는 폴리머 OLEDs로 구성된 플랫폼 OLED 디바이스에 이용된다. 예컨대, (예컨대, 카헨(Kahen)의 미국 공개공보 2007/0057263에 개시된) 다결정 반도체 매트릭스에 형성된 양자도트를 이용하고 유기 또는 무기 전하제어층을 이용한 무기 디바이스들 또는 하이브리드 유기/무기 디바이스들이 이용될 수 있다. 유기 또는 무기 발광 디스플레이의 많은 조합과 변형들이 상단 또는 하단 이미터 구조를 갖는 액티브 매트릭스 디스플레이를 포함한 이런 디바이스를 제조하는데 사용될 수 있다.

부호의 설명

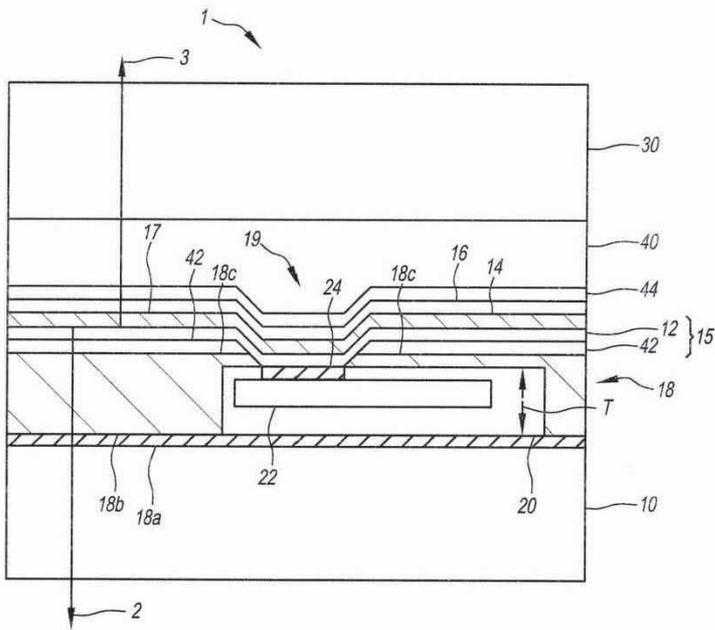
[0058]

T	칩렛 두께
1	가요성 발광 디스플레이 디바이스
2,3	광선
4	선호되는 축
10	가요성 기관
12	하단 전극
14	발광층(들)
15	발광 다이오드
16	상단 전극
17	인터페이스 소자
18	접착층
18a	접착층의 일부
18b	접착층의 일부
18c	접착층의 일부
19	공도
20	칩렛
20a	칩렛의 긴 측면
20b	칩렛의 짧은 측면
21	디스플레이 면적
22	회로
24	연결패드

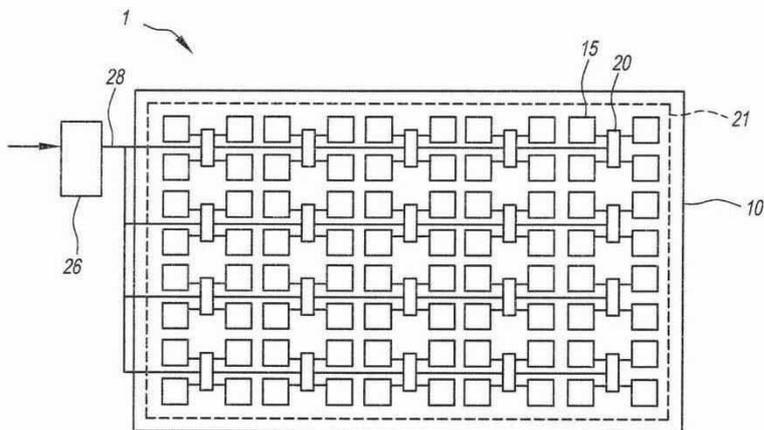
- 26 컨트롤러
- 28 와이어
- 30 가요성 커버
- 40 버퍼층
- 42 캡슐화층
- 44 캡슐화층

도면

도면1



도면2



도면3

