



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년09월25일
(11) 등록번호 10-1310921
(24) 등록일자 2013년09월13일

(51) 국제특허분류(Int. Cl.)

G09G 3/30 (2006.01) G09G 3/20 (2006.01)

(21) 출원번호 10-2009-0132960

(22) 출원일자 2009년12월29일

심사청구일자 2011년11월10일

(65) 공개번호 10-2011-0076288

(43) 공개일자 2011년07월06일

(56) 선행기술조사문헌

JP2004271755 A*

KR1020090118081 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

변승찬

인천광역시 남동구 담방로21번길 24, 102동 606호
(만수동, 광명아파트)

(74) 대리인

특허법인로얄

전체 청구항 수 : 총 8 항

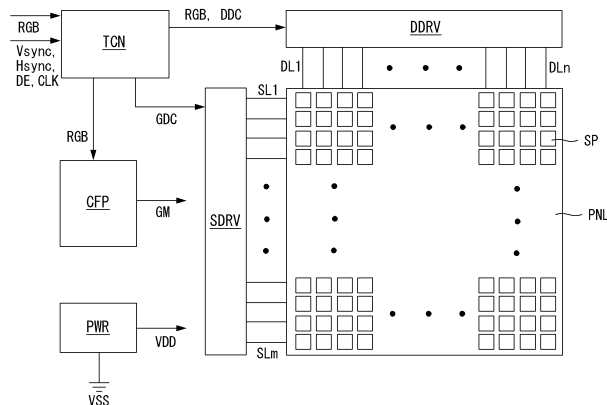
심사관 : 정성태

(54) 발명의 명칭 유기전계발광표시장치와 이의 구동방법

(57) 요약

본 발명은, 소자에 흐르는 전류에 대해 적어도 1계조가 증가된 증가예측전류값과 적어도 1계조가 감소된 감소예측전류값을 추정하는 예측전류연산부; 소자에 흐르는 전류를 측정하여 측정전류값을 생성하는 전류측정부; 및 예측전류연산부와 전류측정부로부터 공급된 값들을 각각 비교하여 예측전류연산부를 통해 입력된 값이 높으면 휘도를 증가시키고 예측전류연산부를 통해 입력된 값이 낮으면 휘도를 감소시키는 휘도조절부를 포함하는 유기전계발광표시장치를 제공한다.

대표도 - 도1



특허청구의 범위

청구항 1

소자에 흐르는 전류에 대해 적어도 1계조가 증가된 증가예측전류값과 적어도 1계조가 감소된 감소예측전류값을 추정하는 예측전류연산부;

상기 소자에 흐르는 전류를 측정하여 측정전류값을 생성하는 전류측정부; 및

상기 예측전류연산부와 상기 전류측정부로부터 공급된 값들을 각각 비교하여 상기 예측전류연산부를 통해 입력된 값이 높으면 휘도를 증가시키고 상기 예측전류연산부를 통해 입력된 값이 낮으면 휘도를 감소시키는 휘도조절부를 포함하되,

상기 예측전류연산부는,

적색, 녹색 및 청색 소자에 흐르는 전류값에 대한 증가분과 감소분을 각각 생성하는 적색, 녹색 및 청색 전류합산부와,

상기 적색, 녹색 및 청색 전류합산부로부터 입력된 증가분을 합산하여 상기 증가예측전류값을 생성하는 증가전류합산부와,

상기 적색, 녹색 및 청색 전류합산부로부터 입력된 감소분을 합산하여 상기 감소예측전류값을 생성하는 감소전류합산부를 포함하고,

상기 적색, 녹색 및 청색 전류합산부는

입력 계조에 대한 전류값을 "+1", "-1"값으로 가감하는 제1가산기들과,

상기 제1가산기들로부터 출력된 전류값을 기초로 내부에 저장된 데이터 중 증가분과 감소분을 도출하는 룩업테이블들과,

상기 룩업테이블들로부터 도출된 증가분과 감소분을 수직 동기신호를 참조하여 가감하는 제2가산기들과,

상기 룩업테이블들로부터 도출된 증가분과 감소분을 적어도 1 프레임 동안 적산하고 상기 수직 동기신호를 참조하여 비표시구간에 출력하는 래치들을 각각 포함하며,

상기 휘도조절부는,

상기 예측전류연산부와 상기 전류측정부로부터 공급된 값들을 각각 비교할 때 상기 측정전류값 도출시 발생하는 잡음값과 휘도값에 의해 산출된 조정값을 부가하여 비교하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

제1항에 있어서,

상기 예측전류연산부는,

상기 소자에 흐르는 전류를 예측하는 예측부와,

상기 예측부에 의해 생성된 예측전류값에 따라 상기 증가예측전류값과 상기 감소예측전류값을 도출하는 룩업테이블부를 포함하는 유기전계발광표시장치.

청구항 6

제5항에 있어서,

상기 룩업테이블부는,

상기 예측부에 의해 생성된 예측전류값에 따라 상기 증가예측전류값이 도출되도록 적색, 녹색 및 청색 소자에 흐르는 전류값에 대한 각각의 증가분이 합산된 증가예측전류데이터와,

상기 예측부에 의해 생성된 예측전류값에 따라 상기 감소예측전류값이 도출되도록 적색, 녹색 및 청색 소자에 흐르는 전류값에 대한 각각의 감소분이 합산된 감소예측전류데이터를 포함하는 유기전계발광표시장치.

청구항 7

제1항에 있어서,

상기 휘도조절부는,

상기 예측전류연산부와 상기 전류측정부로부터 공급된 값들이 동일하면 휘도를 유지하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 8

제1항에 있어서,

상기 휘도조절부는,

상기 휘도를 증가시키는 휘도 증가값과 상기 휘도를 감소시키는 휘도 감소값을 생성하고 이를 통해 휘도가 보상 되도록 상기 휘도 증가값과 상기 휘도 감소값을 감마부에 공급하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 9

삭제

청구항 10

소자에 흐르는 전류를 예측하여 예측전류값을 추정하는 단계;

상기 소자에 흐르는 전류를 측정하여 측정전류값을 생성하는 단계; 및

상기 측정전류값에 마진값을 가감한 결과값이 상기 예측전류값보다 작으면 휘도를 감소시키고 상기 예측전류값보다 크면 휘도를 증가시키고 상기 예측전류값과 동일하면 휘도를 유지하는 단계를 포함하되,

상기 마진값은 상기 예측전류값과 휘도값을 적어도 1계조 가감하여 산출되며,

상기 마진값은 다음의 식으로 산출되고,

$$\begin{aligned} \alpha &= \sum_{frame} LUT_{CE}(gray^+) - \sum_{frame} LUT_{CE}(gray) \quad (\text{여기서, } CE < CS) \\ &= \sum_{frame} LUT_{CE}(gray) - \sum_{frame} LUT_{CE}(gray^-) \quad (\text{여기서, } CE > CS) \\ \text{여기서, } CE &= \sum_{frame} LUT_{CE}(gray) \end{aligned}$$

상기 α 는 상기 마진값이고, 상기 LUT는 상기 예측전류값 추정시 사용되는 계조 입력에 대해 트랜지스터에 흐르는 전류를 추정하기 위한 값이고, 상기 gray+는 상기 휘도값을 1계조 증가시켰을 때 해당되는 계조 레벨이고, 상기 gray-는 상기 휘도값을 1계조 감소시켰을 때 해당되는 계조 레벨이고, 상기 CE는 상기 예측전류값이고, 상

기 CS는 상기 측정전류값이며, 상기 $\sum_{frame}$ 은 적어도 1 프레임의 합계인 것을 특징으로 하는 유기전계발광표시장치의 구동방법.

청구항 11

삭제

청구항 12

소자에 흐르는 전류에 대해 적어도 1계조가 증가된 증가예측전류값과 적어도 1계조가 감소된 감소예측전류값을 추정하는 단계;

상기 소자에 흐르는 전류를 측정하여 측정전류값을 생성하는 단계; 및

상기 증가예측전류값에 조정값을 가산한 제1결과값이 상기 측정전류값보다 작으면 휘도를 감소시키고 상기 측정전류값에 상기 조정값을 가산한 제2결과값이 상기 감소예측전류값보다 크면 휘도를 증가시키고 상기 제1결과값 또는 상기 제2결과값이 상기 측정전류값과 동일하면 휘도를 유지하는 단계를 포함하되,

상기 증가예측전류값 및 상기 감소예측전류값은 다음의 식으로 산출되고,

$$CE^{+} = \sum_{frame} LUT_{CE}(gray^{+})$$

$$CE^{-} = \sum_{frame} LUT_{CE}(gray^{-})$$

상기 CE+는 상기 증가예측전류값이고, 상기 CE-는 상기 감소예측전류값이고, 상기 gray+는 상기 휘도값을 1계조 증가시켰을 때 해당되는 계조 레벨이고, 상기 gray-는 상기 휘도값을 1계조 감소시켰을 때 해당되는 계조 레벨이고, 상기 LUT는 상기 예측전류값 추정시 사용되는 계조 입력에 대해 트랜지스터에 흐르는 전류를 추정하기 위

한 값이고, 상기 $\sum_{frame}$ 은 적어도 1 프레임의 합계인 것을 특징으로 하는 유기전계발광표시장치의 구동방법.

청구항 13

삭제

청구항 14

제12항에 있어서,

상기 조정값은,

상기 측정전류값 도출시 발생하는 잡음값과 휘도값에 의해 산출되는 것을 특징으로 하는 유기전계발광표시장치의 구동방법.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 유기전계발광표시장치와 이의 구동방법에 관한 것이다.

배경 기술

[0002] 유기전계발광표시장치에 사용되는 유기전계발광소자는 두 개의 전극 사이에 발광층이 형성된 자발광소자이다. 유기전계발광소자는 전자(electron) 주입전극(cathode)과 정공(hole) 주입전극(anode)으로부터 각각 전자와 정공을 발광층 내부로 주입시켜, 주입된 전자와 정공이 결합한 엑시톤(exciton)이 여기 상태에서부터 기저상태로 떨어질 때 발광하는 소자이다.

[0003] 유기전계발광소자를 이용한 유기전계발광표시장치는 빛이 방출되는 방향에 따라 전면발광(Top-Emission) 방식, 배면발광(Bottom-Emission) 방식 및 양면발광(Dual-Emission) 등이 있고, 구동방식에 따라 수동매트릭스형(Passive Matrix)과 능동매트릭스형(Active Matrix) 등으로 나뉘어진다.

- [0004] 유기전계발광표시장치는 매트릭스 형태로 배치된 복수의 서브 픽셀에 스캔 신호, 데이터 신호 및 전원 등이 공급되면, 선택된 서브 픽셀이 발광을 하게 됨으로써 영상을 표시할 수 있다.
- [0005] 유기전계발광표시장치는 패널, 온도 및 외부 광원 조건 등에 따른 전류 변화로 휘도가 변하는 문제가 있어 데이터신호에 대응되는 휘도를 유지하기 위해 많은 방법이 제안되고 있다. 그런데, 종래 휘도 보상(또는 조절) 방법은 제조차에 따른 플리커(Flicker) 현상과 표시품질 저하가 강하게 관찰되므로 이의 개선이 요구된다.

발명의 내용

해결 하고자하는 과제

- [0006] 상술한 배경기술의 문제점을 해결하기 위한 본 발명은, 제조차에 따른 플리커 현상 발생을 방지하면서 표시패널의 상태 및 환경 조건에 따른 적응적인 휘도 보상을 실시하여 표시패널의 표시품질을 향상시킬 수 있는 유기전계발광표시장치와 이의 구동방법을 제공하는 것이다.

과제 해결수단

- [0007] 상술한 과제 해결 수단으로 본 발명은, 소자에 흐르는 전류에 대해 적어도 1계조가 증가된 증가예측전류값과 적어도 1계조가 감소된 감소예측전류값을 추정하는 예측전류연산부; 소자에 흐르는 전류를 측정하여 측정전류값을 생성하는 전류측정부; 및 예측전류연산부와 전류측정부로부터 공급된 값들을 각각 비교하여 예측전류연산부를 통해 입력된 값이 높으면 휘도를 증가시키고 예측전류연산부를 통해 입력된 값이 낮으면 휘도를 감소시키는 휘도조절부를 포함하는 유기전계발광표시장치를 제공한다.
- [0008] 예측전류연산부는, 적색, 녹색 및 청색 소자에 흐르는 전류값에 대한 증가분과 감소분을 각각 생성하는 적색, 녹색 및 청색 전류합산부와, 적색, 녹색 및 청색 전류합산부로부터 입력된 증가분을 합산하여 증가예측전류값을 생성하는 증가전류합산부와, 적색, 녹색 및 청색 전류합산부로부터 입력된 감소분을 합산하여 감소예측전류값을 생성하는 감소전류합산부를 포함할 수 있다.
- [0009] 적색, 녹색 및 청색 전류합산부 각각은, 입력 계조에 대한 전류값을 적어도 1 프레임 동안 적산시켜서 얻고 이를 룩업테이블을 통해 증가분과 감소분으로 변환하여 비표시구간에 출력할 수 있다.
- [0010] 적색, 녹색 및 청색 전류합산부 각각은, 타이밍구동부로부터 공급된 동기신호를 이용하여 적어도 1 프레임 동안 전류값을 적산하고 증가분과 감소분을 비표시구간에 출력할 수 있다.
- [0011] 예측전류연산부는, 소자에 흐르는 전류를 예측하는 예측부와, 예측부에 의해 생성된 예측전류값에 따라 증가예측전류값과 감소예측전류값을 도출하는 룩업테이블부를 포함할 수 있다.
- [0012] 룩업테이블부는, 예측부에 의해 생성된 예측전류값에 따라 증가예측전류값이 도출되도록 적색, 녹색 및 청색 소자에 흐르는 전류값에 대한 각각의 증가분이 합산된 증가예측전류데이터와, 예측부에 의해 생성된 예측전류값에 따라 감소예측전류값이 도출되도록 적색, 녹색 및 청색 소자에 흐르는 전류값에 대한 각각의 감소분이 합산된 감소예측전류데이터를 포함될 수 있다.
- [0013] 휘도조절부는, 예측전류연산부와 전류측정부로부터 공급된 값들이 동일하면 휘도를 유지할 수 있다.
- [0014] 휘도조절부는, 휘도를 증가시키는 휘도 증가값과 휘도를 감소시키는 휘도 감소값을 생성하고 이를 통해 휘도가 보상되도록 휘도 증가값과 휘도 감소값을 감마부에 공급할 수 있다.
- [0015] 휘도조절부는, 예측전류연산부와 전류측정부로부터 공급된 값들을 각각 비교할 때 측정전류값 도출시 발생하는 잡음값과 휘도값에 의해 산출된 조정값을 부가하여 비교할 수 있다.
- [0016] 또한 다른 측면에서 본 발명은, 소자에 흐르는 전류를 예측하여 예측전류값을 추정하는 단계; 소자에 흐르는 전류를 측정하여 측정전류값을 생성하는 단계; 및 측정전류값에 마진값을 가감한 결과값이 예측전류값보다 작으면 휘도를 감소시키고 예측전류값보다 크면 휘도를 증가시키고 예측전류값과 동일하면 휘도를 유지하는 단계를 포함하는 유기전계발광표시장치의 구동방법을 제공한다.

[0017] 마진값은 예측전류값과 휘도값을 적어도 1계조 가감하여 산출되며, 마진값은 다음의 식으로 산출되고,

$$\begin{aligned}\alpha &= \sum_{frame} LUT_{CE}(gray^+) - \sum_{frame} LUT_{CE}(gray) \quad (\text{여기서, } CE < CS) \\ &= \sum_{frame} LUT_{CE}(gray) - \sum_{frame} LUT_{CE}(gray^-) \quad (\text{여기서, } CE > CS) \\ \text{여기서, } CE &= \sum_{frame} LUT_{CE}(gray)\end{aligned}$$

[0018]

[0019] α 는 마진값이고, LUT는 예측전류값 추정시 사용되는 계조 입력에 대해 트랜지스터에 흐르는 전류를 추정하기 위한 값이고, gray+는 휘도값을 1계조 증가시켰을 때 해당되는 계조 레벨이고, gray-는 휘도값을 1계조 감소시켰을 때 해당되는 계조 레벨이고, CE는 예측전류값이고, CS는 측정전류값이며, $\sum_{frame}$ 은 적어도 1 프레임의 합계일 수 있다.

[0020] 또한 다른 측면에서 본 발명은, 소자에 흐르는 전류에 대해 적어도 1계조가 증가된 증가예측전류값과 적어도 1계조가 감소된 감소예측전류값을 추정하는 단계; 소자에 흐르는 전류를 측정하여 측정전류값을 생성하는 단계; 및 증가예측전류값에 조정값을 가산한 제1결과값이 측정전류값보다 작으면 휘도를 감소시키고 측정전류값에 조정값을 가산한 제2결과값이 감소예측전류값보다 크면 휘도를 증가시키고 제1결과값 또는 상기 제2결과값이 측정전류값과 동일하면 휘도를 유지하는 단계를 포함하는 유기전계발광표시장치의 구동방법을 제공한다.

[0021] 증가예측전류값 및 감소예측전류값은 다음의 식으로 산출되고,

$$\begin{aligned}CE^+ &= \sum_{frame} LUT_{CE}(gray^+) \\ CE^- &= \sum_{frame} LUT_{CE}(gray^-)\end{aligned}$$

[0022]

[0023] CE+는 증가예측전류값이고, CE-는 감소예측전류값이고, gray+는 휘도값을 1계조 증가시켰을 때 해당되는 계조 레벨이고, gray-는 휘도값을 1계조 감소시켰을 때 해당되는 계조 레벨이고, LUT는 예측전류값 추정시 사용되는

계조 입력에 대해 트랜지스터에 흐르는 전류를 추정하기 위한 값이고, $\sum_{frame}$ 은 적어도 1 프레임의 합계일 수 있다.

[0024] 조정값은, 측정전류값 도출시 발생하는 잡음값과 휘도값에 의해 산출될 수 있다.

효과

[0025] 본 발명은, 계조차에 따른 플리커 현상 발생을 방지하면서 표시패널의 상태 및 환경 조건에 따른 적응적인 휘도 보상을 실시하여 표시패널의 표시품질을 향상시킬 수 있는 유기전계발광표시장치와 이의 구동방법을 제공하는 효과가 있다.

발명의 실시를 위한 구체적인 내용

[0026] 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.

[0027] 도 1은 본 발명의 일 실시예에 따른 유기전계발광표시장치의 블록도이고, 도 2는 도 1에 도시된 서브 픽셀의 회로 구성 예시도이며, 도 3은 스캔구동부의 블록도 이고, 도 4는 데이터구동부의 블록도 이다.

[0028] 도 1에 도시된 바와 같이 본 발명의 일 실시예에 따른 유기전계발광표시장치는 타이밍구동부(TCN), 표시패널(PNL), 전원공급부(PWR), 휘도보상부(CFP), 스캔구동부(SDRV) 및 데이터구동부(DDRV)를 포함한다.

[0029] 타이밍구동부(TCN)는 외부로부터 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 클럭신호(CLK), 데이터신호(RGB)를 공급받는다. 타이밍구동부(TCN)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 클럭신호(CLK) 등의 타이밍신호를 이용하여 데이터

구동부(DDRV)와 스캔구동부(SDRV)의 동작 타이밍을 제어한다. 타이밍구동부(TCN)는 1 수평기간의 데이터 인에이블 신호(DE)를 카운트하여 프레임기간을 판단할 수 있으므로 외부로부터 공급되는 수직 동기신호(Vsync)와 수평 동기신호(Hsync)는 생략될 수 있다. 타이밍구동부(TCN)에서 생성되는 제어신호들에는 스캔구동부(SDRV)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)와 데이터구동부(DDRV)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC)가 포함될 수 있다. 게이트 타이밍 제어신호(GDC)에는 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 시프트 클럭(Gate Shift Clock, GSC), 게이트 출력 인에이블신호(Gate Output Enable, GOE) 등이 포함된다. 게이트 스타트 펄스(GSP)는 첫 번째 스캔신호가 발생하는 게이트 드라이브 IC(Integrated Circuit)에 공급된다. 게이트 시프트 클럭(GSC)은 게이트 드라이브 IC들에 공통으로 입력되는 클럭신호로써 게이트 스타트 펄스(GSP)를 시프트시키기 위한 클럭신호이다. 게이트 출력 인에이블신호(GOE)는 게이트 드라이브 IC들의 출력을 제어한다. 데이터 타이밍 제어신호(DDC)에는 소스 스타트 펄스(Source, Start Pulse, SSP), 소스 샘플링 클럭(Source Sampling Clock, SSC), 소스 출력 인에이블신호(Source Output Enable, SOE) 등이 포함된다. 소스 스타트 펄스(SSP)는 데이터구동부(DDRV)의 데이터 샘플링 시작 시점을 제어한다. 소스 샘플링 클럭(SSC)은 라이징 또는 폴링 에지에 기준하여 데이터구동부(DDRV) 내에서 데이터의 샘플링 동작을 제어하는 클럭신호이다. 소스 출력 인에이블신호(SOE)는 데이터구동부(DDRV)의 출력을 제어한다. 한편, 데이터구동부(DDRV)에 공급되는 소스 스타트 펄스(SSP)는 데이터전송 방식에 따라 생략될 수도 있다.

[0030] 표시패널(PNL)은 매트릭스형태로 배치된 서브 픽셀(SP)을 포함한다. 서브 픽셀들(SP)은 수동매트릭스형(Passive Matrix) 또는 능동매트릭스형(Active Matrix)으로 형성될 수 있다. 서브 픽셀들(SP)이 능동매트릭스형으로 형성된 경우, 이는 스위칭 트랜지스터, 구동 트랜지스터, 커패시터 및 유기 발광다이오드를 포함하는 2T(Transistor)1C(Capacitor) 구조로 구성되거나 3T1C, 4T1C, 5T2C 등과 같이 트랜지스터 및 커패시터가 더 추가된 구조로 구성될 수도 있다. 위와 같은 구성을 갖는 서브 픽셀들(SP)은 구조에 따라 전면발광(Top-Emission) 방식, 배면발광(Bottom-Emission) 방식 또는 양면발광(Dual-Emission)으로 형성될 수 있다. 한편, 2T1C 구조를 갖는 서브 픽셀들(SP)의 경우, 도 2와 같은 구조를 가질 수 있다. 스위칭 트랜지스터(S)는 스캔신호가 공급되는 스캔배선(SL1)에 게이트가 연결되고 데이터신호가 공급되는 데이터배선(DL1)에 일단이 연결되며 제1노드(n1)에 타단이 연결된다. 구동 트랜지스터(T)는 제1노드(n1)에 게이트가 연결되고 고 전위전압이 공급되는 제1전원 배선(VDD)에 연결된 제2노드(n2)에 일단이 연결되며 제3노드(n3)에 타단이 연결된다. 커패시터(Cst)는 제1노드(n1)에 일단이 연결되고 제2노드(n2)에 타단이 연결된다. 유기 발광다이오드(D)는 구동 트랜지스터(T)의 타단에 연결된 제3노드(n3)에 애노드가 연결되고 저 전위전압이 공급되는 제2전원 배선(VSS)에 캐소드가 연결된다. 앞서 설명한 서브 픽셀(SP)은 다음과 같이 동작할 수 있다. 스캔배선(SL1)을 통해 스캔신호가 공급되면 스위칭 트랜지스터(S)가 턴온된다. 다음, 데이터배선(DL1)을 통해 공급된 데이터신호가 턴온된 스위칭 트랜지스터(S)를 거쳐 제1노드(n1)에 공급되면 데이터신호는 커패시터(Cst)에 데이터전압으로 저장된다. 다음, 스캔신호가 차단되고 스위칭 트랜지스터(S)가 턴오프되면 구동 트랜지스터(T)는 커패시터(Cst)에 저장된 데이터전압에 대응하여 구동된다. 다음, 제1전원 배선(VDD)을 통해 공급된 고 전위전압이 제2전원 배선(VSS)을 통해 흐르게 되면 유기 발광다이오드(D)는 빛을 발광하게 된다. 그러나 이는 구동방법의 일례에 따른 것일 뿐, 본 발명의 실시예는 이에 한정되지 않는다. 또한, 서브 픽셀(SP)에 포함된 트랜지스터들(S, T)이 N-Type으로 구성된 것을 일례로 설명하였으나 본 발명의 실시예는 이에 한정되지 않는다.

[0031] 전원공급부(PWR)는 외부로부터 공급된 전원전압을 기초로 고 전위전압과 저 전위전압을 생성하고 이를 고 전위 전원배선(VDD)과 저 전위전원배선(VSS)을 통해 서브 픽셀들(SP)에 공급한다. 전원공급부(PWR)는 서브 픽셀(SP) 뿐만 아니라 데이터구동부(DDRV)나 스캔구동부(SDRV)에도 전원을 공급할 수 있다.

[0032] 휘도보상부(CFP)는 소자에 흐르는 전류에 대해 적어도 1계조가 증가된 증가예측전류값과 적어도 1계조가 감소된 감소예측전류값을 추정하고, 소자에 흐르는 전류를 측정하여 측정전류값을 생성한다. 휘도보상부(CFP)는 예측전류값과 측정전류값들을 각각 비교하여 예측전류가 높을 경우 휘도를 증가시키는 휘도보상신호(GM)를 생성하고 예측전류가 낮을 경우 휘도를 감소시키는 휘도보상신호(GM)를 생성한다. 휘도보상부(CFP)는 예측전류값을 추정하기 위해 타이밍구동부(TCN)로부터 데이터신호(RGB)를 공급받을 수 있고, 서브 픽셀들(SP)에 포함된 소자에 연결된 전원배선(VDD 또는 VSS)으로부터 전류(또는 전압)를 피드백 받을 수 있다. 휘도보상부(CFP)는 타이밍구동부(TCN) 내에 포함될 수 있다. 휘도보상부(CFP)에 대해서는 이하에서 더욱 자세히 설명한다.

[0033] 스캔구동부(SDRV)는 타이밍구동부(TCN)로부터 공급된 게이트 타이밍 제어신호(GDC)에 응답하여 표시패널(PNL)에 포함된 서브 픽셀들(SP)의 트랜지스터들이 동작 가능한 게이트 구동전압의 스윙폭으로 신호의 레벨을 시프트시키면서 스캔신호를 순차적으로 생성한다. 스캔구동부(SDRV)에는 스캔라인들(SL1~SLm)을 통해 생성된 스캔신호를 표시패널(PNL)에 포함된 서브 픽셀들(SP)에 공급한다. 도 3에 도시된 바와 같이, 스캔구동부(SDRV)는 게이트 드

라이브 IC들로 구성된다. 게이트 드라이브 IC들은 각각 쉬프트레지스터(61), 레벨슈프터(63), 쉬프트레지스터(61)와 레벨슈프터(63) 사이에 접속된 다수의 논리곱 게이트(이하, "AND 게이트"라 함)(62) 및 게이트 출력 인에이블신호(GOE)를 반전시키기 위한 인버터(64) 등을 포함한다. 쉬프트레지스터(61)는 종속적으로 접속된 다수의 D-플립플롭을 이용하여 게이트 스타트 펄스(GSP)를 게이트 쉬프트 클럭(GSC)에 따라 순차적으로 쉬프트시킨다. AND 게이트들(62)은 각각 쉬프트레지스터(61)의 출력신호와 게이트 출력 인에이블신호(GOE)의 반전신호를 논리곱하여 출력을 발생한다. 인버터(64)는 게이트 출력 인에이블신호(GOE)를 반전시켜 AND 게이트들(62)에 공급한다. 레벨슈프터(63)는 AND 게이트(62)의 출력전압 스윙폭을 표시패널(PNL)에 포함된 트랜지스터들이 동작 가능한 스캔전압의 스윙폭으로 쉬프트시킨다. 레벨슈프터(63)로부터 출력되는 스캔신호는 스캔라인들(SL1~SLm)에 순차적으로 공급된다. 한편, 쉬프트레지스터(61)는 표시패널(PNL)에 포함된 트랜지스터들을 제조하는 공정에서 트랜지스터들과 함께 표시패널(PNL) 상에 형성될 수 있다. 이 경우, 레벨슈프터(63)는 표시패널(PNL) 상에 형성되지 않고 타이밍구동부(TCN)와 함께 형성되거나, 소스 드라이브 IC들과 함께 인쇄회로기판(Printed Circuit Board) 상에 형성될 수 있다.

[0034] 데이터구동부(DDRV)는 타이밍구동부(TCN)로부터 공급된 데이터 타이밍 제어신호(DDC)에 응답하여 타이밍구동부(TCN)로부터 공급되는 디지털 형태의 데이터신호(RGB)를 샘플링하고 래치하여 병렬 데이터 체계의 데이터로 변환한다. 데이터구동부(DDRV)는 병렬 데이터 체계의 데이터로 변환할 때, 디지털 형태의 데이터신호(RGB)를 감마 기준전압으로 변환하여 아날로그 형태의 데이터신호로 변환한다. 데이터구동부(DDRV)는 데이터라인들(DL1~DLn)을 통해 변환된 데이터신호를 표시패널(PNL)에 포함된 서브 픽셀들(SP)에 공급한다. 도 4에 도시된 바와 같이, 데이터구동부(DDRV)는 소스 드라이브 IC들로 구성된다. 소스 드라이브 IC들은 각각 쉬프트 레지스터(51), 데이터 레지스터(52), 제1래치(53), 제2래치(54), 변환부(55), 출력회로(56) 등을 포함한다. 쉬프트레지스터(51)는 타이밍구동부(TCN)로부터 공급된 소스 샘플링 클럭(SSC)을 쉬프트시킨다. 쉬프트레지스터(51)는 이웃하는 다음단의 소스 드라이브 IC의 쉬프트레지스터에 캐리신호(CAR)를 전달한다. 데이터레지스터(52)는 타이밍구동부(TCN)로부터 공급된 디지털 형태의 데이터신호(RGB)를 일시 저장하고 이를 제1래치(53)에 공급한다. 제1래치(53)는 쉬프트레지스터(51)로부터 순차적으로 공급되는 클럭에 따라 직렬로 입력되는 디지털 형태의 데이터신호(RGB)를 샘플링하여 래치한 다음 래치한 데이터들을 동시에 출력한다. 제2래치(54)는 제1래치(53)로부터 공급되는 데이터들을 래치한 다음 소스 출력 인에이블신호(SOE)에 응답하여 다른 소스 드라이브 IC들의 제2래치와 동기하여 래치한 데이터들을 동시에 출력한다. 변환부(55)는 제2래치(54)로부터 입력되는 디지털 형태의 데이터신호(RGB)와 감마부(60)로부터 공급된 감마 계조 전압(G1~Gn)을 매핑하여 아날로그 형태의 데이터신호로 변환한다. 출력회로(56)는 아날로그 형태의 데이터신호를 소스 출력 인에이블신호(SOE)에 응답하여 데이터라인들(DL1~DLn)에 공급한다. 한편, 감마부(60)는 휘도보상부(CFP)로부터 공급된 휘도보상신호(GM)에 따라 감마기준전압(gamma ref. voltage)을 설정하거나 감마 계조 레벨(digital gamma)을 가변하는 형태로 가변된 감마 계조 전압(G1~Gn)을 출력한다. 감마부(60)는 데이터구동부(DDRV)에 포함될 수 있으나 이에 한정되지 않는다.

[0035] 이하, 본 발명의 일 실시예에 따른 유기전계발광표시장치에 대해 더욱 자세히 설명한다.

[0036] 도 5는 본 발명의 일 실시예에 따른 휘도보상부의 개략적인 블록도 이고, 도 6은 도 5에 도시된 예측전류연산부의 개략적인 블록도 이며, 도 7은 도 6에 도시된 전류합산부의 개략적인 블록도 이다.

[0037] 도 5에 도시된 바와 같이, 본 발명의 일 실시예에 따른 휘도보상부(CFP)는 예측전류연산부(70), 전류측정부(78) 및 휘도조절부(80)를 포함한다.

[0038] 예측전류연산부(70)는 소자에 흐르는 전류에 대해 적어도 1계조가 증가된 증가예측전류값(CE+)과 적어도 1계조가 감소된 감소예측전류값(CE-)을 추정한다. 예측전류연산부(70) 타이밍구동부(TCN)로부터 공급된 데이터신호(RGB)를 이용하여 예측전류값(CE+, CE-)을 추정한다.

[0039] 전류측정부(78)는 소자에 흐르는 전류를 측정하여 측정전류값(CS)을 생성한다. 전류측정부(78)는 서브 픽셀들(SP)에 포함된 소자에 연결된 전원배선(VDD 또는 VSS)과 연결된 전원센싱배선(PWL)을 통해 전류(또는 전압)를 피드백 받을 수 있고 이를 이용하여 측정전류값(CS)을 생성한다.

[0040] 휘도조절부(80)는 예측전류연산부(70)와 전류측정부(78)로부터 공급된 값들을 각각 비교하여 예측전류연산부(70)를 통해 입력된 값이 높으면 휘도를 증가시키고 예측전류연산부(70)를 통해 입력된 값이 낮으면 휘도를 감소시키는 휘도보상신호(GM)를 생성한다. 휘도조절부(80)는 비교부(81), 조절부(83) 및 제어부(85)를 포함한다. 비교부(81)는 예측전류연산부(70)와 전류측정부(78)로부터 공급된 값들을 각각 비교하고 이에 따른 결과값을 제

어부(85)에 공급한다. 제어부(85)는 비교부(81)로부터 공급된 결과값에 따른 제어신호를 생성하여 조절부(83)에 공급한다. 조절부(83)는 제어부(85)로부터 공급된 제어신호에 따라 예측전류가 높으면 휘도를 증가시키고 예측전류가 낮으면 휘도를 감소시키는 휘도보상신호(GM)를 생성한다.

[0041] 휘도조절부(80)로부터 생성된 휘도보상신호(GM)는 휘도를 증가시키는 휘도 증가값과 휘도를 감소시키는 휘도 감소값으로 구분되며 이값은 데이터구동부(DDRV)에 포함된 감마부(60)에 공급된다. 감마부(60)는 휘도보상신호(GM)를 기초로 감마기준전압을 설정하거나 감마 계조 레벨을 가변하여 가변된 감마 계조 전압($G1 \sim G_n$)을 출력한다. 그러면, 데이터구동부(DDRV)로부터 출력되는 최종 데이터신호는 휘도가 보상된 데이터신호로 각 서브 픽셀들(SP)에 공급된다. 한편, 휘도조절부(80)는 예측전류연산부(70)와 전류측정부(78)로부터 공급된 값들이 동일하면 휘도차가 미 발생한 것으로 간주하고 감마부(60)가 현재의 휘도를 유지할 수 있도록 휘도보상신호(GM)의 출력을 생략하게 된다.

[0042] 도 6에 도시된 바와 같이, 예측전류연산부(70)는 적색, 녹색 및 청색 전류합산부(71, 72, 73), 증가전류합산부(75) 및 감소전류합산부(76)를 포함한다.

[0043] 적색, 녹색 및 청색 전류합산부(71, 72, 73)는 적색(R), 녹색(G) 및 청색(B) 소자에 흐르는 전류값에 대한 증가분(C_{R+} , C_{G+} , C_{B+})과 감소분(C_{R-} , C_{G-} , C_{B-})을 각각 생성한다. 적색, 녹색 및 청색 전류합산부(71, 72, 73)는 타이밍구동부(TCN)로부터 공급된 수직 동기신호(Vsync)를 이용하여 적색(R), 녹색(G) 및 청색(B) 소자에 흐르는 전류값에 대한 증가분(C_{R+} , C_{G+} , C_{B+})과 감소분(C_{R-} , C_{G-} , C_{B-})을 각각 생성할 수 있다.

[0044] 증가전류합산부(75)는 적색, 녹색 및 청색 전류합산부(71, 72, 73)로부터 입력된 증가분(C_{R+} , C_{G+} , C_{B+})을 합산하여 증가예측전류값($CE+$)을 생성한다.

[0045] 감소전류합산부(76)는 적색, 녹색 및 청색 전류합산부(71, 72, 73)로부터 입력된 감소분(C_{R-} , C_{G-} , C_{B-})을 합산하여 감소예측전류값($CE-$)을 생성한다.

[0046] 여기서, 증가예측전류값($CE+$)은 휘도를 1계조 증가시켰을 때의 예상전류에 대응되고, 감소예측전류값($CE-$)은 휘도를 1계조 감소시켰을 때의 예상전류에 대응된다.

[0047] 도 6에 도시된 예측전류연산부(70)에 포함된 적색, 녹색 및 청색 전류합산부(71, 72, 73)는 도 7에 도시된 적색 전류합산부(71)와 같이 구성될 수 있다. 적색 전류합산부(71)는 입력 계조에 대한 전류값을 적어도 1 프레임 동안 누적시켜서 얻고 이를 룩업테이블(LUT_R)을 통해 증가분(C_{R+})과 감소분(C_{R-})으로 변환한다. 이를 위해, 적색 전류합산부(71)는 제1가산기들(ADD1, ADD2), 룩업테이블들(LUT_R1, LUT_R2), 제2가산기들(ADD3, ADD4), 래치들(LAT1, LAT2) 및 스위칭소자들(SW1, SW2)을 포함한다. 제1가산기들(ADD1, ADD2)은 입력 계조에 대한 전류값을 "+1", "-1"값으로 가감한다. 룩업테이블들(LUT_R1, LUT_R2)은 제1가산기들(ADD1, ADD2)로부터 출력된 전류값을 기초로 내부에 저장된 데이터 중 증가분(C_{R+})과 감소분(C_{R-})을 도출한다. 제2가산기들(ADD3, ADD4)은 수직 동기신호(Vsync)를 참조하여 룩업테이블들(LUT_R1, LUT_R2)로부터 도출된 증가분(C_{R+})과 감소분(C_{R-})을 가감하여 래치들(LAT1, LAT2)에 전달한다. 래치들(LAT1, LAT2)은 룩업테이블들(LUT_R1, LUT_R2)로부터 도출된 증가분(C_{R+})과 감소분(C_{R-})을 적어도 1 프레임 동안 적산하고 수직 동기신호(Vsync)를 참조하여 비표시구간에 출력한다. 여기서, 비표시구간은 1 프레임이 종료된 후인 VBI(Vertical Blank Interval)로 정의될 수 있으나 이에 한정되지 않는다.

[0048] 실시예의 휘도조절부(80)는 예측전류연산부(70)와 전류측정부(78)로부터 공급된 값들을 각각 비교할 때 측정전류값 도출시 발생하는 잡음값과 휘도값에 의해 산출된 조정값 또는 마진값을 부가하여 비교할 수 있다. 이와 같이, 조정값이나 마진값을 부가하여 비교하면 표시패널(PNL)의 상태(온도 및 외부 광원 조건 등)에 따른 적응적 변화값을 적용하여 휘도보상신호(GM)를 생성할 수 있게 되므로 플리커(Flicker) 발생 문제를 방지하면서 휘도를 보상할 수 있게 된다.

[0049] 한편, 본 발명의 일 실시예에서 설명된 휘도보상부(CFP)는 하기와 같은 형태로 구현될 수 있다.

[0050] 도 8은 본 발명의 다른 실시예에 따른 휘도보상부의 개략적인 블록도이다.

[0051] 도 8에 도시된 바와 같이, 휘도보상부(CFP)는 예측전류연산부(70), 전류측정부(78) 및 휘도조절부(80)를 포함한다. 여기서, 전류측정부(78) 및 휘도조절부(80)는 본 발명의 일 실시예와 동일하게 구성된다. 이와 달리, 예측전류연산부(70)는 소자에 흐르는 전류를 예측하는 예측부(71)와 예측부(71)에 의해 예측된 전류(CE)에 따라 증

가예측전류값(CE+)과 감소예측전류값(CE-)을 도출하는 룩업테이블부(LUT)를 포함한다.

[0052] 룩업테이블부(LUT)는 예측부에 의해 생성된 예측전류값(CE)에 따라 증가예측전류값(CE+)이 도출되도록 적색, 녹색 및 청색 소자에 흐르는 전류값에 대한 각각의 증가분이 합산된 증가예측전류데이터를 포함한다. 또한, 예측부에 의해 생성된 예측전류값(CE)에 따라 감소예측전류값(CE-)이 도출되도록 적색, 녹색 및 청색 소자에 흐르는 전류값에 대한 각각의 감소분이 합산된 감소예측전류데이터를 포함한다. 룩업테이블부(LUT)에 포함된 증가예측전류데이터와 감소예측전류데이터는 예측전류값(CE)에 따라 적응적 변화값을 얻기 위해 기 실험된 데이터를 기반으로 형성될 수 있다. 휘도보상부(CFP)가 이와 같이 구성되면 장치 구성에 따른 비용 증가 없이 플리커 발생 문제를 방지하면서 휘도를 보상할 수 있게 된다.

[0053] 이하에서는 본 발명의 일 실시예에 따른 유기전계발광표시장치 구현시 적용가능한 구동방법(알고리즘)에 대해 설명한다.

[0054] 도 9는 본 발명의 일 실시예에 따른 유기전계발광표시장치의 구동방법을 설명하기 위한 흐름도이다.

[0055] 먼저, 소자(OLED)에 흐르는 전류를 예측하여 예측전류값(CE)을 추정한다.(S11) 예측전류값(CE)은 소자(OLED)에 공급되는 데이터신호를 적어도 1 프레임 동안 적산하는 방법으로 추정할 수 있으나 이에 한정되지 않는다. 이때, 예측전류값(CE)은 소자(OLED)에 흐르는 전류보다 작거나 같은 범위로 추정될 수 있다.

[0056] 다음, 소자(OLED)에 흐르는 전류를 측정하여 측정전류값(CS)을 생성한다.(S13) 측정전류값(CS)은 소자(OLED)의 전원배선(VDD 또는 VSS)으로부터 피드백된 전류(또는 전압)을 기초로 측정될 수 있으나 이에 한정되지 않는다.

[0057] 다음, 측정전류값(CS)에 마진값(α)을 가감한 결과값이 예측전류값(CE)보다 작으면 휘도를 감소(S19)시키고 예측전류값(CE)보다 크면 휘도를 증가(S18)시키고 예측전류값(CE)과 동일하면 휘도를 유지(S21)한다.

[0058] 위에서 마진값(α)은 예측전류값(CE)과 휘도값(gray)을 적어도 1계조 가감하여 산출되며, 마진값(α)은 다음의 수학적 식 1로 산출된다.

수학적 식 1

$$\begin{aligned}\alpha &= \sum_{frame} LUT_{CE}(gray^+) - \sum_{frame} LUT_{CE}(gray) \quad (\text{여기서, } CE < CS) \\ &= \sum_{frame} LUT_{CE}(gray) - \sum_{frame} LUT_{CE}(gray^-) \quad (\text{여기서, } CE > CS) \\ \text{여기서, } CE &= \sum_{frame} LUT_{CE}(gray)\end{aligned}$$

[0059]

[0060] 수학적 식 1에서, α 는 마진값이고, LUT는 예측전류값 추정시 사용되는 계조 입력에 대해 트랜지스터에 흐르는 전류를 추정하기 위한 값이고, gray+는 휘도값을 1계조 증가시켰을 때 해당되는 계조 레벨이고, gray-는 휘도값을

1계조 감소시켰을 때 해당되는 계조 레벨이고, CE는 예측전류값이고, CS는 측정전류값이며, $\sum_{frame}$ 은 적어도 1 프레임의 합계일 수 있다.

[0061] 위 설명에서 알 수 있듯이, 본 발명의 일 실시예에 따른 구동방법은 예측전류값(CE)과 측정전류값(CS)을 "CE = CS"로 만들기 위한 휘도보상값을 생성하는 것이다. 위와 같은 방법으로 휘도보상값을 생성하고 이를 이용하여 감마를 조절하면 피드백된 전류를 이용하여 휘도 보상시 나타나는 플리커 문제를 방지할 수 있게 되므로 표시패널의 표시품질을 향상시킬 수 있게 된다.

[0062] 본 발명의 일 실시예에 따른 구동방법은 도 8에 도시된 휘도보상부(CFP)의 구동 알고리즘의 한 예로 적용될 수 있으나 이에 한정되지 않는다.

[0063] 도 10은 본 발명의 다른 실시예에 따른 유기전계발광표시장치의 구동방법을 설명하기 위한 흐름도이다.

[0064] 먼저, 소자(OLED)에 흐르는 전류에 대해 적어도 1계조가 증가된 증가예측전류값(CE+)과 적어도 1계조가 감소된 감소예측전류값(CE-)을 추정한다.(S31) 예측전류값(CE)은 소자(OLED)에 공급되는 데이터신호를 적어도 1 프레임 동안 적산하는 방법으로 추정할 수 있으나 이에 한정되지 않는다. 이때, 예측전류값(CE)은 소자(OLED)에 흐르는

전류보다 작거나 같은 범위로 추정될 수 있다.

[0065] 다음, 소자(OLED)에 흐르는 전류를 측정하여 측정전류값(CS)을 생성한다.(S33) 측정전류값(CS)은 소자(OLED)의 전원배선(VDD 또는 VSS)으로부터 피드백된 전류(또는 전압)을 기초로 측정될 수 있으나 이에 한정되지 않는다.

[0066] 다음, 증가예측전류값(CE+)에 조정값(adj)을 가산한 제1결과값이 측정전류값(CS)보다 작으면 휘도를 감소(S39)시키고 측정전류값(CS)에 조정값(adj)을 가산한 제2결과값이 감소예측전류값(CE-)보다 크면 휘도를 증가(S38)시키고 제1결과값 또는 제2결과값이 측정전류값(CS)과 동일하면 휘도를 유지(S41)한다.

[0067] 위에서 조정값(adj)은 측정전류값(CS) 도출시 발생하는 잡음값과 휘도값에 의해 산출된 값을 가질 수 있으나 이에 한정되지 않는다.

[0068] 위에서 증가예측전류값(CE+) 및 감소예측전류값(CE-)은 다음의 수학적 2로 산출될 수 있다.

수학적 2

$$CE^+ = \sum_{frame} LUT_{CE}(gray^+)$$

$$CE^- = \sum_{frame} LUT_{CE}(gray^-)$$

[0069] 수학적 2에서, CE+는 증가예측전류값이고, CE-는 감소예측전류값이고, gray+는 휘도값을 1계조 증가시켰을 때 해당되는 계조 레벨이고, gray-는 휘도값을 1계조 감소시켰을 때 해당되는 계조 레벨이고, LUT는 예측전류값 추

정시 사용되는 계조 입력에 대해 트랜지스터에 흐르는 전류를 추정하기 위한 값이고, $\sum_{frame}$ 은 적어도 1 프레임의 합계일 수 있다.

[0071] 위와 같은 방법으로 휘도보상값을 생성하고 이를 이용하여 감마를 조절하면 피드백된 전류를 이용하여 휘도 보상시 나타나는 플리커 문제를 방지할 수 있게 되므로 표시패널의 표시품질을 향상시킬 수 있게 된다.

[0072] 본 발명의 다른 실시예에 따른 구동방법은 도 5에 도시된 휘도보상부(CFP)의 구동 알고리즘의 한 예로 적용될 수 있으나 이에 한정되지 않는다.

[0073] 이하 본 발명에 따른 실험 결과에 대해 설명한다.

[0074] 도 11은 본 발명의 실험 결과에 따라 표시패널로부터 관찰된 전류 파형도이다.

[0075] 도 11에 도시된 바와 같이, 실시예 적용 전의 경우 휘도가 높거나 휘도 변화가 클수록 전류 변동에 따라 강한 플리커 현상이 나타난다. 반면, 실시예 적용 후의 경우 적용 전과 달리 플리커 현상 없이 예측전류가 거의 동일한 전류의 흐름을 갖고 공급됨을 알 수 있다. 따라서, 본 발명에 따른 장치 및 방법을 이용하면 계조차에 따른 플리커 발생을 방지하면서 환경 변화에 강하면서 적응적인 형태로 휘도를 보상할 수 있는 전류 피드백 방식의 유기전계발광표시장치를 구현할 수 있게 된다.

[0076] 이상 본 발명은 계조차에 따른 플리커 현상 발생을 방지하면서 표시패널의 상태 및 환경 조건에 따른 적응적인 휘도 보상을 실시하여 표시패널의 표시품질을 향상시킬 수 있는 유기전계발광표시장치와 이의 구동방법을 제공하는 효과가 있다.

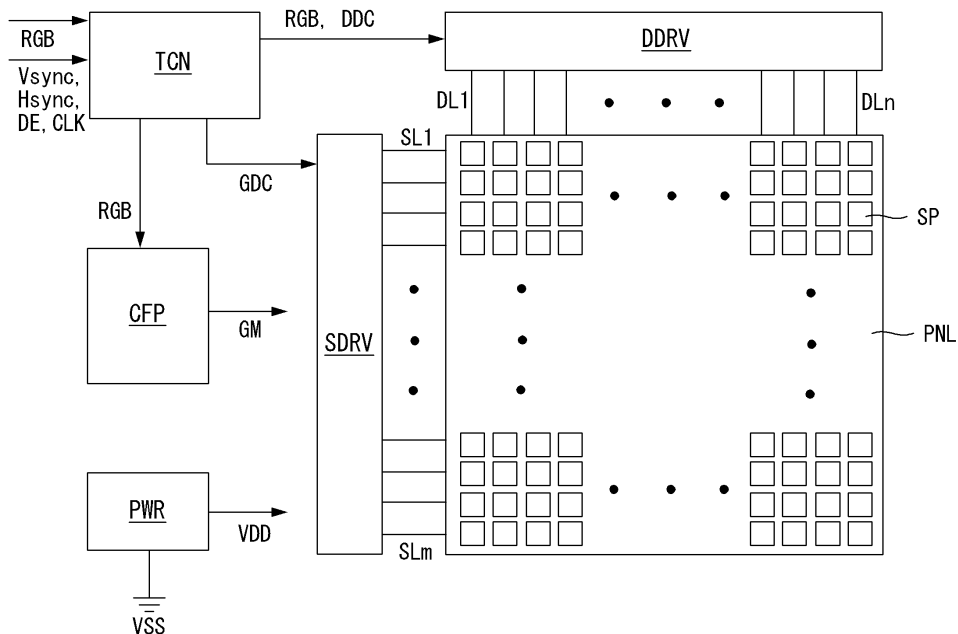
[0077] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

도면의 간단한 설명

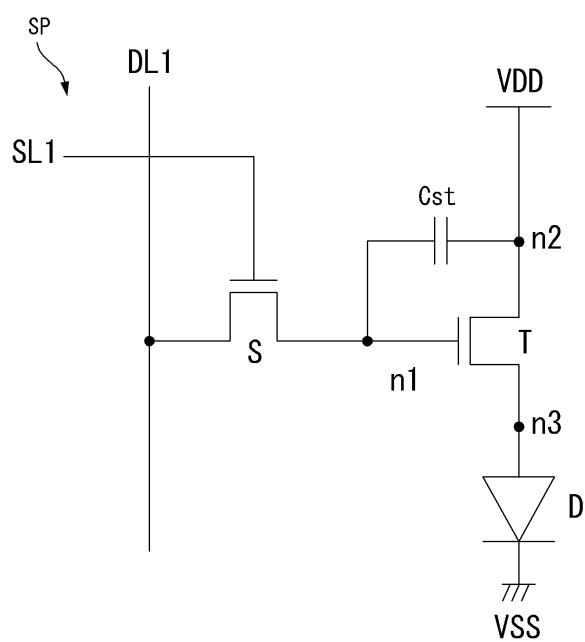
- [0078] 도 1은 본 발명의 일 실시예에 따른 유기전계발광표시장치의 블록도.
- [0079] 도 2는 도 1에 도시된 서브 픽셀의 회로 구성 예시도.
- [0080] 도 3은 스캔구동부의 블록도.
- [0081] 도 4는 데이터구동부의 블록도.
- [0082] 도 5는 본 발명의 일 실시예에 따른 휘도보상부의 개략적인 블록도.
- [0083] 도 6은 도 5에 도시된 예측전류연산부의 개략적인 블록도.
- [0084] 도 7은 도 6에 도시된 전류합산부의 개략적인 블록도.
- [0085] 도 8은 본 발명의 다른 실시예에 따른 휘도보상부의 개략적인 블록도.
- [0086] 도 9는 본 발명의 일 실시예에 따른 유기전계발광표시장치의 구동방법을 설명하기 위한 흐름도.
- [0087] 도 10은 본 발명의 다른 실시예에 따른 유기전계발광표시장치의 구동방법을 설명하기 위한 흐름도.
- [0088] 도 11은 본 발명의 실험 결과에 따라 표시패널로부터 관찰된 전류 파형도.
- [0089] <도면의 주요 부분에 관한 부호의 설명>
- [0090] TCN: 타이밍구동부 PNL: 표시패널
- [0091] CFP: 휘도보상부 DDRV: 데이터구동부
- [0092] 70: 예측전류연산부 78: 전류측정부
- [0093] 80: 휘도조절부 81: 비교부
- [0094] 83: 조절부 85: 제어부

도면

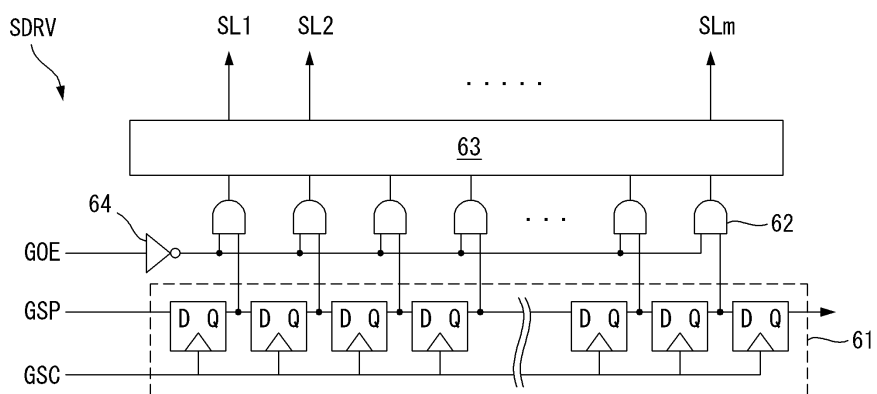
도면1



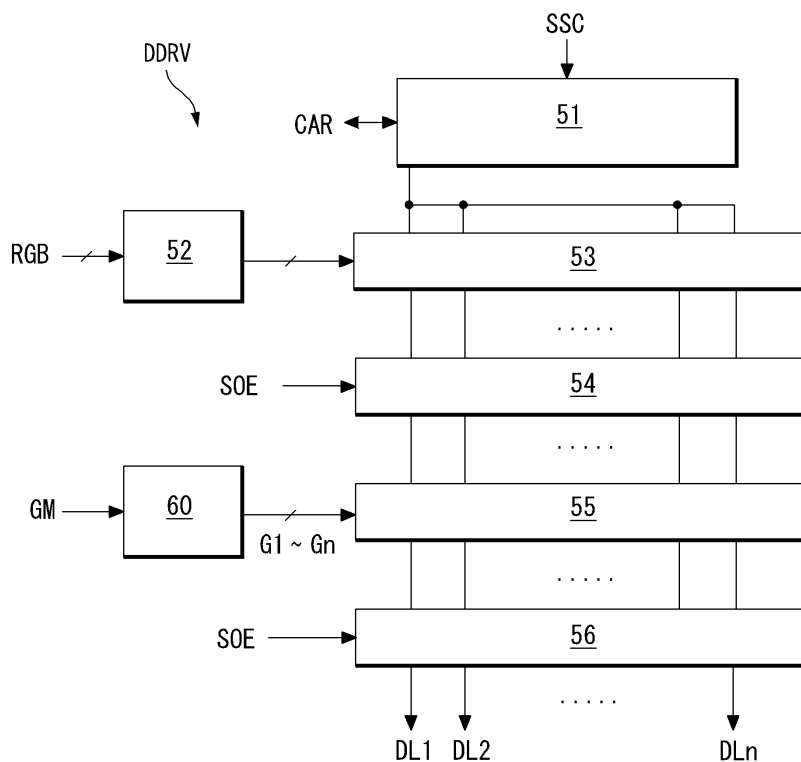
도면2



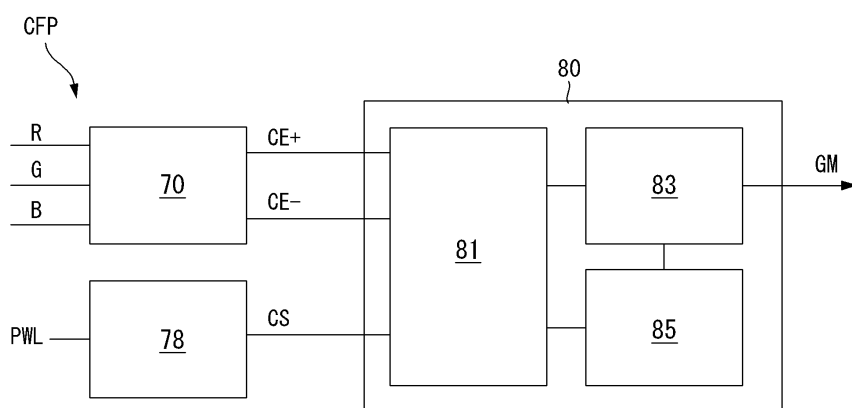
도면3



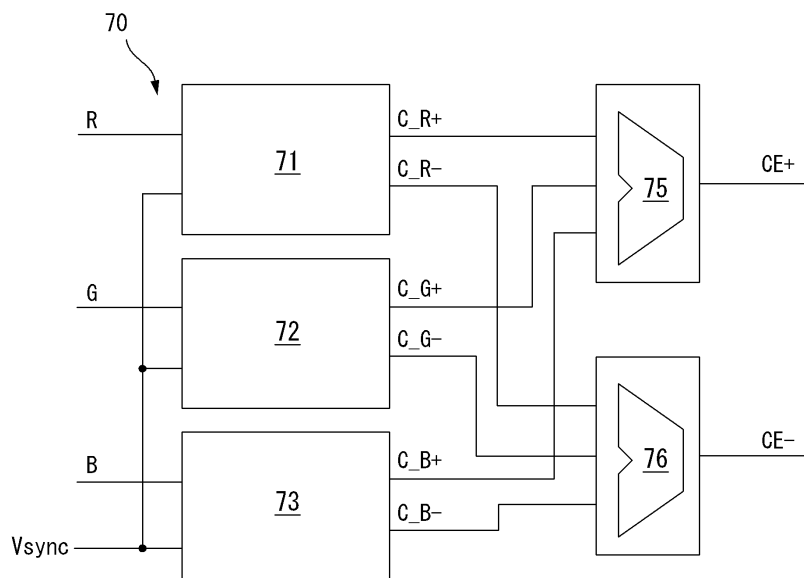
도면4



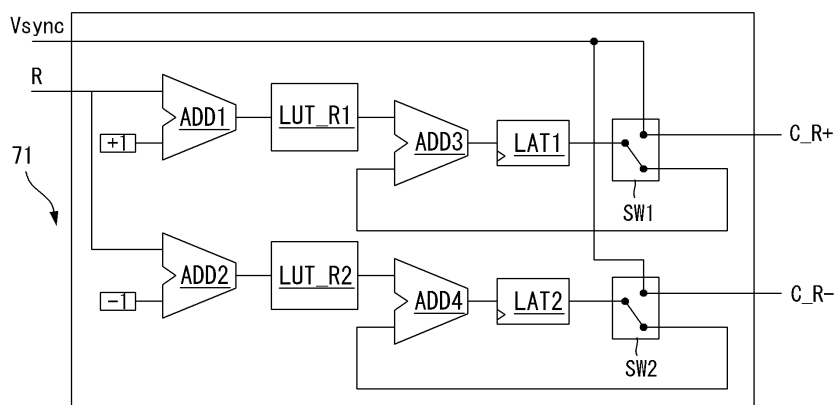
도면5



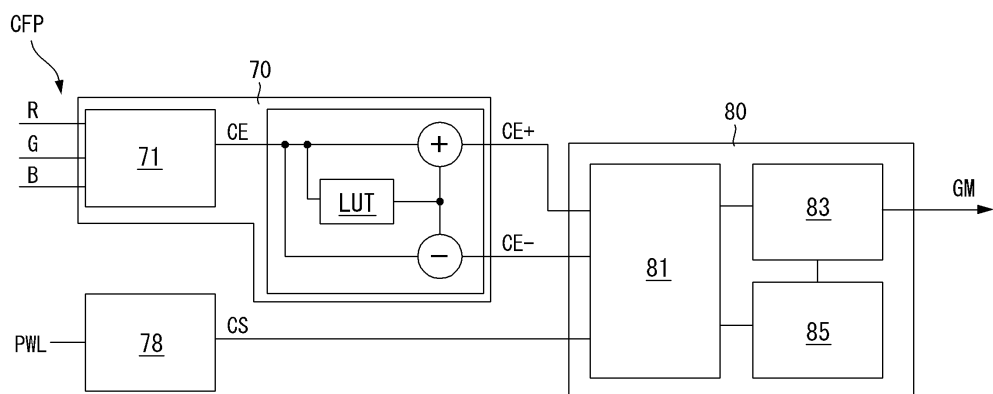
도면6



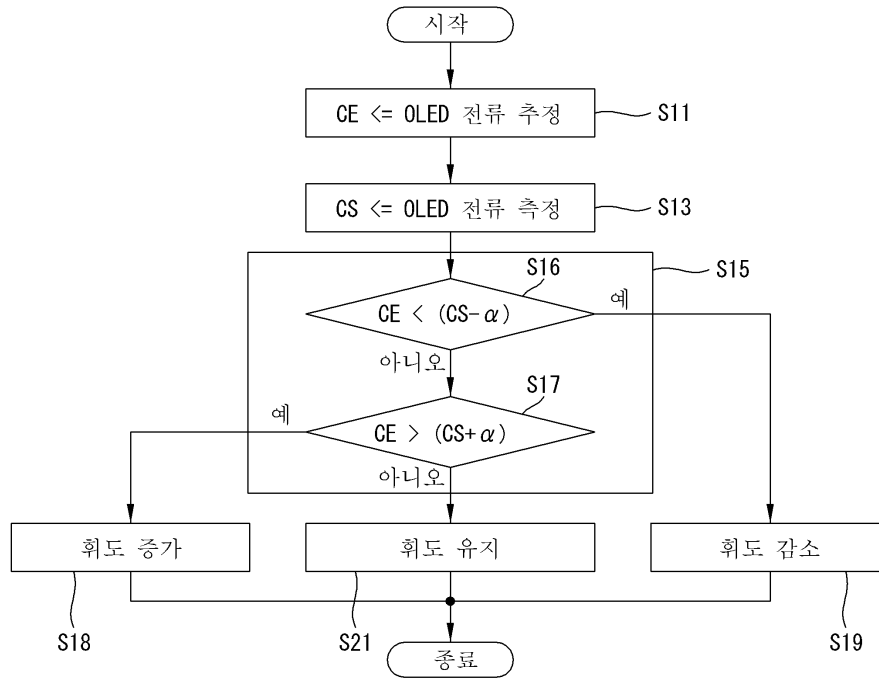
도면7



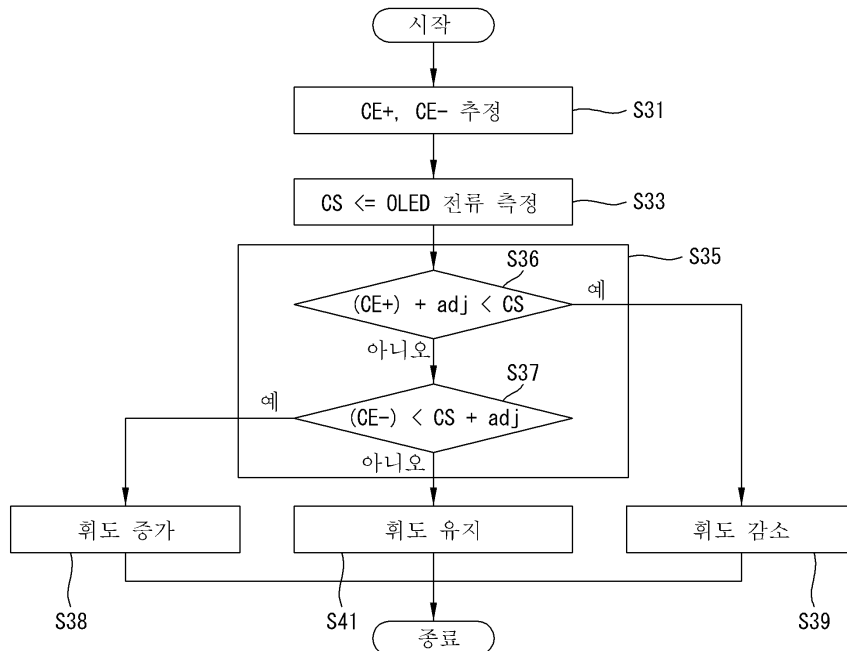
도면8



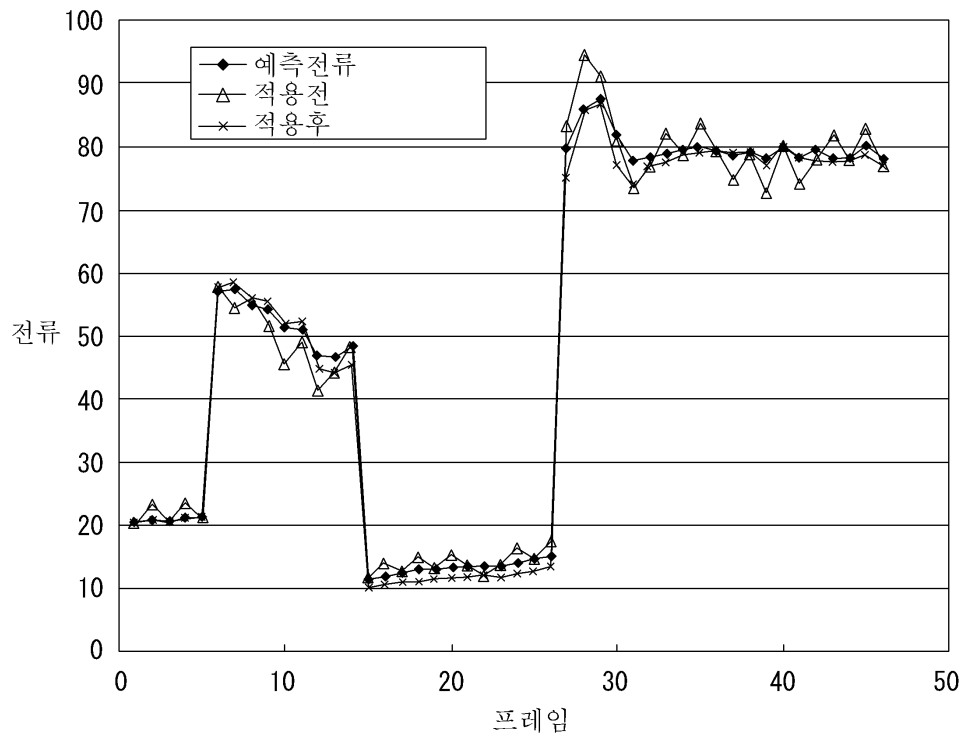
도면9



도면10



도면11



专利名称(译)	有机电致发光显示装置及其驱动方法		
公开(公告)号	KR101310921B1	公开(公告)日	2013-09-25
申请号	KR1020090132960	申请日	2009-12-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	BYUN SEUNG CHAN 변승찬		
发明人	변승찬		
IPC分类号	G09G3/20 G09G3/30		
CPC分类号	G09G3/3233 G01R31/2635 G09G2320/0247 G09G2320/0271 G09G2320/029		
其他公开文献	KR1020110076288A		
外部链接	Espacenet		

摘要(译)

本发明涉及一种预测电流计算器，用于估计相对于在装置中流动的电流的至少一个灰度级的增加预测电流值和减小的预测电流值，至少一个灰度级减小；一种电流测量单元，用于测量流过该装置的电流以产生测量的电流值；并且亮度调节单元，用于比较从预测电流计算单元和电流测量单元提供的值，以在通过预测电流计算单元输入的值高时增加亮度，并在通过预测电流计算单元输入的值低时降低亮度，提供一种有机电致发光显示装置。

