



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl.	(45) 공고일자	2007년03월09일
H05B 33/00 (2006.01)	(11) 등록번호	10-0692329
H01L 29/786 (2006.01)	(24) 등록일자	2007년03월02일

(21) 출원번호	10-2004-0076885	(65) 공개번호	10-2005-0031413
(22) 출원일자	2004년09월24일	(43) 공개일자	2005년04월06일
심사청구일자	2004년09월24일		

(30) 우선권주장 JP-P-2003-00337933 2003년09월29일 일본(JP)

(73) 특허권자 산요덴키가부시키가이샤
일본 오사카후 모리구치시 게이한 혼도오리 2쵸메 5반 5고

(72) 발명자 마쓰모토쇼이찌로
일본 기후켄 오가끼시 미도리쵸 4-5 레일시티 507

(74) 대리인 장수길
이중희
구영창

(56) 선행기술조사문헌
JP2003257645 A KR1020010014450 A
KR1020010050803 A 15257645
* 심사관에 의하여 인용된 문헌

심사관 : 나광표

전체 청구항 수 : 총 5 항

(54) 유기 E L 패널

(57) 요약

유기 EL 패널의 개구율을 상승시킨다. 구동 트랜지스터(2)는 드레인 영역(2d)이 컨택트를 통해 전원 라인 PL에 접속되고, 소스(2s) 영역이 컨택트를 통해 유기 EL 소자(4)의 투명 전극에 접속되어 있다. 그리고, 채널 영역(2c)은 거의 L자형으로 구부러져 있다. 따라서, 게이트 전극(2g)은 전원 라인 PL과 평행한 방향으로부터 채널 영역(2c) 상으로 똑바로 연장될 수 있어 그 배치가 단순화되고, 이에 따라 개구율을 상승시킬 수 있다.

대표도

도 2

특허청구의 범위

청구항 1.

한쌍의 전극간에 적어도 유기 발광층을 갖는 유기 EL 소자를 행렬 배치한 유기 EL 패널로서,

상기 유기 EL 소자에 전원 라인으로부터의 전류를 공급하는 구동 트랜지스터는 거의 L자형으로 구부러진 형상의 반도체층을 갖고,

이 반도체층의 양단부에는 소스 영역과 드레인 영역이 형성되어 있고,

소스 영역과 드레인 영역의 중간부에서, 거의 L자형인 각(角)을 포함하는 영역에는 채널 영역이 형성되어 있고,

채널 영역은, 반도체층의 한변상을 직선 형상으로 신장하는 게이트 전극에 의해 피복되어 있고, 반도체층의 거의 L자형인 각 부분은 게이트 전극과 겹치는 것을 특징으로 하는 유기 EL 패널.

청구항 2.

제1항에 있어서,

상기 전원 라인은 열 방향으로 연장되고,

상기 반도체층은 상기 전원 라인을 따라 연장되는 제1 부분과, 여기부터 거의 직각으로 구부러지는 제2 부분으로 되어 있는 것을 특징으로 하는 유기 EL 패널.

청구항 3.

제2항에 있어서,

상기 게이트 전극은 상기 제1 부분과 동일 방향으로 연장되는 것을 특징으로 하는 유기 EL 패널.

청구항 4.

제2항 또는 제3항에 있어서,

상기 제1 부분의 선단부는 상기 전원 라인에 접속되고, 상기 제2 부분은 상기 유기 EL 소자에 접속되는 것을 특징으로 하는 유기 EL 패널.

청구항 5.

제4항에 있어서,

상기 전원 라인은, 상기 구동 트랜지스터측으로 돌출되는 돌출부를 갖고, 이 돌출부와 상기 제1 부분이 컨택트를 통해 접속되는 것을 특징으로 하는 유기 EL 패널.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 한쌍의 전극간에 적어도 유기 발광층을 갖는 유기 EL 소자를 행렬배치한 유기 EL 패널에 관한 것이다.

종래부터, 액정 디스플레이를 대신하는 차세대 평면 디스플레이의 하나로서 유기 일렉트로루미네센스(이하, EL이라고 함) 디스플레이가 주목받고 있다. 이 디스플레이 패널(이하, 유기 EL 패널이라고 함)에서는, 각 화소에 이용되는 유기 발광층의 발광 재료를 변경함으로써 각 화소의 발광색을 결정할 수 있다. 따라서, 각 화소의 발광색을 상이하게 하여, RGB 표시를 행할 수 있다.

이러한 유기 EL 패널에서, 밝기 표시를 행하기 위해서는, 각 유기 EL 소자에 공급하는 전류량을 많게 하면 된다. 그러나, 전류량을 많게 하면 그 만큼 유기 EL 소자의 수명이 짧아진다고 하는 문제가 있다. 따라서, 각 화소에서의 발광 영역의 면적(개구율)을 가능한 한 크게 하고자 하는 요구가 있다. 개구율을 높임으로써 유기 EL 소자에 흐르는 전류를 비교적 작게 억제하면서 밝은 표시를 행할 수 있다.

[특허 문헌1]

일본 특개2001-290441 공보

발명이 이루고자 하는 기술적 과제

여기서, 개구율을 높인다고 하는 것은 각 화소에서의 유기 EL 소자의 발광 영역이 차지하는 비율을 높이는 것이다. 액티브 타입의 유기 EL 패널에서는, 각 화소에 유기 EL 소자를 구동하기 위해 최저 2개의 TFT가 설치되어 있고, 특히 유기 EL 소자에 대한 구동 전류를 제어하는 구동 TFT는 회로적으로 전류 라인과 유기 EL 소자 중간에 배치되기 때문에, 평면적인 배치에서도 전원 라인 및 유기 EL 소자의 양방에 가까운 장소에 배치된다. 한편, 이 구동 TFT는 게이트 전압에 따라 유기 EL 소자의 구동 전원을 제어하는 것이고, 게이트 길이가 긴 구성으로 되어 있다. 따라서, 이 구동 TFT의 배치가 어렵다고 하는 문제가 있다. 특히, 이 구동 TFT 게이트 라인은 구동 TFT의 양단에 있는 소스, 드레인 전극의 콘택트를 우회해야만 하므로, 이 배선이 개구율의 저하를 초래한다고 하는 문제가 있다.

발명의 구성

본 발명은 한쌍의 전극간에 적어도 유기 발광층을 갖는 유기 EL 소자를 행렬 배치한 유기 EL 패널로서, 상기 유기 EL 소자에 전원 라인으로부터의 전원을 공급하는 구동 트랜지스터는 거의 L자형으로 구부러진 형상의 반도체층을 갖고, 이 반도체층의 양단부에는 소스 영역과 드레인 영역이 형성되어 있으며, 소스 영역과 드레인 영역의 중간부에는 상기 거의 L자형의 반도체층의 한 변 위를 직선 형상으로 연장하는 게이트 전극에 의해 피복된 채널 영역이 형성되어 있는 것을 특징으로 한다.

또한, 상기 전원 라인은 열 방향으로 연장되고, 상기 반도체층은 상기 전원 라인을 따라 연장되는 제1 부분과, 거기로부터 거의 직각으로 구부러진 제2 부분으로 되어 있는 것이 바람직하다.

또한, 상기 게이트 전극은 상기 제1 부분과 동일 방향으로 연장되는 것이 바람직하다.

또한, 상기 제1 부분의 선단부는 상기 전원 라인에 접속되고, 상기 제2 부분은 상기 유기 EL 소자에 접속되는 것이 바람직하다.

또한, 상기 전원 라인은 상기 구동 트랜지스터측으로 돌출되는 돌출부를 갖고, 이 돌출부와 상기 제1 부분이 콘택트를 통해 접속되는 것이 바람직하다.

<실시예>

이하, 본 발명의 실시예에 대해 도면에 기초하여 설명한다.

도 1에는 실시예의 구성이 모식적으로 도시되어 있다. 데이터 라인 DL은 화소 1열에 대응하여 1개 설치되어 있지만, 하나 건넌 화소 열간에 2개씩 배치되어 있다. 또한, 전원 라인 PL은 데이터 라인 DL이 설치되어 있지 않은 화소 열간에 설치된다. 또한, 게이트 라인 GL은 각 화소 행간에 설치되어 있다.

각 화소에는 선택 TFT(1), 구동 TFT(2), 축적 용량(3), 및 유기 EL 소자(4)가 설치되어 있다. 선택 TFT(1)는 이 열에서는 P채널 TFT로서, 소스가 데이터 라인 DL에 접속되고, 드레인이 구동 TFT(2)의 게이트에 접속되며, 게이트가 게이트 라인 GL에 접속되어 있다. 구동 TFT(2)는 이 열에서는 P채널 TFT로서, 소스가 전원 라인 PL에 접속되고, 드레인 유기 EL 소자(4)의 애노드에 접속되어 있다. 유기 EL 소자(4)의 캐소드는 접지에 접속되어 있다. 또한, 구동 TFT(2)의 게이트에는 축적 용량(3)의 일단이 접속되고, 축적 용량(3)의 타단은 축적 용량 라인 SL에 접속되어 있다.

따라서, 게이트 라인 GL을 저레벨(L)로 함으로써 그 행의 선택 TFT(1)가 온 된다. 이 상태에서, 각 열의 데이터 라인 DL에 순서대로 해당 열의 화소 데이터를 공급함으로써 구동 TFT(2)의 게이트가 화소 데이터의 전압으로 설정되고, 이 전압이 축적 용량(3)에 유지된다. 따라서, 화소 데이터에 따른 전원이 전원 라인 PL로부터 구동 TFT(2)를 통해 유기 EL 소자(4)에 공급되어, 화소 데이터에 따른 발광이 행해진다.

여기서, 본 실시예에서는 각 화소는 R(적), G(녹), B(청), W(백)의 4색으로 각각 발광하고, 각 열은 동일 색으로 발광하는 스트라이프 타입으로 되어 있다. 이 예에서는, R, B, G, W의 화소가 행 방향으로 배열되어 있다. 특히, R과 B 화소는 그 크기(폭)는 거의 동일하지만, G 화소는 가장 크고, W 화소는 가장 작게 설정되어 있다. 그리고, 전원 라인 PL은 R 화소 열과, B 화소 열 사이에 배치되는 것과 G 화소 열과 W 화소 열 사이에 배치되는 것의 2종류로 되어 있다. 즉, 전원 라인 PL은 R 화소 열과 B 화소 열에서 공용하고, G 화소 열과 W 화소 열에서 공용하고 있다.

화소의 크기는 유기 EL 소자(4)의 전류 효율에 기초하여 결정되어 있다. 여기서, 전류 효율이란, 단위 전류당 발광량으로, 외부 양자 효과라고도 한다. 본 실시예의 경우, 표시에서 이용되는 최대 전류량에 대응하고 있다. 즉, 필요 최대 전류가 클수록 전류 효율이 나쁘다고 하는 관계로 된다. 이 전류 효율은 유기 EL 소자(4)의 유기 발광 재료 등에 의해 결정된다.

또한, 이 예에서는 W 유기 EL 소자(4)의 전류 효율이 가장 높고, G 유기 EL 소자(4)의 전류 효율이 가장 낮다. 풀 컬러 표시에서의 색 밸런스를 유지하기 위해서는, 전류 효율이 나쁜 색에 대해서는 전류량을 크게 할 필요가 있다. 한편, 유기 EL 소자(4)에서는 전류 밀도에 의해 그 수명이 결정되기 때문에, 각 소자에 있어서의 전류 밀도를 일정하게 하고자 하는 요구가 있다. 따라서, 전류 효과가 나쁜 색의 유기 EL 소자(4)일수록 면적을 크게 하고, 각 유기 EL 소자(4)의 전류 밀도를 일정하게 유지하고 있다.

그리고, 전류 효과가 가장 좋은 W와 가장 나쁜 G의 화소 열에서, 하나의 전원 라인 PL을 공유하고, 전류 효과가 중간인 나머지 R, B 화소 열에서 하나의 전원 라인 PL을 공용한다. 이에 의해, 각 전원 라인 PL에서의 전류량이 비교적 가깝게 된다. 전원 라인 PL의 폭은 최대 전류량에 따라 결정되지만, 선폭에는 상한이 있어, 그다지 크게 할 수 없다. 본 실시예와 같이 전류량의 밸런스를 맞추으로써 2종류의 전원 라인 PL의 전류량을 가깝게 하여 효과적인 전류 공급을 행할 수 있다.

여기서, 종래의 경우에는 각 화소 열에 대해 하나의 전원 라인 PL과 하나의 데이터 라인 LD가 필요하며, 이러한 2개의 라인이 각 화소 열간에 배치되어 있다. 디자인 룰에 따라, 통상은 각 화소 라인간에는 통상 $4\mu\text{m}$ 정도의 간극이 형성된다. 여기서, 하나의 화소 열간에 2개의 전원 라인 PL을 배치하고, 하나의 전원 라인 PL의 선폭이 $10\mu\text{m}$ 정도인 경우를 생각한다. 이 경우, 2개의 전원 라인 PL을 합한 폭은 $24\mu\text{m}$ 로 된다. 본 실시예에서는 이를 하나의 전원 라인 PL로 통합하고 있으며, 이 경우에 선폭 $15\mu\text{m}$ 정도면 되는 것을 알 수 있다. 이는 2개의 전원 라인 PL을 하나로 통합한 경우, $20\mu\text{m}$ 필요로 되지만, 절대적인 값으로서 필요한 여유가 하나의 라인에 대해 결정되어 있으므로 그 만큼 선폭을 작게 할 수 있기 때문이며, 또한 2개의 라인간의 간극을 $4\mu\text{m}$ 과 합해 $9\mu\text{m}$ 의 선폭을 감소시킬 수 있게 된다. 이에 의해, 배선 배치를 위한 면적을 감소시켜 개구율을 크게 할 수 있다.

또한, 본 실시예에서는 전류 효과를 W, R, B, G의 순서로 하였지만, 발광 재료에 따라서는 다른 순서로 된다. 또한, R, G, B의 3색의 경우에는, 발광 효율이 좋은 R에 대해 전원 라인을 하나로 하고, 비교적 발광 효과가 나쁜 G, B에서 하나의 전원 라인을 공용하면 된다.

도 2에는 구체적 배치 구성을 도시하고 있다. 선택 TFT(1)는 반도체층으로 형성되고, 그 채널 영역(1c) 상에는 게이트 라인 GL의 일부가 돌출되어 게이트 전극(1g)으로 되어 있다. 또한, 선택 TFT(1)의 소스(1s)는 콘택트에 의해 상방의 데이터 라인 DL에 접속되어 있다. 또한, 소스 영역(1s)의 반도체층은 그대로 용량 전극(3a)으로 되고, 이에 대향하여 축적 용량 라인(도시 생략)이 배치되어 축적 용량(3)이 형성되어 있다.

용량 전극(3a)에는 콘택트를 통해 구동 TFT(2)의 게이트 전극(2g)이 접속되어 있다. 이 게이트 전극(2g)은 전원 라인 PL과 평행하게 직선 형상으로 연장되어 있으며, 일부는 전원 라인 PL의 하방에 배치되어 있다.

또한, 구동 TFT(2)를 구성하는 반도체층(도면에서, 참조 부호 2s, 2c, 2d 부분, 즉, 후술하는 부호 2p)은 전원 라인 PL로부터 화소 영역의 내측으로 돌출된 부분에 형성된 콘택트로부터 상방을 따라 연장된 후, 직각으로 구부러진 L자형 또는 역 L자형으로 되어 있다. 그리고, 타단이 콘택트를 통해 상방에 위치하는 유기 EL 소자(4)의 애노드에 접속되어 있다.

이 예에서는 구동 TFT(2)는 P채널이고, 전원 라인 PL에 접속되어 있는 부분이 소스, 유기 EL 소자(4)의 애노드에 접속되어 있는 부분이 드레인이다. 또한, 게이트 전극은 반도체층의 소스, 드레인간 불순물이 도핑되어 있지 않은 채널 영역을 피복하여 형성되어 있다.

이와 같이, 구동 TFT(2)를 L자형(또는 역 L자형)으로 함으로써 게이트 전극(2g)의 적어도 일부를 전원 라인 PL의 하측에 배치할 수 있어, 전원 라인 PL 하측 공간을 이용하여 개구율을 상승시킬 수 있다.

또한, 유기 EL 소자(4)와의 콘택트(도면에서 참조 부호 2s 근방)가 화소 영역의 내측에 위치하고 있기 때문에, 게이트 전극(2g)이 직선 형상으로 되어, 콘택트 우회 때문에 개구율이 감소하는 것을 방지할 수 있다.

또한, 본 실시예에서는 화소 영역의 높이를 일정하게 하였기 때문에, 게이트 라인 GL을 직선으로 할 수 있다. 또한, 화소 영역의 폭을 변경하였지만, 스트라이프형이기 때문에 전원 라인 PL 및 데이터 라인 DL을 직선으로 하는 것도 가능하게 되어 있다. 또한, 화소 영역의 내부 발광 영역의 형상을 변경함으로써 발광 영역의 효과적인 배치를 달성하고 있다. 예를 들면, G 화소에서는 화소 영역의 폭이 넓기 때문에 보조 용량(3)을 선택 TFT(1)쪽에도 설치하고, 발광 영역을 위쪽까지 연장하여 화소 영역을 유효하게 이용할 수 있다.

또한, 구동 TFT의 크기는 모두 동일하게 함과 함께, 전원 라인과의 구성에 대해서도 동일하게 하고 있다. 즉, 도면에서의 구동 TFT(2)의 전원 라인 PL과의 접속점(콘택트) 및 유기 EL 소자(4)와의 접속점(콘택트)은 모두 상하 방향 동일 위치이며, 또한 전원 라인 PL로부터 보아 동일 위치에 있다. 따라서, 각 화소에서 구동 TFT(2)에 의한 전류 공급 능력을 용이하게 갖출 수 있다.

또한, 도 2에서 유기 EL 소자(4)는 투명 전극 부분에 대해 이점쇄선으로 나타내고 있지만, 도면을 보기 쉽게 하기 위해 약간 작게 나타내고 있다.

도 3은 1화소 발광 영역과 구동 TFT 부분의 구성을 도시하는 단면도(도 2의 X-X 단면도)로서, L자형의 구동 TFT(2)를 따라 직각으로 구부러진 선에 대한 단면을 도시하고 있다. 유리 기판(30) 상에는 SiN과 SiO₂의 적층으로 이루어진 버퍼층(11)이 전면에서 형성되고, 그 위에 소정의 에리어(TFT를 형성하는 에리어)에 폴리실리콘의 반도체층(능동층)(2p)이 형성된다.

능동층(2p) 및 버퍼층(11)을 피복하여 전면에서 게이트 절연막(13)이 형성된다. 이 게이트 절연막(13)은 예를 들면, SiO₂ 및 SiN을 적층하여 형성된다. 이 게이트 절연막(13) 상방에서 채널 영역(2c) 상에 예를 들면 Cr의 게이트 전극(2g)이 형성된다. 그리고, 게이트 전극(2g)을 마스크로 하여, 능동층(2p)에 불순물을 도핑함으로써, 이 능동층(2p)에는 중앙 부분의 게이트 전극의 하방에 불순물이 도핑되어 있지 않은 채널 영역(2c), 그 양쪽에 불순물이 도핑된 소스 영역(2s) 및 드레인 영역(2d)이 형성된다.

그리고, 게이트 절연막(13) 및 게이트 전극(2g)을 피복하여 전면에서 층간 절연막(15)이 형성되고, 이 층간 절연막(15) 내부에 소스 영역(2s), 드레인 영역(2d)의 상부에 콘택트 홀이 형성되며, 이 콘택트 홀을 통해 층간 절연막(15)의 상면에 배치되는 소스 전극(53) 및 드레인 전극(26)이 형성된다. 또한, 소스 전극(53)에는 전원 라인(도시 생략)이 접속된다. 여기서, 이와 같이 형성된 구동 TFT는 이 예에서는 P채널 TFT이지만, N채널 TFT로 할 수도 있다.

층간 절연막(15)을 피복하여 전면에서 평탄화막(17)이 형성되고, 이 평탄화막(17)에 유기 EL 소자(4)의 양극으로서 기능하는 투명 전극(61)이 형성된다. 또한, 드레인 전극(26)의 상방의 평탄화막(17)에는 이들을 관통하는 콘택트 홀이 형성되고, 이 콘택트 홀을 통해 드레인 전극(26)과 투명 전극(61)이 접속된다.

또한, 층간 절연막(15) 및 평탄화막(17)에는 통상적으로 아크릴 수지 등의 유기막이 이용되지만, TEOS 등의 무기막을 이용하는 것도 가능하다. 또한, 소스 전극(53), 드레인 전극(26)에는 알루미늄 등의 금속이 이용되고, 투명 전극(61)에는 통상 ITO가 이용된다.

투명 전극(61) 상에는 전면에 형성된 홀 수송층(62), 발광 영역보다 약간 크게 형성된 유기 발광층(63), 전면에 형성된 전자 수송층(64)으로 이루어진 유기층(65)과, 전면에 형성된 금속제(예를 들면 알루미늄(Al))의 대향 전극(66)이 음극으로서 형성되어 있다.

투명 전극(61)의 주변 부분 상의 홀 수송층(62)의 하방에는 평탄화막(67)이 형성되어 있고, 이 평탄화막(67)에 의해, 각 화소의 발광 영역이 투명 전극(61) 상에서, 홀 수송층(62)이 투명 전극(61)과 직접 접해 있는 부분이 한정되며, 여기가 발광 영역으로 된다. 또한, 평탄화막(67)에는 통상적으로 아크릴 수지 등의 유기막이 이용되지만, TEOS 등의 무기막을 이용하는 것도 가능하다.

또한, 홀 수송층(62), 유기 발광층(63), 전자 수송층(64)에는 유기 EL 소자에 통상적으로 이용되는 재료가 사용되고, 유기 발광층(63)의 재료(통상적으로는 도우펀트)에 의해 발광색이 결정된다. 예를 들면, 홀 수송층(62)에는 NPB, 적색의 유기 발광층(63)에는 TBADN+DCJTb, 녹색의 유기 발광층(63)에는 Alq3+CFDMDQA, 청색의 유기 발광층(63)에는 TBADN+TBP, 전자 수송층(64)에는 Alq3 등이 이용된다.

이와 같은 구성에서, 게이트 전극(2g)의 설정 전압에 따라, 구동 TFT(2)가 온하면, 전원 라인으로부터의 전류가 투명 전극(61)으로부터 대향 전극(66)으로 흐르고, 이 전류에 의해 유기 발광층(63)에서 발광이 일어나고, 이 광이 투명 전극(61), 평탄화막(17), 층간 절연막(15), 게이트 절연막(13) 및 유리 기판(30)을 통과하여 도면에서의 하방으로 방출된다.

발명의 효과

이와 같이, 본 발명에 따르면, 구동 트랜지스터가 거의 L자 형상(L자형 또는 역 L자형)으로 구부러진 형상의 반도체층을 갖는다. 따라서, 이 배치의 자유도가 상승하고, 특히 게이트 전극을 직선 형상으로 형성할 수 있어, 게이트 전극의 배선 패턴을 단순화하여 개구율을 상승시킬 수 있다.

도면의 간단한 설명

도 1은 실시예의 평면 구성을 모식적으로 도시하는 도면.

도 2는 실시예의 평면 구성을 도시하는 도면.

도 3은 실시예의 중요부의 단면을 도시하는 도면.

<도면의 주요 부분에 대한 부호의 설명>

1 : 선택 TFT

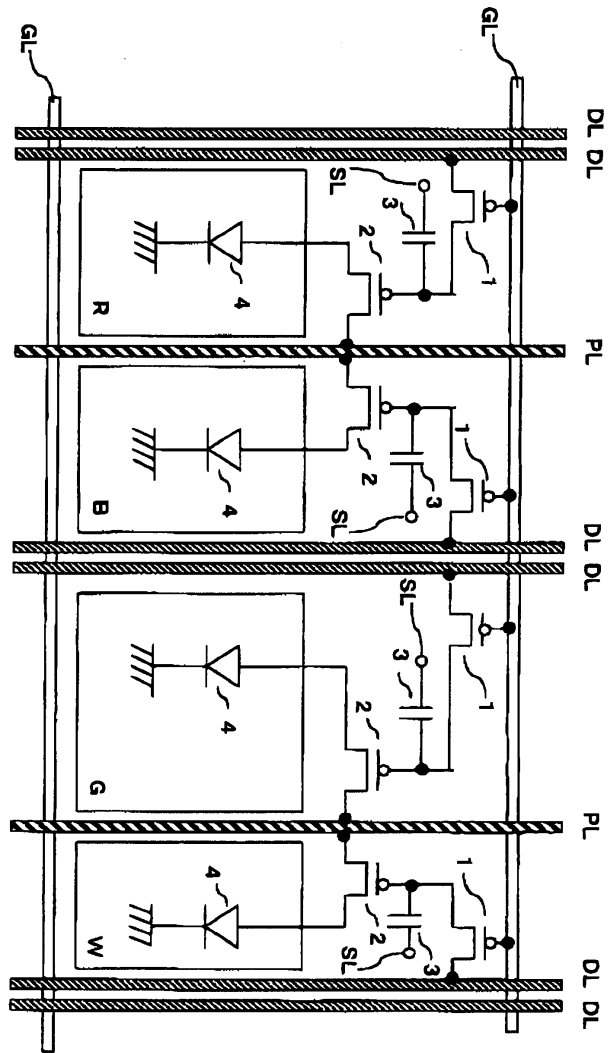
2 : 구동 TFT

3 : 축적 용량

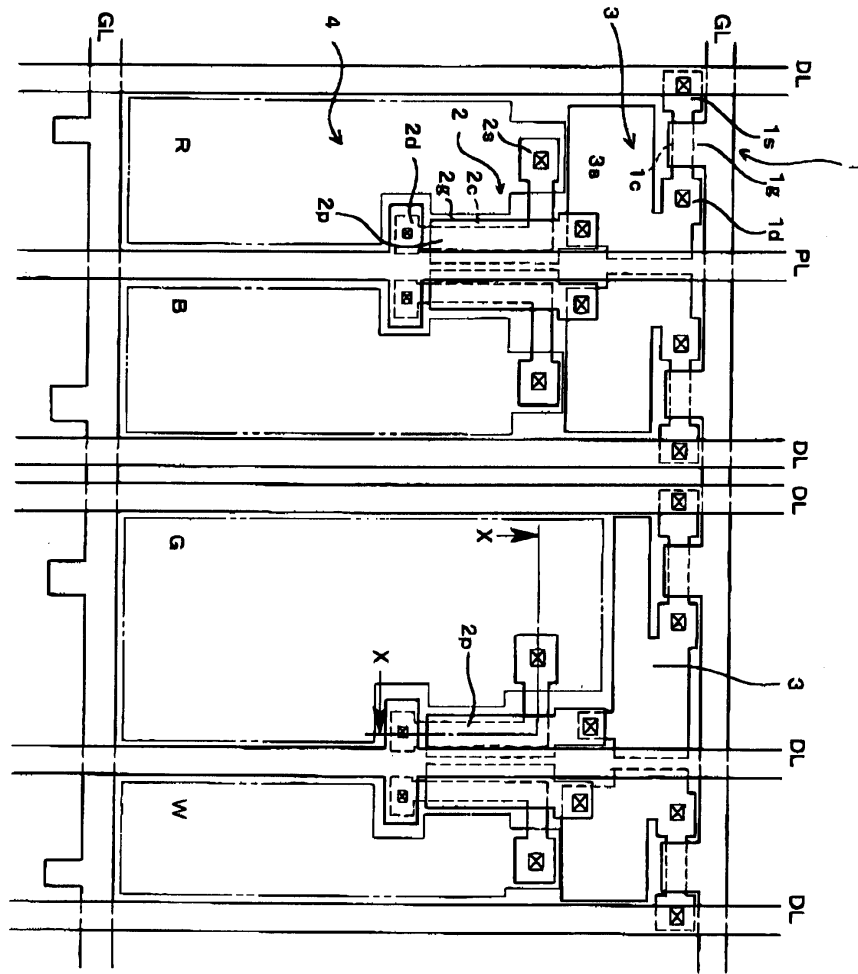
4 : 유기 EL 소자

도면

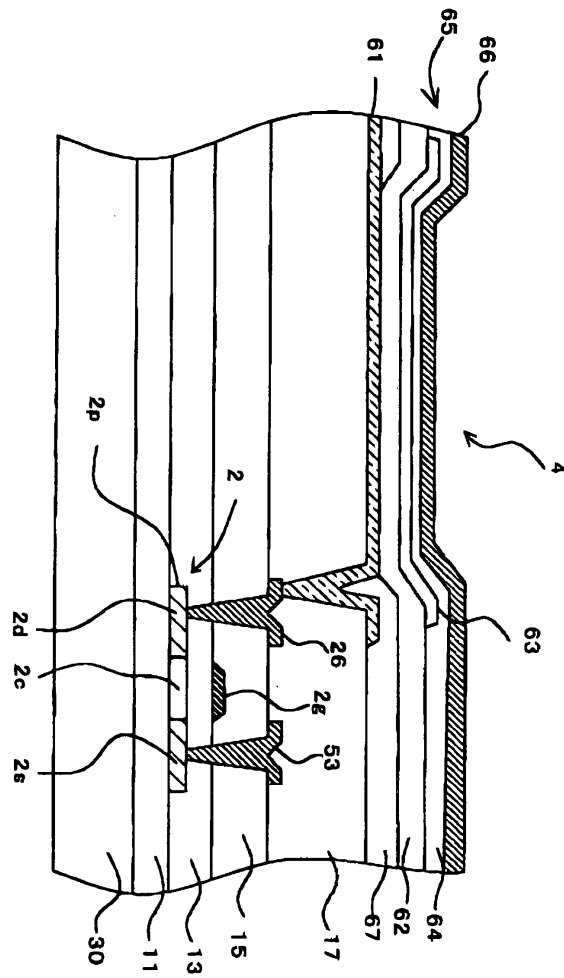
도면1



도면2



도면3



专利名称(译)	有机EL面板		
公开(公告)号	KR100692329B1	公开(公告)日	2007-03-09
申请号	KR1020040076885	申请日	2004-09-24
[标]申请(专利权)人(译)	三洋电机株式会社 山洋电气株式会社		
申请(专利权)人(译)	三洋电机有限公司是分租		
当前申请(专利权)人(译)	三洋电机有限公司是分租		
[标]发明人	MATSUMOTO SHOICHIRO		
发明人	MATSUMOTO,SHOICHIRO		
IPC分类号	H05B33/00 H01L29/786 H01L51/50 G09F9/30 G09G3/10 H01L21/77 H01L27/12 H01L27/32 H05B33/08 H05B33/12 H05B33/14		
CPC分类号	H01L27/3262 H01L29/78696 G09G2300/0842 G09G2300/0452 H01L27/1214 H01L27/3244 H01L27/3213 H01L27/12		
代理人(译)	LEE , JUNG HEE CHANG, SOO KIL		
优先权	2003337933 2003-09-29 JP		
其他公开文献	KR1020050031413A		
外部链接	Espacenet		

摘要(译)

有机EL面板的孔径比增加。驱动晶体管(2)，漏极区域(2d)通过触点连接到电源线PL。源(2s)区域通过接触连接到有机电致发光显示器(4)的透明电极。并且沟道区(2c)几乎弯曲成L形。因此，可以从与栅电极(2g)平行的方向向右延伸的是沟道区域(2c)上的电源线PL，并且简化了布置。因此，可以增加孔径比。有机电致发光显示器，开口率，像素区域，栅极绝缘层，电源线，累积体积。

