



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0037192
(43) 공개일자 2008년04월30일

(51) Int. Cl.

H05B 33/22 (2006.01)

(21) 출원번호 10-2006-0103930

(22) 출원일자 2006년10월25일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

박지용

경기 수원시 영통구 망포동 현대아이파크아파트
109동 802호

(74) 대리인

팬코리아특허법인

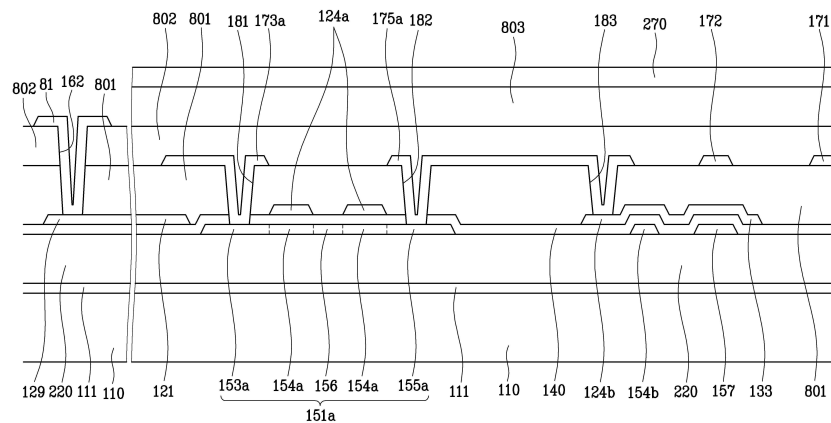
전체 청구항 수 : 총 12 항

(54) 표시 장치 및 그의 제조 방법

(57) 요약

본 발명은 표시 장치 및 그의 제조 방법에 관한 것으로서, 기판, 그 위에 형성되어 있는 차광 부재, 차광 부재 위에 형성되어 있는 반도체, 반도체 위에 형성되어 있는 게이트 절연막, 게이트 절연막 위에 형성되어 있는 게이트 도전체, 게이트 절연막 및 게이트 도전체 위에 형성되어 있는 제1 층간 절연막, 제1 층간 절연막 위에 형성되어 있는 데이터 도전체, 데이터 도전체 및 제1 층간 절연막 위에 형성되어 있는 제2 층간 절연막, 제2 층간 절연막 위에 형성되어 있는 화소 전극, 화소 전극 영역을 둘러싸는 개구부를 갖는 제3 층간 절연막, 개구부 내에 형성되어 있는 유기 발광 부재 및 유기 발광 부재 및 제3 층간 절연막 위에 형성되어 있는 공통 전극을 포함하며, 차광 부재는 니켈 및 산화 규소를 포함한다. 이와 같이, 반도체 바로 아래에 니켈 및 산화 규소를 포함하는 차광 부재를 배치함으로써 반도체의 결정화 속도를 향상하여 공정 시간을 단축할 수 있다. 또한, 화소 전극과 대응하는 영역에 차광 부재를 배치함으로써 외부광이 화소 전극, 게이트 도전체 및 데이터 도전체와 같은 금속 배선으로부터 반사되어 누설되는 것을 완전히 차단하여 유기 발광 표시 장치의 대비비와 화질을 향상할 수 있다.

대표도 - 도2



특허청구의 범위

청구항 1

기관,
 상기 기관 위에 형성되어 있는 차광 부재,
 상기 차광 부재 위에 형성되어 있는 반도체,
 상기 반도체 위에 형성되어 있는 게이트 절연막,
 상기 게이트 절연막 위에 형성되어 있는 게이트 도전체,
 상기 게이트 절연막 및 상기 게이트 도전체 위에 형성되어 있는 제1 층간 절연막,
 상기 제1 층간 절연막 위에 형성되어 있는 데이터 도전체,
 상기 데이터 도전체 및 상기 제1 층간 절연막 위에 형성되어 있는 제2 층간 절연막,
 상기 제2 층간 절연막 위에 형성되어 있는 화소 전극,
 상기 화소 전극 영역을 둘러싸는 개구부를 갖는 제3 층간 절연막,
 상기 개구부 내에 형성되어 있는 유기 발광 부재 및
 상기 유기 발광 부재 및 상기 제3 층간 절연막 위에 형성되어 있는 공통 전극
 을 포함하며,
 상기 차광 부재는 니켈 및 산화 규소를 포함하는 표시 장치.

청구항 2

제1항에서,
 상기 차광 부재의 니켈 농도는 상기 기관과 가까워질수록 점점 높아지는 표시 장치.

청구항 3

제2항에서,
 상기 차광 부재의 산화 규소 농도는 상기 기관과 가까워질수록 점점 낮아지는 표시 장치.

청구항 4

제1항에서,
 상기 차광 부재는 투광부를 가지며, 상기 투광부는 상기 화소 전극과 대응하는 위치에 배치되어 있는 표시 장치.

청구항 5

제1항에서,
 상기 반도체는 다결정 규소인 표시 장치.

청구항 6

기관 위에 차광 부재를 형성하는 단계,
 상기 차광 부재 위에 반도체를 형성하는 단계,
 상기 반도체 및 상기 차광 부재 위에 게이트 절연막을 형성하는 단계,
 상기 게이트 절연막 위에 게이트 도전체를 형성하는 단계,

상기 게이트 도전체 및 상기 게이트 절연막 위에 제1 절연막을 형성하는 단계,

상기 제1 절연막 위에 데이터 도전체를 형성하는 단계,

상기 데이터 도전체 및 상기 제1 절연막 위에 제2 절연막을 형성하는 단계,

상기 제2 절연막 위에 화소 전극을 형성하는 단계,

상기 제2 절연막 위에 화소 전극 영역을 독처럼 둘러싸 정의하는 개구부를 갖는 제3 절연막을 형성하는 단계,

상기 개구부 내에 유기 발광 부재를 형성하는 단계, 및

상기 유기 발광 부재 및 상기 제3 절연막을 형성하는 단계

를 포함하며,

상기 차광 부재는 니켈 및 산화 규소를 타겟(target)으로 하는 코-스퍼터링(co-sputtering)을 이용하여 증착하는 표시 장치의 제조 방법.

청구항 7

제6항에서,

상기 차광 부재를 형성하는 단계에서는 상기 화소 전극과 대응하는 위치에 투광부를 형성하는 표시 장치의 제조 방법.

청구항 8

제6항에서,

상기 반도체는 다결정 규소로 이루어진 표시 장치의 제조 방법.

청구항 9

기판,

상기 기판 위에 형성되어 있는 차광 부재,

상기 차광 부재 위에 형성되어 있는 반도체,

상기 반도체 위에 형성되어 있는 게이트 절연막,

상기 게이트 절연막 위에 형성되어 있는 제어 전극,

상기 제어 전극 및 상기 게이트 절연막 위에 형성되어 있으며, 접촉 구멍을 갖는 제1 층간 절연막,

상기 제1 층간 절연막 위에 형성되어 있고, 상기 접촉 구멍을 통해 상기 반도체와 전기적으로 연결되어 있으며,

상기 제어 전극을 중심으로 서로 분리되어 있는 입력 전극 및 출력 전극,

상기 입력 전극, 출력 전극 및 상기 제1 층간 절연막 위에 형성되어 있는 제2 층간 절연막, 및

상기 제2 층간 절연막 위에 형성되어 있는 화소 전극

을 포함하며,

상기 차광 부재는 니켈 및 산화 규소를 포함하는 표시 장치.

청구항 10

제9항에서,

상기 차광 부재의 니켈 농도는 상기 기판과 가까워질수록 점점 높아지는 표시 장치.

청구항 11

제10항에서,

상기 차광 부재의 산화 규소 농도는 상기 기판과 가까워질수록 점점 낮아지는 표시 장치.

청구항 12

제9항에서,

상기 차광 부재는 투광부를 가지며, 상기 투광부는 상기 화소 전극과 대응하는 위치에 배치되어 있는 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <11> 본 발명은 표시 장치 및 그의 제조 방법에 관한 것으로, 특히 유기 발광 표시 장치의 제조 방법에 관한 것이다.
- <12> 최근 퍼스널 컴퓨터나 텔레비전 등의 경량화 및 박형화에 따라 표시 장치도 경량화 및 박형화가 요구되고 있으며, 이러한 요구에 따라 음극선관(cathode ray tube, CRT)이 평판 표시 장치로 대체되고 있다.
- <13> 이러한 평판 표시 장치에는 액정 표시 장치(liquid crystal display, LCD), 전계 방출 표시 장치(field emission display, FED), 유기 발광 표시 장치(organic light emitting diode display), 플라스마 표시 장치(plasma display panel, PDP) 등이 있다.
- <14> 일반적으로 능동형 평판 표시 장치에서는 복수의 화소가 행렬 형태로 배열되며, 주어진 휘도 정보에 따라 각 화소의 광 강도를 제어함으로써 화상을 표시한다. 이 중 유기 발광 표시 장치는 형광성 유기 물질을 전기적으로 여기 발광시켜 화상을 표시하는 표시 장치로서, 자기 발광형이고 소비 전력이 작으며, 시야각이 넓고 화소의 응답 속도가 빠르므로 고화질의 동영상 표시하기 용이하다.

발명이 이루고자 하는 기술적 과제

- <15> 이와 같은 유기 발광 표시 장치는 외광 효율 개선 및 박막 트랜지스터의 특성을 향상하기 위해 화소 전극 가장자리 주변을 독처럼 둘러싼 개구부를 가지며 차광 부재로서의 역할을 하는 절연막이 존재한다.
- <16> 그러나 화소 전극 및 금속 배선으로부터 외부광이 반사되어 빛이 누설됨에 따라 유기 발광 표시 장치의 대비비(contrast ration)가 저하될 수 있다.
- <17> 이러한 문제를 해결하기 위해 종래에는 고가의 편광판을 부착하였으나 광 투과율이 저하되는 문제가 발생한다. 또한, 이와 같이 유기 발광 표시 장치에 고가의 편광판을 부착함에 따라 제품의 원가가 높아지는 문제가 있다.
- <18> 따라서, 본 발명이 이루고자 하는 기술적 과제는 유기 발광 표시 장치의 대비비 향상 및 제품의 저가격화를 위한 것이다.

발명의 구성 및 작용

- <19> 본 발명에 따른 유기 발광 표시 장치는 기판, 상기 기판 위에 형성되어 있는 차광 부재, 상기 차광 부재 위에 형성되어 있는 반도체, 상기 반도체 위에 형성되어 있는 게이트 절연막, 상기 게이트 절연막 위에 형성되어 있는 게이트 도전체, 상기 게이트 절연막 및 상기 게이트 도전체 위에 형성되어 있는 제1 층간 절연막, 상기 제1 층간 절연막 위에 형성되어 있는 데이터 도전체, 상기 데이터 도전체 및 상기 제1 층간 절연막 위에 형성되어 있는 제2 층간 절연막, 상기 제2 층간 절연막 위에 형성되어 있는 화소 전극, 상기 화소 전극 영역을 독처럼 둘러싸는 개구부를 갖는 제3 층간 절연막, 상기 개구부 내에 형성되어 있는 유기 발광 부재 및 상기 유기 발광 부재 및 상기 제3 층간 절연막 위에 형성되어 있는 공통 전극을 포함하며, 상기 차광 부재는 니켈 및 산화 규소를 포함한다.
- <20> 상기 차광 부재의 니켈 농도는 상기 기판과 가까워질수록 점점 높아지며, 상기 차광 부재의 산화 규소 농도는 상기 기판과 가까워질수록 점점 낮아질 수 있다.

- <21> 상기 차광 부재는 투광부를 가지며, 상기 투광부는 상기 화소 전극과 대응하는 위치에 배치되어 있을 수 있다.
- <22> 상기 반도체는 다결정 규소일 수 있다.
- <23> 기관 위에 차광 부재를 형성하는 단계, 상기 차광 부재 위에 반도체를 형성하는 단계, 상기 반도체 및 상기 차광 부재 위에 게이트 절연막을 형성하는 단계, 상기 게이트 절연막 위에 게이트 도전체를 형성하는 단계, 상기 게이트 도전체 및 상기 게이트 절연막 위에 제1 절연막을 형성하는 단계, 상기 제1 절연막 위에 데이터 도전체를 형성하는 단계, 상기 데이터 도전체 및 상기 제1 절연막 위에 제2 절연막을 형성하는 단계, 상기 제2 절연막 위에 화소 전극을 형성하는 단계, 상기 제2 절연막 위에 화소 전극 영역을 독처럼 둘러싸 정의하는 개구부를 갖는 제3 절연막을 형성하는 단계, 상기 개구부 내에 유기 발광 부재를 형성하는 단계, 및 상기 유기 발광 부재 및 상기 제3 절연막을 형성하는 단계를 포함하며, 상기 차광 부재는 니켈 및 산화 규소를 타겟(target)으로 하는 코-스퍼터링(co-sputtering)을 이용하여 증착한다.
- <24> 상기 차광 부재를 형성하는 단계에서는 상기 화소 전극과 대응하는 위치에 투광부를 형성할 수 있다.
- <25> 상기 반도체는 다결정 규소로 이루어질 수 있다.
- <26> 기관, 상기 기관 위에 형성되어 있는 차광 부재, 상기 차광 부재 위에 형성되어 있는 반도체, 상기 반도체 위에 형성되어 있는 게이트 절연막, 상기 게이트 절연막 위에 형성되어 있는 제어 전극, 상기 제어 전극 및 상기 게이트 절연막 위에 형성되어 있으며, 접촉 구멍을 갖는 제1 층간 절연막, 상기 제1 층간 절연막 위에 형성되어 있고, 상기 접촉 구멍을 통해 상기 반도체와 전기적으로 연결되어 있으며, 상기 제어 전극을 중심으로 서로 분리되어 있는 입력 전극 및 출력 전극, 상기 입력 전극, 출력 전극 및 상기 제1 층간 절연막 위에 형성되어 있는 제2 층간 절연막, 및 상기 제2 층간 절연막 위에 형성되어 있는 화소 전극을 포함하며, 상기 차광 부재는 니켈 및 산화 규소를 포함한다.
- <27> 상기 차광 부재의 니켈 농도는 상기 기관과 가까워질수록 점점 높아질 수 있다.
- <28> 상기 차광 부재의 산화 규소 농도는 상기 기관과 가까워질수록 점점 낮아질 수 있다.
- <29> 상기 차광 부재는 투광부를 가지며, 상기 투광부는 상기 화소 전극과 대응하는 위치에 배치되어 있을 수 있다.
- <30> 이하에서는, 도면을 참조하여 본 발명의 한 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- <31> 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우 뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- <32> 먼저, 본 발명의 한 실시예에 따른 유기 발광 표시 장치에 대하여 도 1 내지 도 3을 참고로 하여 상세하게 설명한다.
- <33> 도 1은 본 발명의 한 실시예에 따른 유기 발광 표시 장치용 박막 트랜지스터 표시판의 배치도이고, 도 2 및 도 3은 도 1의 박막 트랜지스터 표시판을 각각 II-II'선, III-III'선을 따라 잘라 이어 붙인 단면도이다.
- <34> 투명한 유리 또는 플라스틱 따위로 만들어진 절연 기관(110) 위에 질화규소(SiNx) 또는 산화규소(SiO₂)로 이루어진 차단막(blocking film)(111)이 형성되어 있다. 차단막(111)은 복층 구조를 가질 수도 있다.
- <35> 차단막(111) 위에는 니켈(Ni) 및 산화 규소(SiO_x)로 만들어진 차광 부재(220)가 형성되어 있다. 이러한 차광 부재(220)의 니켈은 기관(110)에 가까워질수록 농도가 점점 증가하고, 차광 부재(220)의 산화 규소는 기관(110)에 가까워질수록 농도가 점점 감소한다. 이와 같은, 차광 부재(220)는 외부광을 차단한다. 차광 부재(220)는 표시를 위한 빛이 통과하는 투광부(221)를 가진다.
- <36> 차광 부재(220) 위에는 다결정 규소(poly-Si) 따위로 이루어진 복수의 제1 섬형 반도체(151a) 및 제2 섬형 반도체(151b)가 형성되어 있다.
- <37> 제1 섬형 반도체(151a)의 진성 영역은 제1 채널 영역(channel region)(154a)을 포함하고, 고농도 불순물 영역은 제1 채널 영역(154a)을 중심으로 차례로 분리되어 있는 제1 소스 영역(source region)(153a), 진성 영역(156) 및 제1 드레인 영역(drain region)(155a)을 포함한다. 그리고 제2 섬형 반도체(151b)의 진성 영역은 제2 채널

영역(channel region)(154b)을 포함하며, 고농도 불순물 영역은 제2 채널 영역(154b)을 중심으로 분리되어 있는 제2 소스 영역(source region)(153b)과 제2 드레인 영역(drain region)(155b)을 포함한다.

- <38> 한편, 제1 소스 영역(153a)과 제1 채널 영역(154a), 제1 채널 영역(154a)과 중간 영역(156), 제1 채널 영역(154a)과 제1 드레인 영역(155a), 제2 소스 영역(153b)과 제2 채널 영역(154b) 및 제2 드레인 영역(155b)과 제2 채널 영역(154b) 사이에 저농도 불순물 영역(도시하지 않음)이 존재할 수 있다. 이 저농도 불순물 영역(도시하지 않음)은 박막 트랜지스터의 누설 전류(leakage current)나 펀치스루(punch through) 현상이 발생하는 것을 방지하며, 불순물이 들어있지 않은 오프셋(offset) 영역으로 대체할 수 있다.
- <39> 반도체(151a, 151b, 151c) 및 차광 부재(220) 위에는 게이트 절연막(gate insulating layer)(140)이 형성되어 있다. 게이트 절연막(140)은 질화규소(SiNx) 또는 산화규소(SiOx) 따위로 만들어진다.
- <40> 게이트 절연막(140) 위에는 제1 제어 전극(124a)을 포함하는 복수의 게이트선(gate line)(121)과 복수의 제2 제어 전극(124b)을 포함하는 게이트 도전체(gate conductor)가 형성되어 있다.
- <41> 게이트선(121)은 게이트 신호를 전달하며 주로 가로 방향으로 뻗어 있다. 각 게이트선(121)은 다른 층 또는 외부 구동 회로와의 접속을 위하여 면적이 넓은 끝 부분(129)을 포함하며, 제1 제어 전극(124a)은 게이트선(121)으로부터 위로 뻗어 있다. 게이트 신호를 생성하는 게이트 구동 회로(도시하지 않음)가 기판(110) 위에 집적되어 있는 경우 게이트선(121)이 연장되어 게이트 구동 회로와 직접 연결될 수 있다.
- <42> 제2 제어 전극(124b)은 게이트선(121)과 분리되어 있으며, 윗방향으로 뻗다가 오른 쪽으로 잠시 방향을 바꾸었다가 위로 길게 뻗은 유지 전극(storage electrode)(133)을 포함한다.
- <43> 게이트 도전체(121, 124b)는 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등은 계열의 금속, 구리(Cu)나 구리 합금 등 구리 계열의 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등 몰리브덴 계열의 금속, 크롬(Cr), 탄탈륨(Ta), 티타늄(Ti), 텅스텐(W) 따위로 이루어질 수 있다. 그러나 게이트선(121) 및 유지 전극선(131)은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다층막 구조를 가질 수도 있다. 이들 도전막 중 하나는 게이트선(121) 및 제2 제어 전극(124b)의 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄 계열의 금속, 은 계열의 금속, 구리 계열의 금속으로 이루어질 수 있다. 다른 하나의 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 접촉 특성이 우수한 물질, 이를 테면 몰리브덴 계열 금속, 크롬, 탄탈륨, 또는 티타늄 등으로 이루어질 수 있다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄(합금) 상부막 및 알루미늄(합금) 하부막과 몰리브덴(합금) 상부막을 들 수 있다. 그러나 게이트 도전체(121, 124b)는 이외에도 다양한 여러 가지 금속과 도전체로 만들어질 수 있다.
- <44> 게이트 도전체(121, 124b, 124c)의 측면은 기판(110) 면에 대하여 30° 내지 80° 정도의 경사각으로 기울어진 것이 바람직하다.
- <45> 게이트 도전체(121, 124b) 위에는 제1 층간 절연막(interlayer insulating film)(801)이 형성되어 있다. 제1 층간 절연막(801)은 산화규소(SiOx)로 만들어질 수 있다.
- <46> 제1 층간 절연막(801)과 게이트 절연막(140)에는 제1 및 제2 소스 영역(153a, 153b)과 제1 및 제2 드레인 영역(155a, 155b)을 드러내는 복수의 접촉 구멍(181, 182, 183, 184, 185)이 형성되어 있다.
- <47> 제1 층간 절연막(801) 위에는 복수의 데이터선(data line)(171), 복수의 구동 전압선(172) 및 복수의 제1 및 제2 출력 전극(175a, 175b)을 포함하는 복수의 데이터 도전체(data conductor)가 형성되어 있다.
- <48> 데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121)과 교차한다. 각 데이터선(171)은 제1 제어 전극(124a)을 향하여 뻗은 복수의 제1 입력 전극(input electrode)(173a)과 다른 층 또는 외부 구동 회로와의 접속을 위하여 면적이 넓은 끝 부분(179)을 포함한다.
- <49> 구동 전압선(172)은 구동 전압을 전달하며 주로 세로 방향으로 뻗어 게이트선(121)과 교차한다. 각 구동 전압선(172)은 제2 제어 전극(124b)을 향하여 뻗은 복수의 제2 입력 전극(173b)을 포함한다. 구동 전압선(172)은 유지 전극(133)과 중첩하며, 서로 연결될 수 있다.
- <50> 제1 및 제2 출력 전극(175a, 175b)은 서로 분리되어 있고 데이터선(171) 및 구동 전압선(172)과도 분리되어 있다. 제1 입력 전극(173a)과 제1 출력 전극(175a)은 제1 제어 전극(124a)을 중심으로 서로 마주보고, 제2 입력 전극(173b)과 제2 출력 전극(175b)은 제2 제어 전극(124b)을 중심으로 서로 마주본다.

- <51> 이러한 제1 및 제2 입력 전극(173a, 173b)과 제1 및 제2 출력 전극(175a, 175b)은 다른 신호선(도시하지 않음)과 연결될 수 있다.
- <52> 데이터 신호를 생성하는 데이터 구동 회로(도시하지 않음)가 기판(110) 위에 집적되어 있는 경우, 데이터선(171)이 연장되어 데이터 구동 회로와 직접 연결될 수 있다.
- <53> 데이터 도전체(171, 172, 175a, 175b)는 몰리브덴, 크롬, 탄탈륨 및 티타늄 등 내화성 금속 또는 이들의 합금으로 만들어지는 것이 바람직하며, 내화성 금속 따위의 도전막(도시하지 않음)과 저저항 물질 도전막(도시하지 않음)으로 이루어진 다층막 구조를 가질 수 있다. 다층막 구조의 예로는 크롬 또는 몰리브덴 (합금) 하부막과 알루미늄 (합금) 상부막의 이중막, 몰리브덴 (합금) 하부막과 알루미늄 (합금) 중간막과 몰리브덴 (합금) 상부막의 삼중막을 들 수 있다. 그러나 데이터 도전체(171, 172, 175a, 175b)는 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.
- <54> 게이트 도전체(121, 124b)와 마찬가지로 데이터 도전체(171, 172, 175a, 175b) 또한 그 측면이 기판(110) 면에 대하여 30° 내지 80° 정도의 경사각으로 기울어진 것이 바람직하다.
- <55> 데이터 도전체(171, 173a, 173b, 175a, 175b) 및 제1 층간 절연막(801) 위에는 제2 층간 절연막(802)이 형성되어 있다. 여기서, 제2 층간 절연막(802)은 게이트선(121)의 끝 부분(129), 데이터선(171)의 끝 부분(179)과 제2 출력 전극(175b)을 각각 노출하는 복수의 접촉 구멍(162, 166, 168)을 갖는다.
- <56> 제2 층간 절연막(802) 위에는 복수의 접촉 보조 부재(contact assistant)(81, 82) 및 화소 전극(191)이 형성되어 있다. 이들은 ITO 또는 IZO 등의 투명한 도전 물질이나 알루미늄, 은 또는 그 합금 등의 반사성 금속으로 만들어질 수 있다.
- <57> 화소 전극(191)은 접촉 구멍(166)을 통하여 제2 출력 전극(175b)과 물리적·전기적으로 연결되어 있다.
- <58> 접촉 보조 부재(81, 82)는 각각 접촉 구멍(162, 168)을 통하여 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 연결된다. 접촉 보조 부재(81, 82)는 데이터선(171) 및 게이트선(121)의 끝 부분(179, 129)과 외부 장치와의 접촉성을 보완하고 이들을 보호한다.
- <59> 제2 층간 절연막(802) 위에는 제3 층간 절연막(803)이 형성되어 있다. 제3 층간 절연막(803)은 화소 전극(191) 가장자리 주변을 독(bank)처럼 둘러싸서 개구부(opening)(865)를 정의하며 유기 절연물 또는 무기 절연물로 만들어진다. 제3 층간 절연막(803)은 또한 검정색 안료를 포함하는 감광제로 만들어질 수 있다. 이러한 제3 층간 절연막(803)은 전술한 차광 부재(220)과 함께 외부광을 차단할 수 있다.
- <60> 제3 층간 절연막(803)이 정의하는 개구부(865) 내에는 유기 발광 부재(organic light emitting member)(370)가 형성되어 있다. 유기 발광 부재(370)는 적색, 녹색, 청색의 삼원색 등 기본색(primary color) 중 어느 하나의 빛을 고유하게 내는 유기 물질로 만들어진다. 유기 발광 표시 장치는 유기 발광 부재(370)들이 내는 기본색 색광의 공간적인 합으로 원하는 영상을 표시한다.
- <61> 유기 발광 부재(370)는 빛을 내는 발광층(emitting layer)(도시하지 않음) 외에 발광층의 발광 효율을 향상하기 위한 부대층(auxiliary layer)(도시하지 않음)을 포함하는 다층 구조를 가질 수 있다. 부대층에는 전자와 정공의 균형을 맞추기 위한 전자 수송층(electron transport layer)(도시하지 않음) 및 정공 수송층(hole transport layer)(도시하지 않음)과 전자와 정공의 주입을 강화하기 위한 전자 주입층(electron injecting layer)(도시하지 않음) 및 정공 주입층(hole injecting layer)(도시하지 않음) 등이 있다.
- <62> 유기 발광 부재(370) 및 제3 층간 절연막(803) 위에는 공통 전극(common electrode)(270)이 형성되어 있다. 공통 전극(270)은 공통 전압(Vss)을 인가 받으며, 칼슘(Ca), 바륨(Ba), 마그네슘(Mg), 알루미늄(Al), 은(Ag) 등을 포함하는 반사성 금속 또는 ITO 또는 IZO 등의 투명한 도전 물질로 만들어진다.
- <63> 이러한 유기 발광 표시 장치에서, 게이트선(121)에 연결되어 있는 제1 제어 전극(124a), 데이터선(171)에 연결되어 있는 제1 입력 전극(173a) 및 제1 출력 전극(175a)은 제1 섬형 반도체(151a)와 함께 스위칭 박막 트랜지스터(switching TFT)(Qs)를 이루며, 스위칭 박막 트랜지스터(Qs)의 채널(channel)은 제1 입력 전극(173a)과 제1 출력 전극(175a) 사이의 제1 채널 영역(154a)에 형성된다. 제1 출력 전극(175a)에 연결되어 있는 제2 제어 전극(124b), 구동 전압선(172)에 연결되어 있는 제2 입력 전극(173b) 및 화소 전극(191)에 연결되어 있는 제2 출력 전극(175b)은 제2 섬형 반도체(151b)와 함께 구동 박막 트랜지스터(driving TFT)(Qd)를 이루며, 구동 박막 트랜지스터(Qd)의 채널은 제2 입력 전극(173b)과 제2 출력 전극(175b) 사이의 제2 채널 영역(154b)에 형성된다.

- <64> 화소 전극(191), 유기 발광 부재(370) 및 공통 전극(270)은 유기 발광 다이오드(LD)를 이루며, 화소 전극(191)이 애노드(anode), 공통 전극(270)이 캐소드(cathode)가 되거나 반대로 화소 전극(191)이 캐소드, 공통 전극(270)이 애노드가 된다. 서로 중첩하는 유지 전극(133)과 구동 전압선(172)은 유지 축전기(storage capacitor)(Cst)를 이룬다.
- <65> 화소 전극(191), 유기 발광 부재(370) 및 공통 전극(270)은 유기 발광 다이오드(LD)를 이루며, 화소 전극(191)이 애노드(anode), 공통 전극(270)이 캐소드(cathode)가 되거나 반대로 화소 전극(191)이 캐소드, 공통 전극(270)이 애노드가 된다. 서로 중첩하는 유지 전극(133)과 구동 전압선(172)은 유지 축전기(storage capacitor)(Cst)를 이룬다.
- <66> 이러한 유기 발광 표시 장치는 기판(110)의 위쪽 또는 아래쪽으로 빛을 발산함으로써 영상을 표시한다. 불투명한 화소 전극(191)과 투명한 공통 전극(270)은 기판(110)의 위쪽 방향으로 영상을 표시하는 전면 발광(top emission) 방식의 유기 발광 표시 장치에 적용하며, 투명한 화소 전극(191)과 불투명한 공통 전극(270)은 기판(110)의 아래 방향으로 영상을 표시하는 배면 발광(bottom emission) 방식의 유기 발광 표시 장치에 적용한다.
- <67> 본 발명의 실시예에 따른 유기 발광 표시 장치용 박막 트랜지스터 표시판의 경우
- <68> 그러면, 도 1 내지 도 3에 도시한 유기 발광 표시 장치의 제조 방법에 대하여 도 4 내지 도 15를 참고하여 상세하게 설명한다.
- <69> 도 4는 본 발명의 한 실시예에 따른 도 1에 도시한 박막 트랜지스터 표시판을 제조하는 중간 단계에서의 배치도이고, 도 5 및 도 6은 도 4의 박막 트랜지스터 표시판을 각각 V-V'선, VI-VI'선을 따라 자른 단면도이고, 도 7은 도 4의 다음 단계에서의 박막 트랜지스터 표시판의 배치도이고, 도 8 및 도 9는 도 7의 박막 트랜지스터 표시판을 각각 VIII-VIII'선, IX-IX'선을 따라 자른 단면도이고, 도 10은 도 7의 다음 단계에서의 박막 트랜지스터 표시판의 배치도이고, 도 11 및 도 12는 도 10의 박막 트랜지스터 표시판을 각각 XI-XI'선, XII-XII'선을 따라 자른 단면도이고, 도 13은 도 10의 다음 단계에서의 박막 트랜지스터 표시판의 배치도이고, 도 14 및 도 15는 도 13의 박막 트랜지스터 표시판을 각각 XIV-XIV'선, XV-XV'선을 따라 자른 단면도이다.
- <70> 우선, 도 4 내지 도 6에 도시한 바와 같이, 절연 기판(110) 위에 산화 규소 등을 증착하여 차단막(111)을 형성한다.
- <71> 이어, 차단막(111) 위에 니켈(Ni) 및 산화 규소(SiO_x)를 타겟(target)으로 삼는 코-스퍼터링(co-sputtering) 공정을 이용하여 차광 부재막을 도포한다. 그리고 차광 부재막을 패터닝하여 화소 영역에 투광부(221)를 형성함으로써 차광 부재(220)를 완성한다. 이러한 차광 부재(220)의 니켈은 기판(110)에 가까워질수록 그 농도가 점점 증가하며, 반대로 차광 부재(220)의 산화 규소는 기판(110)에 가까워질수록 그 농도가 점점 감소한다. 이러한 차광 부재(220)는 외부광을 차단한다.
- <72> 그 다음, 차광 부재(220) 위에 비정질 반도체막을 증착한다. 그런 다음, 비정질 반도체막을 레이저 열처리(laser annealing), 노 열처리(furnace annealing) 또는 순차적 측면 고상화(sequential lateral solidification, SLS) 방식 등으로 다결정화하고 패터닝하여 제1 및 제2 섬형 반도체(151a, 151b)를 형성한다.
- <73> 이때, 레이저 열처리, 노 열처리 및 순차적 측면 고상화 방식의 공정 진행시 가해지는 열에 의해 차광 부재(220)가 포함하는 니켈의 극소량이 확산된다. 이때, 확산된 니켈은 제1 및 제2 섬형 반도체(151a, 151b)의 결정화를 유도하는데, 이를 금속 유도 결정화(metal induced crystallization, MIC)라 한다. 여기서, 차광 부재(220)의 니켈은 비정질 반도체막을 다결정화하는 다결정화 유도체이다.
- <74> 이에 따라, 본 발명에서는 제1 및 제2 섬형 반도체(151a, 151b)를 형성하기 위한 비정질 반도체막의 다결정화 공정 속도가 단축되며, 종래 공정보다 낮은 온도에서 더 많은 결정을 형성할 수 있다. 이에 따라, 유기 발광 표시 장치의 원가가 절감될 수 있다.
- <75> 여기서, 그런 다음, 도 7 내지 도 9에 도시한 바와 같이, 차광 부재(220) 및 반도체(151a, 151b) 위에 게이트 절연막(140)을 형성한다. 그리고 게이트 절연막(140) 위에 제1 제어 전극(124a)을 갖는 게이트선(121), 제2 제어 전극(124b) 및 유지 전극(133)을 형성한다. 이때, 제2 제어 전극(124b)은 유지 전극(133)과 전기적으로 연결을 이룬다.
- <76> 이어, 게이트선(121), 제2 제어 전극(124b) 및 유지 전극(133)을 마스크로 삼아 제1 및 제2 섬형 반도체(151a, 151b) 내부에 불순물을 주입한다. 이에 따라, 반도체(151a, 151b)의 제1 제어 전극(124a) 및 제2 제어 전극(124b) 아래 영역은 각각 제1 채널 영역(154a) 및 제2 채널 영역(154b)이 된다. 그리고 제1 섬형 반도체(151

a)의 제1 소스 영역(153a) 및 제1 드레인 영역(155a)은 제1 채널 영역(154a)을 중심으로 양쪽으로 분리되어 있으며, 제1 채널 영역(154a) 사이에는 중간 영역(156)이 존재한다. 이와 마찬가지로 제2 섬형 반도체(151b)의 제2 소스 영역(153b) 및 제2 드레인 영역(155b)은 제2 채널 영역(154b)을 중심으로 양쪽으로 분리되어 존재한다.

- <77> 그런 다음, 게이트 절연막(140) 및 게이트 도전체(121, 124b) 위에 접촉 구멍(181, 182, 183, 184, 185)을 갖는 제1 층간 절연막(801)을 형성한다. 여기서, 제1 층간 절연막(801)은 산화규소(SiO_x) 또는 질화규소(SiN_x)로 이루어질 수 있다.
- <78> 제1 층간 절연막(801)의 각 접촉 구멍(181, 182, 183, 184, 185)은 제1 및 제2 소스 영역(153a, 153b), 제1 및 제2 드레인 영역(155a, 155b), 그리고 제2 제어 전극(124b)이 위치하는 부분을 노출한다.
- <79> 다음, 도 10 내지 도 12에 도시한 바와 같이, 제1 층간 절연막(801) 위에 데이터선(171), 제1 출력 전극(175a), 구동 전압선(172) 및 제2 출력 전극(175b)을 형성한다.
- <80> 여기서, 데이터선(171)은 접촉 구멍(181)을 통해 노출된 제1 소스 영역(153a)과 전기적으로 연결을 이루는 제1 입력 전극(173a)을 포함하며, 구동 전압선(172)은 접촉 구멍(184)을 통해 제2 소스 영역(153b)과 전기적 연결을 이루는 제2 입력 전극(173b)을 포함한다. 그리고 제1 출력 전극(175a)은 접촉 구멍(182, 183)을 통해 제1 드레인 영역(155a) 및 제2 제어 전극(124b)과 전기적으로 연결을 이루고, 제2 출력 전극(175b)은 접촉 구멍(185)을 통해 제2 드레인 영역(155b)과 전기적 연결을 이룬다.
- <81> 이어, 데이터 도전체(171, 172, 175a, 175b), 제1 층간 절연막(801) 위에 접촉 구멍(162, 166, 168)을 갖는 제2 층간 절연막(802)을 형성한다. 여기서, 접촉 구멍(162)은 게이트선(121)의 끝부분(129)을 노출하고, 접촉 구멍(166)은 제2 출력 전극(175b)을 노출하며, 접촉 구멍(168)은 데이터선(171)의 끝부분(179)을 노출한다.
- <82> 그 다음, 도 13 내지 도 15에 도시한 바와 같이, 제2 층간 절연막(802) 위에 화소 전극(191)과 접촉 보조 부재(contact assistant)(81, 82)를 형성한다.
- <83> 화소 전극(191)은 접촉구멍(166)을 통해 노출된 제2 출력 전극(175b)과 전기적으로 연결을 이루며, 접촉 보조 부재(81, 82)는 각각 접촉 구멍(162, 168)을 통하여 노출된 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 전기적으로 연결된다.
- <84> 그런 다음, 제2 층간 절연막(802) 위에 화소 전극(191)을 노출하는 개구부(865)를 갖는 제3 층간 절연막(804)을 형성한다. 그리고 제3 층간 절연막(804)이 가지는 개구부(865) 내에 유기 발광 부재(organic light emitting member)(370)를 형성한다.
- <85> 여기서, 제3 층간 절연막(803)은 감광제로 이루어질 수 있으며, 전술한 차광 부재(220)과 함께 외부광의 누설을 방지한다. 이에 따라, 외부광이 게이트 도전체(121, 124a, 124b), 데이터 도전체(171, 172, 175a, 175b) 및 화소 전극(191) 등으로부터 반사되어 누설되는 빛을 완전히 차단함으로써 대비비와 화질을 향상할 수 있다.
- <86> 이어, 제3 층간 절연막(803) 및 유기 발광 부재(370) 위에 공통 전극(270)을 형성한다.
- <87> 이와 같이, 본 발명에서는 복수의 제1 및 제2 섬형 반도체(151a, 151b) 바로 아래에 니켈 및 산화 규소로 이루어진 차광 부재(220)를 배치한다. 그리고 본 발명에서는 제1 및 제2 섬형 반도체(151a, 151b)를 다결정화할 때, 니켈을 제1 및 제2 섬형 반도체(151a, 151b) 결정화의 유도체로 이용함으로써 제1 및 제2 섬형 반도체(151a, 151b)의 결정화 속도를 향상한다. 이에 따라, 유기 발광 표시 장치의 공정 시간을 단축할 수 있다.
- <88> 또한, 화소 전극(191)과 대응하는 영역을 제외한 영역에 차광 부재(220)를 배치함으로써 화소 전극(191) 및 데이터 도전체(171, 172, 175a, 175b)와 같은 금속 배선으로부터 반사되어 누설되는 외부광을 완전히 차단한다. 따라서, 유기 발광 표시 장치의 휘도를 향상하여 화질을 향상할 수 있다.

발명의 효과

- <89> 본 발명에 따르면, 복수의 섬형 반도체 바로 아래에 니켈 및 산화 규소로 이루어진 차광 부재를 배치함으로써 섬형 반도체의 결정화 속도를 향상하여 공정 시간을 단축할 수 있다.
- <90> 또한, 화소 전극과 대응하는 영역에 차광 부재를 배치함으로써 외부광이 화소 전극, 게이트 도전체 및 데이터 도전체와 같은 금속 배선으로부터 반사되어 누설되는 것을 완전히 차단하여 유기 발광 표시 장치의 대비비와 화질을 향상할 수 있다.

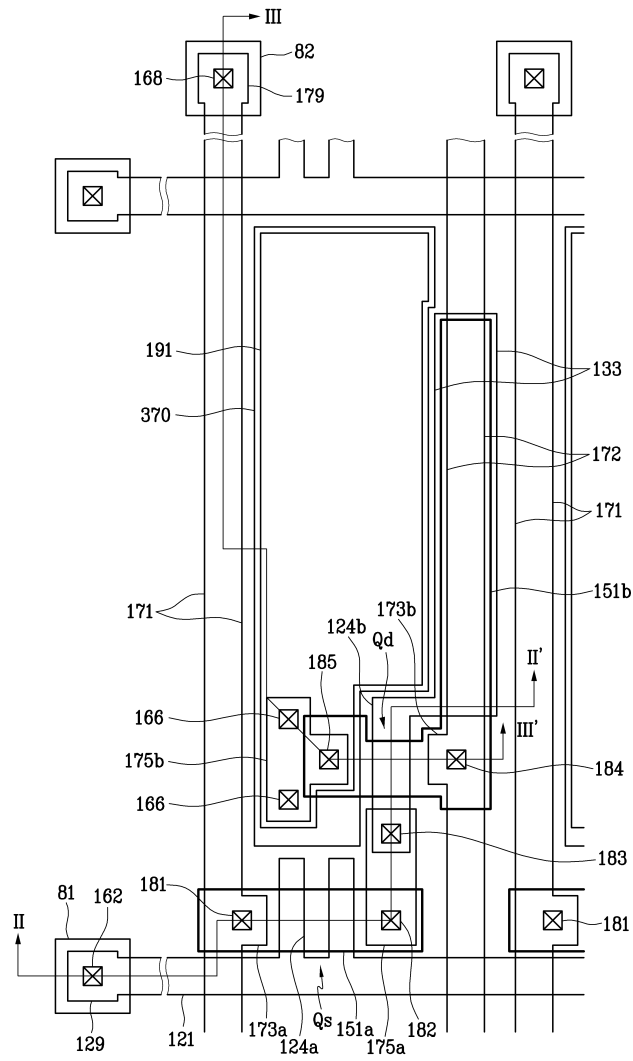
<91> 이상에서 본 발명의 바람직한 실시예들에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

도면의 간단한 설명

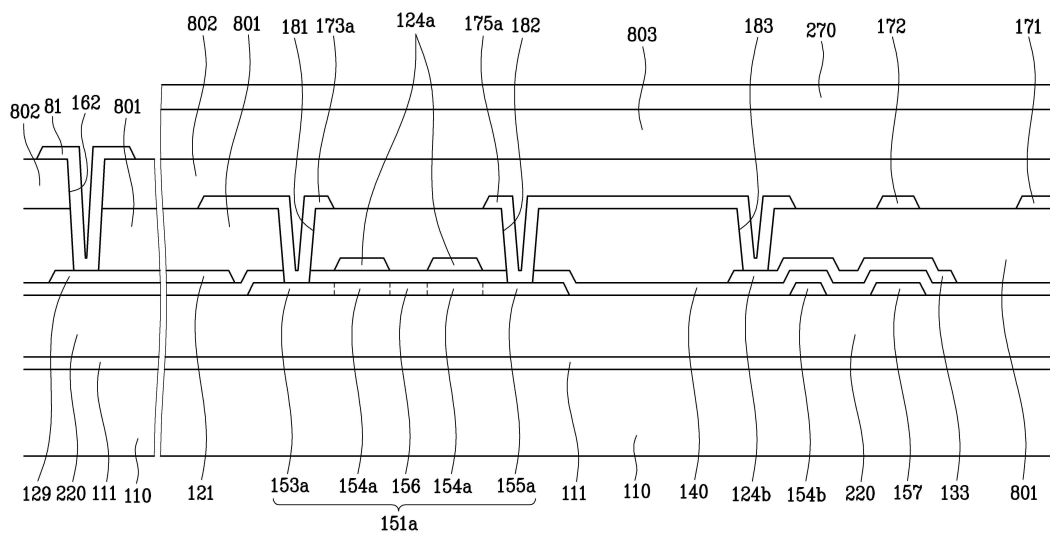
- <1> 도 1은 본 발명의 한 실시예에 따른 유기 발광 표시 장치용 박막 트랜지스터 표시판의 배치도이고,
- <2> 도 2 및 도 3은 도 1의 박막 트랜지스터 표시판을 각각 II-II'선, III-III'선을 따라 자른 단면도이고,
- <3> 도 4는 본 발명의 한 실시예에 따른 도 1에 도시한 박막 트랜지스터 표시판을 제조하는 중간 단계에서의 배치도이고,
- <4> 도 5 및 도 6은 도 4의 박막 트랜지스터 표시판을 각각 V-V'선, VI-VI'선을 따라 자른 단면도이고,
- <5> 도 7은 도 4의 다음 단계에서의 박막 트랜지스터 표시판의 배치도이고,
- <6> 도 8 및 도 9는 도 7의 박막 트랜지스터 표시판을 각각 VIII-VIII'선, IX-IX'선을 따라 자른 단면도이고,
- <7> 도 10은 도 7의 다음 단계에서의 박막 트랜지스터 표시판의 배치도이고,
- <8> 도 11 및 도 12는 도 10의 박막 트랜지스터 표시판을 각각 XI-XI'선, XII-XII'선을 따라 자른 단면도이고,
- <9> 도 13은 도 10의 다음 단계에서의 박막 트랜지스터 표시판의 배치도이고,
- <10> 도 14 및 도 15는 도 13의 박막 트랜지스터 표시판을 각각 XIV-XIV'선, XV-XV'선을 따라 자른 단면도이다.

도면

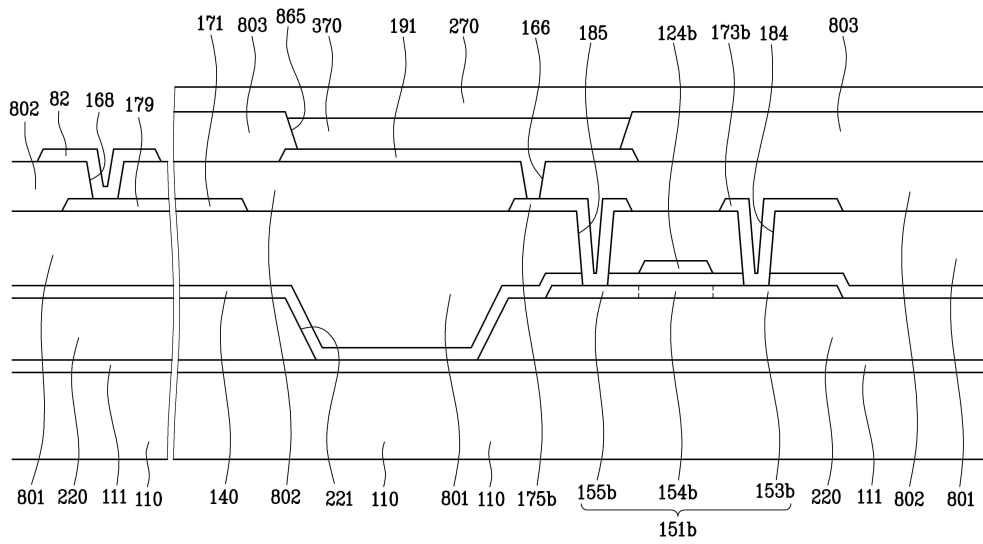
도면1



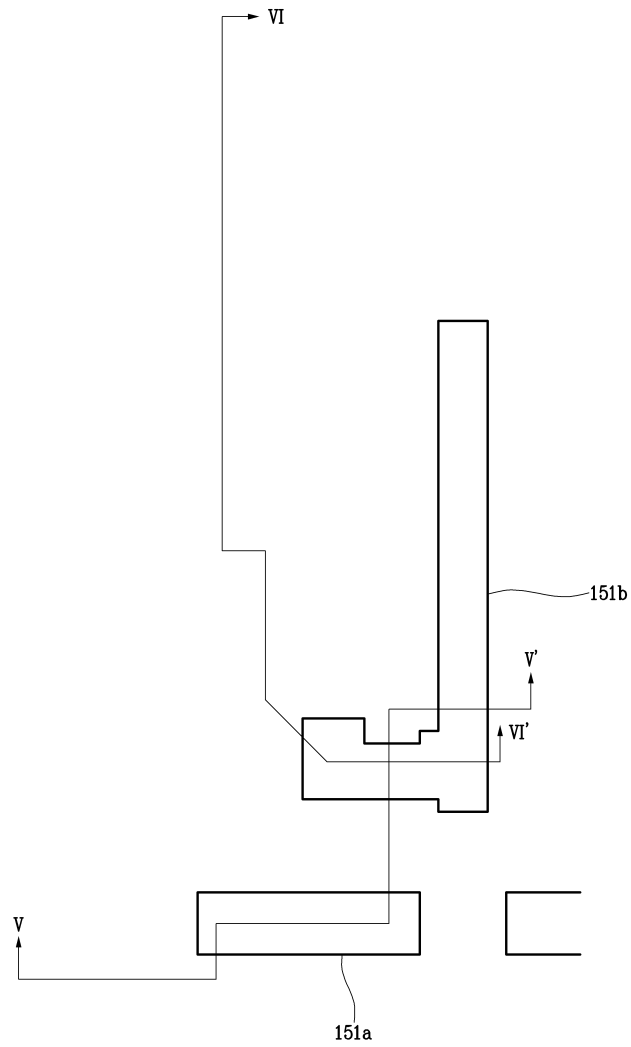
도면2



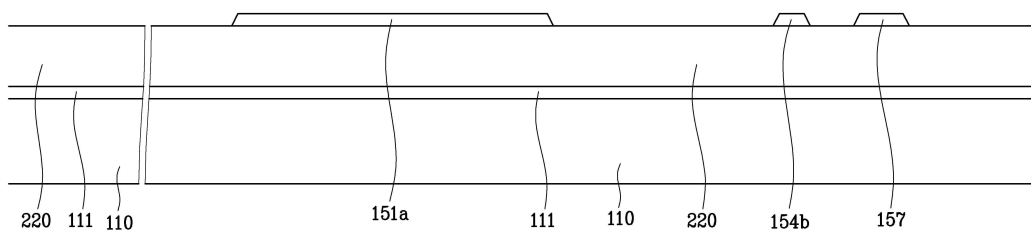
도면3



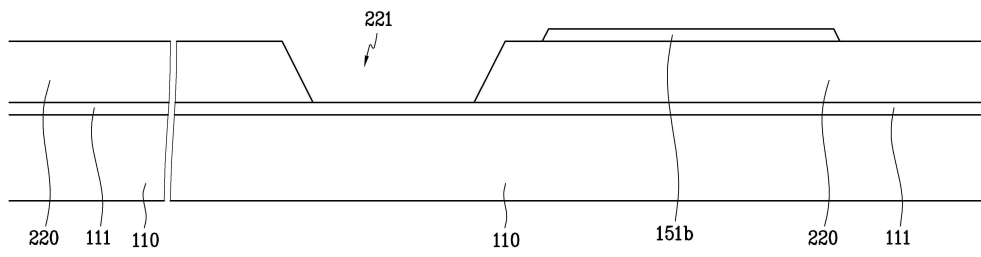
도면4



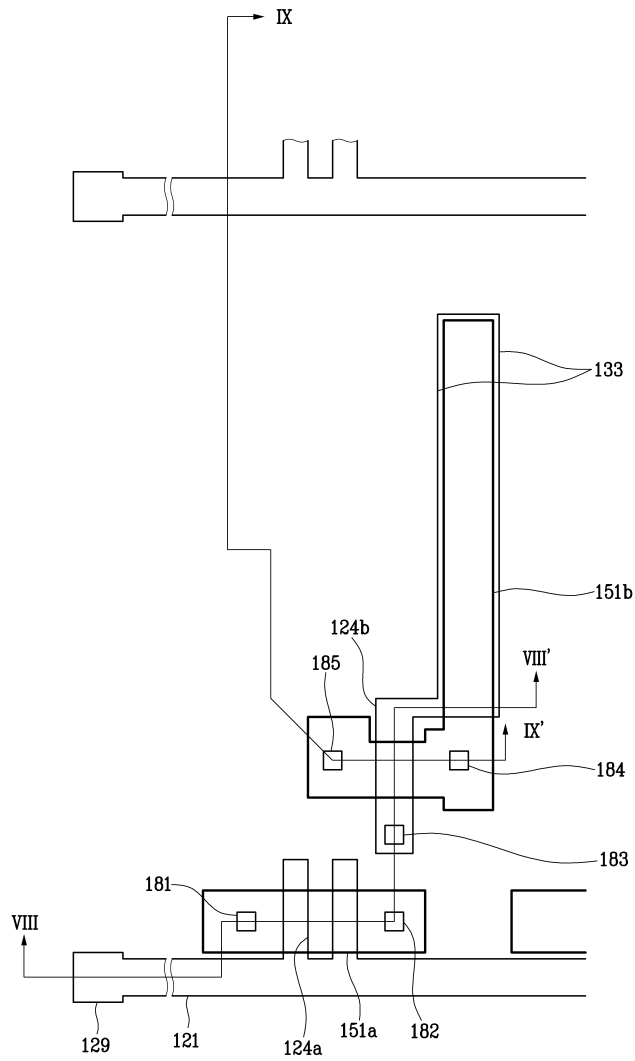
도면5



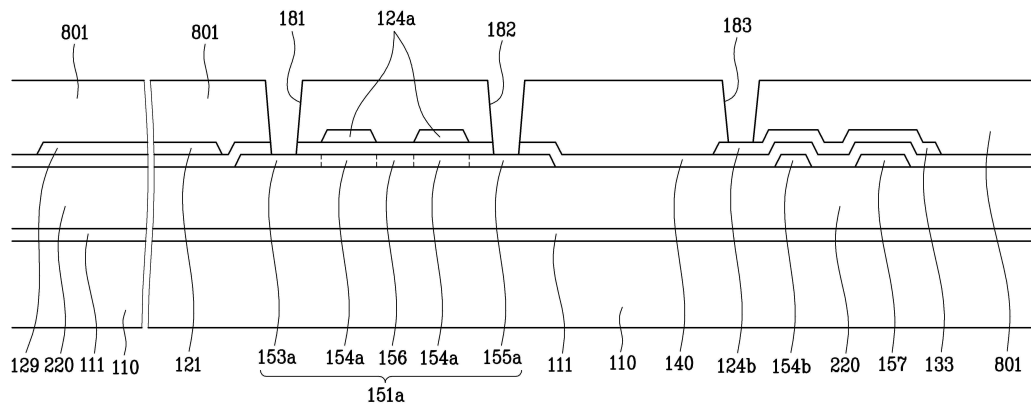
도면6



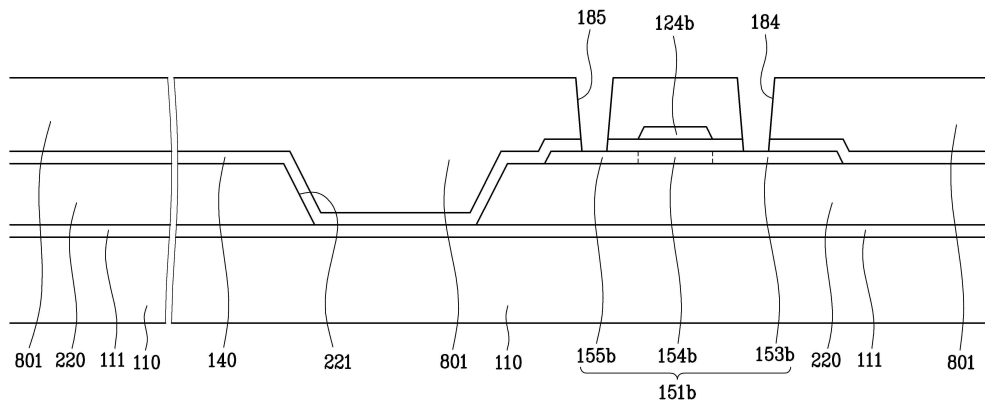
도면7



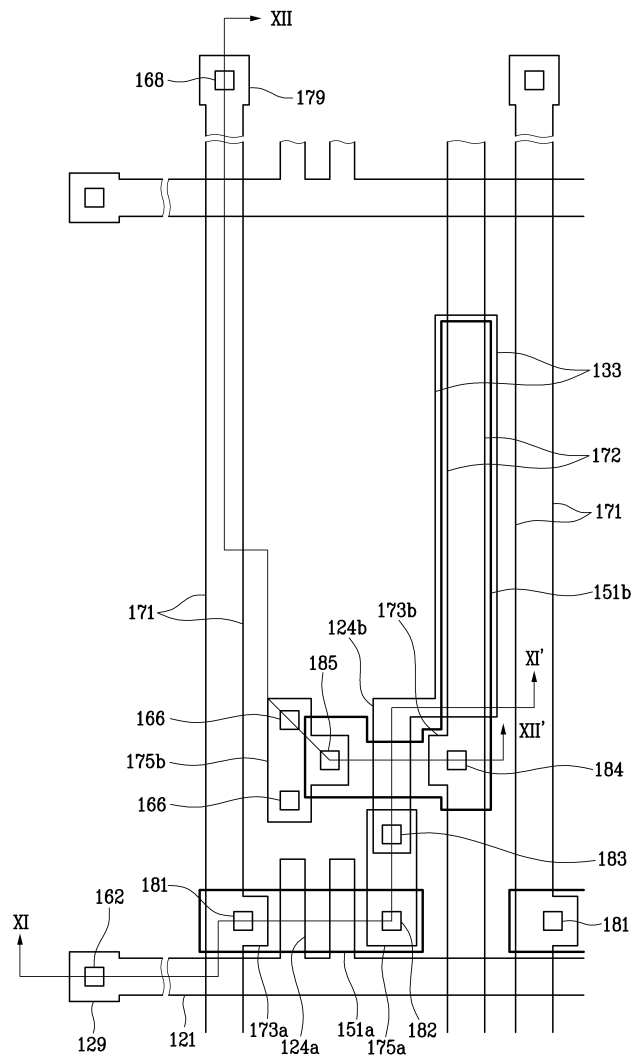
도면8



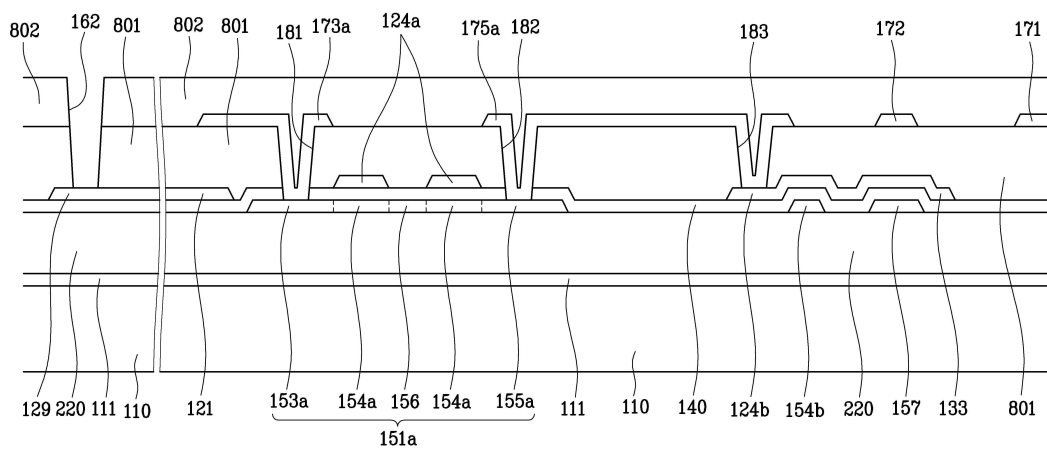
도면9



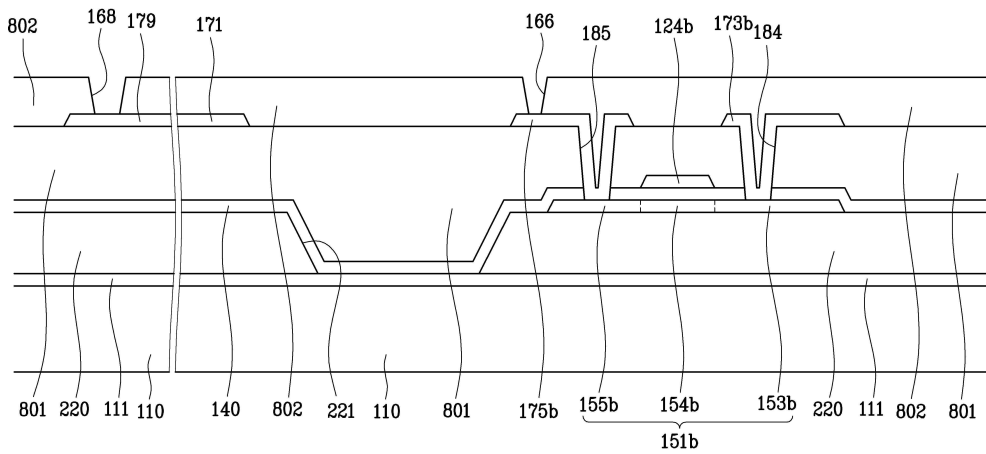
도면10



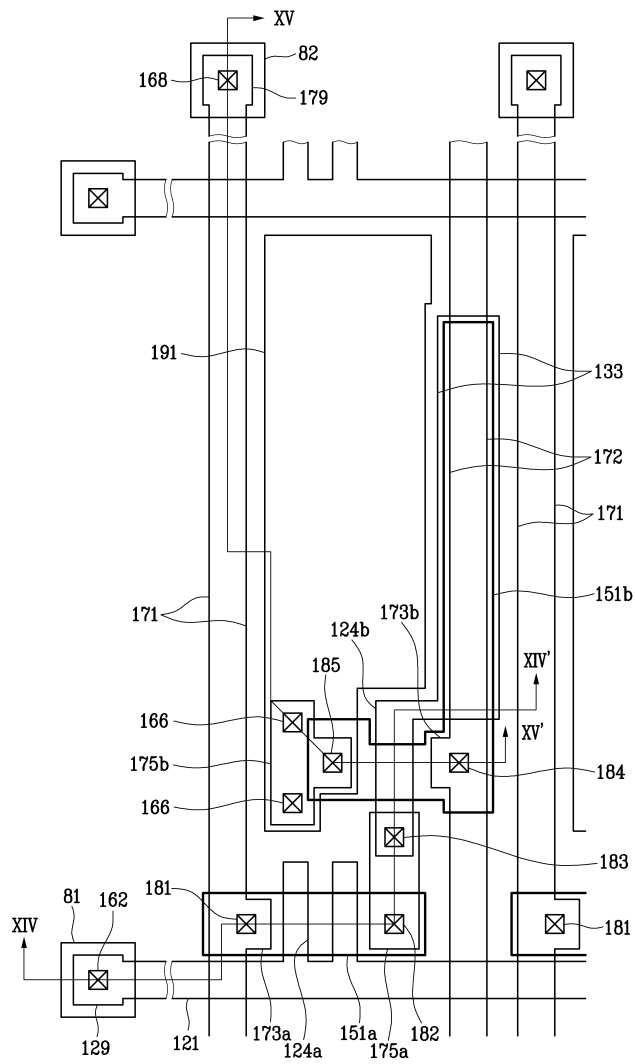
도면11



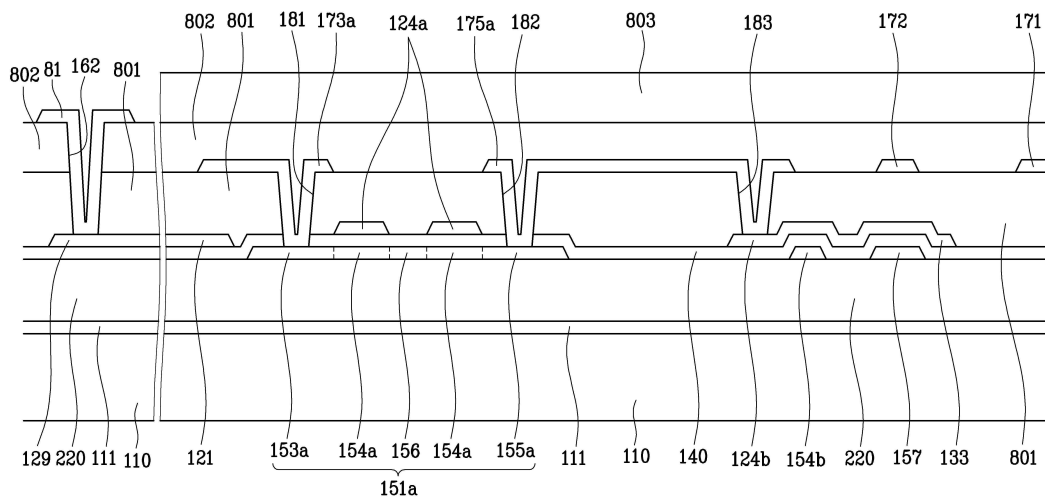
도면12



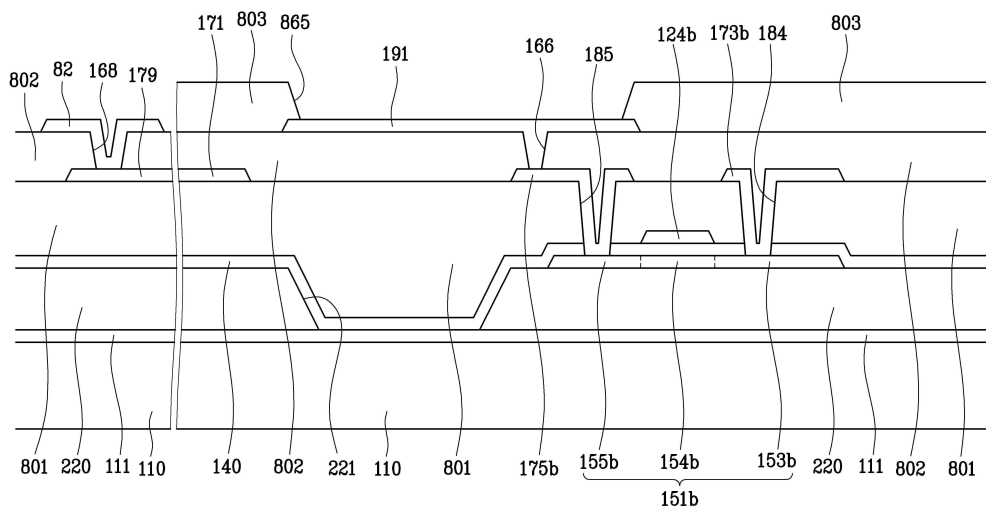
도면13



도면14



도면15



专利名称(译)	显示装置及其制造方法		
公开(公告)号	KR1020080037192A	公开(公告)日	2008-04-30
申请号	KR1020060103930	申请日	2006-10-25
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	PARK JI YONG		
发明人	PARK, JI YONG		
IPC分类号	H05B33/22		
CPC分类号	H01L27/1214 H01L29/78633 H01L27/3272		
其他公开文献	KR101304413B1		
外部链接	Espacenet		

摘要(译)

本发明涉及显示装置及其制造方法，包括基板，形成在上部的遮光构件，半导体，形成在遮光构件上的栅极绝缘层，形成在半导体上的栅极形成于栅极绝缘层上的结构，栅极绝缘层，以及遮光构件为镍和氧化硅，形成于栅极结构数据导体上的具有第一层间绝缘膜的第三层间绝缘膜形成在第一层间绝缘膜上形成第二金属间电介质，在数据导体上形成第一层间绝缘膜，在第二金属间电介质上形成像素电极，以及像像堤一样围绕像素电极区域的开口部分，和共同的形成在有机发光构件上的电极形成在开口部分内，包括有机发光构件和第三层间绝缘膜。以这种方式，通过在包括半导体的光屏蔽构件的正下方布置镍和氧化硅，半导体的结晶速度得到改善，并且处理时间可以缩短。此外，它完全阻挡外部光从像素电极反射，金属布线像栅极结构和数据导体一样泄漏出来，并通过将遮光部件设置在与像素电极相对应的区域上来实现对比度并且可以改善有机发光显示装置的图像质量。像素半导体，驱动半导体，输入电极，输出电极。

