



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. G09G 3/30 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년01월04일 10-0665458 2006년12월28일
--------------------------------------	-------------------------------------	--

(21) 출원번호	10-2002-7010905	(65) 공개번호	10-2003-0041855
(22) 출원일자	2002년08월21일	(43) 공개일자	2003년05월27일
심사청구일자	2006년02월22일		
번역문 제출일자	2002년08월21일		
(86) 국제출원번호	PCT/US2001/040169	(87) 국제공개번호	WO 2001/63587
국제출원일자	2001년02월22일	국제공개일자	2001년08월30일

(81) 지정국

국내특허 : 알바니아, 아르메니아, 오스트리아, 오스트레일리아, 아제르바이잔, 보스니아 헤르체고비나, 바베이도스, 불가리아, 브라질, 벨라루스, 캐나다, 스위스, 중국, 쿠바, 체코, 독일, 덴마크, 에스토니아, 스페인, 핀란드, 영국, 그루지야, 헝가리, 이스라엘, 아이슬란드, 일본, 케냐, 키르기스스탄, 북한, 대한민국, 카자흐스탄, 세인트루시아, 스리랑카, 리베이라, 레소토, 리투아니아, 룩셈부르크, 라트비아, 몰도바, 마다가스카르, 마케도니아공화국, 몽고, 말라위, 멕시코, 노르웨이, 뉴질랜드, 슬로베니아, 슬로바키아, 타지키스탄, 투르크멘, 터키, 트리니다드토바고, 우크라이나, 우간다, 우즈베키스탄, 베트남, 폴란드, 포르투갈, 루마니아, 러시아, 수단, 스웨덴, 싱가포르, 아랍에미리트, 안티구와바부다, 코스타리카, 도미니카, 알제리, 모로코, 남아프리카, 벨리제, 모잠비크, 탄자니아, 그라나다, 가나, 감비아, 크로아티아, 인도네시아, 인도, 시에라리온, 세르비아 앤 몬테네그로, 짐바브웨,

AP ARIPO특허 : 케냐, 레소토, 말라위, 수단, 스와질랜드, 우간다, 시에라리온, 가나, 감비아, 짐바브웨, 모잠비크, 탄자니아,

EA 유라시아특허 : 아르메니아, 아제르바이잔, 벨라루스, 키르기스스탄, 카자흐스탄, 몰도바, 러시아, 타지키스탄, 투르크멘,

EP 유럽특허 : 오스트리아, 벨기에, 스위스, 독일, 덴마크, 스페인, 프랑스, 영국, 그리스, 아일랜드, 이탈리아, 룩셈부르크, 모나코, 네덜란드, 포르투갈, 스웨덴, 핀란드, 사이프러스, 터키,

OA OAPI특허 : 부르키나파소, 베닌, 중앙아프리카, 콩고, 코트디부아르, 카메룬, 가봉, 기니, 말리, 모리타니, 니제르, 세네갈, 차드, 토고, 기니 비사우,

(30) 우선권주장	60/183,950	2000년02월22일	미국(US)
	09/610,159	2000년07월05일	미국(US)

(73) 특허권자

트랜스퍼시픽 아이피 리미티드
중화민국 타이완 타이페이 105 둔후와 엔. 로드 넘버 205 14층 1402호

(72) 발명자

웬,질란
미국08550뉴저지웨스트윈저헤더드라이브20212

매티스,데니스,리
미국08540뉴저지프린스턴나쏘스트리트387

아데르톤, 제임스, 에이치.
미국 08551 뉴저지 링고즈 에버리츠 로드 45

스튜어트, 로저, 그린
미국 95037 캘리포니아 모건 힐 빈야드 블러바드 15400 아파트먼트 427

(74) 대리인 김영철
 이준서
 김 순 영

심사관 : 천대식

전체 청구항 수 : 총 10 항

(54) 디스플레이 장치를 검사하고 시간에 대한 효율성의 손실을 자동으로 보상하는 방법 및 장치

(57) 요약

유기 LED 디스플레이는 디스플레이 매트릭스를 가로지르는 방출된 광의 수명 의존적 비균일성을 나타내는 데에 취약하다. 따라서 초기에 검사된 디스플레이 장치에서 그러한 비균일성을 빠르고 정확하게 보정할 필요가 있다. 방출된 광의 감소는 지수 법칙을 따르기 때문에, 광 출력의 변동은 경과된 시간 동안의 개별 픽셀에 대한 구동 전류를 누산하여(즉, 숫자 누산을 수행)하여 예측될 수 있다. 그 후, 예측된 변동에 기초하여 구동 전류는 감소를 보상하도록 각 픽셀에 대하여 조절될 수 있다. 비균일성을 보상하는 다른 가능성은 상이한 단일 픽셀 또는 그들의 그룹에 의하여 방출되는 광을 측정하는 카메라와 같은 광검출기를 배치함으로써 가능하며, 이 카메라는 그 크기가 X,Y,Z 축을 따르는 광검출기의 적당한 변위에 의해 점진적으로 커지며, 매 단계에서 비균일성을 보정한다.

대표도

도 2

특허청구의 범위

청구항 1.

다수의 어드레스가능한 이산 픽처 엘리먼트(픽셀)를 포함하며, 상기 각각의 픽셀은 구동 전류에 의하여 구동되면서 상기 구동 전류의 함수인 광출력을 가지는, 유기 광 방출 디스플레이 장치에 의하여 출력된 광의 비균일성을 보정하는 방법에 있어서,

- a) 상기 각각의 픽셀에 대하여 경과된 시간동안 상기 각각의 픽셀에 대한 구동 전류를 누산함으로써, 상기 다수의 픽셀 각각에 대한 광 출력의 변동을 예측하는 단계; 및
- b) 상기 예측된 광 출력의 변동에 기초하여 상기 구동 전류의 대응하는 변동을 계산하고 상기 구동 전류의 변동을 상기 각각의 픽셀에 적용함으로써, 상기 다수의 픽셀 각각의 상기 광 출력의 상기 변동을 보상하는 단계를 포함하는 방법.

청구항 2.

제 1 항에 있어서,

상기 다수의 픽셀 각각의 광 출력의 상기 변동을 보상하는 단계는:

- a) 상기 각각의 픽셀에 대한 제 1 구동 전류 및 대응하는 제 1 광 효율성을 제 1 시간에 측정하는 단계;
- b) 상기 각각의 픽셀에 대한 제 2 광 효율성을 제 2 시간에 상기 제 1 시간과 상기 제 2 시간의 사이에서 상기 각각의 픽셀에 인가된 구동 전류의 함수로서 계산하는 단계; 및
- c) 상기 제 1 및 제 2 광 효율성의 비에 비례하는 인자만큼 상기 각각의 픽셀에 대한 상기 제 1 구동 전류를 변경하는 단계를 더 포함하는 것을 특징으로 하는 방법.

청구항 3.

제 1 항에 있어서,

상기 다수의 픽셀 각각의 광 출력의 상기 변동을 보상하는 단계는:

- a) 상기 각각의 픽셀에 대한 초기 구동 전류(I_0) 및 감소 인자(τ_0)를 결정하는 단계;
- b) 제 1 시간(t_{n-1})에 상기 각각의 픽셀에 대한 제 1 구동 전류(I_{N-1})를 결정하는 단계; 및
- c) $I_N = I_{N-1} \exp[I_{N-1} \Delta t_{N-1} / I_0 \tau_0]$ 계산식에서 Δt_{N-1} 은 상기 각각의 픽셀이 구동 전류(I_{N-1})에 의하여 구동되는 시간을 나타내는 상기 계산식에 따라 제 2 시간(t_N)에 구동 전류(I_N)를 인가함으로써, 상기 다수의 픽셀 각각에 대한 광 출력의 상기 변동을 보상하는 단계를 더 포함하는 것을 특징으로 하는 방법.

청구항 4.

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

광 출력의 상기 변동을 예측하는 단계는 균일한 장치 광 출력의 초기 상태를 설정하는 단계를 더 포함하며, 상기 다수의 픽셀 각각은 초기 구동 전류에 의하여 구동되어, 상기 각각의 픽셀이 상기 다수의 픽셀 모두와 실질적으로 동일한 소망의 광 출력을 제공하는 것을 특징으로 하는 방법.

청구항 5.

제 4 항에 있어서,

상기 초기 상태를 설정하는 단계는:

- a) 상기 소망의 광 출력에 대응하는 구동 전류를 이용하여 상기 다수의 픽셀 각각을 구동하는 단계;
- b) 상기 다수의 픽셀을 각각 상기 다수의 픽셀보다 적은 픽셀을 가지는 제 1 다수의 픽셀 어레이로 세분하는 단계;
- c) 광검출기를 사용하여 상기 제 1 다수의 픽셀 어레이 각각에서 상기 구동된 픽셀의 광 출력을 관측하고, 상기 각각의 제 1 픽셀 어레이에서 상기 각각의 픽셀에 대한 구동 전류를 조절하여, 상기 제 1 다수의 픽셀 어레이의 각각의 픽셀에 대하여 실질적으로 동일한 광검출기 출력 신호를 생성하는 단계;
- d) 상기 다수의 픽셀을 각각 하나 이상의 상기 제 1 픽셀 어레이를 포함하는 제 2 다수의 어레이로 세분하는 단계;

e) 상기 각각의 제 2 픽셀 어레이가 상기 제 2 다수의 어레이의 제 1 픽셀 어레이 각각에 대하여 실질적으로 동일한 광검출기 출력 신호를 생성하도록, 광검출기를 사용하여 상기 제 2 어레이 각각의 광 출력을 관측하고, 상기 각각의 제 1 픽셀 어레이에 대한 구동 전류를 조절하는 단계; 및

f) 상기 픽셀 어레이의 픽셀의 개수가 다수의 픽셀과 동일할 때까지 각각의 픽셀 어레이의 픽셀 개수를 증가시키는 단계 (d) 및 (e)를 적어도 한번 이상 반복하는 단계를 더 포함하는 것을 특징으로 하는 방법.

청구항 6.

제 5 항에 있어서,

상기 다수의 픽셀은 디스플레이 영역을 한정하고, 상기 각각의 픽셀 어레이는 상기 디스플레이의 하위 영역을 한정하는 픽셀의 하위 어레이를 포함하는 것을 특징으로 하는 방법.

청구항 7.

제 4 항에 있어서,

상기 다수의 픽셀은 행 및 열을 포함하는 어레이를 형성하고,

상기 초기 상태를 설정하는 단계는:

a) 동일한 구동 전류를 이용하여 상기 다수의 픽셀 각각을 구동시키는 단계;

b) 상기 픽셀 어레이의 행(row)을 따라 상기 다수의 픽셀을 다수의 인접한 픽셀의 제 1 하위 어레이로 세분하는 단계로서, 상기 하위 어레이는 상기 픽셀 어레이의 행보다 적은 픽셀을 포함하는 단계; 및

c) CCD 검출기를 이용하여 상기 어레이의 각 행을 따라 상기 제 1 다수의 픽셀 하위 어레이 각각에서 상기 구동된 픽셀의 광 출력을 관측하고, 상기 각각의 제 1 다수의 픽셀 하위 어레이에서 상기 각각의 픽셀에 대한 구동 전류를 조절하여, 실질적으로 동일한 CCD 출력을 생성하는 단계를 더 포함하는 것을 특징으로 하는 방법.

청구항 8.

광검출기를 사용하여 개별적으로 조절가능한 이산 광 방출 장치의 어레이(픽셀)를 포함하는 디스플레이 장치를 검사하는 방법으로서:

a) 제 1 픽셀 개수를 가지는 제 1 레벨 하위 어레이를 형성하는 상기 디스플레이 장치 어레이의 제 1 영역을 상기 광검출기를 사용하여 관측하며, 상기 제 1 하위 어레이 내의 각각의 상기 픽셀을 소망의 광 출력으로 조절하는 단계;

b) 제 1 레벨의 제 2 하위 어레이를 형성하는 제 2 영역을 광 검출기를 이용하여 관측하고, 상기 제 2 하위 어레이 내의 각각의 상기 픽셀을 소망의 광 출력으로 조절하는 단계;

c) 모든 디스플레이 픽셀이 소망의 광 출력으로 조절될 때까지 상기 단계 (a) 및 (b)를 반복하는 단계;

d) 제 2 레벨 하위 어레이를 형성하기 위해 다수의 상기 제 1 레벨 하위 어레이를 포함하는 장치 어레이의 또 다른 제 1 영역을 상기 광검출기를 이용하여 관측하는 단계;

e) 공통 광 출력을 가지도록, 상기 제 2 레벨 하위 어레이에서 상기 제 1 레벨 하위 어레이 각각을 유니트로서 조절하는 단계;

- f) 또 다른 제 2 레벨 하위 어레이를 형성하기 위해 상기 다수의 제 1 레벨의 하위 어레이를 포함하는 또 다른 제 2 레벨 하위 어레이를 상기 광 검출기를 사용하여 관측하는 단계;
- g) 공통 광 출력을 가지도록, 상기 또 다른 제 2 레벨 하위 어레이의 상기 제 1 레벨 하위 어레이 각각을 유니트로서 조절하는 단계;
- h) 모든 디스플레이의 제 1 레벨 하위 어레이가 공통 출력을 가지도록 조절될 때까지 상기 단계 (e) 내지 (g)를 반복하는 단계; 및
- i) 상기 하위 어레이가 디스플레이 어레이를 스패ن(span)하는 크기를 가질 때까지 각각의 큰 하위 어레이를 이용하여 상기 단계 (d) 내지 (h)를 반복하는 단계를 포함하는 방법.

청구항 9.

다수의 어드레스가능한 이산 픽처 엘리먼트(픽셀)를 포함하며, 상기 각각의 픽셀은 구동 전류에 의하여 구동되면서 상기 구동 전류의 함수인 광 출력을 가지는, 유기광 방출 디스플레이 장치에 의하여 출력된 광의 비균일성을 보정하는 시스템에 있어서,

- a) 경과된 시간동안 상기 각각의 픽셀에 대하여 상기 각각의 픽셀에 대한 구동 전류를 통합하는 누산 수단;
- b) 교정된 구동 전류를 계산하는 상기 누산 수단과 연관된 수단; 및
- c) 상기 각각의 다수의 픽셀에 상기 교정된 전류를 인가하는 수단을 구비하는 시스템.

청구항 10.

제 9 항에 있어서,

상기 교정된 전류를 계산하는 수단은 제 1 전류값(I_{N-1})을 포함하는 입력을

수신하는 수단

포함하며, 상기 값은 $[I_{N-1}\Delta t_{N-1}/I_0\tau_0]$ 을 나타내고 출력 전류값을 생성하며, I_N 은 교정된 구동 전류값이며, $I_N = I_{N-1}\exp [I_{N-1}\Delta t_{N-1}/I_0\tau_0]$ 인 것을 특징으로 하는 시스템.

명세서

기술분야

본 발명은 전자 디스플레이 장치를 검사 및 보상하는 것에 관한 것이며, 특히 유기광 방출 장치를 포함하는 디스플레이의 디스플레이 출력의 균일성을 자동으로 유지하는 방법 및 시스템에 관한 것이다.

배경기술

유기광 방출 장치("OLED")는 대략 20년동안 알려져 왔다. 모든 OLED는 동일한 원칙을 따른다. 하나 이상의 반도체 유기 재료는 두 개의 전극 사이에 끼워진다. 전류는 장치에 공급되어 음전하로 대전된 전자를 음극으로부터 유기 재료쪽으로 이동하도록 한다. 일반적으로 정공(hole)이라 하는 양전하는 양극으로부터 들어온다. 양전하 및 음전하는 중간층(즉, 반도체 유기 재료)에서 만나고, 결합하여 광자를 생성한다. 광자의 파장 및 그에 따른 색은 광자가 생성되는 유기 재료의 전자기 특성에 의존한다.

OLED 장치로부터 방출되는 광의 색은 유기 재료의 선택에 의하여 제어될 수 있다. 백색광은 청색, 적색 및 녹색광이 동시에 생성됨으로써 만들어진다. 특히, 특정 구조에 의하여 방출되는 광의 색은 도펀트의 선택에 의하여 또는 유기 재료의 선택에 의하여 정교하게 제어될 수 있다.

전형적인 OLED에서, 전극층 하나는 투명하고 음극은 낮은 작업 기능을 가진 재료로 구성된다. 정공은 높은 작업 기능을 가진 양극으로부터 유기 재료쪽으로 주사될 수 있다. 일반적으로, 이 장치는 2내지 30볼트의 DC 바이어스로 동작한다. 필름은 증발작용, 스�핀 코팅 또는 다른 적당한 폴리머 필름형성 기술 또는 화학적 셀프-어셈블리에 의하여 형성될 수 있다. 두께는 일반적으로 약간의 모노층으로부터 대략 1내지 2,000옹스트롬의 범위를 갖는다.

OLED는 일반적으로 전류 모드에서 동작할 때 최상으로 동작한다. 광출력은 훨씬 안정적이며 장치의 그레이 스케일(gray scale)은 일정한 전압 드라이브보다 일정한 전류 드라이브에 대하여 제어하기가 더 쉽다. 이는 일반적으로 전압 모드에서 동작하는 다른 많은 디스플레이 기술과는 반대이다. 따라서, OLED 기술을 사용하는 액티브 매트릭스 디스플레이는 전류 동작 모드를 제공하기 위하여 특정한 픽처 엘리먼트(픽셀) 구조를 요구한다.

상업적으로 유용한 OLED는 전형적인 실내 환경에서 관찰하는 동안 충분한 광도를 가진 광출력을 제공할 뿐 아니라 전체 관찰영역을 가로질러 균일하게 존재하는 디스플레이를 제공한다. 이것이 의미하는 것은 디스플레이를 구성하는 각각의 OLED 픽셀이 구동되어 주어진 입력 신호에 대하여 동일한 발광 출력을 모두 생성하도록 한다는 것이다. 디스플레이의 변동의 가시성은 원본 이미지에 디스플레이된 공간 주파수를 따르며, 변동시의 공간 주파수를 따른다. 예를 들어, 상대적으로 큰 에러는 높은 공간 주파수를 가지는 이미지에서 허용될 수 있다. 게다가, 전체 디스플레이를 가로질러 점진적으로 발생하는 변동과 같은 낮은 공간 주파수를 보이는 상대적으로 큰 에러가 허용될 수도 있다. 이런 타입의 2%의 에러는 일반적인 관찰자에게는 미세하다. 그러나 픽셀-픽셀 에러는 1%이하로 바람직하게 유지된다. 그러므로 대부분의 응용에서 약 0.8%이하로 개별 픽셀의 출력의 그레이 스케일 변동을 제어하는 것이 바람직하다. "픽처 엘리먼트" 및 "픽셀" 용어는 단일 광방출 포인트 및 가까이 위치한 광 방출 포인트 그룹을 나타낸다.

픽셀화된 디스플레이 장치의 비균일성은 픽셀에서 동일한 구동 전류에 대하여 약간 다른 광출력을 초래하는 제작시의 비균일성 및 픽셀의 노화에 따른 비균일성에 기인할 수 있다. 제 1 타입의 비균일성은 메모리에 저장된 제 1 보정 계수의 적용에 따라 교정될 수 있고 픽셀을 구동하기 전에 각각의 픽셀의 구동 신호에 적용된다. 그러나 제 2 타입은 픽셀의 출력 비균일성에서의 변화를 결정하기 위하여 그 수명 동안 디스플레이 장치의 지속적인 재검사를 요구한다. 이와 같은 프로세스는 고비용일 뿐 아니라 종종 비실용적이다.

OLED 기반의 디스플레이는 특히 시간 의존적인 균일성 변화를 나타내는데 특히 취약하다. 예를 들어, 2.5mA/cm²의 균일 전류 밀도에서 동작하며 약 100시간의 초기 "버닝하는(burn in)" 시간 후에 동작하는 디스플레이에서, OLED의 광출력은 3000시간의 동작후에 150cd/m²에서 110cd/m²으로 감소하며, 3.1내지 4.1볼트로 동작 전압이 증가한다. 픽셀의 광 효율성은 생성된 총 광량에 따라 변하기 때문에 디스플레이의 근접 픽셀은 상이하게 노화될 것이다. 그러므로 초기에 검사된 균일한 디스플레이는 시간에 따라 비균일성을 나타낼 수 있으며, 이는 각 픽셀의 드라이빙 히스토리를 따른다. 이러한 비균일성은 균일한 디스플레이를 유지하기 위하여 주기적인 광검사를 필요로 한다. 다른 타입의 방출 디스플레이 및 투과 디스플레이가 픽셀의 활성시에 긴 구간의 차이로 인하여 비균일성을 나타낼 수도 있다. 만일 예를 들어 컴퓨터 모니터가 예컨대 여러 달 동안 밤새도록 긴 시간동안 사용되지 않았을 때 초기 입력 스크린상의 이미지가 디스플레이된다면, 그 이미지는 모든 이미지 픽셀이 균일값을 가져야 하는 곳으로 유도될 때조차도 디스플레이 장치에서 유지될 수 있다. 이런 타입의 지속적인 이미지는 음극선관, 필드방출 디스플레이, 전자발광 디스플레이 및 액정 디스플레이에서 발생할 수 있다.

추가적으로 디스플레이가 균일한지를 결정하는 것은 최상의 상태에서 관찰자가 단지 0.8%이상의 광도 변동을 검출할 수 있기 때문에 언제나 손쉽게 제안되는 것은 아니다. 그러므로 그 수명 동안 초기 검사된 디스플레이의 비균일성을 고속이면서 정확하게 보정하는 방법 외에 수행이 용이한 방식으로 시각 관찰에 의하여 제공된 정확도보다 더 나은 정확도로 이와 같은 균일성을 측정하는 방법이 필요하다.

발명의 상세한 설명

본 발명은 각 픽셀에 인가된 실제 총 구동 전류에 기초하여 초기의 측정된 레벨로부터 시작된 각 픽셀의 광출력 효율성의 저하를 계산 및 예측하고 각 픽셀에 대하여 다음 구동 전류에 인가된 교정 계수를 산출하는 방법 및 해당 시스템에서 구현된다.

본 발명의 일 실시예에서, 이전 시간과 동일한 출력을 생성하기 위하여 현재의 시간에서 요구되는 전류를 예측하는 계산은 다음 방정식에 기초하여 계산된다.

$$I_N = I_{N-1} \exp[I_{N-1} \Delta t_{N-1} / I_0 \tau_0]$$

이 예에서, I_0 는 초기 상태이며, τ_0 은 해당 지연 시간이며, 초기 "버닝하는" 간격동안 측정될 수 있다. I_0 의 값은 바람직하게는 디스플레이 패널의 개별 픽셀에 대하여 실질적으로 동일하고 전체 패널을 통하여 실질적으로 동일한 OLED 패널의 광출력을 나타내는 출력 신호를 제공하기 위하여 버닝하는 간격 후에 그리고 CCD 카메라를 사용하여 OLED 패널의 광출력의 계산이후에 결정된다.

본 발명의 다른 실시예에서, 이미지 픽셀의 순간 전류-전압 특성을 기초하여 계산이 이루어진다. 소정의 전류를 생성하기 위하여 요구되는 픽셀을 관통하는 전압차가 측정되고 저장된 값의 표를 인덱싱하기 위하여 사용되며, 저장된 값들은 디스플레이된 픽셀의 목표 밝기를 제공하는 현재의 레벨을 나타낸다.

본 발명은 또한 다수의 어드레스가능한 이산 픽처 엘리먼트(픽셀)를 포함하는 전자 디스플레이 장치의 광출력의 비균일성을 보정하는 시스템을 제공하며, 각각의 픽셀은 구동 전류에 의하여 구동되고, 각각의 픽셀은 구동 전류의 함수인 광출력을 가진다. 이 시스템은 다음을 포함한다:

- a) 경과된 시간동안 각 픽셀을 위하여 구동 전류를 통합하는 누산기
- b) 교정된 구동 전류를 계산하기 위하여 통합된 전류값에 응답하는 회로
- c) 다수의 픽셀 각각에 교정된 전류를 인가하는 교정 장치

본 발명은 또한 단일 방사 센싱 장치일 수도 있는 방사 센서를 사용하거나 방사 센싱 장치의 어레이를 포함하는 카메라를 사용하여 개별적으로 조절가능한 이산 픽처 엘리먼트(픽셀)의 어레이를 포함하는 디스플레이 장치를 계산하는 방법을 제공하며, 이 방법은 다음을 포함한다:

- a) 제 1 픽셀 수를 포함하는 제 1 레벨 하위 어레이를 형성하며 소망의 광 출력으로 제 1 하위 어레이 내의 각각의 픽셀을 조절하는 제 1 영역의 디스플레이 장치 어레이를 방사 센서를 이용하여 관찰하는 단계;
- b) 제 1 레벨의 제 2 하위 어레이를 형성하며 소망의 광 출력으로 제 2 하위 어레이 내의 각각의 픽셀을 조절하는 제 2 영역을 방사 센서를 이용하여 관찰하는 단계;
- c) 모든 디스플레이 픽셀이 소망의 출력으로 조절될 때까지 단계 (a) 및 (b)를 반복하는 단계;

본 발명의 일 양태에 따르면, 이 방법은 다음 단계를 더 포함한다:

- d) 제 2 레벨 하위 어레이를 형성하기 위하여 다수의 제 1 레벨 하위 어레이를 포함하는 다른 제 1 영역의 장치 어레이를 방사 센서를 이용하여 관찰하는 단계;
- e) 소망의 출력으로 제 2 레벨의 하위 어레이에서 각각의 제 1 레벨의 하위 어레이를 유니트로서 조절하는 단계;
- f) 다른 제 2 레벨 하위 어레이를 형성하기 위하여 다수의 제 1 레벨 하위 어레이를 포함하는 다른 제 2 레벨 하위 어레이를 방사 센서를 이용하여 관찰하는 단계;
- g) 소망의 출력으로 다른 제 2 레벨 하위 어레이에서 각각의 제 1 레벨 하위 어레이를 유니트로서 조절하는 단계;
- h) 모든 디스플레이의 제 1 레벨 하위 어레이가 소망의 출력으로 조절될 때까지 단계 (e) 내지 (g)를 반복하는 단계;
- i) 하위 어레이가 디스플레이 어레이의 크기에 도달할 때까지 연속된 큰 하위 어레이를 이용하여 단계 (e) 내지 (h)를 반복하는 단계.

본 발명은 이하에서 도면을 참조로 상세하게 설명될 것이다.

실시예

OLED 장치의 효율성은 심지어 OLED 장치가 일정한 전류 레벨로 구동될 때에도 시간이 지나면 저하된다. 예컨대, 일정한 전류 밀도 레벨인 2.5mA/cm²(밀리암페어 퍼 제곱 센티미터)에서 초기 "버닝하는" 시간인 100시간 후에, OLED 광출력은 약 150cd/m²(칸델라스 퍼 제곱 미터)에서 약 110 cd/m²로 3000 주기의 동작시간에 걸쳐 저하된다. 동시에 동작 전압은 3.1볼트에서 4.1볼트로 증가한다. 그러므로, 심지어 OLED 장치에 실질적으로 일정한 전류를 제공하기 위하여 I-V 쉬프 트를 시간에 걸쳐 보상하는 회로에 의하여 구동될 때에도, 디스플레이는 디스플레이의 각 픽셀이 온도 및 시간량을 따르는 시간에 대하여 비균일성을 보인다.

도 1은 일정한 전류 밀도에 대하여 동작 시간의 함수로서 OLED 출력 강도(곡선 I 로 표시됨)의 전형적인 변화를 나타낸 단순 그래프 도면이다. "버닝하는" 시간, 즉 대략 100내지 200시간후에, 이 강도 변화는 지수 감소 곡선(곡선II로 표시됨)의 형태를 따른다. 도 1은 또한 일정한 전류 밀도를 생성하는데 요구되는 전압(곡선III으로 표시됨)의 증가를 도시한다. 또 다른 버닝하는 시간 후에, 전압 곡선은 일반적으로 지수 감소에 반비례한다(곡선IV로 표시됨).

시간 "t"에서 임의의 OLED 픽셀의 광도 "L"은 대략 방정식 (1)에서 설명된 픽셀의 전류(I)에 비례한다.

$$L(t) = \eta(t) * I(t) \quad (1)$$

L은 픽셀의 광도를 나타내며, η 는 전류를 변환하는데 있어서의 픽셀 효율성을 나타내며, "I"는 광방출 재료를 관통하는 전류를 나타낸다. 시간의 함수인 효율성은 지수 감소 곡선에 의하여 근사화될 수 있다. 저하율이 광방출 장치를 관통하는 총 방전수에 비례하도록 설정될 때, 방정식(2)에 도시된 시간의 함수인 전류 및 효율성 사이의 관계식이 획득된다:

$$\eta(t) = \eta_0 \exp[-\int I(t) dt / I_0 \tau_0] \quad (2)$$

η_0 는 초기 효율성이며, I_0 는 초기 전류이며, $I_0 \tau_0$ 는 장치의 감소 특성을 나타낸다. 효율성 감소는 정확히 지수감소적이지는 않다. 특히 $I_0 \tau_0$ 는 시간의 함수이며, 그 변화율은 첫 번째 수백 동작시간 후에 작아진다. 시간에 대한 OLED 동작을 더 잘 이해하기 위해서는 τ_0 를 t=100 내지 200시간에 한정하는 것, 즉 초기 "버닝하는" 시간 후로 한정하는 것이 바람직하다.

본 발명의 예시적인 실시형태에서, 디스플레이 장치는 10시간동안 디스플레이 장치의 모든 픽셀에 일정한 전류 밀도를 인가한 후 모든 픽셀에 대한 전류-시간 곡선의 개별적인 경사도를 결정하기 위하여 90시간동안 장치를 모니터링하여 버닝된다. 선택적으로, 디스플레이는 다른 수단, 예컨대 소정의 시간동안 증가된 온도에서 제어환경에 디스플레이를 배치시킨 후 전류-시간 곡선의 경사면을 결정하기 위하여 짧은 시간(예컨대, 10시간)동안 디스플레이의 각 픽셀에 소정의 전류 밀도를 인가시킴으로써 버닝될 수 있다.

본 발명의 대체적인 실시형태에서, 도 9를 참조하면, 소망의 전류를 생성하는데 필요한 픽셀을 관통하는 전압의 일시적인 변화는 소망의 밝기 레벨을 생성하는데 필요한 교정을 결정하는데 사용될 수 있다. 이 실시예는 각 픽셀에 대하여 특징적인 전류-전압 곡선을 사용한다. 이 곡선은 예컨대 버닝하는 시간 동안 장치의 전류-전압 특성을 모니터링하여 결정될 수 있다.

이러한 OLED 디스플레이 장치의 효율성 저하의 모델은 교정 프로세스의 수행을 허용하며, 이에 따라 요청되는 광출력 레벨을 획득하기 위하여 각 픽셀에 인가된 전류는 요청되는 픽셀 출력 신호뿐 아니라 픽셀의 이전 히스토리의 함수가 된다. 이전 히스토리는 이전 히스토리에 기초하여 각 픽셀의 효율성의 변화를 예측 및 보상하는 데 사용되며, 이는 방정식(3)에 기술된다:

$$I(t) = I_0 \eta_0 / \eta(t) \quad (3)$$

방정식(2)를 방정식(3)으로 교체하면 방정식(4)가 얻어진다.

$$I(t) = I_0 \exp[-\int I(t)dt/I_0\tau_0] \quad (4)$$

즉, 임의의 시간 N동안 구동 전류는 방정식(5)에 의하여 바로 이전 시간 N-1동안 결정된 누적된 전류의 함수로서 표현될 수 있다.

$$I_N = I_{N-1} \exp[I_{N-1}\Delta t_{N-1}/I_0\tau_0] \quad (5)$$

Δt_{N-1} 는 OLED 픽셀이 전류 I_{N-1} 에 의하여 구동되는 동안의 시간이다.

도 2는 상술한 바와 같이 동작하는 전류 교정 시스템을 포함하는 디스플레이 시스템(100)의 블록도이다. 도 2에 도시된 바와 같이, 시스템(100)은 RAM(랜덤 액세스 메모리; 12,20,15)를 포함한다. 세개의 다른 메모리로서 도시되었지만, 세개의 메모리는 단일의 물리적 메모리외에 개별적인 물리적 메모리의 섹션일 수 있다. 메모리(12)는 시간 분할(Δt_N) 그레이 스케일, 바람직하게는 8 또는 10비트 신호를 OLED 디스플레이(10)에 제공한다. OLED 디스플레이는 패턴 RAM(12)에 의하여 제공된 디지털 값을 그 열(column) 드라이버(도시되지 않음)에 로딩하고, 이는 구동 전류가 디스플레이(10)의 어드레싱된 픽셀, 즉 픽셀이 임의의 주어진 프레임 간격에서 턴온되는 하위 프레임에 인가될 때의 시간량을 제어하기 위한 것이다.

보상 RAM(20)은 디지털-아날로그 변환기(DAC;14)를 통하여 OLED 디스플레이에 픽셀을 위한 구동 전류(I_N)를 제공한다. 각각의 OLED 디스플레이(10)용 열 드라이버는 예컨대 Δt_N 에 비례하는 폭을 가진 펄스를 제공하는 디지털-아날로그 변환기(도시되지 않음)를 포함할 수 있다. 이러한 펄스는 전류값(I_N)이 픽셀에 인가되는 시간량을 제어한다.

본 발명의 예시적인 실시형태에서, I_N 값은 디스플레이를 관통하는 균일한 조도를 생성하기 위하여 각 픽셀에 관하여 설정된다. 그레이 스케일은 각 픽셀이 값 Δt_N 을 사용하여 조명되는 시간량을 제어하여 달성된다.

RAM(12,20)의 출력 신호는 신호($I_N\Delta t_N$)을 생성하기 위하여 디지털 곱셈기(16)의 개별 입력 포트에 인가된다. 이 신호는 디바이더(17)의 일 입력 포트에 인가되고 다른 입력 포트는 RAM(15)으로부터의 값($I_0\tau_0$)을 받기 위하여 결합된다. RAM(15)은 OLED 디스플레이 장치(10)의 각 픽셀을 위한 값($I_0\tau_0$);바람직하게 8내지 10비트)을 홀딩한다. 이 값은 소망의 밝기 레벨을 얻기 위하여 번인 간격의 끝에서 픽셀에 인가된 전류를 나타낸다. 디바이더(17)는 출력 신호($I_N\Delta t_N/I_0\tau_0$)를 얻기 위하여 값($I_0\tau_0$)만큼 신호($I_N\Delta t_N$)를 나눈다.

블록 18은 교정 프로세스, 즉, 값 $\exp[(I_N\Delta t_N/I_0\tau_0)]$ 를 계산하는 지수 계산기의 다른 단계를 나타낸다. 여기에는 상술한 계산을 수행하는 여러 방법이 존재한다. 예컨대, 시스템은 컴퓨터를 사용하여 블록 16,17,18의 계산을 수행할 수 있거나, 특정한 목적의 디지털 하드웨어 또는 아날로그 하드웨어를 사용할 수도 있다. 본 발명의 예시적인 실시형태는 지수 연산을 수행하기 위하여 도 3의 아날로그 회로를 사용한다. 이 회로에서, 신호($I_N\Delta t_N/I_0\tau_0$)가 가장 먼저 상수 값 소스(예컨대, 레지스터;33)에 의하여 제공된 상수 q/kT 만큼 디바이더(31)에서 분할되고, q 는 전자 방전(쿨롱)이며, k 는 볼츠만 상수이며, T 는 온도(켈빈)이다.

디바이더(31)에 의하여 제공된 출력 신호는 가변 전압 소스(37)을 도출하기 위하여 결합된 디지털-아날로그 변환기(35)에 인가된다. 전압 소스(37)는 트랜지스터(39)의 에미터 및 베이스 전극에 결합된다. 트랜지스터(39)의 베이스 전극은 또한 소정의 베이스 전류(i_b)를 받기 위하여 전류 소스(41)에 결합된다. 에미터 전극은 상대적으로 포지티브한 동작 전력(예컨대, 접지)의 소스에 결합된다. 이러한 구성에서, 트랜지스터(39)의 컬렉터에서 제공된 출력 신호(i_c)는 $\exp[I_N\Delta t_N/I_0\tau_0]$ 에 비례한다. 비례상수는 i_b 값이다. 본 발명의 예시적인 실시형태에서, i_b 는 신호($I_N\Delta t_N/I_0\tau_0$)가 가질 수 있는 가능한 범위에 대하여 양호한 지수 곡선을 생성하도록 트랜지스터(39)를 바이어스하기 위하여 선택된다.

트랜지스터(39)에 의하여 제공된 출력 신호(i_c)는 상대적으로 네거티브한 동작 전위(예컨대, V^-)의 소스 및 트랜지스터(39)의 컬렉터 사이에 결합된 전류-전압 변환기(43)(예컨대, 저항)을 사용하여 전압으로 변환된다. 변환기(43)에 의하여 제공된 전압 출력 신호는 $\exp[I_N\Delta t_N/I_0\tau_0]$ 에 비례하는 디지털 출력 신호를 생성하기 위하여 아날로그-디지털 변환기

(47)에 인가된다. 이러한 신호는 도 1에 도시된 바와 같이 곱셈기(19)의 일 입력 포트에 인가된다. 곱셈기의 다른 입력 포트는 보상 RAM(20)에 의하여 제공된 신호(I_N)를 수용하기 위하여 결합된다. 곱셈기(19)의 출력 신호는 방정식(5)에서 설명된 보상된 전류값(I_{N+1})인 값 $I_N \exp[I_N \Delta T_N / I_0 \tau_0]$ 이다. 이 값은 값 I_N 을 대체하기 위하여 보상 RAM(20)에 저장된다.

곱셈기(19)에 의하여 제공된 출력값은 OLED의 시간에 대한 효율성의 감소를 보상하는데 사용된 전류의 변화를 나타낸다.

특정 OLED의 실제 효율 특성에 따라, 빠른 손실 또는 보다 점진적인 손실이 이루어져, 전류 조절이 매 프레임마다 또는 매 M개수의 프레임마다 발생할 것이다. 후자의 경우, 하나의 픽셀을 위한 전류 측정은 M 프레임 간격 및 $I_N \Delta T_N / I_0 \tau_0$ 의 값이 이후에 모든 측정값에 대하여 평균될 수 있는 동안 수회 이루어질 것이다. M 프레임이 방정식(6)에 따라 보상 메모리(20)에 조절된 전류값이 저장된다.

$$I_{N+1} = I_N \exp[M I_N \Delta t_N / I_0 \tau_0] \quad (6)$$

도 2에 도시된 시스템은 도 2 및 3에 도시되지 않은 기능을 포함하는 디스플레이 시스템의 모든 기능을 제어하는 컴퓨터일 수 있는 제어기(22)에 의하여 제어된다.

상술한 바와 같이, 지수 감소는 초기 "버닝하는" 시간이 경과된 후에 최적으로 동작하는 근사화일 뿐이다. 이러한 "버닝하는" 시간은 I_0 및 n_0 에 대한 초기값을 결정한다. 그러므로 OLED의 광출력에서의 매우 빠른 감소가 계산될 때의 시간을 선택하고(a), 균일한 초기 출력을 제공하기 위하여 시스템 출력을 계산하는 것(b)은 중요하다.

도 9는 도 2에 도시된 교정 시스템 대신 또는 이에 추가하여 사용될 수 있는 교정 시스템의 다른 실시형태이다. 도 9는 또한 값 $V_N(I_{N-1})$, $V_N(I_N)$, n_N 및 I_N 을 홀딩하는 RAM(91)을 포함한다. 메모리(91)는 또한 도 9에 도시되지 않았지만 명료함을 위하여 패턴 RAM으로서의 값(Δt_N)을 홀딩한다. 전압 센싱 회로(94)는 멀티플렉서/디지털-아날로그 변환기(mux/DAC;92)에 의하여 결정된 전류(I_N)가 픽셀에 인가될 때 각 이미지 픽셀을 관통하는 전압을 측정하기 위하여 디스플레이 장치(93)에 결합된다. 이 전압($V_N(I_N)$)은 메모리(91)의 일 섹션에 전압 센싱 회로(94)에 의하여 인가된다. mux/DAC(92)는 제어기(97)의 제어 하에서 픽셀에 이전 간격(I_{N-1})으로부터 전류를 제공하여 전압 센싱 회로(94)가 이전 시간 간격에 대한 전류, 즉 $V_N(I_{N-1})$ 에 응답하여 현 시간 간격에서 생성된 전압에 대한 측정값을 결정할 수 있다. 전압 레벨($V_N(I_{N-1})$)은 현 시간 간격동안 소망의 밝기를 생성하는데 필요한 현재의 레벨을 결정하는데 사용되는 값(n_N)을 계산하는 회로(95)에 인가된다. 회로(95)에 대한 제 2 신호입력은 제어기(97)에 응답하여 메모리(91)에 의하여 생성된 이전 시간간격동안 픽셀에서의 전압에 대한 값이다($V_{N-1}(I_{N-1})$).

회로(95)에 의하여 생성된 값(n_N)은 전압($V_N(I_{N-1})$) 및 ($V_{N-1}(I_{N-1})$)사이의 차이, 즉 현재의 간격 동안과 동일한 전류에 응답하는 이전 간격동안에 픽셀을 가로지르는 전압의 차이의 함수이다. 이러한 함수는 100시간의 버닝하는 간격 후에 도 1에 도시된 곡선 IV의 역에 비례한다. 이 함수는 지수 감소를 근사화한다. 본 발명의 예시적인 실시형태에서, 회로(95)는 각 픽셀에 대하여 이 함수로 미리 프로그래밍된 특정한 목적의 디지털 처리 회로(예컨대, 관독전용 메모리)이다. 다른 방법으로, 이 회로가 도 2에 도시된 아날로그 회로일 수도 있고 블록 95에 의하여 수행된 계산이 제어기(97) 또는 다른 범용 프로세서에 의하여 수행될 수도 있다.

회로(95)에 의하여 제공된 출력값(n_N)은 다음 간격동안 값(n_{N-1})으로서 사용하기 위하여 메모리에 공급되고 전류 계산 블록(96)에 공급된다. 전류 계산 블록은 다음 방정식을 사용하여 현재의 시간동안 디스플레이 장치에 인가되는 전류(I_N)을 계산한다.

$$I_N = I_{N-1} n_{N-1} / n_N$$

n_{N-1} 및 I_{N-1} 의 값은 메모리(91)로부터 획득된다. 최종 값(I_N)은 다음 업데이트 간격동안 값(I_{N-1})로서 사용되기 위하여 메모리(91)에 저장된다. 도 9에 도시된 바와 같이, 모든 블록(91,92,94,95,96)은 제어기(97)에 의하여 제어된다. 주어진 픽셀의 경우, 제어기는 도 9에 도시된 회로로 하여금 다음 단계들을 수행하도록 한다. 1) 픽셀에 전류 I_{N-1} 을 공급; 2) 전압

$V_N(I_{N-1})$ 을 측정 및 디지털화하여 계산 블록(95)에 공급; 3) 계산 블록(95)에 메모리로부터 저장된 전압 $V_{N-1}(I_{N-1})$ 을 공급; 4) n_N 을 계산하고 메모리(91) 및 계산 블록(96)에 공급; 5) 메모리(91)로부터 n_{N-1} 을 판독하고 계산 블록(96)에 공급; 6) I_N 을 계산하고 메모리(91) 및 디스플레이(93)에 공급; 7) $V_N(I_N)$ 을 측정 및 디지털화하여 메모리(91)에 공급.

또한, 상술한 바와 같이, 도 2,3,9에 도시된 회로에 의하여 수행된 지수 교정은 근사화된 교정만을 산출한다. 시간에 대하여, 개별 픽셀의 감소 특성의 에러가 수렴할 것이다. 따라서, 디스플레이는 균일한 조도를 생성하기 위하여 주기적으로 검사받을 필요가 있다.

모든 픽셀이 균일한 조도이어야하는 곳으로 유도될 때조차도 디스플레이 장치에서 보여지는 영구 이미지를 보상하기 위하여 OLED 디스플레이외에 다른 타입의 방출 및 방사 디스플레이를 주기적으로 재검사하는 것은 바람직하다. 상술한 바와 같이, 이는 단일 이미지가 상대적으로 많은 시간 동안, 예컨대 데이터 입력 폼 또는 컴퓨터 시스템이 장시간동안 비활동 상태일 때 디스플레이된 다른 이미지가 디스플레이될 때 발생한다.

디스플레이 장치가 타일화된 디스플레이일 때, 예를 들어 결합있는 픽셀을 보정하기 위하여 때때로 타일을 변경시킬 필요가 있을 것이다. 타일을 변경시킨 후, 균일한 조도를 보장하기 위하여 전체 디스플레이를 재검사하는 것이 바람직하다.

상기와 같은 초기(또는 연속된) 디스플레이 출력 검사를 수행하기 위한 여러 방법들이 공지되어 있다. 인간의 눈은 이미지 또는 디스플레이가 최적 거리에서 보여질 때 0.8%정도의 그레이 스케일 변동을 검출할 수 있다. 그러므로 이음새없이 타일화된 디스플레이는 각 픽셀이 전체 디스플레이에 걸쳐 출력시의 에러를 1% 또는 그보다 더 제한하기 위하여 정확한 전류로 구동되는 것이 요구된다. 이것은 개별 픽셀 밝기의 정확하고 유용한 측정값을 요구한다.

디스플레이 장치의 픽셀의 광출력을 측정하는 예시적인 방법 및 개별 픽셀을 계산하는 방법은 CCD 카메라를 사용하는 것이다. CCD 카메라는 검사 프로세스를 보조하기 위하여 픽셀 대 픽셀로 정확하게 비교되는 측정가능한 출력을 생성한다. 그러나 CCD 카메라가 픽셀화된 디스플레이를 검사하는 데는 문제가 있다. 이 문제는 개별 디스플레이 픽셀 및 CCD 카메라 개별 방사 검출기 사이의 규칙적인 어레이의 불필요한 공간으로 인하여 발생한다. 두 개의 이미지가 중첩되었을 때, 검사 프로세스에서 에러를 유발시키는 빗살무늬 패턴을 생성한다. 이 결과는 디스플레이 픽셀의 개수가 CCD 카메라의 이미지의 픽셀의 개수와 비교하여 클 때 더욱 바람직하다.

초기 상태를 설정하기 위하여 CCD 카메라를 사용하는 의미있는 검사를 획득하도록 또는 OLED 디스플레이 또는 임의의 다른 픽셀화된 디스플레이를 재검사하도록, 본 발명에 따라 두 개의 방법 중 하나를 사용하는 것이 제안된다. CCD 카메라 또는 단일 검출기(예컨대, 광다이오드)중 하나를 사용하여 방출된 광을 검출한다.

도 4A는 하기의 검사 프로세스를 수행하는데 사용될 수 있는 전형적인 장치의 평면도이며, 도 4B는 측면도이다. 전형적인 장치는 월(wall) 크기의 이음새없는 타일화된 디스플레이이다. 전형적인 장치는 XYZ 천이 단계(102)에서 장착된 카메라(32)를 포함한다. 그러나 카메라(32)는 단일 광검출기(도시되지 않음)에 의하여 대체될 수 있다. 천이 단계(102)는 카메라(32)가 왼쪽 또는 오른쪽으로 이동할 수 있는 수평 트랙(34)을 포함한다. 수평 트랙(36)은 수평 트랙이 위아래로 이동할 수 있는 수직 트랙(38)에 결합된다. 수평 트랙(34) 및 수직 트랙(38)을 포함하는 프레임은 깊이 해석 트랙(36)에 장착되어, 디스플레이 시스템(100)쪽으로 이동하거나 디스플레이 시스템(100)으로부터 멀어질 수 있다. 해석 단계(102) 및 카메라(32)의 위치의 모션은 프로세서(30)에 의하여 제어된다. 본 발명의 예시적인 실시형태에서, 프로세서(30)은 또한 CCD 카메라(30)의 출력 신호를 수신하고 디스플레이 시스템(100)에 픽셀 전류 조절시의 데이터를 제공한다.

기술될 두 개의 계산 방법 중 하나가 피라미드 방법으로 언급될 것이다. 이 방법은 디스플레이의 증가 영역이 단일 픽셀로서 취급되는 정렬 방법이다. 그러므로 도 5A에 도시된 바와 같이 먼저 CCD 카메라가 단일 CCD 카메라가 사용되는 경우의 네 개의 픽셀을 포함하거나 광검출기가 사용되는 경우의 단일 픽셀을 포함하는 디스플레이의 작은 영역(42)에서 집중된다. 이러한 네 개 픽셀의 광 출력은 이후에 목표 픽셀 밝기값(PBV)의 필요한 1% 또는 더 나은 값 내에서 조절된다. 단일 단일 광검출기가 사용된다면, 장치는 광검출기 상으로 하나의 픽셀의 광의 초점을 맞추기 위하여 이러한 초기 단계에 배치될 것이다.

네 개의 픽셀의 첫 번째 그룹을 이미징한 후에, 카메라는 다음 네 개의 픽셀의 이미지를 캡처하기 위하여 이동하고 프로세스는 반복된다. 일단 모드 디스플레이가 4대4 세그먼트(또는 단일 광검출기가 사용되는 경우 픽셀 대 픽셀)에서 조절되었다면, 카메라는 zoom아웃되어 새로운 영역(48)이 도 5B에 도시된 바와 같이 보여지고 이 시간에 각 영역은 네 개의 슈퍼 픽셀(46)으로 취급되는 16(4) 픽셀을 포함한다. 각각의 슈퍼 픽셀의 출력은 단일 유닛으로서 취급되고 조절되어 각각의 네 개의 슈퍼 픽셀은 다른 슈퍼 픽셀(46)의 필요한 조도 변동 내에서 존재하게 된다. 또한 모든 디스플레이는 16(4) 픽셀 그룹핑

을 사용하여 조절된다. 다음으로 카메라는 다시 줌아웃되고 새로운 영역의 슈퍼 픽셀 그룹(예컨대, 네 개의 16대16(4대4) 슈퍼 픽셀 그룹)의 새로운 큰 영역을 픽업한다. 조절 프로세스는 슈퍼 픽셀의 그룹이 전체 이미지에 대응하여 조절될 때까지 계속된다. 이 방법은 개별 픽셀 레벨에서 각 픽셀의 광이 카메라(32)의 픽셀 어레이에 의하여 이미지화되기 때문에 빛살무늬 패턴으로 인한 에러를 피할 수 있다. 카메라가 줌아웃될 때 그리고 디스플레이 픽셀과 카메라 픽셀 사이의 일대일 관계식에 근접할 때, 수행 중인 밝기 조절은 각 픽셀 그룹의 최고 밝은 픽셀을 각각에 대하여 계산하기만 할 뿐이다. 따라서 이미지상의 빛살 무늬 패턴은 무시된다. 물론, 단일 광검출기가 사용된다면, 임의의 빛살 무늬 패턴이 측정값을 간섭하지는 않는다.

이러한 계산을 도시한 흐름도가 도 7에 도시되어 있다. 이러한 프로세스는 균일한 조도 레벨이어야 하는 곳에서 전체 디스플레이 장치를 조명함으로써 시작된다. 다음으로 단계 70에서, 제 1 하위 영역의 디스플레이(10)(도 2에 도시됨)가 이미지화된다. 단계 71에서, 계산 시스템은 목표 픽셀 밝기값(PBV)에 가능한한 근접하도록 각 픽셀의 밝기를 조절하기 위하여 보상 RAM(20;도 2에 도시됨)의 값을 변경시킨다. 단계 72에서, 이 프로세스는 계산 중인 하위 영역이 디스플레이의 마지막 하위 영역인지를 결정한다. 만일 그렇지 않다면 다음의 인접 하위 영역의 이미지를 획득하기 위하여 카메라를 이동시키는 단계 73으로 제어를 넘긴다. 단계 73후에, 단계 70,71,72가 반복된다. 이러한 단계들은 모든 하위 영역이 검사될 때까지 예컨대 사이드로부터 사이드로 그리고 상부에서 하부로 전체 디스플레이를 스캔한다.

단계 72가 마지막 하위 영역이 처리되었음을 나타낸다면, 카메라는 디스플레이로부터 떨어진 단계 74로 제어를 넘긴다. 단계 75에서, 프로세스는 다음의 하위레벨로부터 하위 영역의 그룹의 이미지를 캡처한다. 단계 76에서 프로세스는 현재 이미지화되어 있는 여러 하위 영역의 광 출력을 균일화하기 위하여 전체 하위 영역을 위한 현재값을 변경시킨다. 단계 77에서, 프로세스는 현재의 하위 영역의 그룹이 전체 이미지를 측정하는지를 결정한다. 만일 그렇지 않다면, 현재 그룹의 하위 영역이 이미지의 현 레벨에서 하위 영역의 마지막 그룹인지를 결정하는 단계 78로 제어를 넘긴다. 만일 이것이 하위 영역의 마지막 그룹이 아니라면, 카메라를 다음 그룹의 하위 영역을 캡처하기 위한 위치로 이동시키는 단계 79로 제어를 넘긴다. 단계 79에서, 새롭게 이미지화된 하위 영역을 균일화하기 위하여 단계 75로 제어를 넘긴다.

단계 77에서 마지막 그룹의 하위 영역이 이 레벨에서 처리된다면, 카메라로부터 디스플레이를 떨어뜨리고 다음의 높은 피라미드 레벨에서의 하위 영역이 캡처되어 처리될 수 있도록 제어하는 단계 74로 제어를 넘긴다. 이 프로세스는 이미징된 하위 영역이 전체 디스플레이를 메울 때까지 계속된다. 이것이 발생할 때, 단계 77은 검사 프로세스가 종료되는 단계 80으로 제어를 넘긴다.

피라미드 검사 방식의 변동은 도 6에 도시된다. 이러한 변동은 단일 광검출기를 사용하여 쉽게 수행될 수 없다. 이 경우, 카메라는 연속적인 픽셀의 중첩된 하위 어레이를 이미지화하기 위하여 디스플레이의 일 차원을 따라 배치된다. 도 6에 도시된 예시적인 실시형태에서, 픽셀(52)을 포함하는 제 1 하위 어레이(54)를 검사한 후, CCD 카메라는 동일한 크기의 다음의 인접한 하위 어레이(58)에 측면으로 이동한다. 그러나 이 프로세스에서 마지막 픽셀(56)의 각 하위 영역의 열 또는 행은 다음 하위 영역의 각각의 제 1 픽셀(56)이 행 또는 열로서 포함된다. 나머지 행 및/또는 열의 각 픽셀의 밝기는 중첩 행 또는 열의 픽셀과 연관된 소망의 제한 내로 조절된다. 프로세스는 디스플레이의 전체 어레이의 하나의 스캔 이후에 정지할 수도 있고 상술한 방법과 마찬가지로 슈퍼 픽셀로서 진보적인 큰 하위 영역을 사용할 수도 있다.

도 8은 이러한 프로세스를 도시한 흐름도이다. 도 7에 도시된 프로세스를 따라, 도 8의 프로세스는 소망의 균일한 픽셀 밝기값(PBV)을 가지는 이미지를 디스플레이시킴으로써 시작된다. 단계 82에서, 제 1 하위 영역의 이미지는 캡처되고 하위 영역의 모든 픽셀의 밝기는 PBV의 밝기값을 가지도록 조절된다. 단계 82이후에, 중첩된 하위 영역의 이미지를 캡처하는 단계 83이 실행된다. 이러한 중첩된 하위 영역은 픽셀 위치의 하나 이상의 행 또는 열에 의하여 중첩될 수도 있다. 단계 84에서, 프로세스는 중첩 영역의 픽셀(들)의 밝기를 매칭시키기 위하여 새롭게 요구되는 영역의 픽셀의 밝기를 조절한다. 단계 84이후, 단계 85는 영역이 이미지내의 마지막 하위 영역인지를 결정한다. 만일 그렇지 않다면, 다음 하위 영역을 이미지화하는 위치로 카메라를 이동시키는 단계 86으로 제어를 넘기며, 상술한 바와 같이 단계 83으로 제어를 넘긴다. 단계 85는 이미지의 마지막 하위 영역이 처리되었는지를 결정하고 프로세스는 단계 87에서 종료된다.

발명자는 도 5A, 5B, 7에 도시된 제 1 프로세스가 디스플레이 장치가 랜덤 밝기 에러를 나타낼 때 양호한 결과를 제공하는 한편, 도 6과 8에 도시된 제 2 프로세스가 디스플레이 장치는 표류하는 밝기 에러를 나타낼 때 양호한 결과를 제공한다고 판단하였다.

이러한 장점은 하드웨어 또는 소프트웨어 또는 그 조합을 사용하여 수행하는 서로 다른 회로를 사용하여 수행될 수 있다. 또한, 본 발명의 범위 내에서 다양한 변형이 가능하다.

도면의 간단한 설명

도 1은 현 전류가 전형적인 OLED 재료에 인가될 때 효율성 저하를 나타내는 전압 대 시간 및 광 대 시간의 그래프이다.

도 2는 본 발명을 구현하기 위한 예시적인 시스템의 블록도이다.

도 3은 아날로그 신호 지수화를 수행하는데 유용한 회로의 부분적으로 블록도 형태인 개략도이다.

도 4A는 본 발명을 따르는 검사 시스템의 평면도이다.

도 4B는 도 4A에 도시된 검사 시스템의 측면도이다.

도 5A는 도 4A 및 4B에 도시된 장치를 사용하여 디스플레이 장치의 검사를 수행하는 프로세스 동안 제 2 단계의 관측 및 카메라 중심의 필드를 도시한 이미지 도면이다.

도 5B는 도 4A 및 4B에 도시된 장치를 사용하여 디스플레이 장치의 검사를 수행하는 제 2 프로세스에 따라 관측시의 카메라 필드의 두 개의 하위 영역을 도시한 이미지 도면이다.

도 6은 도 4A 및 4B에 도시된 장치를 사용하여 디스플레이 장치의 검사를 수행하는 제 2 프로세스에 따라 관측시의 카메라 필드의 두개 하위 영역을 도시한 이미지 도면이다.

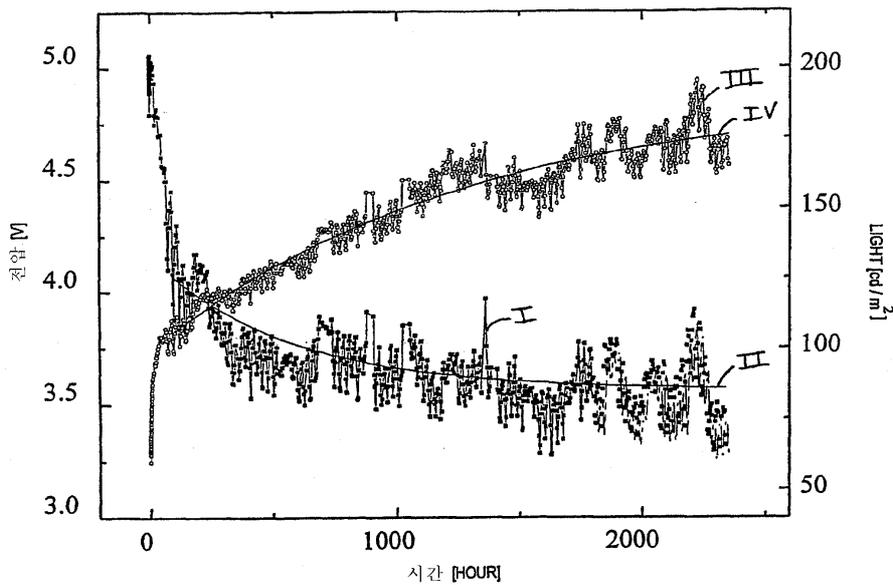
도 7은 도 5A 및 5B에 도시된 검사 프로세스를 기술하는데 유용한 흐름도이다.

도 8은 도 6에 도시된 검사 프로세스를 기술하는데 유용한 흐름도이다.

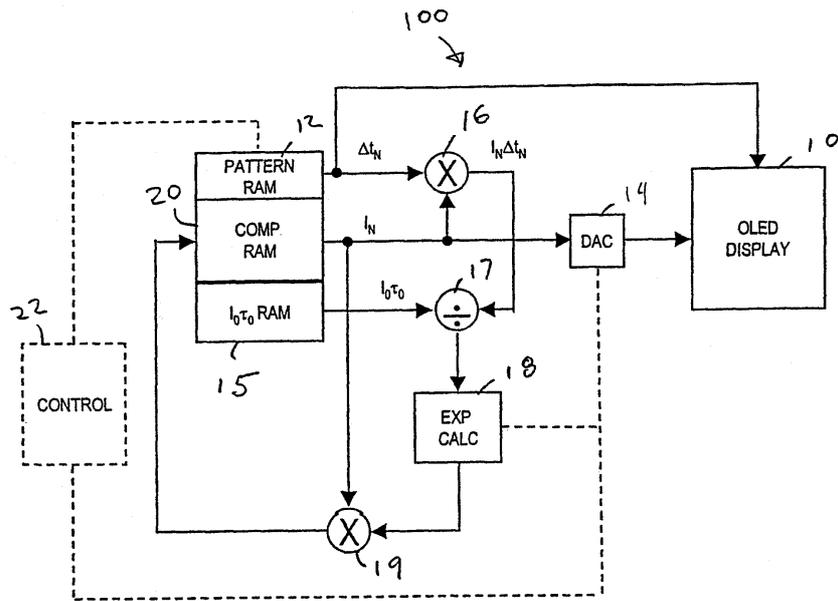
도 9는 본 발명을 수행하기 위한 대안 시스템의 블록도이다.

도면

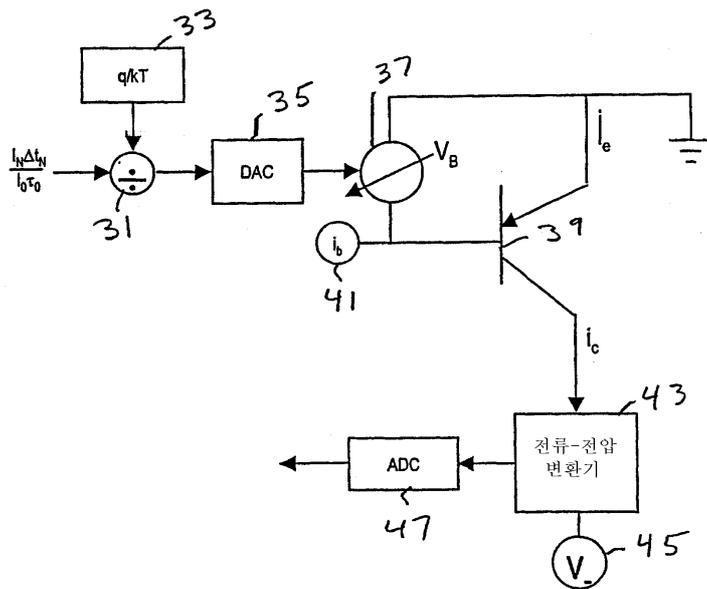
도면1



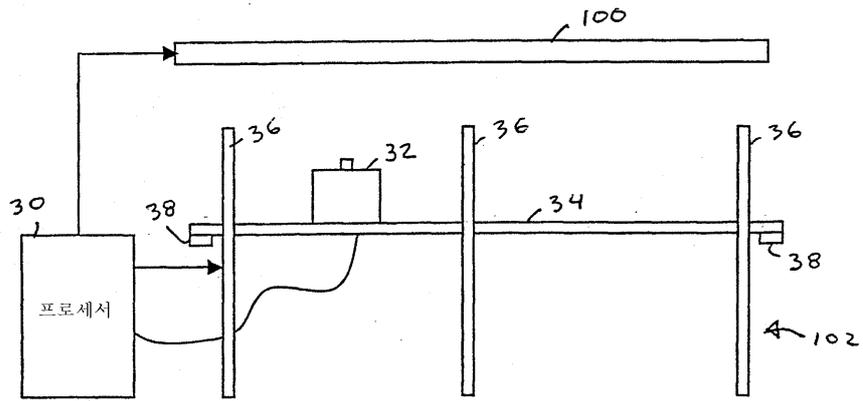
도면2



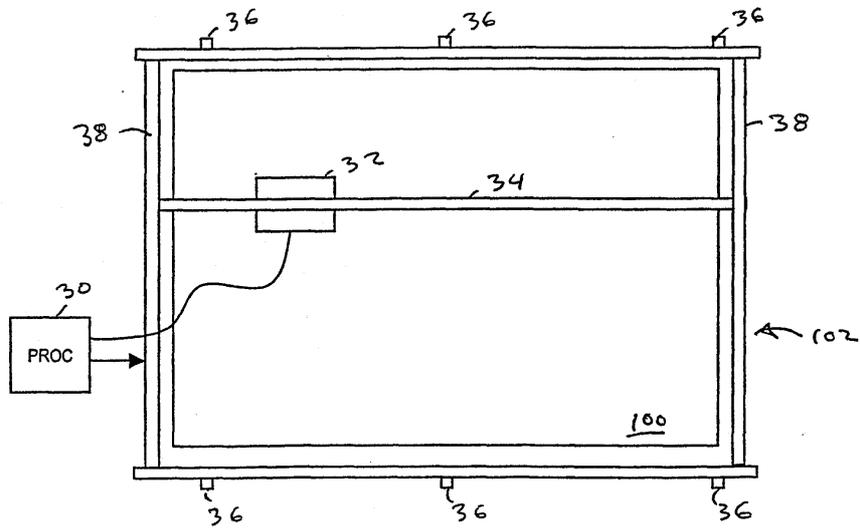
도면3



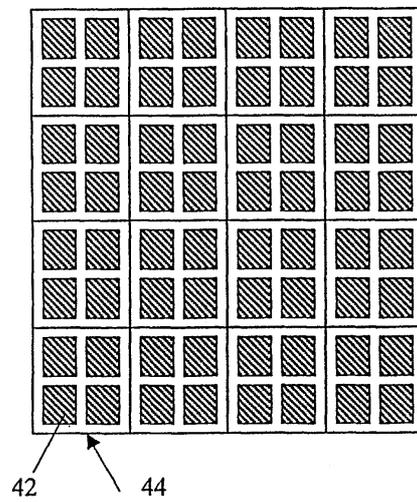
도면4A



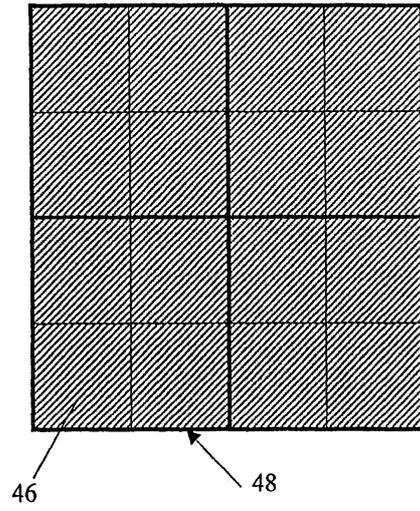
도면4B



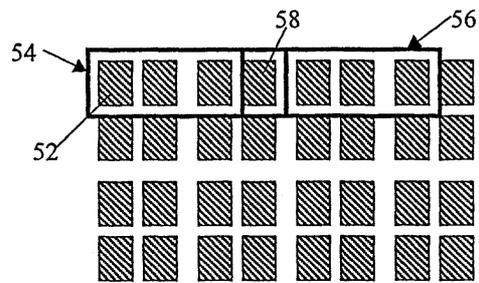
도면5A



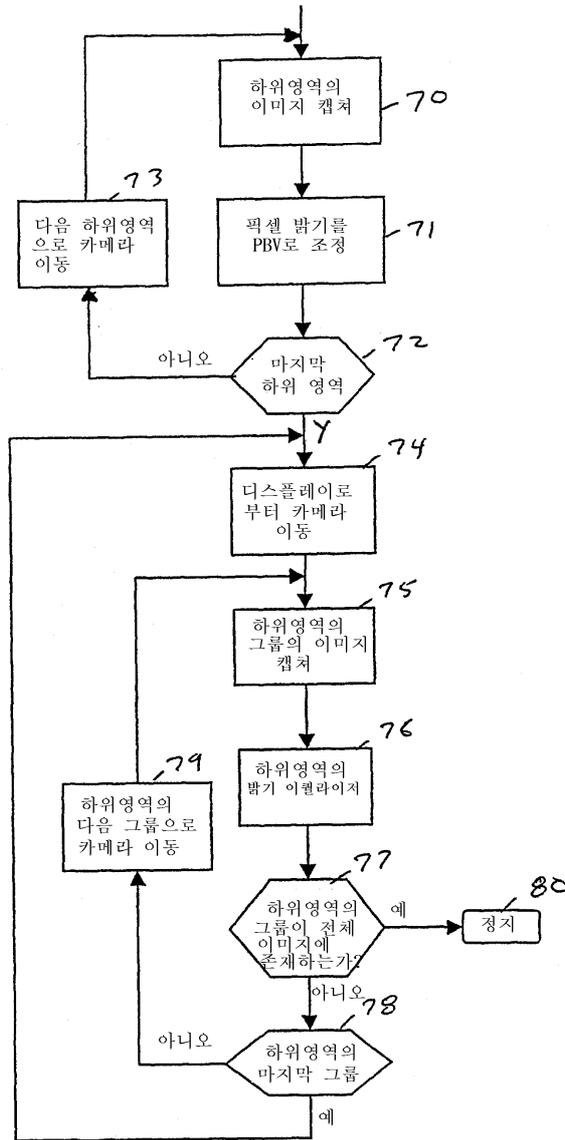
도면5B



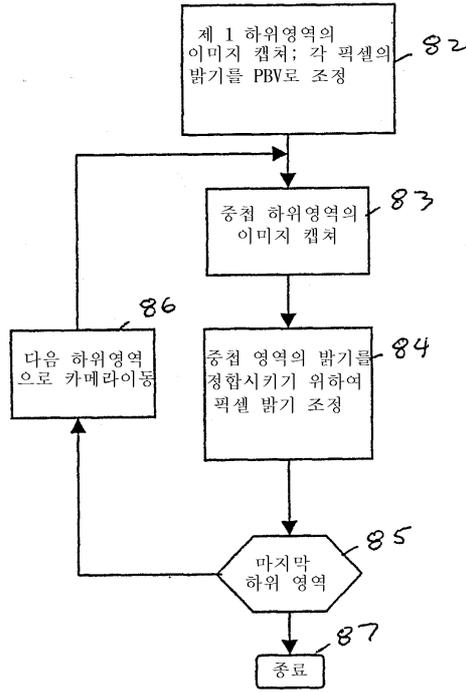
도면6



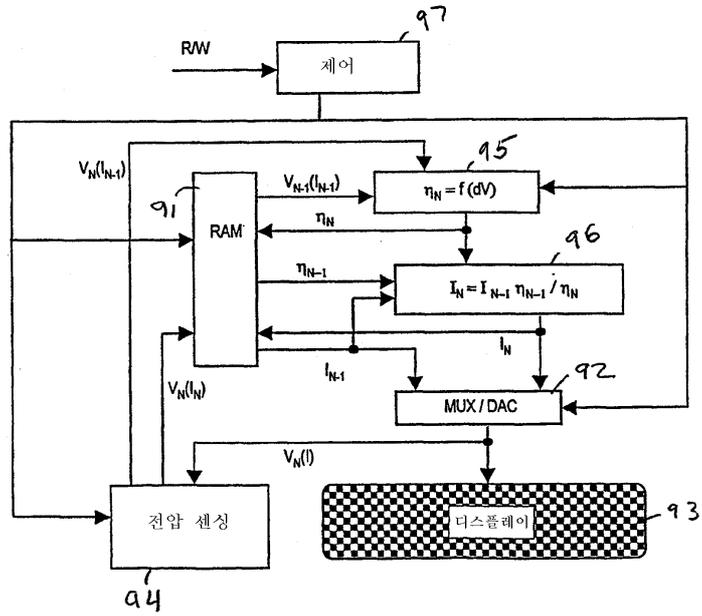
도면7



도면8



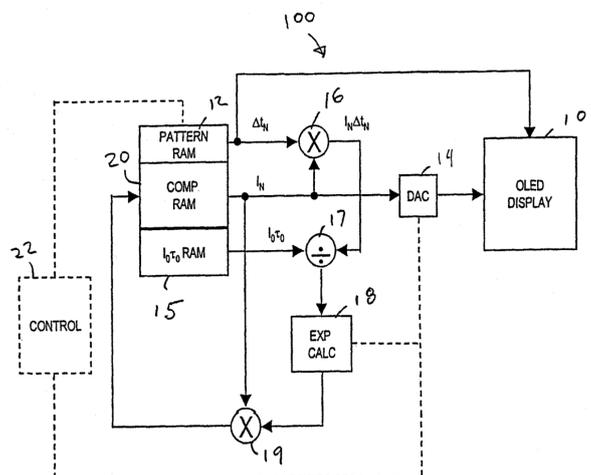
도면9



专利名称(译)	用于检查显示设备并自动补偿效率随时间损失的方法和设备		
公开(公告)号	KR100665458B1	公开(公告)日	2007-01-04
申请号	KR1020027010905	申请日	2001-02-22
[标]申请(专利权)人(译)	宇东科技股份有限公司		
申请(专利权)人(译)	转让人的品牌		
当前申请(专利权)人(译)	转让人的品牌		
[标]发明人	SHEN ZILAN 쉐닐란 MATTHIES DENNIS LEE 매티스데니스리 ATHERTON JAMES H 아데르튼제임스에이치 STEWART ROGER GREEN 스텐어트로저그린		
发明人	쉐, 질란 매티스, 데니스, 리 아데르튼, 제임스, 에이치. 스텐어트, 로저, 그린		
IPC分类号	G09G3/30 H01L51/50 G09G3/20 G09G3/32		
CPC分类号	G09G2300/026 G09G2360/145 G09G2320/0295 G09G3/3208 G09G2320/043 G09G2320/029 G09G2310/027 G09G2300/08 G09G2320/0693 G09G2320/048		
代理人(译)	KIM , YOUNG CHOL LEE , JUN SEO KIM孙杨		
优先权	09/610159 2000-07-05 US 60/183950 2000-02-22 US		
其他公开文献	KR1020030041855A		
外部链接	Espacenet		

摘要(译)

补偿OLED显示装置中的各个有机发光二极管(OLED)的发光效率的长期变化的方法和相关系统基于累积的驱动来计算和预测每个像素的光输出效率的衰减。电流施加到像素并导出校正系数,该校正系数应用于每个像素的下一个驱动电流。在本发明的一个示例性实施例中,计算基于已经通过设备的累积电流。在另一示例性实施例中,计算基于两个时刻像素上的电压差。在校准显示设备以提供均匀的光输出之后,最好使用补偿系统。本发明还提供一种用于校准显示装置的方法,该显示装置包括使用具有辐射传感器阵列的相机的可单独调节的分立发光装置(像素)阵列。或单个光电探测器。根据该方法,相机捕获基本上相等大小的第一子区域的相应图像,并调整所述第一子区域内的每个所述像素的驱动电流,以实现期望的光输出。接下来,相机捕获多个第二子区域的图像,调整包括多个第一子区域第二级子区域的每个第二子区域,使得每个第一子区域提供光输出基本相等。在替换实施例中,每个第一级



子区域重叠，并且在将第一子区域调整到期望的亮度级别之后，本发明调整每个重叠子区域中的像素以具有与重叠像素相同的亮度。