

# (19)대한민국특허청(KR)

## (12) 등록특허공보(B1)

(51) 。 Int. Cl.<sup>7</sup>  
G09G 3/30

(45) 공고일자 2005년12월06일  
(11) 등록번호 10-0533820  
(24) 등록일자 2005년11월30일

(21) 출원번호 10-2003-0035440  
(22) 출원일자 2003년06월02일

(65) 공개번호 10-2004-0104051  
(43) 공개일자 2004년12월10일

(73) 특허권자 재단법인서울대학교산학협력재단  
서울특별시 관악구 봉천동 산 4-2

(72) 발명자 박병국  
서울특별시 서초구 방배동 1015 임광아파트 7-1004  
이종덕  
서울특별시 서초구 서초동 1682 서초래미안아파트 111-1002  
이천안  
서울특별시 관악구 봉천4동 1562-16

(74) 대리인 조담  
정태련

심사관 : 천대식

### (54) 마이크로 디스플레이의 픽셀어레이 열을 구동하기 위한방법 및 구동회로

#### 요약

본 발명은 단일 실리콘 기판에 구동회로와 픽셀어레이가 함께 구현되는 마이크로 디스플레이의 픽셀어레이 열을 구동하기 위한 방법 및 구동회로에 관한 것으로서, 종래의 평판 디스플레이 구동회로에서 열 구동회로에 각 열마다 래치와 디지털-아날로그 변환기(Digital-to-Analog Converter, 이하 DAC라 함)가 있어서 구동회로 면적이 커졌던 문제점을 개선하기 위한 것이다. 본 발명에 의한, 열 구동방법은 각 열에 있던 래치를 모두 없애서 외부에서 들어오는 데이터들이 차례로 DAC를 거쳐 바로 각 열을 구동하도록 하고, 시프트 레지스터 출력신호를 두 개 이상으로 블록화 하여 특정 블록에 해당하는 출력신호 사이에서만 이에 해당하는 DAC가 순차적으로 작동되도록 함으로써, 종래 기술에 비해, 열 구동회로가 차지하는 면적을 크게 줄일 수 있고 불필요한 전력 소모를 방지하여 저전력 구동도 가능하게 되었다. 이와 함께 상기 발명을 실시하는데 직접 사용되는 DAC 동작 제어회로와 열 구동회로도 각각 제공된다.

#### 대표도

도 3b

#### 색인어

마이크로 디스플레이, 유기 전계 발광 디스플레이, 실리콘 기판, 구동회로, DAC 동작 제어회로

## 명세서

### 도면의 간단한 설명

도 1은 종래 평판 디스플레이의 구동회로의 전체 구조를 나타낸 도면.

도 2a와 도 2b는 종래 평판 디스플레이의 구동회로 중에서 열 구동회로의 구조를 나타낸 도면.

도 3a와 도 3b는 본 발명에 따라 구현되는 마이크로 디스플레이의 구동회로 중에서 열 구동회로의 구조를 나타낸 도면.

도 3c는 본 발명에 의한 열 구동회로의 동작을 보여주는 타이밍도.

도 4는 DAC의 동작 여부를 결정하는 DAC 동작 제어회로의 구조를 나타낸 도면.

도 5a와 도 5b는 본 발명의 실시 예에 의한 DAC의 회로도 및 DAC 동작 제어회로의 동작 타이밍도.

도 6a와 도 6b는 본 발명의 다른 실시 예에 의한 DAC의 회로도 및 DAC 동작 제어회로의 동작 타이밍도.

도 7a와 도 7b는 각각 본 발명의 또 다른 실시 예에 의한 DAC의 회로도.

### <도면의 주요부분에 대한 부호의 설명>

21 : 8 비트 래치 22 : 8 비트 DAC

31 : DAC 32 : 열 구동 스위치

33 : DAC 동작 제어회로 41 : 인버터(inverter)

42 : 1 bit 래치

### 발명의 상세한 설명

#### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 단일 실리콘 기판에 구동회로와 픽셀어레이가 함께 구현되는 마이크로 디스플레이의 픽셀어레이 열을 구동하기 위한 방법 및 구동회로에 관한 것으로서, 보다 상세하게는 액티브 매트릭스형 유기 전계 발광 디스플레이와 같은 마이크로 디스플레이의 구동회로를 단일 실리콘 기판에 픽셀어레이와 함께 구현할 때 열 구동회로가 차지하는 면적을 줄이면서 저 전력 구동이 가능한 열 구동방법 및 그 방법의 실시예에 직접 사용되는 DAC(Digital-to-Analog Converter) 동작 제어회로와 열 구동회로에 관한 것이다.

마이크로 디스플레이에는 대표적으로 단일 칩 전계 방출 디스플레이(one chip field emission display ; one chip FED)와 실리콘 기반의 유기 전계 발광 디스플레이(silicon based organic electroluminescent display ; OLED)가 있다. 이들은 모두 실리콘 기판을 사용하고 하나의 기판에 픽셀어레이 뿐만 아니라 주변의 행 구동회로, 열 구동회로가 같이 집적된다는 특징이 있다. 이들은 모두 픽셀 크기가 작은 고해상도 디스플레이 구현을 목적으로 하며, 대표적으로 헤드 마운트 디스플레이(Head mount display, HMD)나 손목시계 형 디스플레이 등을 주요 응용분야로 하고 있다. 따라서 이와 같은 마이크로 디스플레이를 구동하기 위한 구동회로는 그것이 차지하는 면적이 크지 않아야 하고 저전력 소모가 요구된다.

상기 마이크로 디스플레이를 구동하기 위한 종래의 기술은 기존에 많이 사용하던 일반적인 평판 디스플레이의 구동회로 방식을 거의 그대로 적용하였다. 따라서 이를 위한 종래 마이크로 디스플레이 구동회로의 전체 구조는 도 1과 같이 각 행을 차례로 선택하기 위한 행 구동회로부, 하나의 행에 대하여 각 화소에 해당하는 픽셀 신호를 만들어서 공급하는 열 구동회로부, 그리고 마이크로 디스플레이 소자를 구동하여 화면을 이루는 픽셀어레이로 구성되어 있다. 여기서 열 구동회로부

는 도 2a와 같이 각 열을 선택하기 위한 시프트 레지스터와 8 비트 래치(21), 8 비트 DAC(22)로 구성된다. 종래 열 구동회로의 동작을 도 2a를 확대한 도 2b를 참조하여 살펴보면, 외부에서 공급되는 디지털 픽셀 데이터(D1~D8)는 모든 열에 있는 8 비트 래치(21)에 연결되어 시프트 레지스터의 동작에 따라 차례로 각 열에 있는 래치에 저장되었다가 외부에서 공급되는 DAC 동작 신호(Out\_EN)에 동기되어 8 비트 DAC(22)를 거쳐 아날로그로 변환된 후 각 픽셀을 구동하게 된다.

이와 같은 종래의 열 구동회로는 모든 열에 8 비트 래치와 8 비트 DAC가 존재하기 때문에, 실리콘 기판 위의 유기 전계 발광 디스플레이와 같은 마이크로 디스플레이의 경우에 이를 그대로 적용하기에는 구동회로가 차지하는 면적이 커지는 문제점이 있었다.

### 발명이 이루고자 하는 기술적 과제

종래 열 구동회로의 모든 열에 있던 8 비트 래치는 시간순서 대로 들어오는 화소 신호를 차례로 샘플링하여 저장하고 있다가 각 화소들을 동시에 한 행 시간 동안 구동하기 위해서 필요한 것으로, 이는 액정 디스플레이와 같이 외부 구동회로에서 비교적 큰 화면의 평판 디스플레이를 구동할 경우에, 각 열의 큰 배선 기생 용량을 한 행 구동시간 정도의 충분한 시간 동안 구동하기 위한 것이었다. 그러나, 실리콘 기판 위에 구현되는 유기 전계 발광 디스플레이와 같이 구동회로가 픽셀어레이와 함께 집적되는 마이크로 디스플레이의 경우에는 열 자체의 기생성분이 크지 않을 뿐만 아니라 구동회로와 화면을 연결할 때 생기는 각종 기생 성분들(기생 인덕턴스, 기생 용량 등)도 무시할 수 있어 열을 구동해야 할 부하가 매우 작으며, 동작속도가 빠른 CMOS 회로를 이용하여 DAC 구동 능력도 충분히 높일 수 있기 때문에, 래치를 없애더라도 열 구동시간 정도의 짧은 시간 동안 충분히 각 화소를 구동할 수 있다.

따라서, 본 발명은 상기와 같은 점에 착안하여, 도 3b와 같이, 종래 각 열에 있던 8 비트 래치를 모두 없애고 외부 디지털 픽셀 데이터를 직접 DAC에 입력하며, 또한 DAC 한 개당 여러 개의 열을 구동하도록 하여 마이크로 디스플레이 구동에 있어 구동회로가 차지하는 면적을 줄이면서 저전력 구동도 가능한 열 구동방법과 이를 실시하는데 직접 사용되는 DAC 동작 제어회로 및 열 구동회로를 각각 제공하는데 그 목적이 있다.

### 발명의 구성 및 작용

상기 목적을 달성하기 위하여, 본 발명에서 제안하는 마이크로 디스플레이의 열 구동방법은 시프트 레지스터에서 픽셀어레이의 각 열을 순차적으로 선택하기 위한 디지털 신호를 생성하는 제 1 단계와; 상기 시프트 레지스터 출력신호를 두 개 이상으로 블록화 하여 특정 블록에 해당하는 출력신호 사이에서만 디지털 데이터 입력신호를 아날로그 신호로 변환하게 제어하는 제 2 단계와; 상기 디지털-아날로그 변환 제어신호에 따라 외부에서 차례로 공급되는 디지털 데이터 입력신호를 아날로그 신호로 바꾸는 제 3 단계와; 상기 시프트 레지스터 출력신호에 따라 선택된 열을 상기 아날로그 신호로 구동하는 제 4 단계로 이루어진 것을 특징으로 한다.

이 때 마이크로 디스플레이에는 유기 전계 발광 디스플레이와 같은 전류 구동형 소자로 구성된 디스플레이를 포함한다. 따라서 유기 전계 발광 디스플레이와 같은 전류 구동형 소자로 구성된 디스플레이를 구동하기 위하여서도 본 발명이 이용됨은 물론이다.

본 발명은, 도 3a와 같이, 종래 열 구동회로의 각 열에 있었던 래치를 모두 없애고, 각 열마다 하나씩의 DAC를 배치하는 것이 아니라 몇 개의 열에 하나의 DAC를 배치함으로써, 구동회로가 차지하는 면적을 줄일 수 있고, 시프트 레지스터 출력신호를 두 개 이상으로 블록화 하여 특정 블록에 해당하는 출력신호 사이에서만 외부 디지털 픽셀 데이터에 직접 연결된 DAC가 동작되도록 하여, 결국 순차적으로 선택된 DAC 한 개가 여러 개의 열을 구동할 수 있도록 함으로써, 불필요한 전력 소모도 막을 수 있다. 도 3a는 DAC 한 개당 4 개의 열을 구동하는 예를 보여준다. 그리고 도 3b는 도 3a 보다 좀 더 상세한 구조로, DAC 한 개당 총  $i$  개의 열을 구동하는 예를 보여주는데, 한 개의 DAC가 구동할 수 있는 열의 수( $i$ )는 회로 설계에 따라 최적화 할 수 있다.

상기 발명은 시프트 레지스터 출력신호를 두 개 이상으로 블록화 하여 특정 블록에 해당하는 출력신호 사이에서만 DAC가 동작되도록 제어하는 DAC 동작 제어회로(33)가 필요한데, 이는 상기 발명을 실시하는데 직접 사용되는 또 다른 발명으로서 아래와 같은 구성요소를 갖는다.

본 발명에 의한 DAC 동작 제어회로는, 도 4와 같이, 전원전압( $V_{DD}$ )과 접지(GND) 사이에 서로 직렬로 연결된 풀업 P1(PMOS) 및 풀다운 N1(NMOS)과; 상기 풀업 P1 게이트에 연결된 인버터(41)와; 상기 인버터 입력단자를 시프트 레지스터의 출력단자 중의 하나와 연결되는 제 1 입력단자(IN1)와; 상기 풀다운 N1 게이트에 연결된 단자를 시프트 레지스터

의 출력단자 중의 다른 하나와 연결되는 제 2 입력단자(IN2)와; 상기 풀업 P1과 풀다운 N1의 접점에 연결된 1 bit 래치(42)와; 상기 1 bit 래치에 연결된 버퍼와; 상기 버퍼의 출력단자를 본 회로의 출력단자(OUT)로 구성된 것을 특징으로 한다.

상기 DAC 동작 제어회로는 시프트 레지스터와 같이 출력 신호가 순차적으로 발생되어 나올 경우, 그 신호들을 2 개 이상으로 블록화하여 임의 블록 중 첫 번째 HIGH(논리값 1과 같음. 이하 동일) 신호가 DAC 동작 제어회로의 제 1 입력단자(IN1)에 들어올 때 인버터(41)에 의하여 LOW(논리값 0과 같음. 이하 동일) 신호로 바뀌고 이 LOW 신호에 의하여 풀업 P1이 도통(turn on)되어 전원전압( $V_{DD}$ )의 HIGH 신호가 1 bit 래치(42)에 의하여 LOW 신호로 바뀌어 저장되고 이 LOW 신호가 버퍼(buffer)에 의하여 출력단자(OUT)로 전달되는데, 이는 제 2 입력단자(IN2)에 이웃한 블록의 첫 번째 HIGH 신호가 들어와 풀다운 N1이 도통(turn on)되어 접지(GND)의 LOW 신호가 다시 1 bit 래치(42)에 의하여 HIGH 신호로 바뀌어 저장되고 이 HIGH 신호가 버퍼(buffer)에 의하여 출력단자(OUT)로 전달될 때까지 계속된다. 따라서 본 발명에 의한 DAC 동작 제어회로는 시프트 레지스터와 같이 출력 신호가 순차적으로 발생되어 나올 경우에 인접한 일정 개수의 출력 신호들을 검출해내어 하나의 동일 출력 신호 상태로 유지하기 위한 목적으로도 사용되어 질 수 있다.

상기 유기 전계 발광 디스플레이와 같은 전류 구동형 소자로 구성된 마이크로 디스플레이를 구동하기 위한 열 구동방법을 실시하는데 직접 사용되는 열 구동회로는 또 다른 발명으로서 다음과 같은 구성요소를 포함한다.

본 발명에 의한 열 구동회로는, 도 3b와 같이, 픽셀어레이의 각 열을 선택하기 위해 디지털 신호를 생성하여 출력하는 시프트 레지스터와; 상기 시프트 레지스터의 출력신호에 따라 픽셀어레이의 각 열을 구동하기 위해 디지털 데이터 입력신호를 아날로그 신호로 바꾸는 DAC(31)와; 상기 시프트 레지스터의 출력단자를 두 개 이상으로 블록화 하여 특정 블록에 해당하는 출력단자의 신호 사이에서만 상기 DAC를 동작시키기 위해, 특정 블록의 첫 번째 출력단자와 이웃한 블록의 첫 번째 출력단자에 각 입력단자가 연결되고, 상기 DAC 동작단자에 출력단자가 연결된 DAC 동작 제어회로(33)와; 픽셀어레이 각 열의 구동을 제어하기 위하여 상기 시프트 레지스터 출력단자 및 상기 DAC 출력단자에 연결된 열 구동 스위치(32)를 포함하는 것을 특징으로 한다.

상기 발명에 의한 상세한 동작을 도 3b를 참조하여 설명하면 다음과 같다. 먼저, 외부에서 공급되는 디지털 픽셀 데이터는 DAC 동작 제어회로(33)에 의하여 순차적으로 동작되는 모든 DAC(31)로 직접 공급된다. 그리고 DAC 출력단자에는 각 열 당 한 개씩의 열 구동 스위치(32)가 함께 연결되어 있는데, 이들 스위치는 시프트 레지스터의 출력 신호들(Q1, Q2,...)에 의해서 제어되어 개폐된다. 따라서, 외부에서 시간 순서대로 각 화소에 해당하는 픽셀 데이터가 들어옴에 따라 이 타이밍에 맞도록 시프트 레지스터가 동작하여 각 열에 있는 열 구동 스위치를 개폐시킴으로써 각 열을 순서대로 구동할 수 있게 한다. 도 3c는 본 발명에 의한 열 구동회로의 타이밍도를 나타낸 그림으로서, 시프트 레지스터의 동작에 의해서 각 열에 있는 열 구동 스위치가 차례로 개폐되면서 순서대로 입력되는 픽셀 데이터가 순서대로 DAC를 거쳐 아날로그 값으로 바뀌어 차례대로 해당 열로 보내주는 것을 보여준다.

본 발명에 의한 열 구동회로를 실시함에 있어, 상기 DAC는, 도 5a와 같이, 전원전압( $V_{DD}$ )과 접지(GND) 사이에 DAC 동작단자 신호에 의하여 구동 전류 통로를 개폐하기 위해 PMOS로 형성된 제 1 스위치와; 상기 제 1 스위치와 직렬 연결되어 외부 기준전압( $V_{ref}$ ;정전압)에 의하여 바이어스 되는 PMOS로 형성된 구동 전류의 전류원과; 상기 각 전류원과 직렬 연결되어 외부 데이터 신호 입력에 의하여 상기 구동 전류를 제어하기 위해 PMOS로 형성된 제 2 스위치와; 상기 제 2 스위치와 직렬 연결되어 제 2 스위치에 의하여 제어된 구동 전류를 픽셀어레이의 각 화소들에 복사하여 공급하기 위해 NMOS의 게이트와 드레인이 연결된 형태의 MOS 부하와; 상기 제 2 스위치와 상기 MOS 부하의 접점에 출력단자( $D_{OUT}$ )가 연결된 것을 사용할 수 있다

여기서, DAC 동작단자에는 상기 DAC 동작 제어회로의 출력단자 신호가 입력되어 일정한 시간에만 PMOS로 형성된 제 1 스위치를 도통(turn on)시켜 DAC가 실제로 그것이 담당하는 블록의 열을 구동할 경우에만 DAC를 동작시키고, 동작할 필요가 없는 경우(즉, 다른 블록의 DAC가 동작할 경우)에는 제 1 스위치를 개방시켜 구동 전류 통로를 차단함으로써 불필요한 전력 소모를 막을 수 있다. 예컨대, 도 3b와 같이 DAC 동작 제어회로의 제 1 입력단자를 시프트 레지스터의 출력단자 블록 중 첫 번째 블록의 첫 번째 출력단자에 연결하고 제 2 입력단자는 이웃한 두 번째 블록의 첫 번째 출력단자에 연결하면 도 5b와 같이 DAC 동작 제어회로의 출력단자 신호가 LOW일 경우에만 DAC가 동작하게 된다. 그리고 상기 PMOS로 형성된 구동 전류의 전류원은, 8 비트 입력 신호일 경우, 최하위 비트에서부터 최상위 비트까지 이에 해당하는 전류가  $2^0$ ,  $2^1$ , ...,  $2^7$ 으로 증가해야 하기 때문에, 외부에서 일정한 기준전압( $V_{ref}$ )에 의하여 바이어스 되는 PMOS를 병렬로  $2^0$ ,  $2^1$ , ...,  $2^7$  개씩 연결되는 구성(도 5a의 전류원에 그 갯수를  $m=1$ ,  $m=2$ , ...,  $m=128$ 로 나타냄. 도 6a, 도 7a, 그리고 도 7b의 전류원에서도 같음)을 갖거나, 입력 신호를 두 단계로 나누어 하위 4 비트에 해당하는 전류원은 그대로 두고, 상위 4 비트

에 해당하는 부분만 차례로 최하위 비트 전류원에 해당하는 PMOS의 폭에 비해  $2^4$  배 큰 폭을 갖는 PMOS를 병렬로  $2^0$ ,  $2^1$ ,  $2^2$ ,  $2^3$  개씩 연결되는 구성을 할 수도 있다. PMOS로 형성된 제 2 스위치는 전류원에서 공급되는 구동전류를 개폐시킬 수 있도록 디지털 픽셀 데이터에 의하여 제어된다. MOS 부하는 제어된 구동 전류를 픽셀어레이의 각 화소들에 복사하여 공급하기 위해 각 화소와 전류 거울(current mirror)을 구성하도록 NMOS의 게이트와 드레인이 연결된 형태를 갖는다. DAC 출력단자는 제 2 스위치와 MOS 부하 사이의 접점에 위치하여 시프트 레지스터 출력단자와 함께 열 구동 스위치에 연결된다.

상기 DAC에 있어, 도 6a와 같이, 제 1 스위치, 전류원, 그리고 제 2 스위치는 PMOS 대신에 NMOS로 바꾸어 형성되고, MOS 부하는 NMOS 대신에 PMOS로 바꾸어 형성될 수도 있다. 이 경우에 도 3b와 같이 DAC 동작 제어회로의 제 2 입력단자를 시프트 레지스터의 출력단자 블록 중 첫 번째 블록의 첫 번째 출력단자에 연결하고 제 1 입력단자는 이웃한 두 번째 블록의 첫 번째 출력단자에 연결하면 도 6b와 같이 DAC 동작 제어회로의 출력단자 신호가 HIGH일 경우에만 DAC가 동작하게 된다.

본 발명에 의한 열 구동회로를 실시함에 있어, 상기 DAC 회로 구성을, 위와 같이 DAC 동작단자 신호에 의하여 구동 전류 통로를 개폐하는 제 1 스위치 대신 DAC 입력단에 상기 제 2 스위치를 제어하는 논리 게이트로 대체하여 DAC 동작단자 신호를 외부 데이터 입력신호와 함께 논리 게이트에 입력하고 이 논리 게이트 출력 신호에 의하여 상기 제 2 스위치를 제어함으로써, 상기 제 1 스위치에 의하여 상기 전류원들에 가해지는 전압이 달라지는 문제점을 해소할 수도 있다.

상기의 DAC 회로 구성을 제 1 스위치 대신 DAC 입력단에 제 2 스위치 제어 게이트로 구성함에 있어, 도 7a와 같이, 전류원과 구동 전류 스위치는 PMOS로 형성하고 MOS 부하는 NMOS로 형성하였을 경우 DAC 입력단을 제어하는 논리 게이트는 OR 게이트로 한다.

이 때 상기 OR 게이트의 입력신호 중 DAC 동작단자 신호는, 도 5b와 같은 타이밍으로 동작하는 DAC 동작 제어회로의 출력신호가 된다. 따라서, DAC 동작 제어회로의 출력신호가 HIGH 이면 디지털 픽셀 입력 신호(D1~D8)에 관계없이 OR 게이트의 출력은 HIGH가 되므로 이에 연결되어 있는 PMOS로 형성된 스위치들이 모두 꺼지게 되어 구동 전류 통로는 끊어지게 되므로 DAC는 동작하지 않게 된다. 한편, DAC 동작 제어회로의 출력신호가 LOW 이면 OR 게이트의 출력값들은 디지털 픽셀 입력 신호들을 모두 입력된 그대로 통과시키게 되므로 DAC는 원하는 변환 동작을 수행할 수 있게 된다. 상기와 같이 PMOS로 형성된 스위치를 OR 게이트로 제어하여 DAC 동작신호가 LOW일 때에만 DAC를 동작시키기 위해선, 도 3b와 같이, DAC 동작 제어회로의 제 1 입력단자를 시프트 레지스터의 출력단자 블록 중 첫 번째 블록의 첫 번째 출력단자에 연결하고 제 2 입력단자는 이웃한 두 번째 블록의 첫 번째 출력단자에 연결하면 된다.

그리고, 상기의 DAC 회로 구성을 제 1 스위치 대신 DAC 입력단에 제 2 스위치 제어 게이트로 구성함에 있어, 도 7b와 같이, 전류원과 구동 전류 스위치는 NMOS로 형성하고 MOS 부하는 PMOS로 형성하였을 경우 DAC 입력단을 제어하는 논리 게이트는 AND 게이트로 한다.

이 때 상기 AND 게이트의 입력신호 중 DAC 동작단자 신호는, 도 6b와 같은 타이밍으로 동작하는 DAC 동작 제어회로의 출력신호가 된다. 따라서, DAC 동작 제어회로의 출력신호가 LOW 이면 디지털 픽셀 입력 신호(D1~D8)에 관계없이 AND 게이트의 출력은 LOW가 되므로 이에 연결되어 있는 NMOS로 형성된 스위치들이 모두 꺼지게 되어 구동 전류 통로는 끊어지게 되므로 DAC는 동작하지 않게 된다. 한편, DAC 동작 제어회로의 출력신호가 HIGH 이면 AND 게이트의 출력값들은 디지털 픽셀 입력 신호들을 모두 입력된 그대로 통과시키게 되므로 DAC는 원하는 변환 동작을 수행할 수 있게 된다. 상기와 같이 NMOS로 형성된 스위치를 AND 게이트로 제어하여 DAC 동작신호가 HIGH일 때에만 DAC를 동작시키기 위해선, 도 3b와 같이, DAC 동작 제어회로의 제 2 입력단자를 시프트 레지스터의 출력단자 블록 중 첫 번째 블록의 첫 번째 출력단자에 연결하고 제 1 입력단자는 이웃한 두 번째 블록의 첫 번째 출력단자에 연결하면 된다.

## 발명의 효과

본 발명에 의한, 열 구동방법은 종래 열 구동회로의 각 열에 있었던 래치를 모두 없앴으로써 열 구동회로가 차지하는 면적을 현저히 줄일 수 있게 되어 마이크로 디스플레이 구동회로로서 큰 장점을 가지게 되었으며, 나아가 시프트 레지스터 출력신호를 두 개 이상으로 블록화 하여 특정 블록에 해당하는 출력신호 사이에서만 외부 디지털 픽셀 데이터에 직접 연결된 DAC가 동작되도록 하여 불필요한 전력 소모도 막을 수 있게 되었다. 이와 함께 상기 발명을 실시하는데 직접 사용되는 DAC 동작 제어회로와 구체적인 열 구동회로도 각각 제공되었다.

## (57) 청구의 범위

## 청구항 1.

시프트 레지스터에서 픽셀어레이의 각 열을 순차적으로 선택하기 위한 디지털 신호를 생성하여 출력하는 제 1 단계와; 상기 시프트 레지스터 출력신호를 두 개 이상으로 블록화 하여 특정 블록에 해당하는 출력신호 사이에서만 디지털 데이터 입력신호를 아날로그 신호로 변환하게 제어하는 제 2 단계와; 상기 디지털-아날로그 변환 제어신호에 따라 외부에서 차례로 공급되는 디지털 데이터 입력신호를 아날로그 신호로 바꾸는 제 3 단계와; 상기 시프트 레지스터 출력신호에 따라 선택된 열을 상기 아날로그 신호로 구동하는 제 4 단계로 이루어진 마이크로 디스플레이의 열 구동방법

## 청구항 2.

제 1 항에 있어서,

상기 마이크로 디스플레이는 유기 전계 발광 디스플레이와 같은 전류 구동형 소자로 구성된 것을 특징으로 하는 열 구동방법.

## 청구항 3.

전원전압과 접지 사이에 서로 직렬로 연결된 풀업 PMOS 및 풀다운 NMOS와; 상기 풀업 PMOS 게이트에 연결된 인버터와; 상기 인버터 입력단자를 시프트 레지스터의 출력단자 중의 하나와 연결되는 제 1 입력단자와; 상기 풀다운 NMOS 게이트에 연결된 단자를 시프트 레지스터의 출력단자 중의 다른 하나와 연결되는 제 2 입력단자와; 상기 풀업 PMOS와 풀다운 NMOS의 접점에 연결된 1 bit 래치와; 상기 1 bit 래치에 연결된 버퍼와; 상기 버퍼의 출력단자를 본 회로의 출력단자로 구성된 것을 특징으로 하는 DAC 동작 제어회로.

## 청구항 4.

픽셀어레이의 각 열을 선택하기 위해 디지털 신호를 생성하여 출력하는 시프트 레지스터와; 상기 시프트 레지스터의 출력신호에 따라 픽셀어레이의 각 열을 구동하기 위해 디지털 데이터 입력신호를 아날로그 신호로 바꾸는 DAC와; 상기 시프트 레지스터의 출력단자를 두 개 이상으로 블록화 하여 특정 블록에 해당하는 출력단자의 신호 사이에서만 상기 DAC를 동작시키기 위해, 특정 블록의 첫 번째 출력단자와 이웃한 블록의 첫 번째 출력단자에 각 입력단자가 연결되고, 상기 DAC 동작단자에 출력단자가 연결된 제 3 항의 DAC 동작 제어회로와; 픽셀어레이 각 열의 구동을 제어하기 위하여 상기 시프트 레지스터 출력단자 및 상기 DAC 출력단자에 연결된 열 구동 스위치를 포함하여 이루어진 마이크로 디스플레이의 열 구동회로.

## 청구항 5.

제 4 항에 있어서,

상기 DAC는 전원전압과 접지 사이에 DAC 동작단자 신호에 의하여 구동 전류 통로를 개폐하기 위한 제 1 스위치와; 상기 제 1 스위치와 직렬 연결되어 외부 기준전압(정전압)에 의하여 바이어스 되는 구동 전류의 전류원과; 상기 각 전류원과 직렬 연결되어 외부 데이터 신호 입력에 의하여 상기 구동 전류를 제어하는 제 2 스위치와; 상기 제 2 스위치와 직렬 연결되어 제 2 스위치에 의해 제어된 구동 전류를 픽셀어레이의 각 화소들에 복사하여 공급하기 위해 게이트와 드레인이 연결된 형태의 MOS 부하와; 상기 제 2 스위치와 상기 MOS 부하의 접점에 연결된 출력단자로 구성된 것을 특징으로 하는 마이크로 디스플레이의 열 구동회로.

## 청구항 6.

제 5 항에 있어서,

상기 제 1 스위치, 전류원 그리고 제 2 스위치는 PMOS로 형성되고, 상기 MOS 부하는 NMOS로 형성된 것을 특징으로 하는 마이크로 디스플레이의 열 구동회로.

## 청구항 7.

제 5 항에 있어서,

상기 제 1 스위치, 전류원 그리고 제 2 스위치는 NMOS로 형성되고, 상기 MOS 부하는 PMOS로 형성된 것을 특징으로 하는 마이크로 디스플레이의 열 구동회로.

## 청구항 8.

제 4 항에 있어서,

상기 DAC는 전원전압과 접지 사이에 외부 기준전압(정전압)에 의하여 바이어스 되는 구동 전류의 전류원과; 상기 각 전류원과 직렬 연결되어 구동 전류를 제어하는 스위치와; 상기 스위치와 직렬 연결되어 스위치에 의해 제어된 구동 전류를 픽셀어레이의 각 화소들에 복사하여 공급하기 위해 게이트와 드레인이 연결된 형태의 MOS 부하와; 상기 스위치와 상기 MOS 부하의 접점에 연결된 출력단자와; 상기 스위치의 각 게이트에 연결되어 외부 데이터 신호 및 DAC 동작단자 신호에 의하여 DAC 입력단을 제어하는 논리 게이트로 구성된 것을 특징으로 하는 마이크로 디스플레이의 열 구동회로.

## 청구항 9.

제 8 항에 있어서,

상기 전류원과 스위치는 PMOS로 형성되고, 상기 MOS 부하는 NMOS로 형성되며, 상기 DAC 입력단을 제어하는 논리 게이트는 OR 게이트로 된 것을 특징으로 하는 마이크로 디스플레이의 열 구동회로.

## 청구항 10.

제 8 항에 있어서,

상기 전류원과 스위치는 NMOS로 형성되고, 상기 MOS 부하는 PMOS로 형성되며, 상기 DAC 입력단을 제어하는 논리 게이트는 AND 게이트로 된 것을 특징으로 하는 마이크로 디스플레이의 열 구동회로.

## 청구항 11.

제 6 항 또는 제 9 항에 있어서,

상기 시프트 레지스터의 출력단자 블록 중 어느 특정 블록의 첫 번째 출력단자는 제 3 항의 DAC 동작 제어회로의 제 1 입력단자와 연결되고, 이웃한 블록의 첫 번째 출력단자는 제 3 항의 DAC 동작 제어회로의 제 2 입력단자에 연결된 것을 특징으로 하는 마이크로 디스플레이의 열 구동회로.

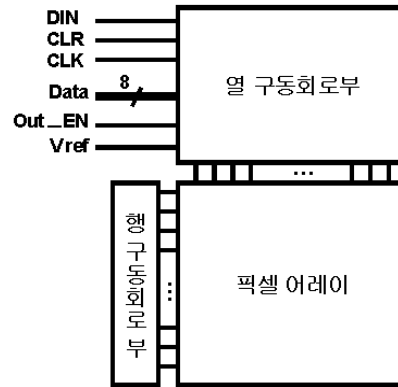
## 청구항 12.

제 7 항 또는 제 10 항에 있어서,

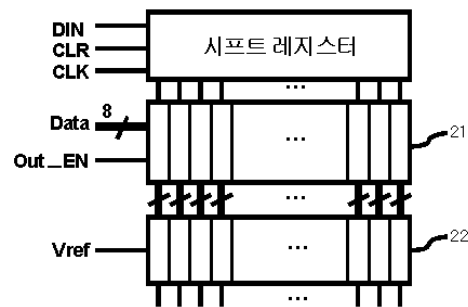
상기 시프트 레지스터의 출력단자 블록 중 어느 특정 블록의 첫 번째 출력단자는 제 3 항의 DAC 동작 제어회로의 제 2 입력단자와 연결되고, 이웃한 블록의 첫 번째 출력단자는 제 3 항의 DAC 동작 제어회로의 제 1 입력단자에 연결된 것을 특징으로 하는 마이크로 디스플레이의 열 구동회로.

도면

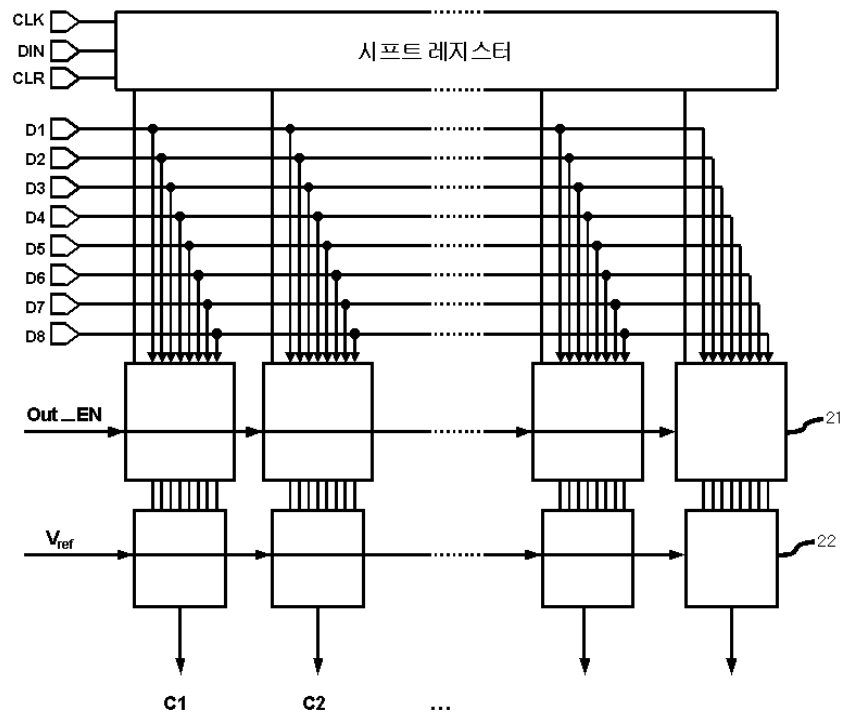
도면1



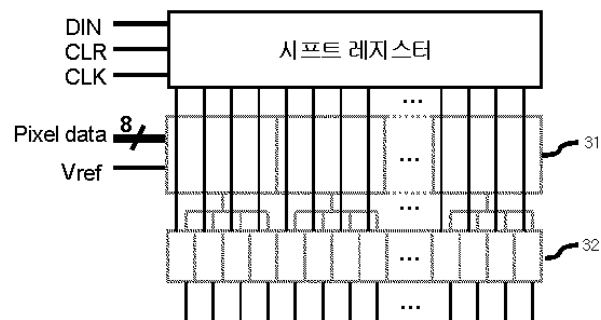
도면2a



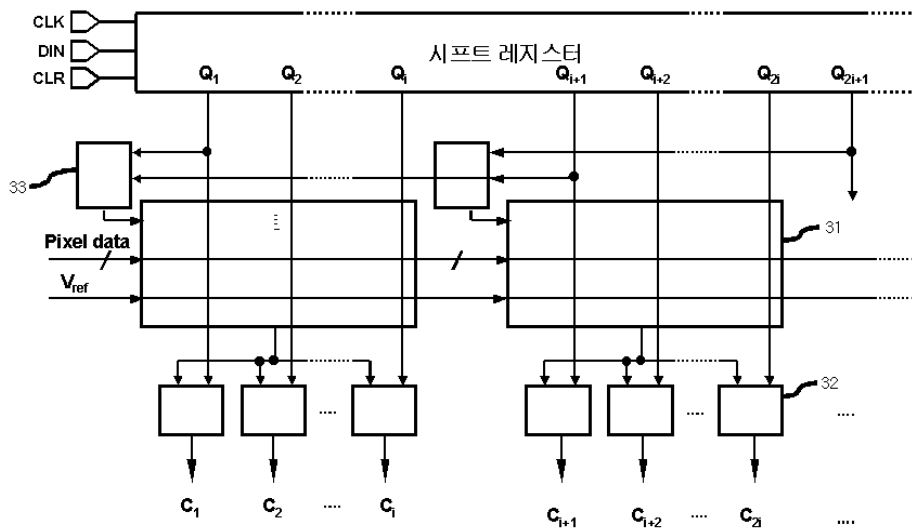
도면2b



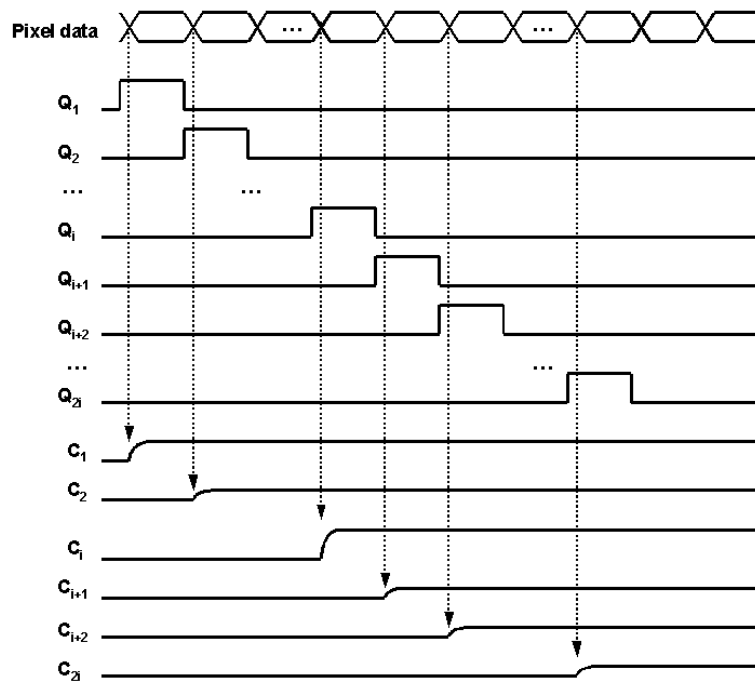
도면3a



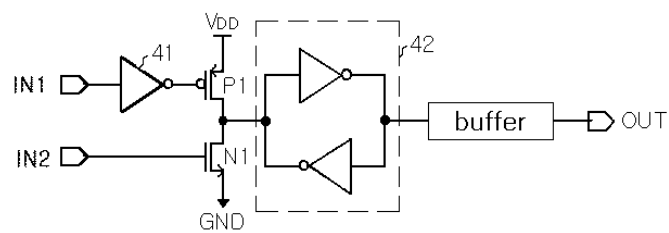
도면3b



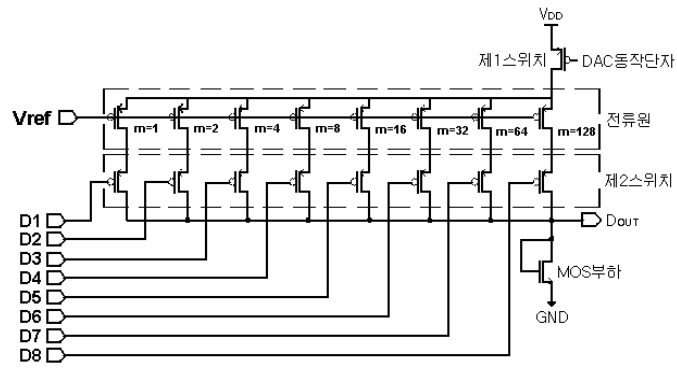
도면3c



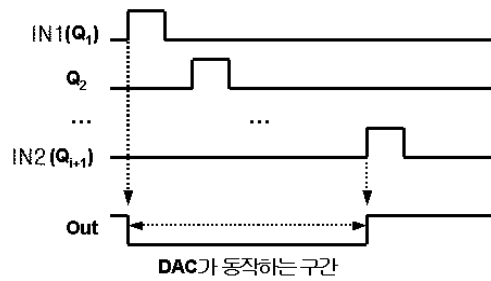
도면4



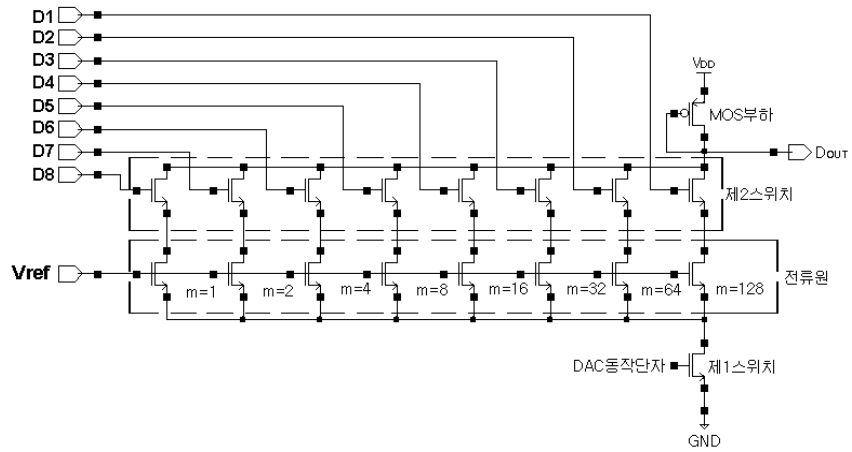
도면5a



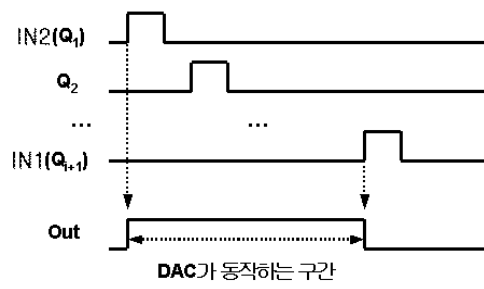
도면5b



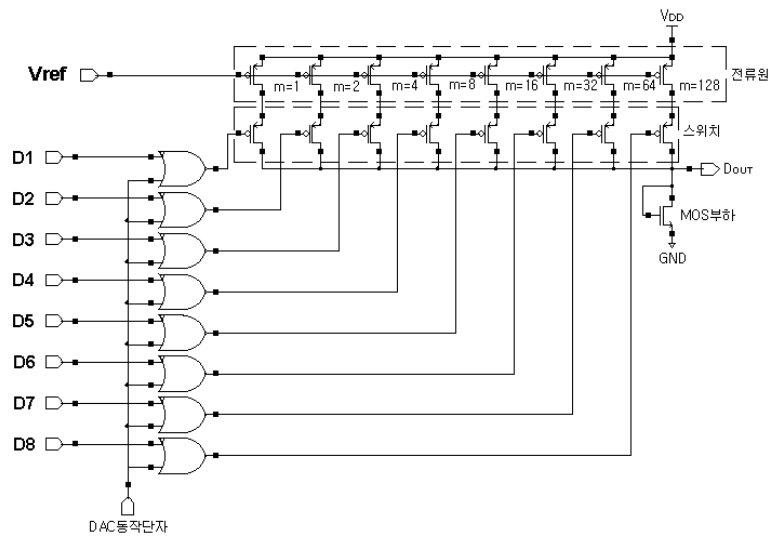
도면6a



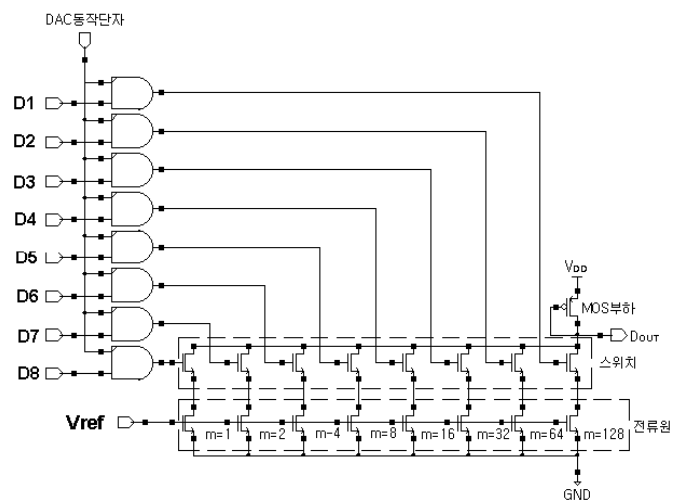
도면6b



도면7a



도면7b



|                |                                                                      |         |            |
|----------------|----------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 一种用于驱动微显示器的像素阵列行的方法和驱动电路                                             |         |            |
| 公开(公告)号        | <a href="#">KR100533820B1</a>                                        | 公开(公告)日 | 2005-12-06 |
| 申请号            | KR1020030035440                                                      | 申请日     | 2003-06-02 |
| [标]申请(专利权)人(译) | 首尔大学校产学协力团                                                           |         |            |
| 申请(专利权)人(译)    | 首尔国立大学产学合作基金会基金会                                                     |         |            |
| 当前申请(专利权)人(译)  | 首尔国立大学产学合作基金会基金会                                                     |         |            |
| [标]发明人         | PARK BYUNG GOOK<br>박병국<br>LEE JONG DUK<br>이종덕<br>LEE CHEON AN<br>이천안 |         |            |
| 发明人            | 박병국<br>이종덕<br>이천안                                                    |         |            |
| IPC分类号         | G09G3/30                                                             |         |            |
| 代理人(译)         | CHO , TARM                                                           |         |            |
| 其他公开文献         | KR1020040104051A                                                     |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                            |         |            |

#### 摘要(译)

本发明涉及一种驱动微显示器像素阵列的方法及驱动电路，其中驱动电路和像素阵列在单片硅板上实现。并且在传统的平板显示器驱动电路中，它具有锁存器和数模转换器（以下称为DAC的数模转换器），并且驱动电路区域被扩大的问题将被改进为每次加热时的列驱动电路。热驱动方法一共去掉了每个热量输出的锁存器，并且从外部连续进入的数据连续驱动，每个热量在DAC之后。移位寄存器输出信号被阻挡在两个上，因此操作了对应于特定块的输出信号之间的DAC。以这种方式，与现有技术相比，可以减小列驱动电路占用的面积，并且可以防止不必要的功耗，并且可以在低功耗状态下激活。同时，执行本发明，但提供了直接使用的DAC控制电路和列驱动电路。微显示器，有机电致发光显示器，硅衬底，驱动电路，DAC控制电路。

