



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0058687  
(43) 공개일자 2008년06월26일

(51) Int. Cl.

H05B 33/22 (2006.01) H05B 33/10 (2006.01)

(21) 출원번호 10-2006-0132701

(22) 출원일자 2006년12월22일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

방희석

경기 평택시 장당동 우미이노스빌아파트 104동 302호

(74) 대리인

허용록

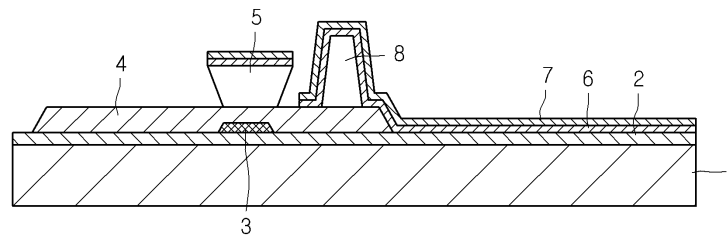
전체 청구항 수 : 총 11 항

#### (54) 표시장치 및 이의 제조 방법

#### (57) 요약

표시장치 및 이의 제조 방법이 개시되어 있다. 표시장치는 영상을 표시하기 위한 픽셀 영역들 및 상기 각 픽셀 영역 주변에 배치된 주변 영역을 갖는 제1 기판, 상기 픽셀 및 주변 영역들을 덮는 제1 전극, 상기 주변영역에 대응하는 상기 기판상에 배치된 보조 전극, 상기 제1 전극 상에 배치되며 상기 각 픽셀 영역의 테두리를 따라 띠형상으로 배치되며 상기 제1 전극과 접촉되는 바닥에 언더컷이 형성된 제1 격벽, 상기 제1 격벽과 이격되며 상기 보조 전극을 덮는 제2 격벽, 상기 각 픽셀 영역 내의 상기 제1 전극 상에 배치된 유기 발광 패턴, 상기 유기 발광 패턴을 덮고 상기 제1 격벽의 상면에 배치된 제2 전극 및 상기 제1 기판과 마주하며, 상기 각 제2 전극의 상면과 전기적으로 직접 연결된 출력단을 갖는 구동소자를 포함하는 제2 기판을 포함한다.

대표도 - 도1



## 특허청구의 범위

### 청구항 1

영상을 표시하기 위한 픽셀 영역들 및 상기 각 픽셀 영역 주변에 배치된 주변 영역을 갖는 제1 기관;

상기 픽셀 및 주변 영역들을 덮는 제1 전극;

상기 주변영역에 대응하는 상기 기관상에 배치된 보조 전극;

상기 제1 전극 상에 배치되며 상기 각 픽셀 영역의 테두리를 따라 띠 형상으로 배치되며 상기 제1 전극과 접촉되는 바닥에 언더컷이 형성된 제1 격벽;

상기 제1 격벽과 이격되며 상기 보조 전극을 덮는 제2 격벽;

상기 각 픽셀 영역 내의 상기 제1 전극 상에 배치된 유기 발광 패턴;

상기 유기 발광패턴을 덮고 상기 제1 격벽의 상면에 배치된 제2 전극; 및

상기 제1 기관과 마주하며, 상기 각 제2 전극의 상면과 전기적으로 직접 연결된 출력단을 갖는 구동소자를 포함하는 제2 기관을 포함하는 표시장치.

### 청구항 2

제1항에 있어서, 상기 픽셀 영역은, 평면상에서 보았을 때, 매트릭스 형태로 배치되고, 상기 주변 영역은, 평면상에서 보았을 때, 격자 형상을 갖는 것을 특징으로 하는 표시장치.

### 청구항 3

제2항에 있어서, 상기 보조 전극은, 평면상에서 보았을 때, 상기 격자 형상을 갖는 것을 특징으로 하는 표시장치.

### 청구항 4

제1항에 있어서, 상기 제1 전극은 산화 주석 인듐, 산화 아연 인듐, 아몰퍼스 산화 주석 인듐으로 이루어진 군으로부터 선택된 어느 하나를 포함하는 것을 특징으로 하는 표시장치.

### 청구항 5

제1항에 있어서, 상기 보조 전극은 몰리브덴 및 몰리브덴 합금으로 이루어진 군으로부터 선택된 어느 하나를 포함하는 것을 특징으로 하는 표시장치.

### 청구항 6

제1항에 있어서, 상기 제1 및 제2 격벽들은 폴리이미드를 포함하는 것을 특징으로 하는 표시장치.

### 청구항 7

제1항에 있어서, 상기 언더컷의 높이는 상기 보조 전극의 두께와 동일한 것을 특징으로 하는 표시장치.

### 청구항 8

제1 기관상에 형성된 픽셀 영역들 및 상기 각 픽셀 영역 주변에 배치된 주변 영역을 덮는 제1 전극을 형성하는 단계;

상기 주변 영역에 보조 전극 및 상기 보조 전극과 이격되며 상기 각 픽셀 영역의 테두리를 따라 희생 패턴을 형성하는 단계;

상기 보조 전극 및 상기 희생 패턴을 덮는 절연막을 패터닝 하여 상기 희생 패턴은 노출하고 상기 각 픽셀 영역의 테두리를 따라 띠 형상으로 배치된 제1 격벽 및 상기 제1 격벽과 이격되며 상기 보조 전극을 덮는 제2 격벽을 형성하는 단계;

노출된 상기 희생 패턴을 상기 제1 전극으로부터 제거하여 상기 제1 전극과 접촉되는 상기 제1 격벽의 바닥에

언더컷을 형성하는 단계;

상기 제1 격벽을 포함하는 상기 픽셀 영역상에 유기 발광 패턴을 형성하는 단계;

상기 제1 기관에 금속층을 형성하여 상기 제1 격벽을 포함하는 상기 픽셀 영역마다 제2 전극을 형성하는 단계;  
및

상기 제1 격벽 상에 배치된 상기 제2 전극을 상기 제1 기관과 마주하는 제2 기관에 형성된 구동소자의 출력단에 전기적으로 접속하는 단계를 포함하는 표시장치의 제조 방법.

#### 청구항 9

제8항에 있어서, 상기 보조 전극 및 상기 희생 패턴을 형성하는 단계는

상기 제1 전극 상에 금속막을 형성하는 단계;

상기 주변영역과 대응하는 상기 금속막 상에 격자 형상으로 배치된 제1 포토레지스트 패턴 및 상기 픽셀 영역의 테두리를 따라서 제2 포토레지스트 패턴을 형성하는 단계; 및

상기 금속막을 상기 제1 및 제2 포토레지스트 패턴들을 식각 마스크로 이용하여 패터닝하는 단계를 포함하는 것을 특징으로 하는 표시장치의 제조 방법.

#### 청구항 10

제9항에 있어서, 상기 금속막은 몰리브덴 및 몰리브덴 합금으로 이루어진 군으로부터 선택된 어느 하나인 것을 특징으로 하는 표시장치의 제조 방법.

#### 청구항 11

제8항에 있어서, 상기 희생 패턴을 제거하는 단계는 상기 희생 패턴을 습식 식각에 의하여 제거하는 것을 특징으로 하는 표시장치의 제조 방법.

### 명세서

#### 발명의 상세한 설명

##### 발명의 목적

##### 발명이 속하는 기술 및 그 분야의 종래기술

- <4> 본 발명은 표시장치 및 이의 제조 방법에 관한 것이다. 특히, 제조 공정수를 크게 감소 시킨 표시장치 및 이의 제조 방법에 관한 것이다.
- <5> 최근 들어, 방대한 데이터를 처리하는 정보처리장치 및 정보처리장치에서 처리된 데이터를 표시하는 표시장치들이 개발되고 있다.
- <6> 정보처리장치에서 처리된 데이터를 표시하기 위한 표시장치는 액정 표시장치, 유기 광 발생 장치 및 플라즈마 표시 패널 등이 대표적이다.
- <7> 액정 표시장치는 전계에 의하여 광 투과율을 변경시키는 액정을 이용하여 영상을 표시하고, 유기 광 발생 장치는 순 방향 전류에 의하여 광을 발생하는 유기 발광 물질을 이용하여 영상을 표시하고, 플라즈마 표시 패널은 플라즈마를 이용하여 영상을 표시한다.
- <8> 이들 중 유기 광 발생 장치는 액정표시장치에 비하여 빠른 응답 속도, 넓은 시야각, 큰 휘도비 및 작은 소비전력량을 갖기 때문에 유기 광 발생 장치는 최근 정보처리장치의 표시장치로서 널리 사용되고 있다.
- <9> 종래 유기 광 발생 장치는 기관상에 형성된 박막 트랜지스터와 같은 구동소자, 구동소자의 출력단에 연결된 제1 전극, 제1 전극 상에 배치된 유기 발광층 및 유기 발광층 상에 배치된 제2 전극을 형성하여 영상을 표시한다.
- <10> 최근에는 제1 기관상에 박막 트랜지스터와 같은 구동 소자를 배치하고, 제2 기관에 박막 트랜지스터의 출력단과 연결되는 제1 전극, 보조전극, 버퍼층, 유기 발광층, 격벽 및 제2 전극을 갖는 DOD 구조 유기 광 발생 장치가 개발된 바 있다.

- <11> 도 1은 종래 DOD 구조를 갖는 유기 광 발생 장치의 상관을 도시한 단면도이다.
- <12> 도 1을 참조하면, 종래 DOD 구조 유기 광 발생 장치(10)의 상관은 기관(1), 기관(1) 상에 배치된 제1 전극(2), 제1 전극(2) 상에 배치된 보조 전극(3), 보조 전극(3) 상에 배치된 버퍼층(4), 버퍼층(4) 상에 배치되며 픽셀을 정의하기 위한 격벽(5) 및 버퍼층(4) 상에 배치된 스페이서(8), 유기 발광층(6) 및 유기 발광층(6)을 덮는 제2 전극(7)을 포함한다.
- <13> 도 1에 도시된 종래 DOD 구조 유기 광 발생 장치(10)의 상관을 제조하기 위해서는 4 개의 패턴 마스크를 필요로 한다. 제1 패턴 마스크는 제1 전극(2) 상에 배치된 보조 전극(3)을 패터닝 하는데 사용되고, 제2 패턴 마스크는 보조 전극(3)을 덮는 버퍼층(4)을 패터닝하는데 사용되며, 제3 패턴 마스크는 스페이서(8)를 형성하는데 사용되며, 제4 패턴 마스크는 버퍼층(4) 상에 격벽(5)을 형성하는데 사용된다.
- <14> 상술한 바와 같이 종래 DOD 구조 유기 광 발생 장치(10)의 상관을 제조하기 위해서는 4 개의 패턴 마스크를 사용해야 하기 때문에 유기 광 발생 장치(10)의 제조 공정이 복잡하여 수율이 저하되며 제조비용이 상승하는 문제점을 갖는다.

### 발명이 이루고자 하는 기술적 과제

- <15> 본 발명의 하나의 목적은 제조 공정수를 크게 단축시켜 수율을 향상시켜 제조비용을 낮추고 수율을 향상시킨 표시장치를 제공함에 있다.
- <16> 본 발명의 다른 목적은 상기 표시장치의 제조 방법을 제공함에 있다.

### 발명의 구성 및 작용

- <17> 이와 같은 본 발명의 하나의 목적을 구현하기 위한 표시장치는 영상을 표시하기 위한 픽셀 영역들 및 상기 각 픽셀 영역 주변에 배치된 주변 영역을 갖는 제1 기관, 상기 픽셀 및 주변 영역들을 덮는 제1 전극, 상기 주변 영역에 대응하는 상기 기관상에 배치된 보조 전극, 상기 제1 전극 상에 배치되며 상기 각 픽셀 영역의 테두리를 따라 띠 형상으로 배치되며 상기 제1 전극과 접촉되는 바닥에 언더컷이 형성된 제1 격벽, 상기 제1 격벽과 이격되며 상기 보조 전극을 덮는 제2 격벽, 상기 각 픽셀 영역 내의 상기 제1 전극 상에 배치된 유기 발광 패턴, 상기 유기 발광 패턴을 덮고 상기 제1 격벽의 상면에 배치된 제2 전극 및 상기 제1 기관과 마주하며, 상기 각 제2 전극의 상면과 전기적으로 직접 연결된 출력단을 갖는 구동소자를 포함하는 제2 기관을 포함한다.
- <18> 본 발명의 다른 목적을 구현하기 위한 표시장치의 제조 방법은 제1 기관상에 형성된 픽셀 영역들 및 상기 각 픽셀 영역 주변에 배치된 주변 영역을 덮는 제1 전극을 형성하는 단계, 상기 주변 영역에 보조 전극 및 상기 보조 전극과 이격되며 상기 각 픽셀 영역의 테두리를 따라 회생 패턴을 형성하는 단계, 상기 보조 전극 및 상기 회생 패턴을 덮는 절연막을 패터닝 하여 상기 회생 패턴은 노출하고 상기 각 픽셀 영역의 테두리를 따라 띠 형상으로 배치된 제1 격벽 및 상기 제1 격벽과 이격되며 상기 보조 전극을 덮는 제2 격벽을 형성하는 단계, 노출된 상기 회생 패턴을 상기 제1 전극으로부터 제거하여 상기 제1 전극과 접촉되는 상기 제1 격벽의 바닥에 언더컷을 형성하는 단계, 상기 제1 기관에 유기 발광 패턴을 형성하여 상기 제1 격벽을 포함하는 상기 픽셀 영역에 유기 발광패턴을 형성하는 단계, 상기 제1 기관에 금속층을 형성하여 상기 제1 격벽을 포함하는 상기 픽셀 영역마다 제2 전극을 형성하는 단계 및 상기 제1 격벽 상에 배치된 상기 제2 전극을 상기 제1 기관과 마주하는 제2 기관에 형성된 구동소자의 출력단에 전기적으로 접속하는 단계를 포함한다.
- <19> 이하, 첨부된 도면들을 참조하여 본 발명의 실시예들에 따른 표시장치 및 이의 제조 방법에 대하여 상세하게 설명하지만, 본 발명이 하기의 실시예들에 제한되는 것은 아니며, 해당 분야에서 통상의 지식을 가진 자라면 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 본 발명을 다양한 다른 형태로 구현할 수 있을 것이다.
- <20> 표시 장치
- <21> 도 2는 본 발명의 일실시예에 의한 표시 장치를 도시한 단면도이다.
- <22> 도 2를 참조하면, 표시장치(100)는 제1 기관(110), 제1 전극(120), 보조 전극(130), 제1 격벽(140), 제2 격벽(150), 유기 발광 패턴(160), 제2 전극(170), 구동소자(185)를 갖는 제2 기관(180)을 포함한다.
- <23> 본 실시예에서, 제1 기관(110)은, 예를 들어, 투명 기관을 포함한다. 구체적으로, 제1 기관(110)은 투명한 유리 기관일 수 있다.
- <24> 제1 기관(110)은 영상을 표시하기 위한 픽셀 영역(pixel region)들 및 픽셀 영역 주변에 배치된 주변 영역

(peripheral region)을 갖는다. 도 2에는 인접하게 배치된 한 쌍의 픽셀 영역들 및 픽셀 영역들 사이에 배치된 하나의 주변 영역이 도시되어 있다. 본 실시예에서, 도 2에는 비록 2 개의 픽셀 영역이 도시되어 있지만, 표시 장치(100)의 해상도가  $1,024 \times 768$ 일 경우, 제1 기관(110) 상에는 약  $1,024 \times 768 \times 3$  개의 픽셀 영역들이 형성된다. 픽셀 영역들은 제1 기관(110) 상에 매트릭스 형태로 배치되고, 픽셀 영역들이 매트릭스 형태로 배치됨에 따라 주변 영역들은, 평면상에서 보았을 때, 격자 형상으로 배치된다.

- <25> 제1 전극(120)은 제1 기관(110)의 전면적에 걸쳐 형성된다. 본 실시예에서, 제1 전극(120)은 투명하면서 도전성인 산화 주석 인듐(Indium Tin Oxide, ITO) 박막, 산화 아연 인듐(Indium Zinc Oxide, IZO) 박막 또는 아몰퍼스 산화 주석 인듐(amorphous Indium Tin Oxide, a-ITO) 박막 등을 포함한다.
- <26> 보조 전극(130)은 제1 전극(120) 상에 배치된다. 구체적으로, 보조 전극(130)은 주변 영역에 배치된다. 본 실시예에서, 주변 영역은, 평면상에서 보았을 때, 격자 형상을 갖기 때문에 보조 전극(130) 역시 주변 영역에 격자 형상으로 배치된다. 보조 전극(130)의 폭은 주변 영역의 폭보다 좁은 제1 폭을 갖는다. 보조 전극(130)으로 사용될 수 있는 물질의 예로서는 폴리브덴, 폴리브덴 합금 등을 들 수 있다. 보조 전극(130)은 제1 전극(120)의 전기적 저항을 보다 감소시키는 역할을 한다.
- <27> 제1 격벽(140)은 각 픽셀 영역에 배치된다. 제1 격벽(140)은, 예를 들어, 픽셀 영역의 테두리를 따라 띠 형상으로 형성된다. 제1 격벽(140)은 유기물을 포함하며, 예를 들어, 유기물인 폴리이미드(polyimide)를 포함할 수 있다.
- <28> 본 실시예에서, 제1 격벽(140)은 언더컷(145)을 갖는다. 본 실시예에서, 언더컷(145)은 제1 전극(120) 및 제1 격벽(140)의 경계에 형성된다. 본 실시예에서, 언더컷(145)의 높이는 보조 전극(130)의 두께와 실질적으로 동일하다.
- <29> 제2 격벽(150)은 제1 전극(120) 상에 배치된다. 제2 격벽(150)은 주변 영역에 배치된다. 본 실시예에서, 주변 영역은, 평면상에서 보았을 때, 격자 형상을 갖기 때문에 제2 격벽(150) 역시 주변 영역에 격자 형상으로 배치된다. 본 실시예에서, 제2 격벽(150)은 제1 폭을 갖는 보조 전극(130)을 덮기에 충분한 제2 폭을 갖는다. 본 실시예에서, 제2 격벽(150)의 제2 폭은 주변 영역의 폭 이하인 것이 바람직하다.
- <30> 본 실시예에서, 제1 격벽(140) 및 제2 격벽(150)은 상호 소정 간격 이격 되어 배치된다.
- <31> 유기 발광 패턴(160)은 픽셀 영역 및 주변 영역에 각각 형성된다. 유기 발광 패턴(160)은 픽셀 영역의 제1 전극(120) 및 픽셀 영역의 테두리를 따라 배치된 제1 격벽(140) 상에 배치되고, 유기 발광 패턴(160)은 제2 격벽(150) 상에도 배치된다. 본 실시예에서, 제1 격벽(140) 및 제2 격벽(150)은 상호 소정 간격 이격 되어 있기 때문에 제1 격벽(140) 및 제2 격벽(150) 상에 배치된 유기 발광 패턴(160)은 전기적으로 절연된다. 본 실시예에서, 유기 발광 패턴(160)은 홀 수송층, 홀 주입층, 발광층, 전자 주입층, 전자 수송층을 포함할 수 있다.
- <32> 제2 전극(170)은 픽셀 영역 및 주변 영역에 각각 형성된다. 제2 전극(170)은 픽셀 영역의 유기 발광 패턴(160) 상에 배치되고, 제2 전극(170)의 일부는 제2 격벽(150) 상에 배치된 유기 발광 패턴 상에도 배치된다. 본 실시예에서, 제1 격벽(140) 및 제2 격벽(150)은 상호 소정 간격 이격 되어 있기 때문에 제2 전극(170)은 제1 격벽(140) 및 제2 격벽(150) 상에 배치된 제2 전극(160)은 전기적으로 절연된다. 본 실시예에서, 제2 전극(170)은 알루미늄, 알루미늄 합금 등과 같이 일함수(work function)가 낮은 물질을 포함하는 것이 바람직하다.
- <33> 본 실시예에서, 픽셀 영역에 배치된 각 제1 전극(120), 유기 발광 패턴(160) 및 제2 전극(170)은 영상을 표시하기 위한 픽셀을 이룬다.
- <34> 제2 기관(180)은 제1 기관(110)과 마주한다. 제2 기관(180) 상에는 제1 기관(110)에 형성된 픽셀을 구동하기 위한 구동 소자(185)가 배치된다.
- <35> 구동 소자(185)는 스위칭 트랜지스터(미도시), 구동 트랜지스터(DTR) 및 커패시터로 이루어진다. 구동 소자(185)의 구동 트랜지스터(DRT)의 출력단(D)에는 접속 패드(CP)가 배치된다.
- <36> 제2 기관(180)의 구동 소자(185)의 출력단(D)은 제1 기관(110)에 형성된 픽셀의 제2 전극(170)과 직접 접촉된다. 본 실시예에서, 제2 기관(180)의 구동 소자(185)의 출력단(D)은 제1 기관(110)에 형성된 제2 전극(170)들 중 제1 격벽(140)의 상면에 배치된 부분과 전기적으로 연결된다.
- <37> 상술한 바에 의하면, 본 발명에 의한 표시장치는 스페이서, 버퍼층 없이 제1 기관의 제2 전극을 제1 기관의 구

동소자의 출력단에 직접 연결함으로써 양질의 영상을 표시할 뿐만 아니라 표시장치의 구조를 단순화시킬수 있다.

<38> 표시장치의 제조 방법

<39> 도 3 내지 도 11은 본 발명의 일실시예에 의한 표시장치의 제조 방법을 도시한 단면도들 및 평면도들이다.

<40> 도 3은 본 발명의 일실시예에 의한 제1 기관 및 제1 전극을 도시한 평면도이다. 도 4는 도 3의 I-I' 선을 따라 절단한 단면도이다.

<41> 도 3을 참조하면, 제1 기관(110)은 영상을 표시하기 위한 픽셀 영역(P1) 및 픽셀 영역(P1)의 주변에 배치된 주변 영역(P2)을 갖는다. 비록 도 3에는 인접한 한 쌍의 픽셀 영역(P1)들이 도시되어 있지만, 픽셀 영역(P1)들은 표시장치의 해상도에 대응하여 다수가 제1 기관(110) 상에 배치될 수 있다. 예를 들어, 표시장치의 해상도가  $1,024 \times 768$ 일 경우, 기관(110) 상에는 약  $1,024 \times 768 \times 3$  개의 픽셀 영역(P1)들이 형성될 수 있다.

<42> 본 실시예에서, 픽셀 영역(P1)들은, 평면상에서 보았을 때, 각각 매트릭스 형태로 배치되고, 주변 영역(P2)들은, 평면상에서 보았을 때, 격자 형상으로 배치된다.

<43> 도 4를 참조하면, 제1 기관(110) 상에는 제1 전극(120)이 형성된다. 본 실시예에서, 제1 전극(120)은 물리적 기상 증착(PVD) 공정에 의하여 제1 기관(100) 상에 형성될 수 있다. 본 실시예에서, 제1 전극(120)으로 사용될 수 있는 물질의 예들로서는 산화 주석 인듐(ITO), 산화 아연 인듐(IZO) 및 아몰퍼스 산화 주석 인듐(a-ITO) 등을 들 수 있다.

<44> 도 5는 도 4에 도시된 제1 전극 상에 금속막 및 포토레지스트 패턴을 형성한 것을 도시한 단면도이다. 도 6은 도 5의 II-II' 선을 따라 절단한 단면도이다.

<45> 도 5 및 도 6을 참조하면, 제1 전극(120) 상에는 전면적에 걸쳐 금속막(135)이 형성된다. 본 실시예에서, 금속막(135)으로 사용될 수 있는 물질의 예로서는 몰리브덴 및 몰리브덴 합금 등을 들 수 있다. 금속막(135)은 스퍼터링 공정 등을 통해 제1 전극(120) 상에 형성될 수 있다.

<46> 제1 전극(120) 상에 금속막(135)이 형성된 후, 금속막(135) 상에는 감광 물질(photosensitive substance)을 포함하는 포토레지스트 필름(미도시)이 형성된다. 본 실시예에서, 포토레지스트 필름은 스핀 코팅 공정(spin coating process) 또는 슬릿 코팅 공정(silt coating process) 등을 통해 형성될 수 있다.

<47> 포토레지스트 필름이 금속막(135) 상에 형성된 후, 포토레지스트 필름은 제1 마스크를 이용하는 사진 공정 및 노광 공정을 포함하는 포토 공정에 의하여 패터닝되어, 금속막(135) 상에는 제2 포토레지스트 패턴(138)이 형성된다.

<48> 포토레지스트 패턴(138)은 제1 포토레지스트 패턴(136) 및 제2 포토레지스트 패턴(137)으로 이루어진다. 제1 포토레지스트 패턴(136)은 각 픽셀 영역(P1)의 테두리를 따라서 패루프 띠 형상으로 형성된다. 제2 포토레지스트 패턴(137)은 주변 영역에, 평면상에서 보았을 때, 격자 형상으로 형성된다. 본 실시예에서, 제2 포토레지스트 패턴(137)의 폭은 주변 영역(P2)의 폭보다 다소 좁게 형성되는 것이 바람직하다.

<49> 도 7은 도 6에 도시된 제1 전극 상에 배치된 보조 전극 및 희생 패턴 상에 배치된 유기막 및 유기막을 덮는 포토레지스트 패턴을 도시한 단면도이다. 도 8은 도 7의 III-III' 선을 따라 절단한 단면도이다.

<50> 도 6 내지 도 8을 참조하면, 제1 전극(120) 상에 배치된 금속막(135)은 도 6에 도시된 포토레지스트 패턴(138)을 식각 마스크로 이용하여 패터닝 되어 제1 전극(120) 상에는 보조 전극(130) 및 희생 패턴(132)이 형성된다.

<51> 보조 전극(130)은 주변 영역(P2)에 배치되며, 희생 패턴(132)은 픽셀 영역(P1)의 테두리를 따라 띠 형상으로 배치된다.

<52> 이어서, 제1 기관(110)상에는 유기막(155)이 형성된다. 본 실시예에서, 유기막(155)으로 사용될 수 있는 물질의 예로서는 폴리이미드 등을 들 수 있다. 본 실시예에서, 유기막(155)은 스핀 코팅 공정, 화학 기상 증착 공정 및 스핀 코팅 공정 등에 의하여 형성될 수 있다.

<53> 제1 기관(110) 상에 유기막(155)이 형성된 후, 유기막(155)상에는 포토레지스트 필름(미도시)이 형성된 후, 포토레지스트 필름은 제2 마스크를 이용하는 사진 공정 및 현상 공정을 포함하는 포토 공정에 의하여 패터닝 되어, 유기막(155) 상에는 포토레지스트 패턴(158)이 형성된다. 본 실시예에서, 포토레지스트 패턴(158)은 제1 포토레지스트 패턴(156) 및 제2 포토레지스트 패턴(157)을 포함한다.

- <54> 제1 포토레지스트 패턴(156)은 각 픽셀 영역(P1)의 테두리를 따라 형성되며, 제1 포토레지스트 패턴(156)의 폭은 희생 패턴(132)의 폭보다 넓게 형성된다. 제2 포토레지스트 패턴(156)은 주변 영역(P2)에 형성되며, 제2 포토레지스트 패턴(156)의 폭은 보조 전극(130)의 폭보다 넓게 형성된다. 본 실시예에서, 유기막(155) 상에 배치된 제1 포토레지스트 패턴(156) 및 제2 포토레지스트 패턴(157)의 사이에는 갭(gap)이 형성된다.
- <55> 도 9는 도 8의 유기막을 패터닝하여 형성된 제1 격벽 및 제2 격벽을 도시한 단면도이다.
- <56> 도 9를 참조하면, 도 8에 도시된 바와 같이 유기막(155) 상에 포토레지스트 패턴(158)을 형성한 후, 유기막(155)은 포토레지스트 패턴(158)을 식각 마스크로 이용하여 패터닝 되어 제1 전극(120) 상에는 제1 격벽(140) 및 제2 격벽(150)이 형성된다.
- <57> 본 실시예에서, 제1 격벽(140)은 픽셀 영역(P1)의 테두리를 따라 더 형상으로 배치되고, 제2 격벽(150)은 주변 영역(P1)에 배치되며, 제2 격벽(150)은, 평면상에서 보았을 때, 격자 형상을 갖는다. 본 실시예에서, 도 8에 도시된 제1 포토레지스트 패턴(156) 및 제2 포토레지스트 패턴(157) 사이에는 갭이 형성되어 있기 때문에 제1 격벽(140) 및 제2 격벽(150) 역시 상호 소정 간격 이격 되어 배치된다. 한편, 제1 격벽(140)을 형성하는 도중 희생 패턴(132)의 측면은 외부에 노출된다.
- <58> 도 10은 도 9의 희생 패턴을 제거한 것을 도시한 단면도이다.
- <59> 도 10을 참조하면, 도 8에 도시된 유기막(155)을 패터닝 하여, 제1 격벽(140) 및 제2 격벽(150)을 형성한 후, 제1 격벽(140) 및 제2 격벽(150) 사이에 형성된 갭에 의하여 노출된 희생 패턴(132)은 식각 공정에 의하여 제거되어, 제1 격벽(140)의 하부에는 언더컷(145)이 형성된다. 본 실시예에서, 희생 패턴(132)은, 예를 들어, 습식 식각 공정에 의하여 제거될 수 있다. 희생 패턴(132)을 제거하여 형성된 제1 격벽(140)의 언더컷(145)의 높이는 실질적으로 희생 패턴(132)의 두께와 동일하다.
- <60> 도 11은 도 10에 도시된 제1 기관에 유기 발광 패턴 및 제2 전극을 형성한 것을 도시한 단면도이다.
- <61> 도 11을 참조하면, 도 9에 도시된 희생 패턴(132)을 제거하여 제1 격벽(140)의 하부에 언더컷(145)을 형성한 후, 제1 기관(110)의 전면에 걸쳐 유기 발광 패턴(160)을 형성한다. 유기 발광 패턴(160)은 홀 수송층, 홀 주입층, 발광층, 전자 주입층 및 전자 수송층을 포함할 수 있다. 본 실시예에서, 유기 발광 패턴(160)은 진공 증착 방법에 의하여 형성될 수 있다.
- <62> 유기 발광 패턴(160)이 제1 기관(110)의 전면에 걸쳐 형성된 후, 유기 발광 패턴(160) 상에는 전면적에 걸쳐 제2 전극(170)이 형성된다. 본 실시예에서, 제2 전극(170)은 진공 증착 방법에 의하여 형성될 수 있다.
- <63> 이후, 도 1에 도시된 바와 같이 제2 기관(180)의 구동 소자(185)의 출력단은 제1 기관(110)에 형성된 제2 전극(170)과 전기적으로 연결되어 표시장치(100)가 제조된다. 본 실시예에서, 제1 기관(110)에 형성된 제2 전극(170) 중 제1 격벽(140)의 상면에 배치된 부분이 제2 기관(170)과 전기적으로 연결된다.

### 발명의 효과

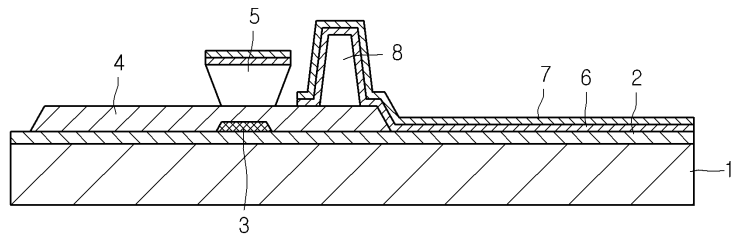
- <64> 이상에서 상세하게 설명한 바에 의하면, 2 장의 마스크를 이용하여 제1 전극, 보조 전극, 제2 전극 및 유기 발광 패턴을 갖는 표시장치의 상판을 형성함으로써 종래 4 장의 마스크를 이용하여 표시장치의 상판을 형성할 때에 비하여 표시장치의 제조 공정을 크게 단축시키는 효과를 갖는다.
- <65> 앞서 설명한 본 발명의 상세한 설명에서는 본 발명의 실시예들을 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자 또는 해당 기술분야에 통상의 지식을 갖는 자라면 후술될 특허청구범위에 기재된 본 발명의 사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

### 도면의 간단한 설명

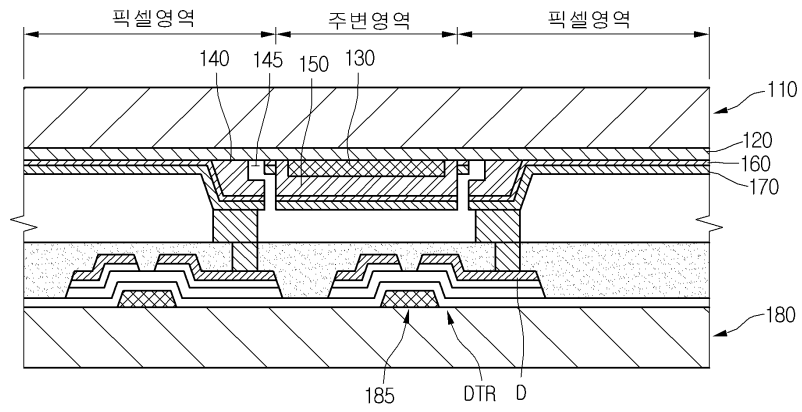
- <1> 도 1은 종래 DOD 구조를 갖는 유기 광 발생 장치의 상판을 도시한 단면도이다.
- <2> 도 2는 본 발명의 일실시예에 의한 표시 장치를 도시한 단면도이다.
- <3> 도 3 내지 도 11은 본 발명의 일실시예에 의한 표시장치의 제조 방법을 도시한 단면도들 및 평면도들이다.

도면

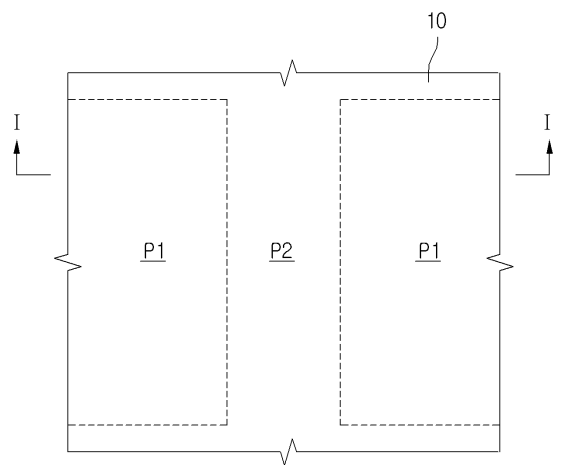
도면1



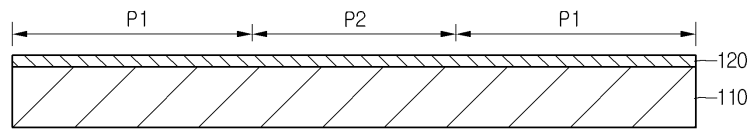
도면2



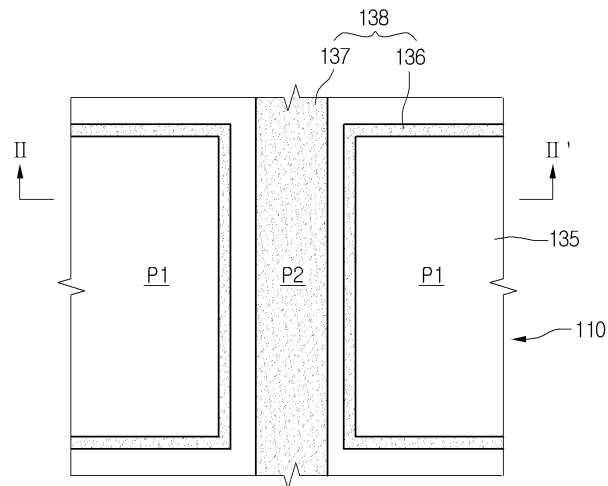
도면3



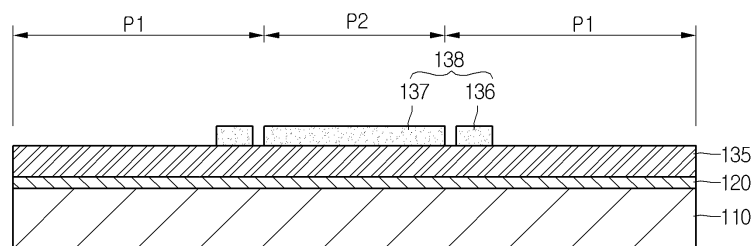
도면4



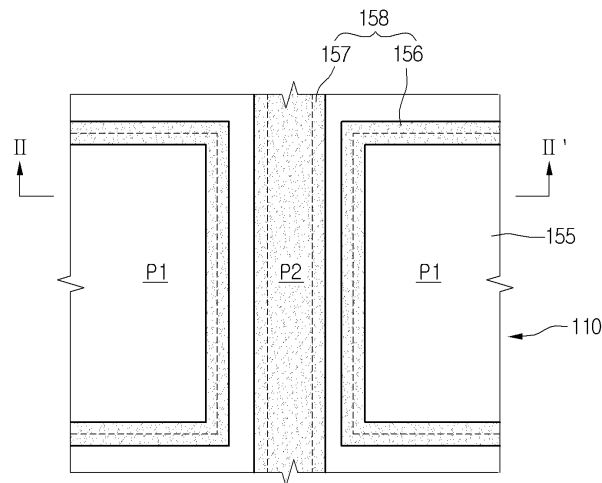
도면5



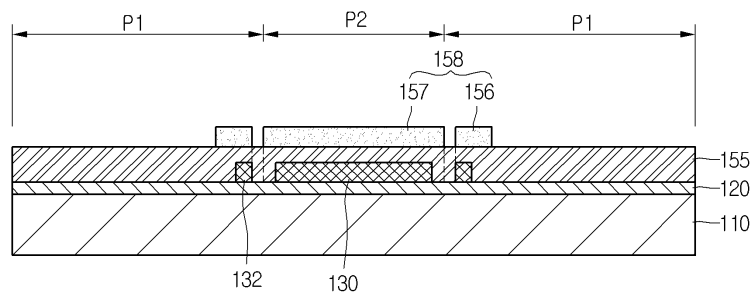
도면6



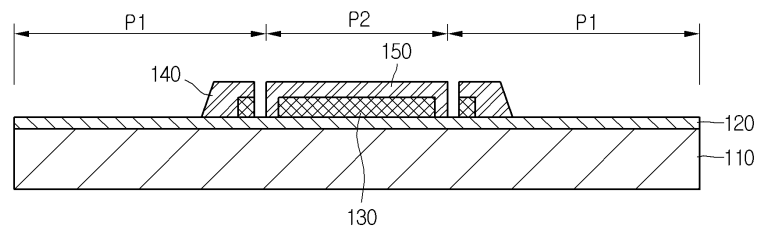
도면7



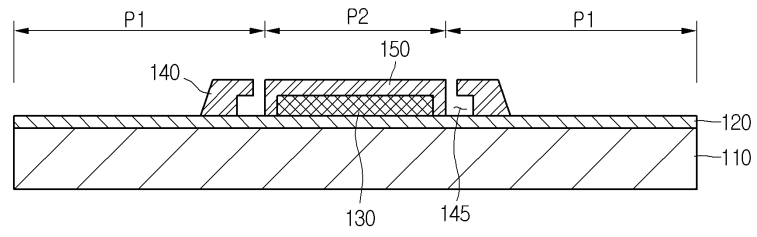
도면8



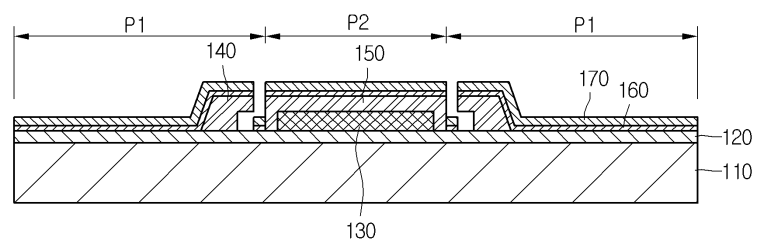
도면9



도면10



도면11



|                |                                                           |         |            |
|----------------|-----------------------------------------------------------|---------|------------|
| 专利名称(译)        | 显示装置及其制造方法                                                |         |            |
| 公开(公告)号        | <a href="#">KR1020080058687A</a>                          | 公开(公告)日 | 2008-06-26 |
| 申请号            | KR1020060132701                                           | 申请日     | 2006-12-22 |
| [标]申请(专利权)人(译) | 乐金显示有限公司                                                  |         |            |
| 申请(专利权)人(译)    | LG显示器有限公司                                                 |         |            |
| 当前申请(专利权)人(译)  | LG显示器有限公司                                                 |         |            |
| [标]发明人         | PANG HEE SUK                                              |         |            |
| 发明人            | PANG, HEE SUK                                             |         |            |
| IPC分类号         | H05B33/22 H05B33/10                                       |         |            |
| CPC分类号         | H01L51/56 H01L27/3246 H01L27/3251 H01L27/3258 H01L51/0011 |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                 |         |            |

## 摘要(译)

公开了一种显示装置及其制造方法。该显示装置包括第一基板，该第一基板具有用于指示图像的像素区域和布置在每个像素区域中的周边区域，并且底面中的底切与布置的辅助电极接触，并且第一电极和辅助电极是沿着每个像素区域的边缘布置的条形辅助电极布置在基板上的第一电极上，该第一电极对应于覆盖像素和周边区域的第一电极，并且周边区域是包括驱动器组件的第二基板每个第二电极的上侧与第一基板的方向相反，并且输出端子与所形成的第一屏障直接电连接，次级挡板覆盖辅助电极的次级挡板，与第二基板隔开。第一屏障布置在第一电极上的有机电致发光图案在每个像素区域内，以及有机电致发光图案的第一屏障。

