

(19)대한민국특허청(KR)

(12) 공개특허공보(A)

(51) 。 Int. Cl.⁸
G09G 3/30 (2006.01)

(11) 공개번호 10-2006-0010988
(43) 공개일자 2006년02월03일

(21) 출원번호 10-2004-0059608
(22) 출원일자 2004년07월29일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 하용민
경상북도 구미시 도량2동 77 파크맨션 105-1001
김중철
서울특별시 동대문구 회기동 103-193
허진
경상북도 구미시 선산읍 교리 1165번지 동우비봉 102-905

(74) 대리인 허용록

심사청구 : 없음

(54) 유기 발광표시장치의 구동회로

요약

본 발명은 전원 전압(VDD)의 전압 강하에 의하여 발생하는 화질 불균일을 개선한 유기발광표시장치의 구동회로를 개시한다. 개시된 본 발명은 구동 신호에 따라 턴온되어 데이터 신호를 드레인 단자로 전달하는 제 1 피모스(PMOS) 트랜지스터와; 제어 전류량에 따라 발광량이 조절되는 유기 발광다이오드와; 상기 유기 발광다이오드에 제어 전류를 공급하는 제 2 피모스 트랜지스터와; 상기 제 1 피모스 트랜지스터의 드레인 단자와 상기 제 2 피모스 트랜지스터의 게이트 단자가 연결되는 노드에 연결되는 제 3 피모스 트랜지스터와; 상기 제 1 피모스 트랜지스터의 드레인 단자와 상기 제 3 피모스 트랜지스터의 소스 단자 사이에 연결되어 있는 제 1 커패시터와; 상기 제 2 피모스 트랜지스터의 게이트 단자와 제 1 피모스 트랜지스터의 드레인 단자 사이에 연결되어 있는 제 2 커패시터를 포함하는 것을 특징으로 한다.

여기서, 상기 제 1 피모스 트랜지스터의 드레인 단자에 드레인 단자가 연결되고, 상기 제 3 피모스 트랜지스터의 게이트 단자와 공통으로 게이트 단자가 연결되는 제 4 피모스 트랜지스터를 더 포함하고, 상기 제 2 피모스 트랜지스터의 소스 단자에 는 전원 전압이 인가되는 것을 특징으로 한다.

대표도

도 2

색인어

OLED, 트랜지스터, 피모스, 앤모스, 전원, 전압강하

명세서

도면의 간단한 설명

도 1은 종래 기술에 따른 유기 발광표시장치의 구동회로를 도시한 회로도.

도 2는 본 발명에 따른 유기 발광표시장치의 구동회로와 구동 파형을 도시한 도면이다.

도 3 내지 도 5는 본 발명의 다른 실시 예들을 도시한 회로도.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 발광표시장치에 관한 것으로, 보다 구체적으로는 전원 전압(VDD)의 전압 강하에 의하여 발생하는 화질 불균일을 개선한 유기발광표시장치의 구동회로에 관한 것이다.

일반적으로 유기 전기 발광 소자 또는 유기발광소자로 지칭되는 표시소자는 유기물에서의 전기의 흐름이고 하나는 발광 과정이다. 유기물에서의 전기의 흐름은 크게 전자의 흐름과 정공의 흐름으로 나눌 수 있으며, 그 해석법으로 주로 반도체적인 해석 방법을 이용하는데 이는 유기물의 분자구조에 따라 지배적인 흐름이 될 수 있는 것이 달라지기 때문이다.

즉, 분자 구조에 따라 정공 또는 전자의 흐름이 지배적일 수 있다. 발광 과정은 분자내의 전자의 운동을 이용하는 것이며, 분자내의 전자는 여기 상태라는 에너지 상태를 보일 수 있는데, 이는 방출될 수 있는 에너지를 전자가 보유하고 있는 상태를 말한다.

전자가 보유하고 있던 에너지를 방출하는 방법의 하나로서 빛이 관찰된다.

유기전기발광소자의 개발과 응용에서 가장 중요한 것은 효율의 문제이다. 고휘도의 소자를 제작하더라도 이용하는 전기에너지에 따른 효율이 저하된다면 상용 소자에 응용하는 것은 어렵다. 유기 전기 발광 소자는 소비 전력이 낮아 이전의 표시소자에 대하여 경쟁력이 있어 연구가 진행중이다.

유기발광소자는 빛의 삼원색인 적(R), 녹(G), 청(B) 색을 구현하는 소자를 별도로 제작하여, 박막 트랜지스터 엘씨디(TFT-LCD)와는 다르게 칼라필터를 사용하지 않는다. 즉, 전압의 인가정도에 따라 각기 다른 휘도의 색을 출력하는 유기물질을 사용하여 RGB 각각의 색을 나타냄으로써, 후면과(Back Light), 칼라필터를 사용하지 않고도 화면을 표시할 수 있는 특징이 있다.

상기 RGB 각각을 나타내는 유기물질은 그 전압의 인가에 대한 특성의 차이를 나타낸다. 즉 전압 값에 따른 휘도의 특성이 모두 다르며, 그 효율 또한 차이가 있게 되며, 이와 같은 종래 유기발광소자를 구동하는 구동회로를 첨부한 도면을 참조하여 상세히 설명하면 다음과 같다.

도 1은 종래 기술에 따른 유기 발광표시장치의 구동회로를 도시한 회로도이다.

도 1에 도시된 바와 같이, 게이트 라인(Gate Line: GL)과 데이터 라인(DataLine: DL)이 수직으로 교차되는 영역에는 스위칭 소자인 피모스 트랜지스터(T1)가 배치되어 있다. 상기 피모스 트랜지스터(T1)의 게이트 단자는 상기 게이트 라인과 전기적으로 연결되어 있고, 상기 피모스 트랜지스터(T1)의 소스 단자는 상기 데이터 라인(DL)과 전기적으로 연결되어 있다.

그리고 상기 피모스 트랜지스터(T1)의 드레인 단자는 유기 발광다이오드(OLED)에 흐르는 전류를 제어하는 피모스 트랜지스터(T2)의 게이트 단자와 전기적으로 연결되어 있다.

상기 데이터 라인과 평행한 방향으로 배치되어 있는 파워라인(PL)은 상기 피모스 트랜지스터(T2)의 소스 단자와 전기적으로 연결되어 있고, 상기 피모스 트랜지스터(T2)의 소스 단자와 게이트 단자 사이에는 데이터 신호를 1 프레임동안 저장하는 커패시터(Cst)가 배치되어 있다.

그리고 상기 피모스 트랜지스터(T2)의 드레인 단자에는 유기 발광다이오드(OLED)가 직렬로 연결되어 있다.

상기와 같은 회로 구성을 갖는 유기 발광표시장치의 구동방법은 다음과 같다.

먼저, 상기 게이트 라인을 통하여 구동 신호가 인가되면, 상기 게이트 라인과 전기적으로 연결되어 있는 피모스 트랜지스터(T1)가 턴온되어, 상기 피모스 트랜지스터(T1)의 소스 단자를 통하여 데이터 신호가 드레인 단자로 전달된다.

그래서 상기 X 노드에 데이터 전압이 인가되고, 이 데이터 전압은 유기 발광다이오드를 제어하는 피모스 트랜지스터(T2)의 소스 단자에 연결되어 있는 VDD 전압과의 게이트/소스 전압(V_{gs})을 발생시켜 상기 피모스 트랜지스터(T2)를 제어한다.

즉, 상기 피모스 트랜지스터(T2)의 게이트 단자에 인가되는 데이터 전압(Vdata)과 소스 단자에 인가된 Vdd가 커패시터(Cst)에 1 프레임 동안 충전되면서, 상기 피모스 트랜지스터(T2)의 드레인 단자로 흐르는 전류를 제어한다.

상기 드레인 단자로 흐르는 전류(I)의 공식은 일반적인 전계 트랜지스터(FET)의 전류 공식을 따른다.

$$I = K(V_{gs} - V_{th})^2 \quad (\text{여기서, } K = \frac{1}{2} \mu C_{ox} \left(\frac{W}{L} \right) \text{이다.})$$

상기 μ 는 정공 또는 전자의 이동도를 나타내고, V_{th} 는 트랜지스터의 문턱 전압(Threshold Voltage)을 나타낸다.

그리고 C_{ox} 는 산화물 커패시턴스(Oxide Capacitance)로서, 모스트랜지스터의 게이트 단자 영역의 단위 면적당 커패시턴스 값을 나타낸다.

그러므로 상기 피모스 트랜지스터(T2)의 전류는 게이트/소스 전압(V_{gs})인 데이터 전압(Vdata)과 VDD 전압에 의해 제어되고, 제어된 전류는 상기 유기 발광다이오드(OLED)를 컨트롤한다.

그러나, 상기와 같은 종래 기술에서는 VDD에서 유기 발광다이오드를 구동하는 전류를 공급하기 때문에 화소의 수가 많아질수록 VDD에서는 더 많은 양의 전류를 공급해야 한다.

예를 들어 로우(ROW) 방향의 화소수가 N개이고 풀 화이트(full white)를 구동하게 된다면, VDD에서는 $N I_{\text{pixel}}$ 가 요구된다. 이로 인하여 VDD 공급 라인에서 라인 저항에 의해 전압 강하(drop)가 항상 발생한다. ($V=IR$)

즉, 각 화소에서의 라인 저항을 R_{pixel} , 구동 전류를 I_{pixel} 이라 하면 N번째 로우에서의 전압 강하는 $[N(N+1)/2] R_{\text{pixel}} * I_{\text{pixel}}$ 이 된다.

이것은 화소 각각에 배치되어 있는 박막 트랜지스터의 V_{gs} 값이 달라지도록 하여 유기 발광다이오드의 전류차이를 유발시키게 된다.

이와 같은 유기 발광다이오드에 공급되는 전류차이는 대면적화될 수록 더욱 심화되어 화질 불균일로 나타나게 된다.

발명이 이루고자 하는 기술적 과제

본 발명은, 전원 전압(VDD)이 전원 라인을 통하여 각각의 화소에 공급될 때, 전압 강하에 의하여 유기 발광다이오드에 인가되는 전류를 변화시키지 않도록 구동 트랜지스터의 게이트/소스 전압(V_{gs})을 전원 전압(VDD)에 무관한 값을 갖도록 하여 화질 불균일을 개선한 유기발광표시장치의 구동회로를 제공함에 그 목적이 있다.

발명의 구성 및 작용

상기한 목적을 달성하기 위한, 본 발명에 따른 유기발광표시장치의 구동회로는,

구동 신호에 따라 턴온되어 데이터 신호를 드레인 단자로 전달하는 제 1 피모스 트랜지스터와;

제어 전류량에 따라 발광량이 조절되는 유기 발광다이오드와;

상기 유기 발광다이오드에 제어 전류를 공급하는 제 2 피모스 트랜지스터와;

상기 제 1 피모스 트랜지스터의 드레인 단자와 상기 제 2 피모스 트랜지스터의 게이트 단자가 연결되는 노드에 연결되는 제 3 피모스 트랜지스터와;

상기 제 1 피모스 트랜지스터의 드레인 단자와 상기 제 3 피모스 트랜지스터의 소스 단자 사이에 연결되어 있는 제 1 커패시터와;

상기 제 2 피모스 트랜지스터의 게이트 단자와 제 1 피모스 트랜지스터의 드레인 단자 사이에 연결되어 있는 제 2 커패시터를 포함하는 것을 특징으로 한다.

여기서, 상기 제 1 피모스 트랜지스터의 드레인 단자에 드레인 단자가 연결되고, 상기 제 3 피모스 트랜지스터의 게이트 단자와 공통으로 게이트 단자가 연결되는 제 4 피모스 트랜지스터를 더 포함하고, 상기 제 2 피모스 트랜지스터의 소스 단자는 전원 전압이 인가되는 것을 특징으로 한다.

그리고 상기 제 2 피모스 트랜지스터의 게이트전압과 소스 전압 차는 데이터 신호의 전압 차로만 나타나 상기 제 2 피모스 트랜지스터의 전류를 제어하고, 상기 제 2 피모스 트랜지스터의 드레인 단자에 흐르는 전류는 전원 전압에 관계없이 데이터 신호의 전압 차와 상기 제 2 피모스 트랜지스터의 문턱 전압차로만 제어되는 것을 특징으로 한다.

아울러, 상기 유기발광표시장치의 구동회로에서는 데이터 신호의 전압으로 초기화 전압과 데이터 유효 전압을 함께 공급하고, 상기 제 4 피모스 트랜지스터가 턴온될 때, 초기화 전압을 상기 제 1 피모스 트랜지스터의 드레인 단자에 공급하는 것을 특징으로 한다.

본 발명에 따른 다른 실시 예에 의한 유기발광표시장치의 구동회로는,

구동 신호에 따라 턴온되어 데이터 신호를 드레인 단자로 전달하는 제 1 앤모스 트랜지스터와;

제어 전류량에 따라 발광량이 조절되는 유기 발광다이오드와;

상기 유기 발광다이오드에 제어 전류를 공급하는 제 2 앤모스 트랜지스터와;

상기 제 2 앤모스 트랜지스터의 게이트 단자에 연결되는 제 3 앤모스 트랜지스터와;

상기 제 1 앤모스 트랜지스터의 드레인 단자와 상기 제 3 앤모스 트랜지스터의 소스 단자 사이에 연결되어 있는 제 1 커패시터와;

상기 제 2 앤모스 트랜지스터의 게이트 단자와 제 1 앤모스 트랜지스터의 드레인 단자 사이에 연결되어 있는 제 2 커패시터를 포함하는 것을 특징으로 한다.

여기서, 상기 제 1 앤모스 트랜지스터의 드레인 단자에 드레인 단자가 연결되고, 상기 제 3 앤모스 트랜지스터의 게이트 단자와 공통으로 게이트 단자가 연결되는 제 4 앤모스 트랜지스터를 더 포함하는 것을 특징으로 한다.

그리고 상기 제 2 앤모스 트랜지스터의 드레인 단자에는 전원 전압이 인가되고, 상기 제 2 앤모스 트랜지스터의 게이트전압과 소스 전압차는 데이터 신호의 전압차로만 나타나 상기 제 2 앤모스 트랜지스터의 전류를 제어하며, 상기 제 2 앤모스 트랜지스터의 드레인 단자에 흐르는 전류는 전원 전압에 관계없이 데이터 신호의 전압차와 상기 제 2 앤모스 트랜지스터의 문턱전압차로만 제어되는 것을 특징으로 한다.

아울러, 상기 유기발광표시장치의 구동회로에서는 데이터 신호의 전압으로 초기화 전압과 데이터 유효 전압을 함께 공급하고, 상기 제 4 앤모스 트랜지스터가 턴온될 때, 초기화 전압을 상기 제 1 앤모스 트랜지스터의 드레인 단자에 공급한다.

본 발명에 의하면, 전원 전압(VDD)이 전원 라인을 통하여 각각의 화소에 공급될 때, 전압 강하에 의하여 유기 발광다이오드에 인가되는 전류를 변화시키지 않도록 구동 트랜지스터의 게이트/소스 전압(V_{gs})을 전원 전압(VDD)에 무관한 값을 갖도록 하여 화질 불균일을 개선하였다.

이하, 첨부한 도면에 의거하여 본 발명의 바람직한 실시 예를 자세히 설명하도록 한다.

도 2는 본 발명에 따른 유기 발광표시장치의 구동회로와 구동 파형을 도시한 도면이다.

도 2에 도시된 바와 같이, 본 발명에서는 유기발광표시장치의 구동회로에 스위칭 동작에 따라 데이터 신호를 공급하는 피모스 트랜지스터(T3)와, 전류 제어를 위한 구동 소자 역할을 하는 피모스 트랜지스터(T1)와, 상기 피모스 트랜지스터(T1)에 의해 제어된 전류에 의하여 광을 발생시키는 유기발광 다이오드(OLED)와, 상기 피모스 트랜지스터(T1)의 게이트 단자와 상기 피모스 트랜지스터(T3)의 드레인 단자 사이에 연결된 커패시터(C2)와, 상기 커패시터(C2)와 피모스 트랜지스터(T3) 사이에 연결되어 데이터 전압을 충전하는 커패시터(C1)와, 상기 피모스 트랜지스터(T1)의 게이트 단자에 연결되어 전원 전압(VDD)을 인가하는 피모스 트랜지스터(T2)로 구성되어 있다.

상기와 같은 구성을 갖는 유기발광표시장치의 구동회로의 동작은 다음과 같다.

먼저, 피모스 트랜지스터(T2)의 게이트 단자로 셀렉트(select) 2 구동 신호가 인가되면 상기 피모스 트랜지스터(T2)가 턴 온된다. 이때, 상기 피모스 트랜지스터(T2)의 소스 단자를 통하여 전원 전압(VDD)이 상기 피모스 트랜지스터(T1)의 게이트 단자인 A1 노드에 인가되어 초기화된다.

이때, 계속해서 셀렉트(select) 1의 구동 신호가 피모스 트랜지스터(T3)의 게이트 단자로 인가되고 상기 피모스 트랜지스터(T3)는 턴 온 상태가 된다. 그래서 B1 노드 단자는 데이터 전압의 초기 값인 V_{data_int} 로 초기화된다.

즉, 셀렉트 2 구동 신호와 셀렉트 1 구동 신호가 동시에 각각 피모스 트랜지스터(T2, T3)에 인가되어 모두가 턴 온 상태일 때, 데이터의 초기 전압(V_{data_int})이 B1 노드에 인가된다.

이때, A1 노드 전압은 VDD가 되고, B1 노드 전압은 V_{data_int} 가 되어 상기 커패시터(C2)의 양단 전압은 $VDD - V_{data_int}$ 가 된다.

그런 다음, 상기 피모스 트랜지스터(T3)가 턴 온되는 상태에서 셀렉트 2 구동 신호에 의하여 턴 온되는 피모스 트랜지스터(T2)가 오프되면, 동시에 데이터 전압은 초기 전압(V_{data_int})에서 유효 데이터 전압(V_{data_eff})이 상기 피모스 트랜지스터(T3)를 통하여 상기 B1 노드에 인가된다.

상기 B1에 인가된 유효 데이터 전압(V_{data_eff})은 상기 커패시터(C1)에 충전되어, 상기 B1의 노드 전압을 V_{data_eff} 로 유지시킨다.

상기와 같이 B1 노드에 유효 데이터 전압(V_{data_eff})이 인가되면, A1 노드 전압은 $V_{data_eff} + VDD - V_{data_int}$ (V_{c2})가 된다.

그런 다음, 상기 피모스 트랜지스터(T3)가 오프되면 커패시터(C1)에 의해 B1 노드 전압이 V_{data_eff} 를 유지하게 되고, A1 노드 전압은 $V_{data_eff} + VDD - V_{data_int}$ 가 된다.

따라서, 상기 유기 발광다이오드(OLED)에 전류를 공급하는 피모스 트랜지스터(T1)의 게이트/소스 전압(V_{gs})은 $V_{data_eff} + VDD - V_{data_int} - VDD$ 가 된다.

상기 피모스 트랜지스터(T1)의 드레인 단자로 흐르는 전류(I)의 공식은 상기 도 1에서 설명한 공식에 따라

$I = K(V_{gs} - V_{th})^2$ (여기서, $K = \frac{1}{2} \mu C_{ox} \left(\frac{W}{L} \right)$ 에 따라 제어되므로 여기에 대입하면 다음과 같은 결과를 얻을 수 있다.

$$\begin{aligned}
 I &= \frac{1}{2} K(|V_{gs}| - |V_{th}|)^2 \\
 &= \frac{1}{2} K(|V_{data_eff} + VDD - V_{data_initial} - VDD| - |V_{th}|)^2 \\
 &= \frac{1}{2} K(|\Delta V_{data}| - |V_{th}|)^2
 \end{aligned}$$

이와 같이 유기발광다이오드에 흐르는 전류는 VDD에 관계없이 제어할 수 있으므로, 전원 전압이 전원 라인을 따라 인가될 때 전압 강하가 발생하더라도 일정한 전류 값을 공급할 수 있게 된다.

따라서, 본 발명에서는 전원 전압이 로우(ROW) 라인을 따라 공급될 때, 전압 강하에 의하여 각각의 화소에 다른 크기의 전압을 인가하더라도, 피모스 트랜지스터(T1)의 게이트/소스 전압을 VDD에 관계없이 제어할 수 있어 유기발광다이오드에 인가되는 전류를 일정하게 할 수 있다.

도 3 내지 도 5는 본 발명의 다른 실시 예들을 도시한 회로도이다.

도 3에서는 B2 노드에 인가되는 전압을 데이터 전압으로부터 인가하지 않고, 외부 전압 원에서 공급하도록 한 회로도이다.

여기서는 스위칭 동작에 따라 데이터 신호를 공급하는 피모스 트랜지스터(T3)와, 전류 제어를 위한 구동 소자 역할을 하는 피모스 트랜지스터(T1)와, 상기 피모스 트랜지스터(T1)에 의해 제어된 전류에 의하여 광을 발생시키는 유기발광 다이오드(OLED)와, 상기 피모스 트랜지스터(T1)의 게이트 단자와 상기 피모스 트랜지스터(T3)의 드레인 단자 사이에 연결된 커패시터(C2)와, 상기 커패시터(C2)와 피모스 트랜지스터(T3) 사이에 연결되어 데이터 전압을 충전하는 커패시터(C1)와, 상기 피모스 트랜지스터(T1)의 게이트 단자에 연결되어 전원 전압(VDD)을 인가하는 피모스 트랜지스터(T2)와 초기화 전압을 인가하기 위하여 상기 피모스 트랜지스터(T3)의 드레인 단자에 연결된 피모스 트랜지스터(T4)로 구성되어 있다.

상기와 같은 구성을 갖는 유기발광표시장치의 구동회로의 동작은 다음과 같다.

먼저, 피모스 트랜지스터(T2)의 게이트 단자로 셀렉트(select) n-1 구동 신호가 인가되면 상기 피모스 트랜지스터(T2)와 피모스 트랜지스터(T4)가 동시에 턴온된다.

그러면, 상기 피모스 트랜지스터(T2)의 소스 단자를 통하여 전원 전압(VDD)이 상기 피모스 트랜지스터(T1)의 게이트 단자인 A2 노드에 인가되어 초기화되고, 상기 피모스 트랜지스터(T4)의 소스 단자를 통하여 셀렉트 n-1 구동 신호에 의해 초기화 전압이 B2 노드에 인가된다.

따라서, B2의 초기화 전압은 상기 도 2와 같이 데이터 전압의 초기 값인 Vdata_int가 아니라 셀렉트 n-1 구동 신호의 턴온 전압(V_intial)이 된다.

이때, A1 노드 전압은 VDD가 되고, B1 노드 전압은 V_int가 되어 상기 커패시터(C2)의 양단 전압은 VDD-V_int가 된다.

그런 다음, 상기 피모스 트랜지스터(T3)가 셀렉트 n 구동 신호에 의해 턴온될 때, 상기 셀렉트 n-1 구동 신호는 로우 레벨에서 하이 레벨로 변환되어 피모스 트랜지스터(T2, T4)를 오프 상태가 된다.

그리고, 상기 피모스 트랜지스터(T3)의 턴온에 의해서 유효 데이터 전압(Vdata_eff)이 B2 노드에 공급된다.

따라서, 상기 B2 노드에서는 상기 피모스 트랜지스터(T4)를 통해 인가된 초기 전압(V_int)에서 유효 데이터 전압(Vdata_eff)이 상기 피모스 트랜지스터(T3)을 통하여 인가되어, 상기 B2의 전압은 유효 데이터 전압(Vdata_eff)이 된다.

그리고 상기 B2의 유효 데이터 전압은 상기 커패시터(C1)에 충전되어, 상기 B2의 노드 전압을 Vdata_eff 로 유지시킨다.

상기와 같이 B2 노드에 유효 데이터 전압(Vdata_eff)이 인가되면, A2 노드 전압은 Vdata_eff+ VDD-V_int(Vc2)가 된다.

그런 다음, 상기 피모스 트랜지스터(T3)가 오프되면 커패시터(C1)에 의해 B2 노드 전압이 Vdata_eff를 유지하게 되고, A2 노드 전압은 Vdata_eff+ VDD-V_int가 된다.

따라서, 상기 유기 발광다이오드(OLED)에 전류를 공급하는 피모스 트랜지스터(T1)의 게이트/소스 전압(V_{gs})은 $V_{data_eff} + VDD - V_{int} - VDD$ 가 된다.

상기 피모스 트랜지스터(T1)의 드레인 단자로 흐르는 전류(I)의 공식은 상기 도 1에서 설명한 공식에 따라

$I = K(V_{gs} - V_{th})^2$ (여기서, $K = \frac{1}{2} \mu C_{ox} (\frac{W}{L})$)에 따라 제어되므로 여기에 대입하면 다음과 같은 결과를 얻을 수 있다.

$$\begin{aligned} I &= \frac{1}{2} K (|V_{gs}| - |V_{th}|)^2 \\ &= \frac{1}{2} K (|V_{data_eff} + VDD - V_{int} - VDD| - |V_{th}|)^2 \\ &= \frac{1}{2} K (|\Delta V_{data}| - |V_{th}|)^2 \end{aligned}$$

이와 같이 유기발광다이오드에 흐르는 전류는 VDD에 관계 없이 제어할 수 있으므로, 전원 전압이 전원 라인을 따라 인가될 때 전압 강하가 발생하더라도 일정한 전류 값을 공급할 수 있게 된다.

상기 초기화 전압(V_{int})으로 사용되는 셀렉트 n-1 구동 신호는 별도의 구동회로에 의해 만들어 주거나, 전단 게이트 신호로부터 인출하여 사용할 수 있다.

따라서, 본 발명에서는 전원 전압이 로우(ROW) 라인을 따라 공급될 때, 전압 강하에 의하여 각각의 화소에 다른 크기의 전압을 인가하더라도, 피모스 트랜지스터(T1)의 게이트/소스 전압을 VDD에 관계 없이 제어할 수 있어 유기발광다이오드에 인가되는 전류를 일정하게 할 수 있다.

도 4는 도 2에 대응되는 유기발광표시장치의 구동회로로써, 스위칭 소자 또는 구동 소자로 사용하는 피모스 트랜지스터를 앤모스 트랜지스터로 바꾸어 회로를 구성한 것이다.

상기 유기발광표시장치의 구동 방식은 도 2와 동일하고, 인가되는 셀렉트 구동신호와 데이터 신호가 로우 레벨에서 하이 레벨을 인가하여 트랜지스터를 턴온(Turn On)한다.

따라서, 유기발광표시장치의 구동회로의 구성을 보면 다음과 같다.

스위칭 동작에 따라 데이터 신호를 공급하는 앤모스 트랜지스터(T3)와, 전류 제어를 위한 구동 소자 역할을 하는 앤모스 트랜지스터(T1)와, 상기 앤모스 트랜지스터(T1)에 의해 제어된 전류에 의하여 광을 발생시키는 유기발광 다이오드(OLED)와, 상기 앤모스 트랜지스터(T1)의 게이트 단자와 상기 앤모스 트랜지스터(T3)의 드레인 단자 사이에 연결된 커패시터(C2)와, 상기 커패시터(C2)와 앤모스 트랜지스터(T3) 사이에 연결되어 데이터 전압을 충전하는 커패시터(C1)와, 상기 앤모스 트랜지스터(T1)의 게이트 단자에 연결되어 전원 전압(VDD)을 인가하는 피모스 트랜지스터(T2)로 구성되어 있다.

상기와 같은 구성을 갖는 유기발광표시장치의 구동회로의 동작은 도 2와 동일하고 이하 차이 나는 부분만 선택적으로 설명한다.

상기 유기발광다이오드(OLED)와 동일한 단자에 전원 전압(VDD)이 직렬로 연결되어 있고, 상기 앤모스(NMOS) 트랜지스터(T1)의 전류 제어에 의해 상기 유기발광다이오드(OLED)가 광을 발생시킨다.

그리고 상기 앤모스 트랜지스터(T1)의 소스 단자는 그라운드와 연결되어 있다.

상기 도 2와 달리, 상기 앤모스 트랜지스터(T3)와 커패시터(C2)사이의 B3은 데이터 전압에 의해 로우 레벨로 초기화된 다음 (V_{data_int}), 이후 하이 레벨로 유효 데이터 전압(V_{data_eff})이 인가된다.

상기 앤모스 트랜지스터(T2)의 게이트 단자로 셀렉트(select) 2 구동 신호가 인가되면 상기 앤모스 트랜지스터(T2)가 턴온된다. 이때, 상기 앤모스 트랜지스터(T2)의 소스 단자를 통하여 전원 전압(VDD)이 상기 앤모스 트랜지스터(T1)의 게이트 단자인 A3 노드에 인가되어 초기화된다.

이때, 계속해서 셀렉트(select) 1의 구동 신호가 앤모스 트랜지스터(T3)의 게이트 단자로 인가되고 상기 앤모스 트랜지스터(T3)는 턴온 상태가 된다. 그래서 B3 노드 단자는 데이터 전압의 초기 값인 Vdata_int(로우 레벨)로 초기화된다.

즉, 셀렉트 2 구동 신호와 셀렉트 1 구동 신호가 동시에 각각 앤모스 트랜지스터(T2, T3)에 인가되어 모두가 턴온 상태일 때, 데이터의 초기 전압(Vdata_int)이 B3 노드에 인가된다.

이하, 구동방식은 도 2의 구동 방식과 동일하고 그 효과도 동일하다.

도 5에서는 B4 노드에 인가되는 전압을 데이터 전압으로부터 인가하지 않고, 외부 전압 원에서 공급하도록 한 회로도이다.

여기서는 스위칭 동작에 따라 데이터 신호를 공급하는 앤모스 트랜지스터(T3)와, 전류 제어를 위한 구동 소자 역할을 하는 앤모스 트랜지스터(T1)와, 상기 앤모스 트랜지스터(T1)에 의해 제어된 전류에 의하여 광을 발생시키는 유기발광 다이오드(OLED)와, 상기 앤모스 트랜지스터(T1)의 게이트 단자와 상기 앤모스 트랜지스터(T3)의 드레인 단자 사이에 연결된 커패시터(C2)와, 상기 커패시터(C2)와 앤모스 트랜지스터(T3) 사이에 연결되어 데이터 전압을 충전하는 커패시터(C1)와, 상기 앤모스 트랜지스터(T1)의 게이트 단자에 연결되어 전원 전압(VDD)을 인가하는 앤모스 트랜지스터(T2)와 초기화 전압을 인가하기 위하여 상기 앤모스 트랜지스터(T3)의 드레인 단자에 연결된 피모스 트랜지스터(T4)로 구성되어 있다.

상기와 같은 구성을 갖는 유기발광표시장치의 구동회로의 동작은 상기 도 3과 동일하고 그 효과도 동일하다.

즉, 피모스 트랜지스터를 앤모스 트랜지스터로 모두 바꾸고, 셀렉트 구동 신호의 파형을 하이 레벨에서 로우 레벨로 인가하지 않고, 로우 레벨에서 하이 레벨로 인가하며, 그 주기는 상기 도 3의 구동 신호 파형과 동일하다.

이와 같이 본 발명에서는 전원 전압이 전원 라인을 통하여 각각의 화소에 공급될 때, 라인에 존재하는 저항 성분들에 의하여 전압 강하가 계속해서 발생되어 유기발광다이오드에 인가하는 전류를 불균일하게 하는 문제를 개선하였다.

발명의 효과

이상에서 자세히 설명된 바와 같이, 본 발명은 전원 전압(VDD)이 전원 라인을 통하여 각각의 화소에 공급될 때, 전압 강하에 의하여 유기발광다이오드에 인가되는 전류를 변화시키지 않도록 구동 트랜지스터의 게이트/소스 전압(V_{gs})을 전원 전압(VDD)에 무관한 값을 갖도록 하여 화질 불균일을 개선한 효과가 있다.

본 발명은 상기한 실시 예에 한정되지 않고, 이하 청구 범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 분야에서 통상의 지식을 가진 자라면 누구든지 다양한 변경 실시가 가능할 것이다.

(57) 청구의 범위

청구항 1.

구동 신호에 따라 턴온되어 데이터 신호를 드레인 단자로 전달하는 제 1 피모스 트랜지스터와;

제어 전류량에 따라 발광량이 조절되는 유기발광다이오드와;

상기 유기발광다이오드에 제어 전류를 공급하는 제 2 피모스 트랜지스터와;

상기 제 1 피모스 트랜지스터의 드레인 단자와 상기 제 2 피모스 트랜지스터의 게이트 단자가 연결되는 노드에 연결되는 제 3 피모스 트랜지스터와;

상기 제 1 피모스 트랜지스터의 드레인 단자와 상기 제 3 피모스 트랜지스터의 소스 단자 사이에 연결되어 있는 제 1 커패시터와;

상기 제 2 피모스 트랜지스터의 게이트 단자와 제 1 피모스 트랜지스터의 드레인 단자 사이에 연결되어 있는 제 2 커패시터를 포함하는 것을 특징으로 하는 유기 발광표시장치의 구동회로.

청구항 2.

제 1 항에 있어서,

상기 제 1 피모스 트랜지스터의 드레인 단자와 제 2 커패시터 사이의 노드에 드레인 단자가 연결되고, 구동신호가 인가되는 상기 제 3 피모스 트랜지스터의 게이트 단자와 공통으로 게이트 단자가 연결되는 제 4 피모스 트랜지스터를 더 포함하는 것을 특징으로 하는 유기발광표시장치의 구동회로.

청구항 3.

제 1 항에 있어서,

상기 제 2 피모스 트랜지스터의 소스 단자에는 전원 전압이 인가되는 것을 특징으로 하는 유기발광표시장치의 구동회로.

청구항 4.

제 1 항에 있어서,

상기 제 2 피모스 트랜지스터의 게이트전압과 소스 전압차는 데이터 신호의 전압차로만 나타나 상기 제 2 피모스 트랜지스터의 전류를 제어하는 것을 특징으로 하는 유기발광표시장치의 구동회로.

청구항 5.

제 3 항에 있어서,

상기 제 2 피모스 트랜지스터의 드레인 단자에 흐르는 전류는 전원 전압에 관계 없이 데이터 신호의 전압차와 상기 제 2 피모스 트랜지스터의 문턱전압차로만 제어되는 것을 특징으로 하는 유기발광표시장치의 구동회로.

청구항 6.

제 1 항에 있어서,

상기 제 1 피모스 트랜지스터에 인가되는 데이터 신호의 전압은 초기화 전압과 데이터 유효 전압을 함께 공급하는 것을 특징으로 하는 유기발광표시장치의 구동회로.

청구항 7.

제 2 항에 있어서,

상기 제 4 피모스 트랜지스터가 턴온될 때, 초기화 전압을 상기 제 1 피모스 트랜지스터의 드레인 단자에 공급하는 것을 특징으로 하는 유기발광표시장치의 구동회로.

청구항 8.

구동 신호에 따라 턴온되어 데이터 신호를 드레인 단자로 전달하는 제 1 앤모스 트랜지스터와;

제어 전류량에 따라 발광량이 조절되는 유기발광다이오드와;

상기 유기발광다이오드에 제어 전류를 공급하는 제 2 앤모스 트랜지스터와;

상기 제 2 앤모스 트랜지스터의 게이트 단자에 연결되는 제 3 앤모스 트랜지스터와;

상기 제 1 앤모스 트랜지스터의 드레인 단자와 상기 제 3 앤모스 트랜지스터의 소스 단자 사이에 연결되어 있는 제 1 커패시터와;

상기 제 2 앤모스 트랜지스터의 게이트 단자와 제 1 앤모스 트랜지스터의 드레인 단자 사이에 연결되어 있는 제 2 커패시터를 포함하는 것을 특징으로 하는 유기 발광표시장치의 구동회로.

청구항 9.

제 8 항에 있어서,

상기 제 1 앤모스 트랜지스터의 드레인 단자와 제 2 커패시터 사이의 노드에 드레인 단자가 연결되고, 구동신호가 인가되는 상기 제 3 앤모스 트랜지스터의 게이트 단자와 공통으로 게이트 단자가 연결되는 제 4 앤모스 트랜지스터를 더 포함하는 것을 특징으로 하는 유기발광표시장치의 구동회로.

청구항 10.

제 8 항에 있어서,

상기 제 2 앤모스 트랜지스터의 드레인 단자에는 전원 전압이 인가되는 것을 특징으로 하는 유기발광표시장치의 구동회로.

청구항 11.

제 1 항에 있어서,

상기 제 2 앤모스 트랜지스터의 게이트전압과 소스 전압차는 데이터 신호의 전압차로만 나타나 상기 제 2 앤모스 트랜지스터의 전류를 제어하는 것을 특징으로 하는 유기발광표시장치의 구동회로.

청구항 12.

제 10 항에 있어서,

상기 제 2 앤모스 트랜지스터의 드레인 단자에 흐르는 전류는 전원 전압에 관계 없이 데이터 신호의 전압차와 상기 제 2 앤모스 트랜지스터의 문턱전압차로만 제어되는 것을 특징으로 하는 유기발광표시장치의 구동회로.

청구항 13.

제 8 항에 있어서,

상기 유기발광표시장치의 구동회로에서는 데이터 신호의 전압으로 초기화 전압과 데이터 유효 전압을 함께 공급하는 것을 특징으로 하는 유기발광표시장치의 구동회로.

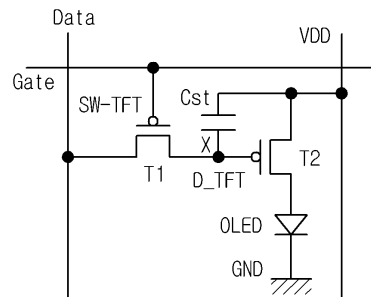
청구항 14.

제 9 항에 있어서,

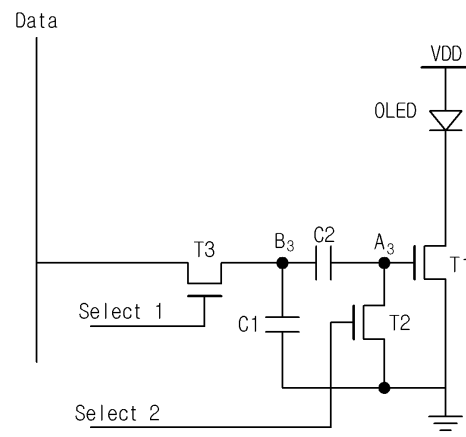
상기 제 4 앤모스 트랜지스터가 턴온될 때, 초기화 전압을 상기 제 1 앤모스 트랜지스터의 드레인 단자에 공급하는 것을 특징으로 하는 유기발광표시장치의 구동회로.

도면

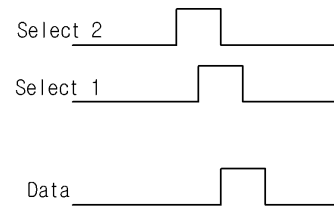
도면1



도면4

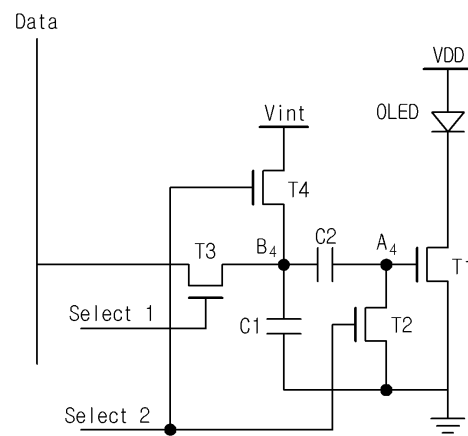


(a)

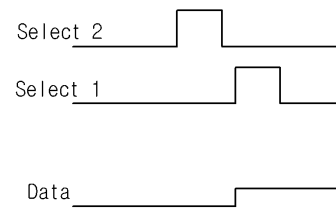


(b)

도면5



(a)

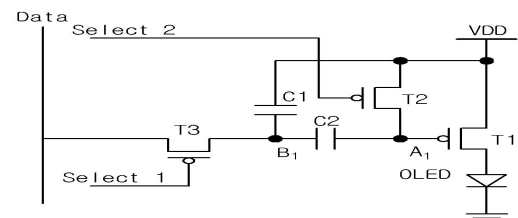


(b)

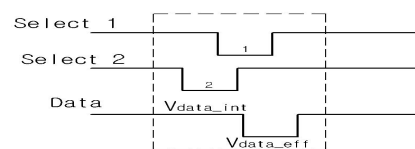
专利名称(译)	有机灯的驱动电路 -		
公开(公告)号	KR1020060010988A	公开(公告)日	2006-02-03
申请号	KR1020040059608	申请日	2004-07-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	HA YONGMIN 하용민 KIM JUNGCHUL 김중철 HUH JIN 허진		
发明人	하용민 김중철 허진		
IPC分类号	G09G3/30		
CPC分类号	G09G2300/0852 G09G2320/0233 G09G3/3233 G09G2320/0223		
其他公开文献	KR101103868B1		
外部链接	Espacenet		

摘要(译)

发明内容本发明公开了一种有机发光显示装置的驱动电路，其改善了由电源电压（VDD）的电压降引起的图像质量不均匀性。第一PMOS晶体管，响应于驱动信号导通，并将数据信号发送到漏极端子；一种有机发光二极管，其发光量根据控制电流来控制；第二PMOS晶体管，用于向有机发光二极管提供控制电流；第三PMOS晶体管，连接到第一PMOS晶体管的漏极端和第二PMOS晶体管的栅极端之间的节点；第一电容器，连接在第一PMOS晶体管的漏极端和第三PMOS晶体管的源极端之间；并且第二电容器连接在第二PMOS晶体管的栅极端子和第一PMOS晶体管的漏极端子之间。第四PMOS晶体管，其漏极端子连接到第一PMOS晶体管的漏极端子，栅极端子共同连接到第三PMOS晶体管的栅极端子，并且将源电压施加到MOS晶体管的源极端子。2 指数方面 OLED，晶体管，pmos，amos，功率，电压降



(a)



(b)