

 (19) 대한민국특허청(KR) (12) 공개특허공보(A)	(11) 공개번호 10-2010-0103370 (43) 공개일자 2010년09월27일
(51) Int. Cl. H01L 51/52 (2006.01) G09G 3/30 (2006.01) (21) 출원번호 10-2010-0019774 (22) 출원일자 2010년03월05일 심사청구일자 없음 (30) 우선권주장 JP-P-2009-061713 2009년03월13일 일본(JP)	(71) 출원인 소니 주식회사 일본국 도쿄도 미나토쿠 코난 1-7-1 (72) 발명자 타네다 타카유키 일본국 도쿄도 미나토쿠 코난 1-7-1 소니 주식회사 내 야마모토 테츠로 일본국 도쿄도 미나토쿠 코난 1-7-1 소니 주식회사 내 우치노 카츠히데 일본국 도쿄도 미나토쿠 코난 1-7-1 소니 주식회사 내 (74) 대리인 최달용

전체 청구항 수 : 총 5 항

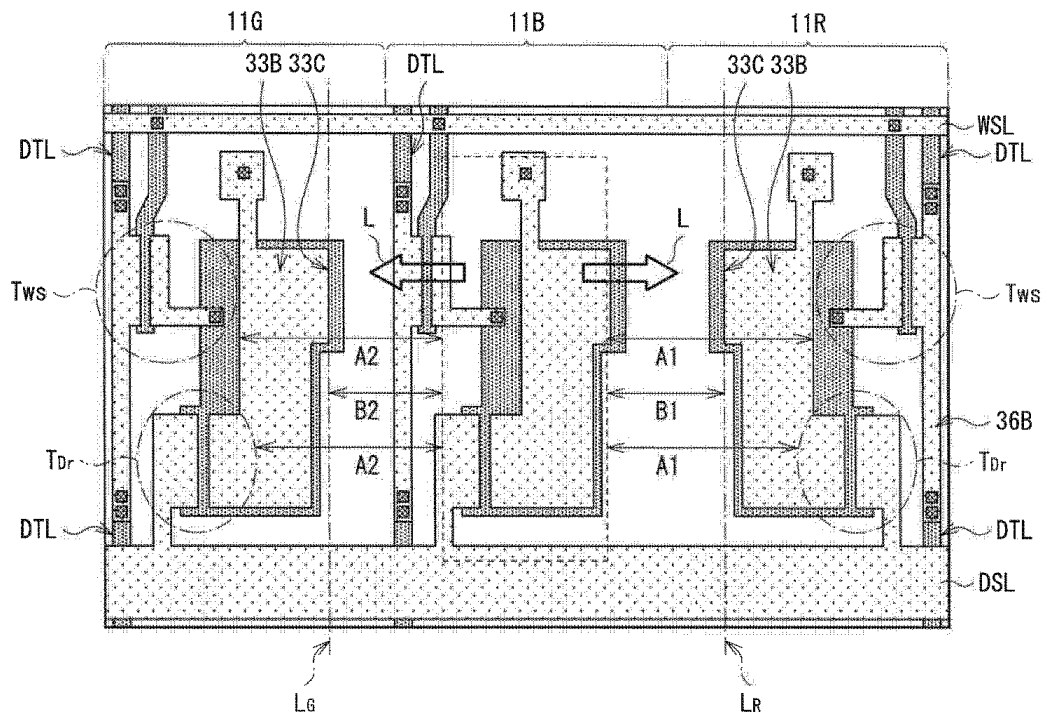
(54) 표시 유닛

(57) 요약

트랜지스터의 장기 신뢰성의 저하를 절감할 수 있는 표시 유닛을 제공한다.

표시 유닛은 발광색이 서로 다른 복수의 유기 EL 소자와, 상기 유기 EL 소자마다 하나씩 설치된 복수의 픽셀 회로를 픽셀마다 가지는 표시 유닛을 구비한다. 상기 픽셀 회로는, 영상 신호를 기록하는 기록용의 제 1의 트랜지스터와, 상기 제 1의 트랜지스터에 의해 기록된 영상 신호에 근거하여 상기 유기 EL 소자를 구동하는 구동용의 제 2의 트랜지스터와, 유지 용량을 구비하고, 상기 제 1의 트랜지스터 및 상기 제 2의 트랜지스터 중, 제 1의 유기 EL 소자에 인접한 제 2의 유기 EL 소자에 대응하여 설치된 제 3의 트랜지스터는, 상기 유지 용량 중, 상기 제 2의 유기 EL 소자에 대응하여 설치된 제 1의 유지 용량과 비교하여, 상기 제 1의 유기 EL 소자로부터 멀리 떨어져 배치되어 있다.

대표도



특허청구의 범위

청구항 1

발광색이 서로 다른 복수의 유기 EL 소자와,

상기 유기 EL 소자마다 하나씩 설치된 복수의 픽셀 회로를 픽셀마다 가지는 표시 유닛을 구비하고,

상기 픽셀 회로는, 영상 신호를 기록하는 기록용의 제 1의 트랜지스터와, 상기 제 1의 트랜지스터에 의해 기록된 영상 신호에 근거하여 상기 유기 EL 소자를 구동하는 구동용의 제 2의 트랜지스터와, 유지 용량을 구비하고,

상기 제 1의 트랜지스터 및 상기 제 2의 트랜지스터 중, 제 1의 유기 EL 소자에 인접한 제 2의 유기 EL 소자에 대응하여 설치된 제 3의 트랜지스터는, 상기 유지 용량 중, 상기 제 2의 유기 EL 소자에 대응하여 설치된 제 1의 유지 용량과 비교하여, 상기 제 1의 유기 EL 소자로부터 멀리 떨어져 배치되어 있는 것을 특징으로 하는 표시 유닛.

청구항 2

제 1항에 있어서,

상기 제 3의 트랜지스터는, 상기 제 1의 유지 용량과의 관계에서, 상기 제 1의 유기 EL 소자와는 반대측에 배치되어 있는 것을 특징으로 하는 표시 유닛.

청구항 3

제 1항에 있어서,

상기 제 1의 유기 EL 소자는, 상기 제 1의 트랜지스터 및 상기 제 2의 트랜지스터를 열화시킬 수 있는 빛을 발생하는 유기층을 구비하는 것을 특징으로 하는 표시 유닛.

청구항 4

제 3항에 있어서,

상기 유기층은 청색광을 발광하는 재료를 포함하는 것을 특징으로 하는 표시 유닛.

청구항 5

제 3항에 있어서,

상기 제 3의 트랜지스터는 무정형 실리콘(a-Si) 또는 미결정 Si(μ -Si)를 포함하는 채널을 구비하는 것을 특징으로 하는 표시 유닛.

명세서

기술분야

[0001] 본 발명은, 유기 EL (electroluminescence) 소자를 구비하는 표시 유닛에 관한 것이다.

배경기술

[0002] 근래, 화상 표시를 행하는 표시 유닛의 분야에서는, 픽셀의 발광 소자로서, 흐르는 전류치에 따라 발광 휘도가 변하는 전류 구동형의 광학 소자, 예를 들면 유기 EL 소자를 이용하는 표시 유닛이 개발되고, 상품화가 진행되고 있다(예를 들면, 일본 특개 2008-083272호 참조).

[0003] 유기 EL 소자는, 액정 소자 등과 달리 자발 광소자이다. 그 때문에, 유기 EL 소자를 이용하는 표시 유닛(유기 EL 표시 유닛)에서는, 광원(백라이트)이 필요 없기 때문에, 광원을 필요로 하는 액정 표시 유닛과 비교하여 화상의 시인성이 높고, 소비 전력이 낮고, 또한 소자의 응답 속도가 빠르다.

[0004] 유기 EL 표시 유닛에서는, 액정 표시 유닛과 마찬가지로 그 구동 방식으로서 단순(패시브) 매트릭스 방식과 액티브 매트릭스 방식이 있다. 전자는, 구조가 단순한 것이지만, 대형이면서 고정밀의 표시 유닛의 실현이 어려운

등의 문제가 있다. 그 때문에, 현재는, 액티브 매트릭스 방식의 개발이 번창하게 행해지고 있다. 이 방식은, 픽셀마다 배치한 발광 소자에 흐르는 전류를, 발광 소자마다 설치한 구동 회로 내에 설치한 능동 소자(일반적으로는 TFT(Thin Film Transistor; 박막 트랜지스터))에 의해 제어하는 것이다.

[0005] 도 15는, 일반적인 유기 EL 표시 유닛의 대략 구성을 나타낸 것이다. 도 15에 기재된 표시 유닛(100)은, 복수의 픽셀(120)이 매트릭스 모양으로 배치된 표시 유닛(110)과, 각 픽셀(120)을 구동하는 구동부(수평 구동 회로(130), 기록 주사 회로(140) 및 전원 주사 회로(150))를 구비하고 있다.

[0006] 각 픽셀(120)은, 적색용의 픽셀(120R), 녹색용의 픽셀(120G) 및 청색용의 픽셀(120B)로 구성되어 있다. 픽셀(120R, 120G, 120B)은, 도 16, 도 17에 나타낸 것처럼, 유기 EL 소자(121)(유기 EL 소자(121R, 121G, 121B)) 및 그것에 접속된 픽셀 회로(122)에 의해 구성되어 있다. 또한, 도 16은, 픽셀(120R, 120G, 120B)의 회로 구성을 나타낸 것이다. 도 17은, 픽셀(120R, 120G, 120B)의 레이아웃을 나타낸 것이다.

[0007] 픽셀 회로(122)는, 샘플링용의 트랜지스터(T_{WS}), 유지 용량(C_s), 구동용의 트랜지스터(T_{Dr})에 의해 구성된 것이고, 2Tr1C의 회로 구성으로 되어 있다. 기록 주사 회로(140)로부터 인출된 게이트선(WSL)이 행방향으로 연재되어 형성되어 있고, 콘택트(126A)를 통해 트랜지스터(T_{WS})의 게이트(123A)에 접속되어 있다. 전원 주사 회로(150)로부터 인출된 드레인선(DSL)도 행방향으로 연재되어 형성되어 있고, 인출 배선(128A)을 통해 트랜지스터(T_{Dr})의 드레인(124C)에 접속되어 있다. 또한, 수평 구동 회로(130)로부터 인출된 신호선(DTL)은 열방향으로 연재되어 형성되어 있고, 콘택트(126B) 및 인출 배선(128B)을 통해 트랜지스터(T_{WS})의 드레인(123C)에 접속되어 있다. 트랜지스터(T_{WS})의 소스(123B)는, 콘택트(126C)를 통해 구동용의 트랜지스터(T_{Dr})의 게이트(124A)와, 유지 용량(C_s)의 일단(단자(125A))에 접속되어 있다. 트랜지스터(T_{Dr})의 소스(124B)와 유지 용량(C_s)의 타단(단자(125B))이, 콘택트(126D)를 통해 유기 EL 소자(121)의 아노드(127A)에 접속되어 있다. 유기 EL 소자(121)의 캐소드(127B)는, 외부 캐소드선(CTL)에 접속되어 있다.

발명의 내용

해결하려는 과제

[0008] 도 18은, 도 17의 A-A선을 따른 단면 구성의 일 예를 나타낸 것이다. 픽셀(120R, 120G, 120B)은, 도 17의 A-A선에 대응하는 부분에서, 기판(111) 위에, 게이트 절연막(112), 절연 보호막(113) 및 절연 평탄화막(114)을 갖고 있다. 기판(111)과 게이트 절연막(112) 사이에는, 게이트(124A)(단자(125A))와, 게이트(123A)가 형성되어 있다.

[0009] 게이트 절연막(112)과 절연 보호막(113) 사이이며, 또한 게이트(124A)의 바로 위에는, 채널(131)과, 소스(132, 124B)와, 드레인(133, 124C)과, 보호막(134)이 형성되어 있다. 채널(131)은 게이트 절연막(112) 중 게이트(124A)의 바로 위에 접하여 형성되어 있다. 또한, 게이트 절연막(112)과 절연 보호막(113) 사이이며, 또한 게이트(123A)의 바로 위에는, 채널(135)과, 드레인(136, 123C)과, 소스(137, 123B)와, 보호막(138)이 형성되어 있다.

[0010] 절연 평탄화막(114) 위에는, 유기 EL 소자(121)가 형성되어 있다. 유기 EL 소자(121)는, 예를 들면, 아노드(127A), 유기층(127C) 및 캐소드(127B)가 기판(111) 측에서 순서대로 적층된 구조로 되어 있다. 아노드(127A)와 동일한 면내에는, 아노드(127A)와 소정의 간격을 사이에 두고 캐소드 보조 배선(117)이 마련되어 있고, 아노드(127A)와 캐소드 보조 배선(117) 사이에는 개구(117A)가 존재하고 있다.

[0011] 유기 EL 소자(121)는, 예를 들면, 도 18에 나타낸 것처럼, 아노드(127A), 유기층(127C) 및 캐소드(127B)가 기판(111) 측에서 순서대로 적층된 구조로 되어 있다. 아노드(127A)는 반사층으로서의 기능을 갖고 있고, 캐소드(127B)는 반투과성 반사층으로서의 기능을 갖고 있다. 이들 아노드(127A)와 캐소드(127B)는, 유기층(127C)에 포함된 발광층(도시하지 않음)에서 발생한 빛을 공진시키는 공진기 구조를 구성한다. 즉, 아노드(127A)의 유기층(127C) 측의 표면과, 캐소드(127B)의 유기층(127C) 측의 표면이 한 쌍의 반사경을 구성하고, 발광층에서 발생한 빛이 이 한 쌍의 반사경에 의해 공진하고, 캐소드(127B) 측에서 취출된다. 이것에 의해, 발광층에서 발생한 빛이 다중 간섭을 일으키고, 공진기 구조가 일종의 협대역 필터로서 작용하는 것에 의해, 취출된 빛의 스펙트럼의 반값폭이 감소하고, 색 순도가 향상한다.

[0012] 유기 EL 소자(121)의 아노드(127A)와 동일한 면 내에는, 개구 규정 절연막(115)이 형성되어 있고, 유기 EL 소자

(121) 위에는 절연 보호막(116)이 형성되어 있다. 개구 규정 절연막(115)은, 아노드(127A)에 대응하는 개구(EL 개구부(115A))를 갖고 있다. EL 개구부(115A)는, 아노드(127A)의 상면과의 대향 영역의 일부에 형성되어 있고, 개구 규정 절연막(115)이, 아노드(127A)의 외연(주연)을 덮고 있다. 즉, EL 개구부(115A)의 바닥면에는, 아노드(127A)의 상면의 일부만이 노출하고 있고, 유기층(127B)은, 아노드(127A)의 상면중 EL 개구부(115A)의 바닥면에 노출하고 있는 부분과 접하고 있다.

[0013] 아노드(127A)와 동일면 내에서, 아노드(127A)의 주위에는, 아노드(127A)를 둘러싸는 캐소드 보조 배선(117)이 형성되어 있다. 캐소드 보조 배선(117)은, 캐소드(127B)의 면내 전위 분포를 균일화하기 위해 설치된 것이고, 캐소드(127B)와 전기적으로 접속되어 있다. 또한, 캐소드 보조 배선(117)은, 아노드(127A)와 소정의 간극을 사이에 두고 배치되어 있고, 아노드(127A)와의 사이에 개구(117A)가 존재하고 있다. 따라서, 캐소드 보조 배선(117)은, 아노드(127A)에 대하여 절연성을 유지하고 있다.

[0014] 여기에서, 도 18에 나타난 것처럼, 발광층에서 발생한 빛 중 일부의 빛(L)은 캐소드(127B) 측에서 출력되지 않고, 인접한 픽셀로 새기 시작한다. 이 새기 시작한 빛(L)이, 인접한 픽셀 내의 트랜지스터(T_{Dr} , T_{Ws})의 채널(131)에 입사하는 경우에는, 빛 리크 전류가 증가하는 등, 픽셀 회로(122)의 오동작의 원인으로 된다.

[0015] 특히, 채널(131)에 과장이 짧은 청색광이 입사하면, 시간의 경과와 함께 게이트의 반응을 일으키는 최소의 물리량 전압(V_{th})이 시프트하는 등, TFT 특성이 변동하고, TFT의 장기 신뢰성이 저하되어 버리는 문제가 있다. 채널(131)이 무정형 실리콘(a-Si) 또는 미결정 Si(μ -Si)를 포함하는 경우에는, TFT의 장기 신뢰성의 저하가 현저해진다.

[0016] 예를 들면, 도 19에 나타난 것처럼, 하나의 픽셀(120)에 포함된 픽셀(120B)은, 그 픽셀(120)에 포함된 픽셀(120G)과, 그 픽셀(120)에 인접한 다른 픽셀(120)에 포함된 픽셀(120R) 사이에 배치된다. 이 경우에는, 픽셀(120B)의 유기층(127C)으로부터 새어 나온 청색의 빛(L)이 픽셀(120G) 내의 트랜지스터(T_{Dr})와, 픽셀(120R) 내의 트랜지스터(T_{Ws})에 입사하고, 트랜지스터(T_{Dr} , T_{Ws})의 장기 신뢰성이 저하되는 문제가 있다.

[0017] 본 발명은 상기의 문제점을 감안하여 이루어진 것으로, 그 목적은, 트랜지스터 장기 신뢰성의 저하를 절감하는 것이 가능한 표시 유닛을 제공하는 것에 있다.

과제의 해결 수단

[0018] 본 발명의 표시 유닛은, 발광색이 서로 다른 복수의 유기 EL 소자와, 유기 EL 소자마다 1개씩 설치된 복수의 픽셀 회로를 픽셀마다 가지는 표시 유닛을 구비한 것이다. 픽셀 회로는, 영상 신호를 기록하는 기록용의 제 1의 트랜지스터와, 제 1의 트랜지스터에 의해 기록된 영상 신호에 근거하여 유기 EL 소자를 구동하는 구동용의 제 2의 트랜지스터와, 유지 용량을 갖고 있다. 제 1의 트랜지스터 및 제 2의 트랜지스터 중, 제 1의 유기 EL 소자에 인접한 제 2의 유기 EL 소자에 대응하여 설치된 제 3의 트랜지스터는, 제 2의 유기 EL 소자에 대응하여 설치된 제 1의 유지 용량과 비교하여, 제 1의 유기 EL 소자로부터 떨어져 배치되어 있다.

[0019] 본 발명의 표시 유닛에서는, 제 1의 유기 EL 소자에 인접한 제 2의 유기 EL 소자에 대응하여 설치된 제 3의 트랜지스터가, 제 2의 유기 EL 소자에 대응하여 설치된 제 1의 유지 용량과 비교하여, 제 1의 유기 EL 소자로부터 떨어져 배치되어 있다. 그 때문에, 제 3의 트랜지스터의, 제 1의 유기 EL 소자까지의 거리(A)가 제 1의 유지 용량의, 제 1의 유기 EL 소자까지의 거리(B)보다도 가까운 경우와 비교하여, 제 1의 유기 EL 소자내의 유기층으로부터 새어 나온 빛의, 제 3의 트랜지스터로의 입사량이 적다.

발명의 효과

[0020] 본 발명의 표시 유닛에 의하면, 상기의 거리(A)가 상기의 거리(B)보다도 가까운 경우와 비교하여, 제 1의 유기 EL 소자내의 유기층으로부터 새어 나온 빛의, 제 3의 트랜지스터로의 입사량이 적어진다. 이것에 의해, 제 1의 유기 EL 소자가 제 1의 트랜지스터 및 제 2의 트랜지스터를 열화시킬 수 있는 빛을 발생하는 유기층을 갖고 있는 경우에, 제 3의 트랜지스터의 장기 신뢰성의 저하를 절감할 수 있다.

[0021] 본 발명의 다른 목적, 특징 및 이점은 첨부된 도면과 연계한 하기의 설명으로부터 더욱 명확해질 것이다.

도면의 간단한 설명

[0022] 도 1은 본 발명의 한 실시의 형태에 관한 표시 유닛의 개략도.

도 2는 도 1의 픽셀의 회로도.

도 3은 도 1의 적색용의 픽셀의 레이아웃도.

도 4는 도 1의 청색용 및 녹색용의 픽셀의 레이아웃도.

도 5는 도 1의 픽셀의 레이아웃도.

도 6은 도 3의 픽셀의 A-A선을 따른 단면도.

도 7은 도 3의 픽셀의 B-B선을 따른 단면도.

도 8은 도 1의 픽셀의 V-I 특성을 나타내는 특성도.

도 9는 상기 각 실시의 형태의 표시 유닛을 포함하는 모듈의 대략 구성을 나타내는 평면도.

도 10은 상기 실시의 형태의 표시 유닛의 적용예1의 외관을 나타내는 사시도.

도 11의 A는 적용예2의 바깥쪽에서 본 외관을 나타내는 사시도, B는 이면에서 본 외관을 나타내는 사시도.

도 12는 적용예3의 외관을 나타내는 사시도.

도 13은 적용예4의 외관을 나타내는 사시도.

도 14의 A는 적용예5가 열린 상태의 정면도, B는 그 측면도, C는 닫힌 상태의 정면도, D는 좌측면도, E는 우측면도, F는 상면도, (G)는 하면도.

도 15는 종래의 표시 유닛의 개략도.

도 16은 도 15의 픽셀의 회로도.

도 17은 도 15의 픽셀의 레이아웃도.

도 18은 도 17의 픽셀의 A-A선을 따른 단면도.

도 19는 도 15의 픽셀의 레이아웃도.

발명을 실시하기 위한 구체적인 내용

[0023] 이하, 발명을 실시하기 위한 최선의 형태에 관하여, 도면을 참조하여 상세히 설명하다. 또한, 설명은 이하의 순서로 행한다.

[0024] 1. 대략 구성

[0025] 2. 레이아웃

[0026] 3. 단면 구성

[0027] 4. 동작 및 효과

[0028] 5. 변형예

[0029] 6. 모듈 및 적용예

[0030] 대략 구성

[0031] 도 1은, 본 발명의 한 실시의 형태에 관한 표시 유닛(1)의 전체 구성의 일 예를 나타낸 것이다. 이 표시 유닛(1)은, 예를 들면, 유리, 실리콘(Si) 웨이퍼 또는 수지 등으로 된 기판(40)(후술) 위에, 표시 유닛(10)과, 표시 유닛(10)의 주변에 형성된 주변 회로부(20)(구동부)를 구비하고 있다.

[0032] 표시 유닛(10)은, 복수의 픽셀(11)을 표시 유닛(10)의 전면에 걸쳐 매트릭스 모양으로 배치한 것이고, 외부에서 입력된 영상 신호(20a)에 근거한 화상을 액티브 매트릭스 구동에 의해 표시하는 것이다. 각 픽셀(11)은, 적색용의 픽셀(11R)과, 녹색용의 픽셀(11G)과, 청색용의 픽셀(11B)을 포함하고 있다.

[0033] 도 2는, 픽셀(11R, 11G, 11B)의 회로 구성의 일 예를 나타낸 것이다. 픽셀(11R, 11G, 11B) 안에는, 도 2에 나타난 것처럼, 유기 EL 소자(12)(12R, 12G, 12B)와, 픽셀 회로(13)가 마련되어 있다. 또한, 본 실시의 형태의 유

기 EL 소자(12B)는 본 발명의 "제 1의 유기 EL 소자"의 구체적인 예에 상당하고, 본 실시의 형태의 유기 EL 소자(12R 및 12G)는 본 발명의 "제 2의 유기 EL 소자"의 구체적인 예에 상당한다.

[0034] 픽셀 회로(13)는, 트랜지스터(T_{WS}), 트랜지스터(T_{Dr}), 트랜지스터(T_{Dr})의 게이트-소스 사이에 접속된 유지 용량(C_s)으로 구성되며, 2Tr1C의 회로 구성으로 되어 있다. 트랜지스터(T_{WS})는 영상 신호를 기록하는 기록용의 트랜지스터이다. 트랜지스터(T_{Dr})는 트랜지스터(T_{WS})에 의해 기록된 영상 신호에 근거하여 유기 EL 소자(12)를 구동하는 구동용의 트랜지스터이다. 트랜지스터(T_{WS} , T_{Dr})는, 예를 들면, n 채널 MOS 형의 박막 트랜지스터(TFT(Thin Film Transistor))에 의해 형성되어 있다.

[0035] 또한, 본 실시의 형태의 트랜지스터(T_{WS})가 본 발명의 "제 1의 트랜지스터"의 구체적인 예에 상당하고, 본 실시의 형태의 트랜지스터(T_{Dr})가 본 발명의 "제 2의 트랜지스터"의 구체적인 예에 상당한다. 또한, 본 실시의 형태에 있어서, 픽셀(11R, 11G)에 포함된 트랜지스터(T_{WS} , T_{Dr})가 본 발명의 "제 3의 트랜지스터"의 구체적인 예에 상당하고, 유기 EL 소자(12B)에 인접한 유기 EL 소자(12R, 12G)에 대응하여 설치된 트랜지스터이다. 또한, 본 실시의 형태에 있어서, 픽셀(11R, 11G)에 포함된 유지 용량(C_s)은 본 발명의 "제 1의 유지 용량"의 구체적인 예에 상당하고, 유기 EL 소자(12R, 12G)에 대응하여 설치된 유지 용량이다.

[0036] 주변 회로부(20)는, 타이밍 제어 회로(21)와, 수평 구동 회로(22)와, 기록 주사 회로(23)와, 전원 주사 회로(24)를 갖고 있다. 타이밍 제어 회로(21)는, 표시 신호 생성 회로(21A)와, 표시 신호 유지 제어 회로(21B)를 포함하고 있다. 또한, 주변 회로부(20)에는, 게이트선(WSL)과, 드레인선(DSL)과, 신호선(DTL)과, 그라운드선(GND)이 마련되어 있다. 또한, 그라운드선은, 그라운드에 접속된 것이고, 그라운드에 접속된 때에 그라운드 전압(참조 전압)으로 된다.

[0037] 표시 신호 생성 회로(21A)는, 외부에서 입력된 영상 신호(20a)에 근거하여, 예를 들면 1 화면마다(1 필드의 표시마다) 표시 유닛(10)에 표시하기 위한 표시 신호(21a)를 생성하는 것이다.

[0038] 표시 신호 유지 제어 회로(21B)는, 표시 신호 생성 회로(21A)로부터 출력된 표시 신호(21a)를 1 화면마다(1 필드의 표시마다), 예를 들면 SRAM(Static Random Access Memory) 등으로부터 구성된 필드 메모리에 격납하여 유지하는 것이다. 이 표시 신호 유지 제어 회로(21B)는 또한, 각 픽셀(11)을 구동하는 수평 구동 회로(22), 기록 주사 회로(23) 및 전원 주사 회로(24)가 연동하여 동작하도록 제어하는 역할도 한다. 구체적으로는, 표시 신호 유지 제어 회로(21B)는, 기록 주사 회로(23)에 대해서는 제어 신호(21b)를, 전원 주사 회로(24)에 대해서는 제어 신호(21c)를, 표시 신호 구동 회로(21C)에 대해서는 제어 신호(21d)를 각각 출력하게 되어 있다.

[0039] 수평 구동 회로(22)는, 표시 신호 유지 제어 회로(21B)로부터 출력된 제어 신호(21d)에 따른 전압을 출력할 수 있다. 구체적으로는, 수평 구동 회로(22)는, 표시 유닛(10)의 각 픽셀(11)에 접속된 신호선(DTL)을 통해 기록 주사 회로(23)에 의해 선택된 픽셀(11)에 소정의 전압을 공급하게 되어 있다.

[0040] 기록 주사 회로(23)는, 표시 신호 유지 제어 회로(21B)로부터 출력된 제어 신호(21b)에 따른 전압을 출력할 수 있다. 구체적으로는, 기록 주사 회로(23)는, 표시 유닛(10)의 각 픽셀(11)에 접속된 게이트선(WSL)을 통해 구동 대상의 픽셀(11)에 소정의 전압을 공급하고, 샘플링용의 트랜지스터(T_{WS})를 제어하게 되어 있다.

[0041] 전원 주사 회로(24)는, 표시 신호 유지 제어 회로(21B)로부터 출력된 제어 신호(21c)에 따른 전압을 출력할 수 있다. 구체적으로는, 전원 주사 회로(24)는, 표시 유닛(10)의 각 픽셀(11)에 접속된 드레인선(DSL)을 통해 구동 대상의 픽셀(11)에 소정의 전압을 공급하고, 유기 EL 소자(12R) 등의 발광 및 소광(消光)을 제어하게 되어 있다.

[0042] 레이아웃

[0043] 다음에, 도 2~도 5를 참조하여, 각 구성 요소의 접속 관계 및 배치에 관하여 설명한다. 또한, 도 3은, 픽셀(11R)의 레이아웃의 일 예를 나타낸 것이고, 도 4는, 픽셀(11G, 11B)의 레이아웃의 일 예를 나타낸 것이다. 도 5는, 픽셀(11)의 레이아웃의 일 예를 나타낸 것이다. 또한, 도 5에는, 하나의 픽셀(11)에 포함된 픽셀(11G, 11B)과, 그 픽셀(11)에 인접한 다른 픽셀(11)에 포함된 픽셀(11R)이 나타나 있다.

[0044] 우선, 각 픽셀(11R, 11G, 11B)의 공통 사항에 관하여 설명한다. 기록 주사 회로(23)로부터 인출된 게이트선(WSL)은, 행방향으로 연재되어 형성되어 있고, 콘택트(34A)를 통해 트랜지스터(T_{WS})의 게이트(31A)에 접속되어

있다. 전원 주사 회로(24)로부터 인출된 드레인선(DSL)도 행방향으로 연재되어 형성되어 있고, 인출 배선(36A)을 통해 트랜지스터(T_{Dr})의 드레인(32C)에 접속되어 있다. 또한, 수평 구동 회로(22)로부터 인출된 신호선(DTL)은 열방향으로 연재되어 형성되어 있고, 콘택트(34B) 및 인출 배선(36B)을 통해 트랜지스터(T_{Ws})의 드레인(31C)에 접속되어 있다. 트랜지스터(T_{Ws})의 소스(31B)는 구동용의 트랜지스터(T_{Dr})의 게이트(32A)와, 유지 용량(C_s)의 일단(단자(33A))에 접속되어 있다. 트랜지스터(T_{Dr})의 소스(32B)와 유지 용량(C_s)의 타단(단자(33B))이, 콘택트(34D)를 통해, 유기 EL 소자(12)의 아노드(35A)에 접속되어 있다. 유기 EL 소자(12)의 캐소드(35B)는, 캐소드선(CTL)에 접속되어 있다.

[0045] 다음에, 픽셀(11R, 11G, 11B) 사이의 다른 점에 관하여 주로 설명한다. 픽셀(11R, 11G, 11B)은, 하나의 픽셀(11) 내에서, 행방향으로 순서대로 배치되어 있다. 즉, 픽셀(11R)의 오른쪽(행방향의 오른쪽)에는 픽셀(11G)이 배치되어 있고, 픽셀(11G)의 오른쪽에는 픽셀(11B)이 배치되어 있고, 픽셀(11B)의 오른쪽에는 다른 픽셀(11)의 픽셀(11R)이 배치되어 있다.

[0046] 픽셀(11R)은, 예를 들면, 도 3, 도 5에 나타난 것처럼, 픽셀(11B)의 레이아웃을 좌우 반전시킨 레이아웃으로 되어 있다. 픽셀(11R) 내의 트랜지스터(T_{Dr} , T_{Ws})는, 픽셀(11R) 내의 유지 용량(C_s)과 비교하여, 인접한 픽셀(11B) 내의 유기 EL 소자(11B)로부터 떨어져 배치되어 있다. 즉, 픽셀(11R) 내의 트랜지스터(T_{Dr} , T_{Ws})는, 픽셀(11R) 내의 유지 용량(C_s) 중 픽셀(11B) 측의 단부에 접합과 동시에 열방향으로 연재된 직선(L_R)과의 관계에서, 인접한 픽셀(11B) 내의 유기 EL 소자(11B)와는 반대측에 배치되어 있다. 픽셀(11R) 내의 트랜지스터(T_{Dr} , T_{Ws})는, 도 5에 나타난 것처럼, 픽셀(11R) 내의 유지 용량(C_s)과의 관계에서, 인접한 픽셀(11B) 내의 유기 EL 소자(11B)와는 반대측에 배치되어 있는 것이 바람직하다. 즉, 픽셀(11R) 내의 트랜지스터(T_{Dr} , T_{Ws})는, 픽셀(11R) 내에서, 인접한 픽셀(11B) 내의 유기 EL 소자(11B)로부터 가장 멀리 떨어진 영역에 배치되는 것이 바람직하다.

[0047] 픽셀(11G)은, 예를 들면, 도 4, 도 5에 나타난 것처럼, 픽셀(11R)의 레이아웃을 좌우 반전시킨 레이아웃으로 되어 있다. 픽셀(11G) 내의 트랜지스터(T_{Dr} , T_{Ws})는, 픽셀(11G) 내의 유지 용량(C_s)과 비교하여, 인접한 픽셀(11B) 내의 유기 EL 소자(11B)로부터 떨어져 배치되어 있다. 즉, 픽셀(11G) 내의 트랜지스터(T_{Dr} , T_{Ws})는, 픽셀(11G) 내의 유지 용량(C_s) 중 픽셀(11B) 측의 단부에 접합과 동시에 열방향으로 연재된 직선(L_G)과의 관계에서, 인접한 픽셀(11B) 내의 유기 EL 소자(11B)와는 반대측에 배치되어 있다. 픽셀(11G) 내의 트랜지스터(T_{Dr} , T_{Ws})는, 픽셀(11G) 내의 유지 용량(C_s)과의 관계에서, 인접한 픽셀(11B) 내의 유기 EL 소자(11B)와는 반대측에 배치되어 있는 것이 바람직하다. 즉, 픽셀(11G) 내의 트랜지스터(T_{Dr} , T_{Ws})는, 픽셀(11G) 내에서, 인접한 픽셀(11B) 내의 유기 EL 소자(11B)로부터 가장 멀리 떨어진 영역에 배치되는 것이 바람직하다.

[0048] 픽셀(11B)은, 예를 들면, 도 5에 나타난 것처럼, 픽셀(11G)의 레이아웃과 동일한 레이아웃으로 되어 있다. 픽셀(11B) 내의 트랜지스터(T_{Dr} , T_{Ws})는, 픽셀(11B) 내의 유지 용량(C_s)과 비교하여, 인접한 픽셀(11G) 내의 유기 EL 소자(11G)에 근접하여 배치되어 있다. 또한, 픽셀(11B)은, 픽셀(11G)의 레이아웃과 다른 레이아웃으로 되어 있어도 좋다.

[0049] 단면 구성

[0050] 도 6은, 도 3의 A-A선을 따른 단면 구성을 나타낸 것이다. 도 6에는, 트랜지스터(T_{Ws})의 단면이 포함되어 있다. 도 7은, 도 3의 B-B선을 따른 단면 구성을 나타낸 것이다. 도 7에는, 트랜지스터(T_{Dr})의 단면이 포함되어 있다. 또한, 본 실시의 형태에서는, 도 6의 단면 구성을 좌우 반전시킨 것이, 예를 들면, 도 4의 A-A선을 따른 단면 구성에 대응하고 있고, 도 7의 단면 구성을 좌우 반전시킨 것이, 예를 들면, 도 4의 B-B선을 따른 단면 구성에 대응하고 있다.

[0051] 픽셀(11R, 11G, 11B)은, 도 3의 A-A선 및 B-B 선에 대응하는 부분에서, 기판(40) 위에, 게이트 절연막(41), 절연 보호막(42) 및 절연 평탄화막(43)을 갖고 있다. 게이트 절연막(41)은, 트랜지스터(T_{Ws} , T_{Dr})의 게이트 절연막으로서 기능한다. 절연 보호막(42)은, 트랜지스터(T_{Ws} , T_{Dr})를 피복하여 보호하는 것이다. 절연 평탄화막(43)은, 유기 EL 소자(12)의 바탕을 평탄화하는 것을 목적으로 하여 설치된 것이고, 절연 보호막(42)의 표면 전체를 덮고 있다.

- [0052] 도 3의 A-A선에 대응하는 부분(트랜지스터(T_{WS})의 단면을 포함한 부분)에서는, 기판(40)과 게이트 절연막(41) 사이에, 게이트(31A)와 단자(33A)가 형성되어 있다. 한편, 도 4의 A-A선에 대응하는 부분(트랜지스터(T_{Dr})의 단면을 포함한 부분)에서는, 기판(40)과 게이트 절연막(41)과의 사이에, 게이트(32A)가 형성되어 있다. 게이트(31A)는, 대체로, 후술의 EL 개구부(44A)와의 대향 영역의 주위에 형성되어 있다. 단자(33A) 및 게이트(32A)는, 대체로, EL 개구부(44A)와의 대향 영역에 형성되어 있다. 게이트 절연막(41)은, 기판(40), 게이트(31A, 32A) 및 단자(33A)를 포함하는 표면 전체를 덮고 있다.
- [0053] 게이트 절연막(41)과 절연 보호막(42)의 사이, 또한 게이트(31A)의 바로 위에는, 채널(51)과, 소스(52, 31B)와, 드레인(53, 31C)과, 인출 배선(36B)과, 보호막(54)이 형성되어 있다. 채널(51)은 게이트 절연막(41) 중 게이트(31A)의 바로 위에 접하여 형성되어 있다. 소스(52)는 채널(51)의 일단에 접하여 형성되어 있고, 그 위에 소스(31B)가 소스(52)에 접하여 형성되어 있다. 드레인(53)은 채널(51)의 타단에 접하여 형성되어 있고, 그 위에 드레인(31C)이 드레인(53)에 접하여 형성되어 있다. 채널(51), 소스(52) 및 드레인(53)은, 예를 들면, 무정형 실리콘(a-Si), 미결정 Si(μ -Si) 또는 저온 폴리실리콘을 포함하여 구성되어 있다. 보호막(54)은, 소스(52, 31B)와, 드레인(53, 31C) 사이에 형성되어 있고, 채널(51) 중 소스(52) 및 드레인(53)과의 비접촉 영역을 덮고 있다.
- [0054] 게이트 절연막(41)과 절연 보호막(42) 사이, 또한 게이트(32A)의 바로 위에는, 채널(55)과, 소스(56, 32B)와, 드레인(57, 32C)와, 보호막(58)이 형성되어 있다. 또한, 게이트 절연막(41)과 절연 보호막(42) 사이, 또한 드레인(32C)의 옆에는, 인출 배선(36B)이 형성되어 있다. 채널(55)은 게이트 절연막(41) 중 게이트(32A)의 바로 위에 접하여 형성되어 있다. 소스(56)는 채널(55)의 일단에 접하여 형성되어 있고, 그 위에 소스(32B)가 소스(56)에 접하여 형성되어 있다. 드레인(57)은 채널(55)의 타단에 접하여 형성되어 있고, 그 위에 드레인(32C)이 드레인(57)에 접하여 형성되어 있다. 채널(55), 소스(56) 및 드레인(57)은, 예를 들면, 무정형 실리콘(a-Si), 미결정 Si(μ -Si) 또는 저온 폴리실리콘을 포함하여 구성되어 있다. 보호막(58)은, 소스(56, 32B)와, 드레인(57, 32C)과의 사이에 형성되어 있고, 채널(55) 중 소스(56) 및 드레인(57)과의 비접촉 영역을 덮고 있다.
- [0055] 픽셀(11R, 11G, 11B)은, 절연 평탄화막(43) 위에, 유기 EL 소자(12)를 갖고 있다. 유기 EL 소자(12)는, 예를 들면, 아노드(35A), 유기층(35C) 및 캐소드(35B)가 기판(40) 측에서 순서대로 적층된 구조로 되어 있다. 유기층(35C)은, 예를 들면, 아노드(35A) 측에서 순서대로, 정공 주입 효율을 높인 정공 주입층과, 발광층으로의 정공 수송 효율을 높인 정공 수송층과, 전자와 정공의 재결합에 의한 발광을 발생시키는 발광층과, 발광층으로의 전자 수송 효율을 높인 전자 수송층을 포함하고 있다. 픽셀(11R)의 유기층(35C)은, 적색광을 발하는 재료를 포함한다. 픽셀(11G)의 유기층(35C)은, 녹색광을 발하는 재료를 포함한다. 픽셀(11B)의 유기층(35C)은, 청색광을 발하는 재료를 포함한다. 픽셀(11B)의 유기층(35C)으로부터 발광된 청색광은, 픽셀(11B)에 인접한 픽셀(11R, 11G) 내의 트랜지스터를 열화시키는 성질을 강하게 갖고 있다. 또한, 픽셀(11R)의 유기층(35C)으로부터 발광된 적색광이나, 픽셀(11G)의 유기층(35C)으로부터 발광된 녹색광에 대해서도, 픽셀(11R 또는 11G)에 인접한 픽셀 내의 트랜지스터를 열화시키는 성질을 약간이지만 갖고 있다.
- [0056] 아노드(35A)는 반사층으로서의 기능을 갖고 있고, 캐소드(35B)는 반투과성 반사층으로서의 기능을 갖고 있다. 이들 아노드(35A)와 캐소드(35B)는, 발광층(35C)에서 발생한 빛을 공진시키는 공진기 구조를 구성한다. 즉, 아노드(35A)의 유기층(35C) 측의 표면과, 캐소드(35B)의 유기층(35C) 측의 표면에 의해 한 쌍의 반사경이 구성되어 있고, 발광층(35C)에서 발생한 빛이 이 한 쌍의 반사경에 의해 공진하고, 캐소드(35B) 측에서 추출된다. 이것에 의해, 발광층(35C)에서 발생한 빛이 다중 간섭을 일으키고, 공진기 구조가 일종의 협대역 필터로서 작용하는 것에 의해, 추출되는 빛의 스펙트럼의 반값폭이 감소하고, 색 순도가 향상한다.
- [0057] 픽셀(11R, 11G, 11B)은, 유기 EL 소자(12)의 아노드(35A)와 동일면 내에 개구 규정 절연막(44)를 갖고 있고, 유기 EL 소자(12) 위에 절연 보호막(45)을 갖고 있다.
- [0058] 개구 규정 절연막(44)은, 아노드(35A)에 대응하는 개구(EL 개구부(44A))를 갖고 있다. EL 개구부(44A)는, 아노드(35A)의 상면과의 대향 영역의 일부에 형성되어 있고, 개구 규정 절연막(44)이, 아노드(35A)의 외연(주연)을 덮고 있다. 즉, EL 개구부(44A)의 바닥면에는, 아노드(35A)의 상면의 일부만이 노출하고 있고, 유기층(35C)은, 아노드(35A)의 상면 중 EL 개구부(44A)의 바닥면에 노출하고 있는 부분과 접하고 있다.
- [0059] 절연 보호막(45)은, 캐소드(35B)의 표면 전체를 덮고 있다. 절연 보호막(45)은, 유기 EL 소자(12)에서 발광한 빛에 대해 투명한 재료로 형성되어 있다. 그 때문에, 절연 보호막(45)은, 유기 EL 소자(12)의 발광광뿐만 아니라, 유기 EL 소자(12)의 발광광과 공통된 파장대의 외광도 투과하는 것이 가능하다.

- [0060] 아노드(35A)와 동일면 내에서, 아노드(35A)의 주위에는, 아노드(35A)를 둘러싸는 캐소드 보조 배선(46)이 형성되어 있다. 캐소드 보조 배선(46)은, 캐소드(35B)의 면내 전위 분포를 균일화하기 위해 설치된 것이고, 캐소드(35B)와 전기적으로 접속되어 있다. 또한, 캐소드 보조 배선(46)은, 아노드(35A)와 소정의 간극을 두고 배치되어 있고, 아노드(35A)와의 사이에 개구(46A)가 존재하고 있다. 따라서, 캐소드 보조 배선(46)은, 아노드(35A)에 대해 절연성을 유지하고 있다.
- [0061] 동작 및 효과
- [0062] 본 실시의 형태의 표시 유닛(1)에서는, 각 픽셀(11R, 11G, 11B)의 픽셀 회로(13)가 온오프 제어되고, 각 픽셀(11R, 11G, 11B)의 유기 EL 소자(12)에 구동 전류가 주입되는 것에 의해, 정공과 전자가 재결합하여 발광이 일어난다. 이 빛은, 아노드(35A)와 캐소드(35B) 사이에서 다중 반사하고, 캐소드(35B)를 투과하여 외부로 취출된다. 그 결과, 표시 유닛(10)에 화상이 표시된다.
- [0063] 그런데, 일반적으로, 유기 EL 표시 유닛에서는, 예를 들면, 도 6, 도 7, 도 18에 나타난 것처럼, 유기층(35C)(127C)에서 발생한 빛 중 일부의 빛(L)은 캐소드(35B)(127B) 측에서 출력되지 않고, 인접한 픽셀로 새기 시작한다. 이 새기 시작한 빛(L)이, 예를 들면, 도 19에 나타난 것처럼, 인접한 픽셀 내의 트랜지스터(T_{Dr} , T_{Ws})(특히 채널(131))에 입사하는 경우에는, 빛 리크 전류가 증가하는 등, 픽셀 회로(122)의 오동작의 원인으로 된다.
- [0064] 특히, 채널(131)에 파장이 짧은 청색광이 입사하면, 시간의 경과와 함께 게이트의 반응을 일으키는 최소의 물리량 전압(V_{th})이 시프트하는 등, TFT 특성이 변동하고, TFT의 장기 신뢰성이 저하되어 버린다. 채널(131)이 무정형 실리콘(a-Si) 또는 미결정 Si(μ -Si)를 포함하여 구성되어 있는 경우에는, TFT의 장기 신뢰성의 저하가 현저해진다.
- [0065] 예를 들면, 도 19에 나타난 것처럼, 하나의 픽셀(120)에 포함된 픽셀(120B)은, 그 픽셀(120)에 포함된 픽셀(120G)과, 그 픽셀(120)에 인접한 다른 픽셀(120)에 포함된 픽셀(120R) 사이에 배치된다. 이 경우에는, 픽셀(120B)의 유기층(127C)으로부터 새어 나온 청색의 빛(L)이 픽셀(120G) 내의 트랜지스터(T_{Dr})와 픽셀(120R) 내의 트랜지스터(T_{Ws})로 입사하고, 트랜지스터(T_{Dr} , T_{Ws})의 장기 신뢰성이 저하되어 버리는 문제가 발생하고 있다.
- [0066] 한편, 본 실시의 형태에서는, 예를 들면, 도 5에 나타난 것처럼, 픽셀(11B)에 인접한 픽셀(11R) 내의 트랜지스터(T_{Dr} , T_{Ws})가, 픽셀(11R) 내의 유지 용량(C_s)과 비교하여, 픽셀(11B)로부터 떨어져 배치되어 있다. 또한, 픽셀(11B)에 인접한 픽셀(11G) 내의 트랜지스터(T_{Dr} , T_{Ws})가, 픽셀(11G) 내의 유지 용량(C_s)과 비교하여, 픽셀(11B)로부터 떨어져 배치되어 있다. 그 때문에, 픽셀(11R) 내의 트랜지스터(T_{Dr} , T_{Ws})로부터 픽셀(11B) 내의 유기 EL 소자(12)까지의 거리(A1)가 픽셀(11R) 내의 유지 용량(C_s)으로부터 픽셀(11B) 내의 유기 EL 소자(12)까지의 거리(B1)보다도 멀다. 또한, 픽셀(11G) 내의 트랜지스터(T_{Dr} , T_{Ws})로부터 픽셀(11B) 내의 유기 EL 소자(12)까지의 거리(A2)가 픽셀(11G) 내의 유지 용량(C_s)으로부터 픽셀(11B) 내의 유기 EL 소자(12)까지의 거리(B2)보다도 멀다. 이것에 의해, 거리(A1)가 거리(B1)보다도 가깝고 또한 거리(A2)가 거리(B2)보다도 가까운 경우와 비교하여, 픽셀(11B) 내의 유기층(35C)으로부터 새어 나온 빛(L)의, 인접한 픽셀(11B, 11G) 내의 트랜지스터(T_{Dr} , T_{Ws})로의 입사량이 적다. 그 결과, 채널(51, 55)이 무정형 실리콘(a-Si) 또는 미결정 Si(μ -Si)를 포함하여 구성되어 있는 경우라도, 트랜지스터의 장기 신뢰성의 저하를 절감할 수 있다.
- [0067] 그런데, 트랜지스터(T_{Dr} , T_{Ws})의 열화의 예측이 가능한 경우에는, 트랜지스터(T_{Dr} , T_{Ws})의 특성이 변하더라도, 유기 EL 소자(12)에 인가하는 전압을 원하는 값으로 설정(보정)하는 것이 가능하다. 그러나, 파장이 짧은 청색광이 트랜지스터(T_{Dr} , T_{Ws})의 채널에 입사하고, 그것에 의해 트랜지스터(T_{Dr} , T_{Ws})의 특성이 변화하는 경우에는, 그 변화를 올바르게 예측하는 것이 어렵다. 예를 들면, 도 8에 나타난 것처럼, 청색광의 조사에 의해, 트랜지스터(T_{Dr} , T_{Ws})의 V_{ds} - I_{ds} 특성에서, S 값이 서서히 작아지지만, 이 S 값의 변화의 예측은 대단히 어렵다. 그 때문에, 청색광에 의한 열화를 고려하여, 유기 EL 소자(12)에 인가하는 전압을 원하는 값으로 설정(보정)하는 것은 용이하지 않다.
- [0068] 그러나, 본 실시의 형태에서는, 상술한 것처럼, 픽셀(11B) 내의 유기층(35C)으로부터 새어 나온 빛(L)의, 인접한 픽셀(11R, 11G) 내의 트랜지스터(T_{Dr} , T_{Ws})로의 입사량이 적다. 그 때문에, 청색광에 의한 열화를 고려한 보

정은, 거의 필요 없기 때문에, 높은 표시 품질을 장기간에 걸쳐 유지하는 것이 가능하다.

[0069] 변형예

[0070] 상기 실시의 형태에서는, 하나의 픽셀(11) 안에, 3색의 빛을 발하는 픽셀(11R, 11G, 11B)이 마련되어 있는 경우가 예시되고 있지만, 그 밖의 빛을 발하는 픽셀이 또한 설치될 수도 있다. 또한, 하나의 픽셀(11) 안에, 픽셀(11R, 11G) 이외의 픽셀이 설치되어 있을 수도 있다. 어느 쪽에 있어도, 픽셀(11B)에 인접한 다른 픽셀에서, 트랜지스터(T_{Dr} , T_{Ws})는 픽셀(11B)로부터 가능한 한 멀리 떨어져 배치되는 것이 바람직하다.

[0071] 모듈 및 적용예

[0072] 이하, 상기 실시의 형태 및 그 변형예에서 설명한 표시 유닛의 적용예에 관하여 설명한다. 상기 실시의 형태 등의 표시 유닛은, 텔레비전 장치, 디지털 카메라, 노트북 퍼스널 컴퓨터, 휴대 전화 등의 휴대 단말 장치 또는 비디오 카메라 등, 외부에서 입력된 영상 신호 또는 내부에서 생성한 영상 신호를, 화상 또는 영상으로서 표시하는 모든 분야의 전자 기기의 표시 유닛에 적용하는 것이 가능하다.

[0073] 모듈

[0074] 상기 실시의 형태 등의 표시 유닛은, 예를 들면, 도 9에 나타난 것 같은 모듈로서, 후술하는 적용예1~적용예5 등의 여러 가지의 전자 기기에 편입된다. 이 모듈은, 예를 들면, 기관(2)의 한 변에, 표시 유닛(10)을 밀봉하는 부재(도시하지 않음)로부터 노출한 영역(210)을 설치하고, 이 노출한 영역(210)에, 타이밍 제어 회로(21), 수평 구동 회로(22), 기록 주사 회로(23) 및 전원 주사 회로(24)의 배선을 연장하고 외부 접속단자(도시하지 않음)를 형성한 것이다. 외부 접속단자에는, 신호의 입출력을 위한 플렉시블 프린트 배선 기관(FPC; Flexible Printed Circuit; 220)이 설치될 수 있다.

[0075] 적용예1

[0076] 도 10은, 상기 실시의 형태 등의 표시 유닛이 적용된 텔레비전 장치의 외관을 나타낸 것이다. 이 텔레비전 장치는, 예를 들면, 프런트 패널(310) 및 필터 유리(320)를 포함하는 영상 표시 화면부(300)를 갖고 있고, 이 영상 표시 화면부(300)는, 상기 실시의 형태 등의 표시 유닛에 의해 구성되고 있다.

[0077] 적용예2

[0078] 도 11은, 상기 실시의 형태 등의 표시 유닛이 적용된 디지털 카메라의 외관을 나타낸 것이다. 이 디지털 카메라는, 예를 들면, 플래시용의 발광부(410), 표시 유닛(420), 메뉴 스위치(430) 및 셔터 버튼(440)을 갖고 있고, 그 표시 유닛(420)은, 상기 실시의 형태 등의 표시 유닛에 의해 구성되어 있다.

[0079] 적용예3

[0080] 도 12는, 상기 실시의 형태 등의 표시 유닛이 적용된 노트북 퍼스널 컴퓨터의 외관을 나타낸 것이다. 이 노트북 퍼스널 컴퓨터는, 예를 들면, 본체부(510), 문자 등의 입력 조작을 위한 키보드(520) 및 화상을 표시하는 표시 유닛(530)을 갖고 있고, 그 표시 유닛(530)은, 상기 실시의 형태 등의 표시 유닛에 의해 구성되어 있다.

[0081] 적용예4

[0082] 도 13은, 상기 실시의 형태 등의 표시 유닛이 적용된 비디오 카메라의 외관을 나타낸 것이다. 이 비디오 카메라는, 예를 들면, 본체부(610), 이 본체부(610)의 앞쪽 측면에 설치된 피사체 촬영용의 렌즈(620), 촬영시의 스타트/스톱 스위치(630) 및 표시 유닛(640)을 갖고 있고, 그 표시 유닛(640)은, 상기 실시의 형태 등의 표시 유닛에 의해 구성되어 있다.

[0083] 적용예5

[0084] 도 14는, 상기 실시의 형태 등의 표시 유닛이 적용된 휴대 전화기의 외관을 나타낸 것이다. 이 휴대 전화기는, 예를 들면, 상측 박스(710)와 하측 박스(720)를 연결부(경첩부)(730)로 연결한 것이고, 디스플레이(740), 서브 디스플레이(750), 픽처 라이트(760) 및 카메라(770)를 갖고 있다. 그 디스플레이(740) 또는 서브 디스플레이(750)는, 상기 실시의 형태 등의 표시 유닛에 의해 구성되어 있다.

[0085] 이상, 상기 각 실시의 형태 및 그 변형예 및 적용예를 들어 본 발명을 설명했지만, 본 발명은 그것들로 한정되는 것이 아니고, 여러 가지 변형이 가능하다.

[0086] 예를 들면, 상기 실시의 형태 등에서는, 표시 유닛이 액티브 매트릭스 형인 경우에 관하여 설명했지만, 액티브

매트릭스 구동을 위한 픽셀 회로(13)의 구성은 상기 실시의 형태 등에서 설명한 것에 한정되지 않는다. 따라서 필요에 따라 용량 소자나 트랜지스터를 픽셀 회로(13)에 추가하는 것이 가능하다. 그 경우, 픽셀 회로(13)의 변경에 따라, 상술한 수평 구동 회로(22), 기록 주사 회로(23), 전원 주사 회로(24) 외에, 필요한 구동 회로를 추가해도 좋다.

[0087] 또한, 상기 실시의 형태 등에서는, 수평 구동 회로(22), 기록 주사 회로(23) 및 전원 주사 회로(24)의 구동을 신호 유지 제어 회로(21B)가 제어하고 있지만, 다른 회로가 이러한 구동을 제어하도록 하여도 좋다. 또한, 수평 구동 회로(22), 기록 주사 회로(23) 및 전원 주사 회로(24)의 제어는, 하드웨어(회로)로 행해져도 좋고, 소프트웨어(프로그램)로 행해져도 좋다.

[0088] 또한, 상기 실시의 형태 등에서는, 트랜지스터(T_{WS})의 소스 및 드레인이나, 트랜지스터(T_{Dr})의 소스 및 드레인이 고정된 것으로 하여 설명되고 있지만, 말할 것도 없이, 전류가 흐르는 방향에 따라, 소스와 드레인의 대향 관계가 상기의 설명과는 역으로 되는 것이 있다.

[0089] 또한, 상기 실시의 형태 등에서는, 트랜지스터(T_{WS} , T_{Dr})가 n채널 MOS 형의 TFT에 의해 형성되어 있는 것으로 하여 설명되고 있지만, 트랜지스터(T_{WS} , T_{Dr})의 적어도 한편이 p채널 MOS 형의 TFT에 의해 형성되어 있어도 좋다. 또한, 트랜지스터(T_{Dr})가 p채널 MOS 형의 TFT에 의해 형성되어 있는 경우에는, 상기 실시의 형태 등에서, 유기 EL 소자(12)의 아노드(35A)가 캐소드로 되고, 유기 EL 소자(12)의 캐소드(35B)가 아노드로 된다. 또한, 상기 실시의 형태 등에서, 트랜지스터(T_{WS} , T_{Dr})는, 항상, 무정형 실리콘형의 TFT나 마이크로 실리콘형의 TFT일 필요는 없고, 예를 들면, 저온 폴리실리콘형의 TFT이라도 좋다.

[0090] 본 발명은 2009년 3월 13일부로 일본특허청에 특허출원된 일본특허원 제2009-061713호를 우선권으로 주장한다.

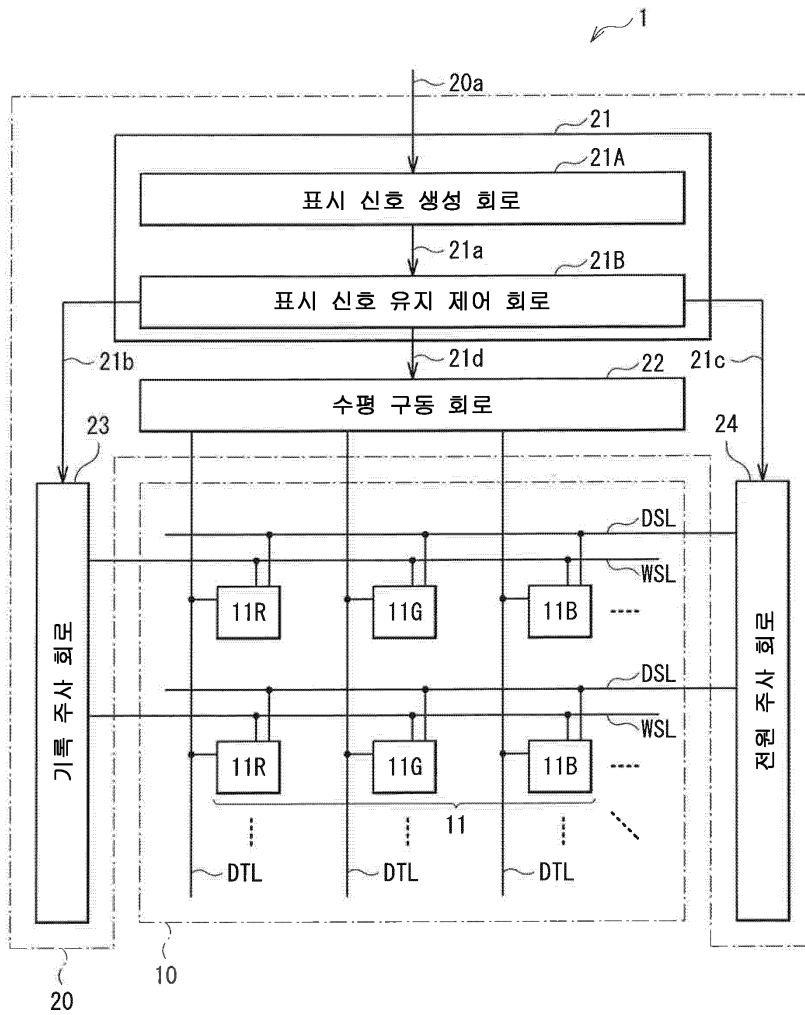
부호의 설명

[0091] 1...표시 유닛
10...표시 유닛
11...픽셀
11R, 11G, 11B...픽셀
12, 12R, 12G, 12B...유기 EL 소자
13...픽셀 회로
20...주변 회로부
21...타이밍 제어 회로
21A...표시 신호 생성 회로
21B...표시 신호 유지 제어 회로
22...수평 구동 회로
23...기록 주사 회로
24...전원 주사 회로
31A, 32A...게이트
31B, 32B...소스
31C, 32C...드레인
33A, 33B...단자
34A, 34B, 34C, 34D...콘택트
35A...아노드

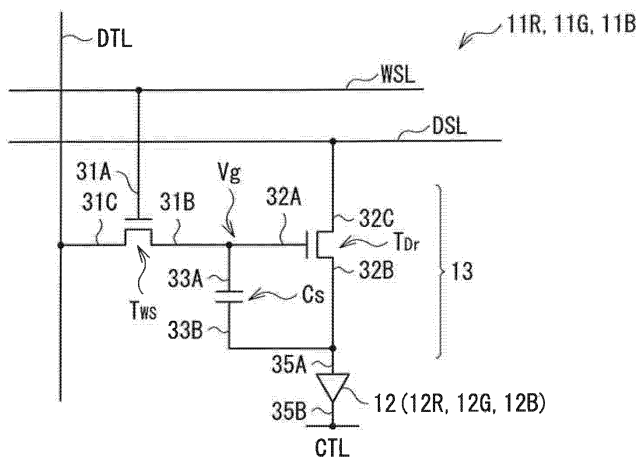
35B...캐소드
35C...유기층
36A, 36B...인출선
40...기관
41...게이트 절연막
42, 45...절연 보호막
43...절연 평탄화막
44...개구 규정 절연막
44A...EL 개구부
C_s...유지 용량
DSL...드레인선
DTL...신호선
L...외광
T_{Dr}, T_{WS} ...트랜지스터
WSL...게이트 선

도면

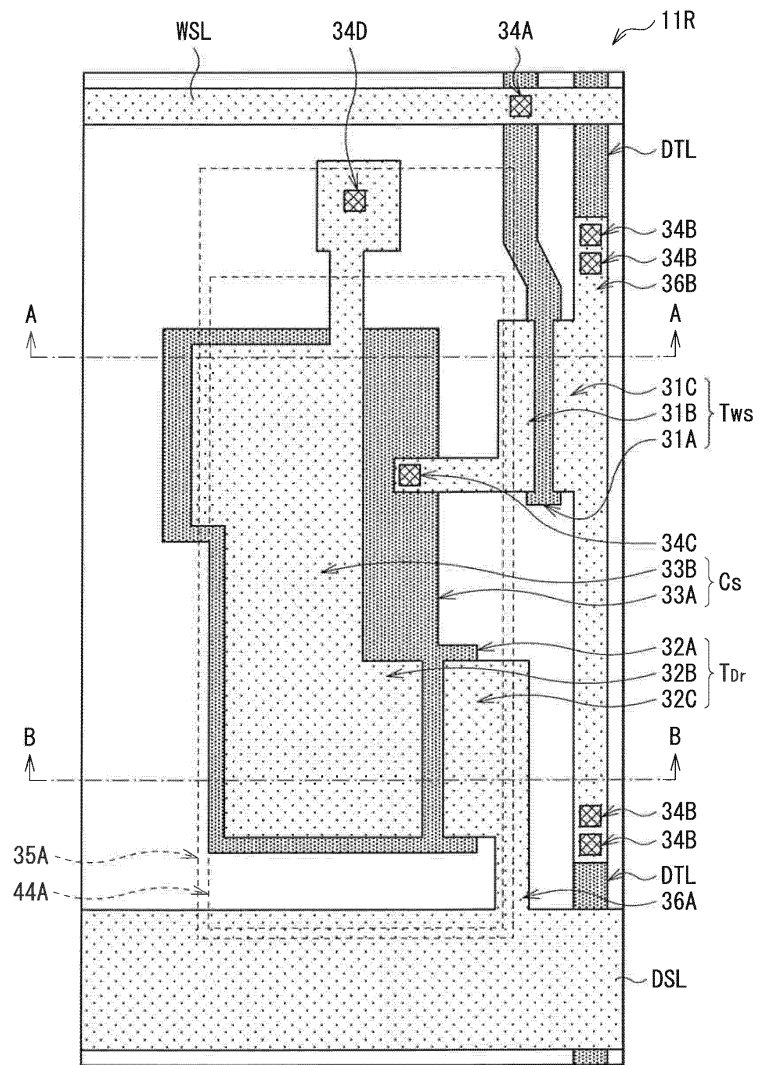
도면1



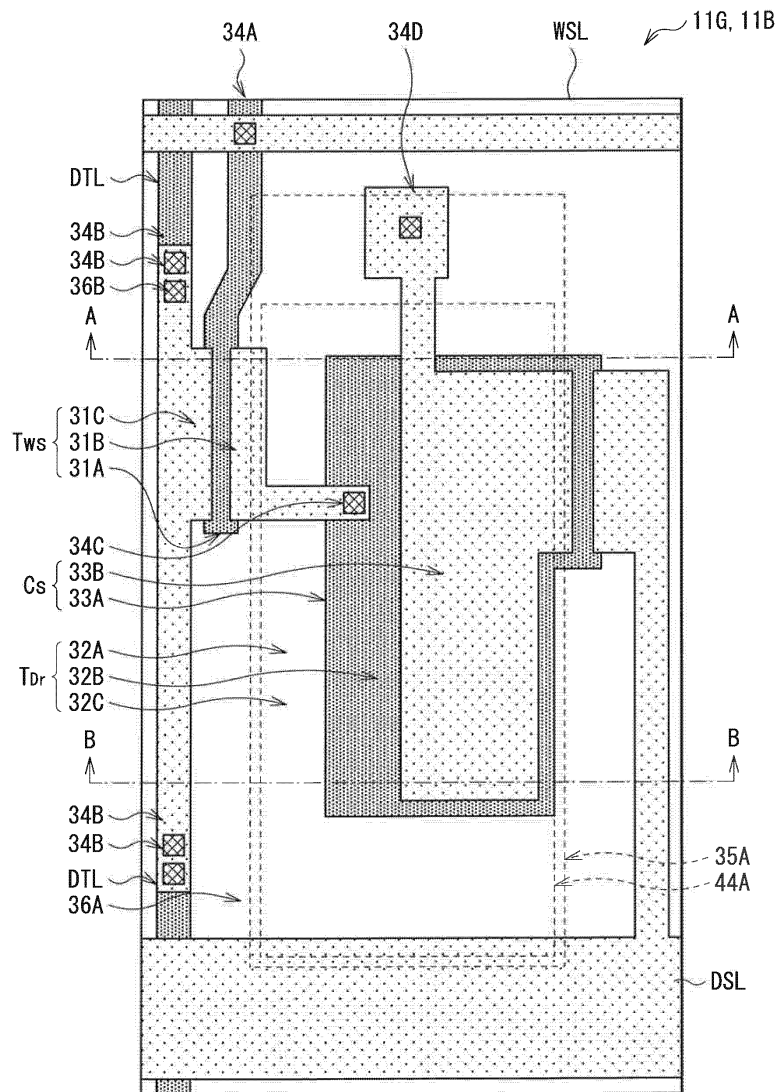
도면2



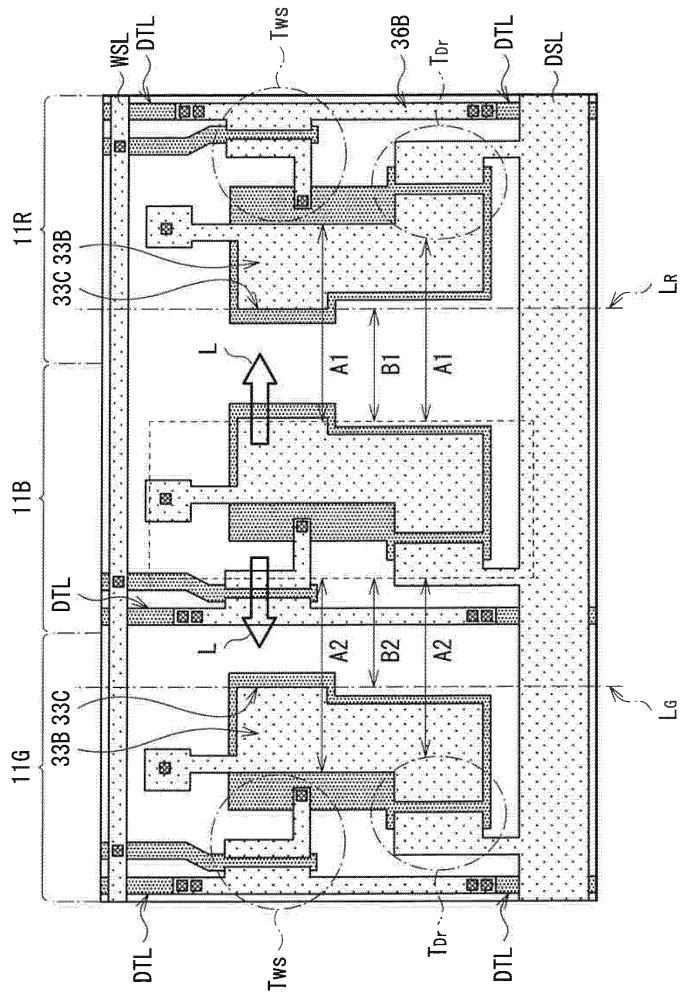
도면3



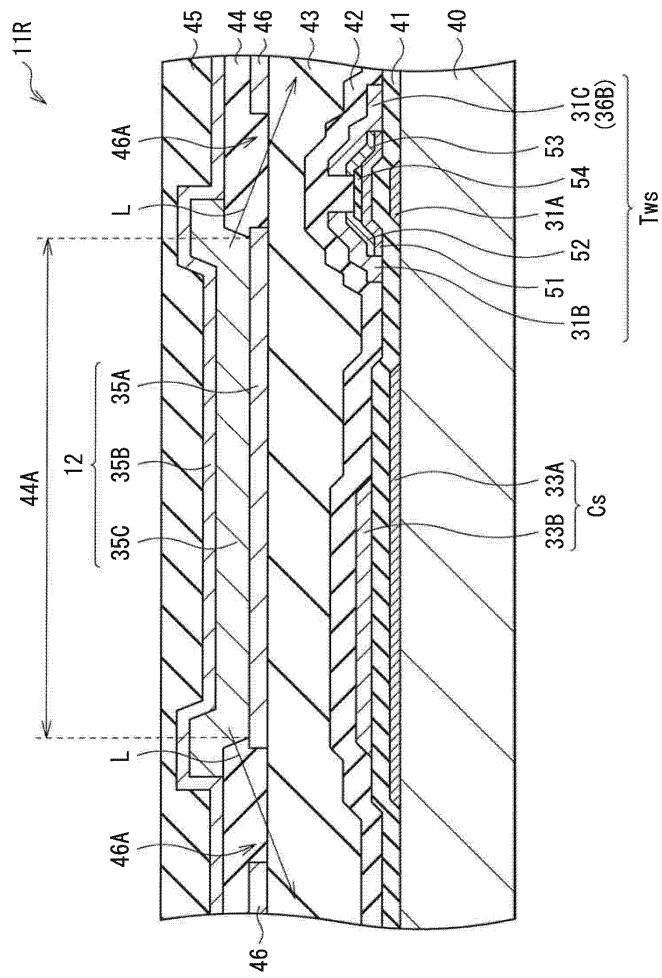
도면4



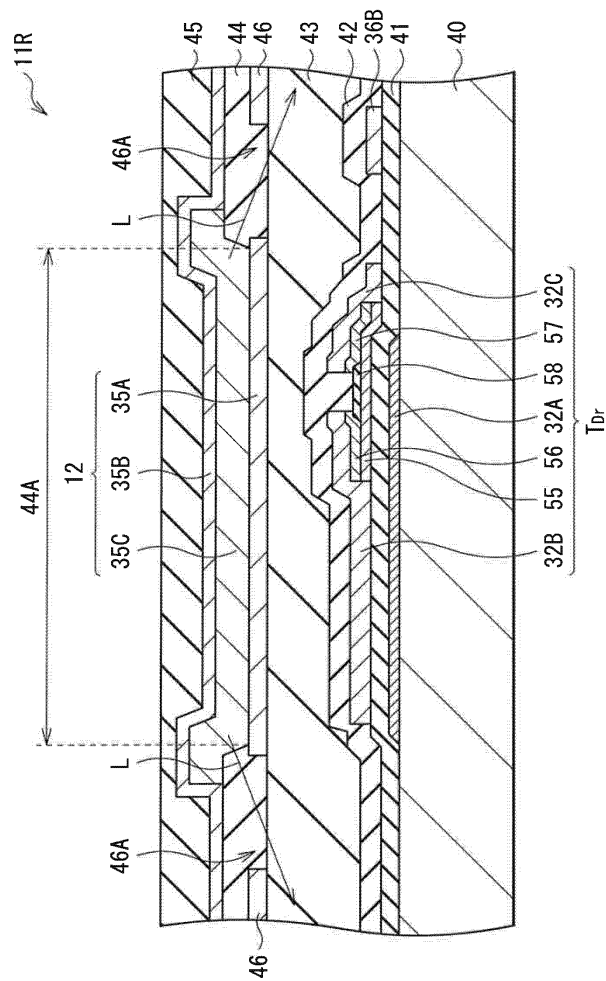
도면5



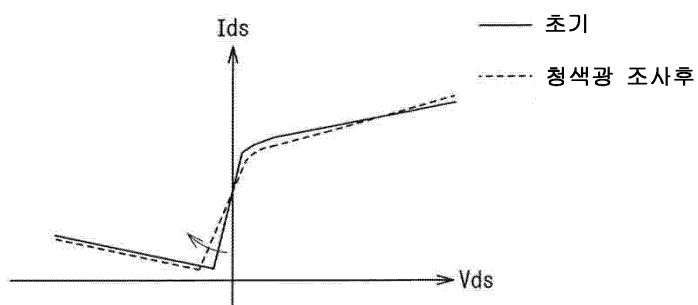
도면6



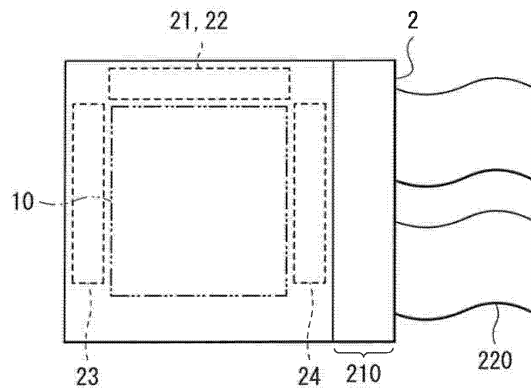
도면7



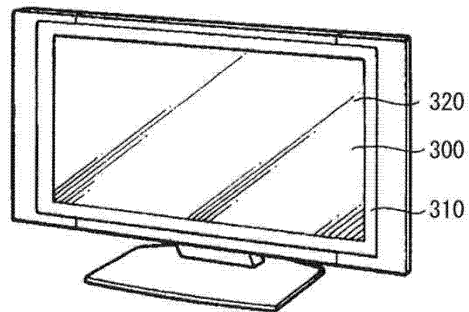
도면8



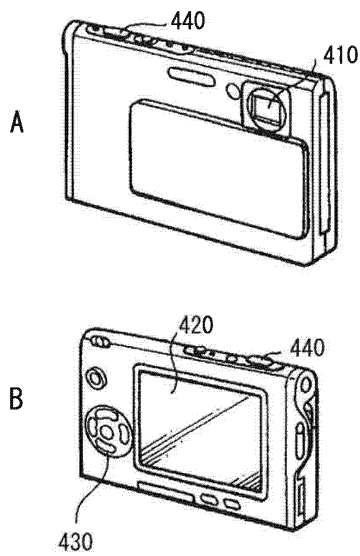
도면9



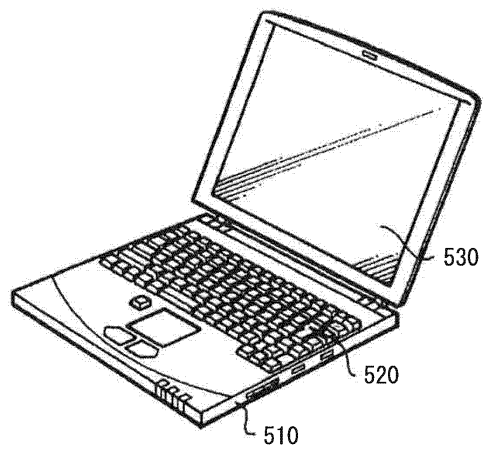
도면10



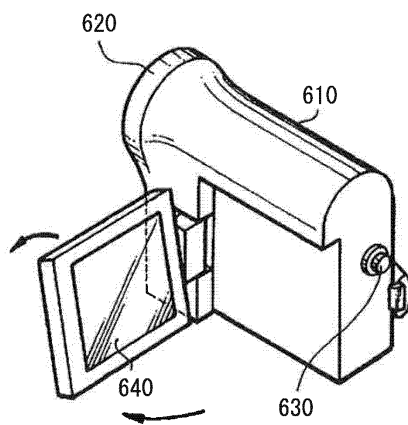
도면11



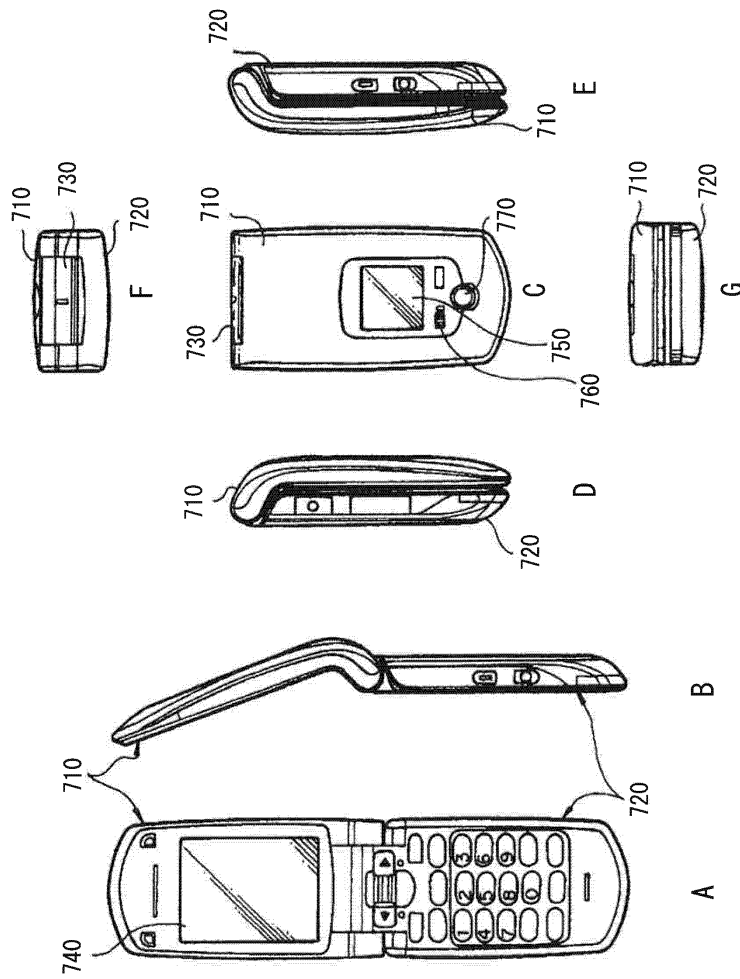
도면12



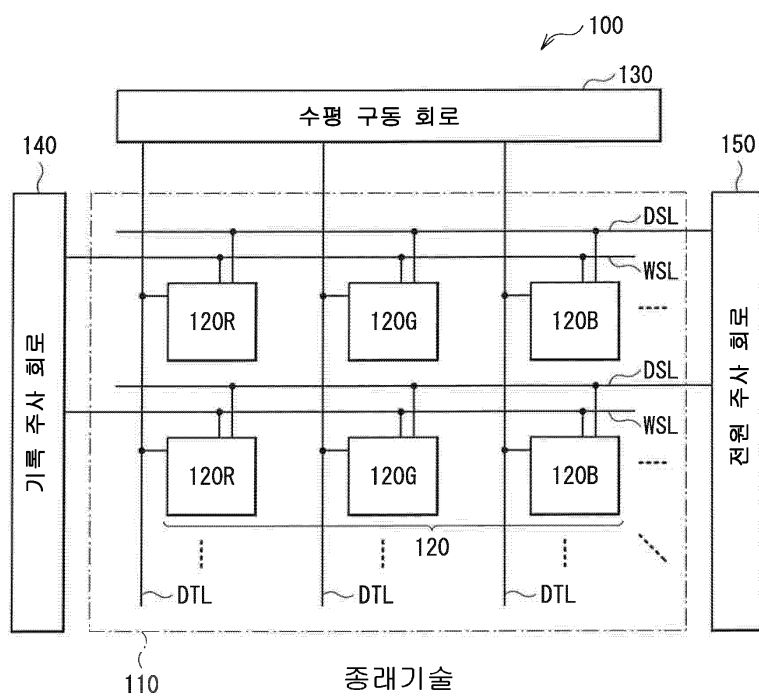
도면13



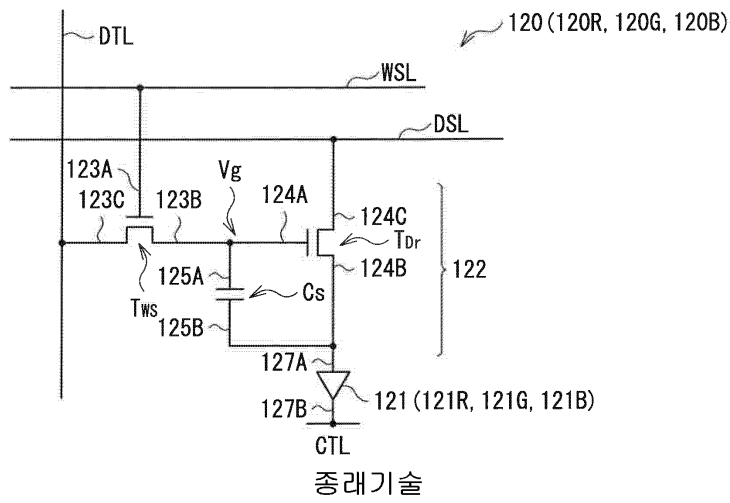
도면14



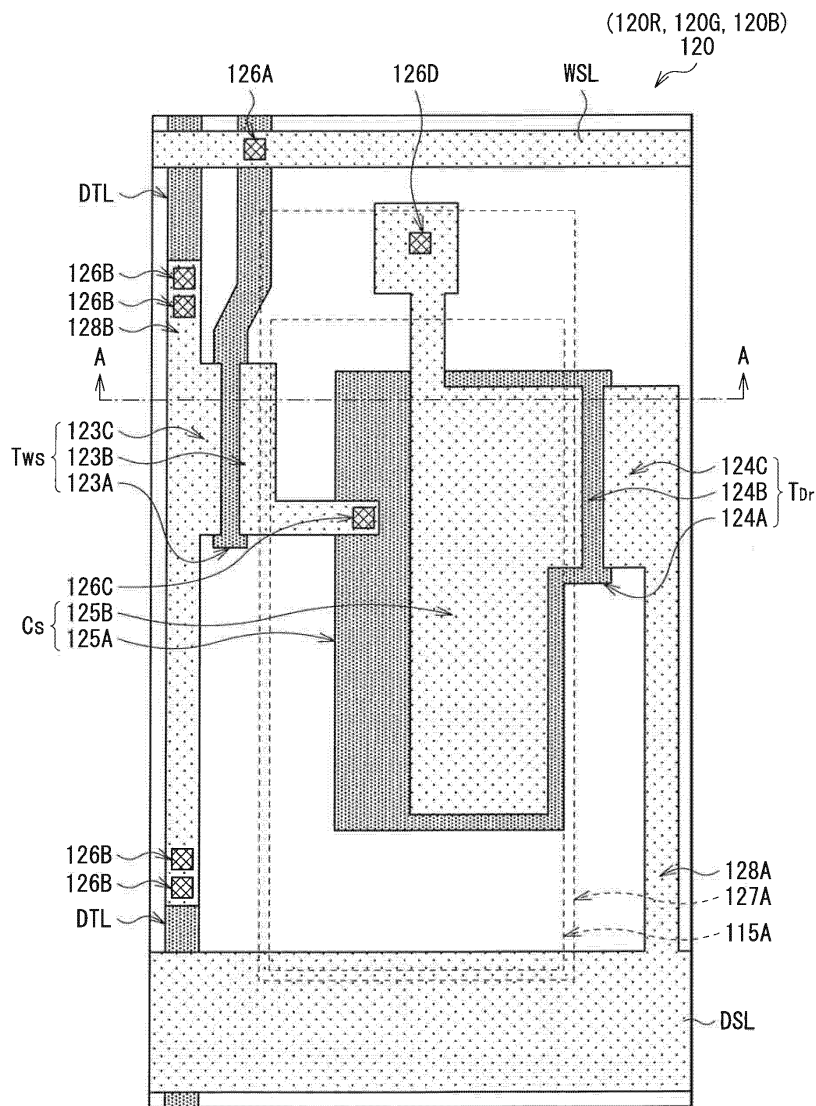
도면15



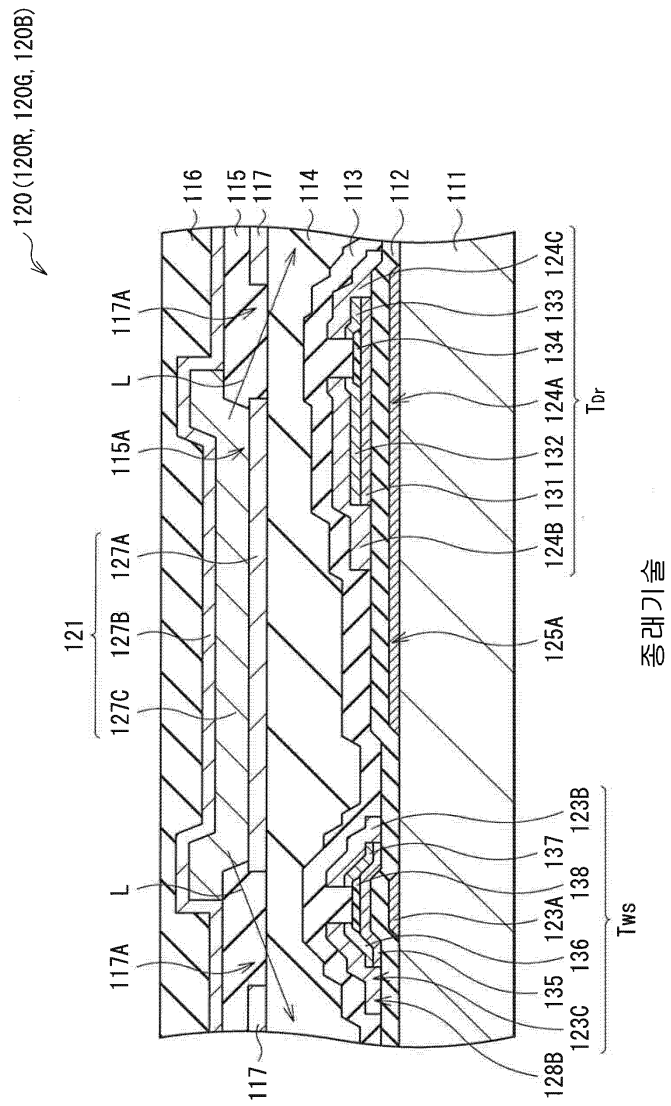
도면16



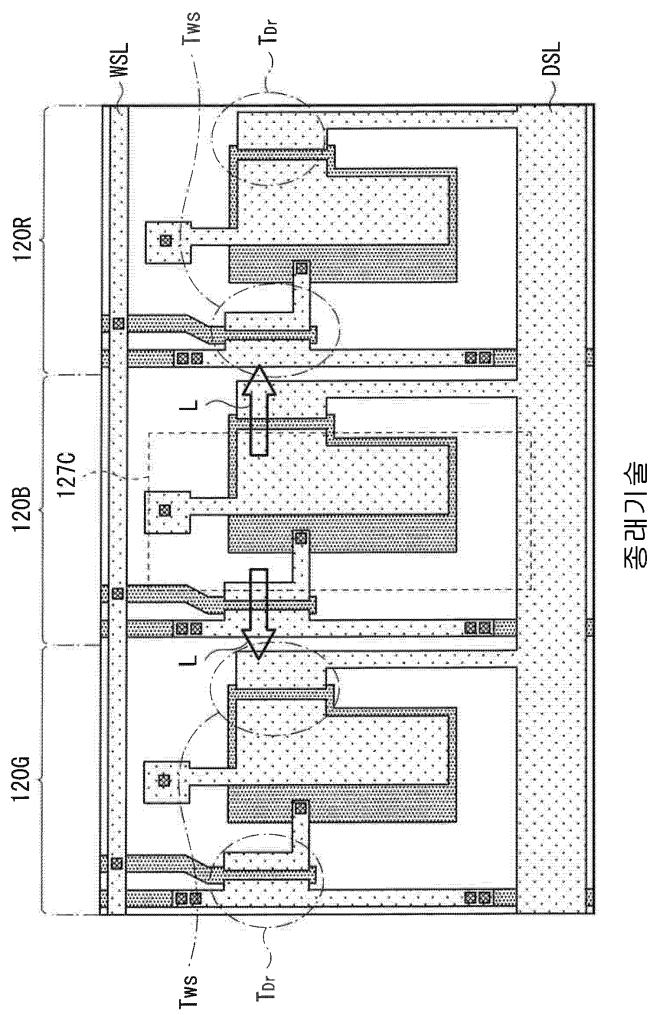
도면17



도면18



도면19



专利名称(译)	显示单元		
公开(公告)号	KR1020100103370A	公开(公告)日	2010-09-27
申请号	KR1020100019774	申请日	2010-03-05
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	TANEDA TAKAYUKI 타네다타카유키 YAMAMOTO TETSURO 야마모토테츠로 UCHINO KATSUhide 우치노카츠히데		
发明人	타네다타카유키 야마모토테츠로 우치노카츠히데		
IPC分类号	H01L51/52 G09G3/30		
CPC分类号	H01L27/3211 H01L27/3262 H01L27/3265 H01L27/3244 H01L27/3276 H01L27/3218 Y10S428/917 G09G3/3233 G09G2300/0452 G09G2300/0809 H01L27/3206		
优先权	2009061713 2009-03-13 JP		
其他公开文献	KR101523789B1		
外部链接	Espacenet		

摘要(译)

提供了降低晶体管的长周期可靠性劣化的显示单元。显示单元包括作为具有有机电致发光显示器的显示单元的发光颜色，以及安装在不同多个像素处的有机电致发光显示器一个接一个的多个像素电路。像素电路在远离第一有机电致发光显示器的情况下下降，并且与包括用于记录图像信号的第一晶体管的第一存储电容相比被布置，第二晶体管用于驱动基于有机电致发光显示器的驱动所述第一晶体管和所述第一晶体管和所述第二晶体管中与所述第一有机电致发光显示器相邻的第二有机电致发光显示器对应的第三晶体管对应于所述第二有机电致发光显示器中的电致发光显示器安装在其中。图像的存在（专业参考）。

