



(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.

G09G 3/30 (2006.01)

G09G 3/32 (2006.01)

G09G 3/20 (2006.01)

H05B 33/14 (2006.01)

(11) 공개번호 10-2007-0005733

(43) 공개일자 2007년01월10일

(21) 출원번호 10-2006-7025059

(22) 출원일자 2006년11월28일

심사청구일자 없음

번역문 제출일자 2006년11월28일

(86) 국제출원번호 PCT/US2005/015169

(87) 국제공개번호 WO 2005/104809

국제출원일자 2005년04월28일

국제공개일자 2005년11월10일

(30) 우선권주장 11/116,799 2005년04월27일 미국(US)  
60/566,191 2004년04월28일 미국(US)

(71) 출원인 뉴라이트 코포레이션  
미국 95054 캘리포니아주 산타 클라라 스윗 104 프리덤 서클 3900

(72) 발명자 너글러 더블류. 에드워드 주니어  
미국 78613 텍사스주 세더 파크 웨튼 트레일 2220  
레디 다모더  
미국 95032 캘리포니아주 로스 가토스 웨스트 모짜르트 애비뉴16457

(74) 대리인 유미특허법인

전체 청구항 수 : 총 20 항

(54) 안정성이 향상된 액티브 매트릭스 방출형 디스플레이

(57) 요약

본 발명의 실시예는 복수의 화소를 갖는 평판형 디스플레이를 제공하며, 각각의 화소는, 발광 소자를 통해 흐르는 전류에 응답하여 광을 방출하도록 구성된 발광 소자와, 발광 소자에 접속되고, 상기 발광 소자를 통해 전류를 제공하도록 구성되며, 그 전류가 트랜지스터의 제어 단자에 인가된 램프 전압(ramp voltage)과 함께 증가하는, 트랜지스터와, 특정 레벨에 도달하는 상기 발광 소자의 휘도에 응답하여 스위치 오프하고, 이에 의해 상기 화소의 휘도를 특정 레벨로 고정하도록 구성되는 스위칭 소자를 포함한다. 램프 전압은 주변 장치가 아닌 각각의 화소 내에서 생성되며, 이에 의해 디스플레이의 도전 라인의 수가 감소된다.

대표도

도 2

## 특허청구의 범위

### 청구항 1.

복수의 화소를 갖는 디스플레이에 있어서,

각각의 상기 화소는,

발광 소자를 통해 흐르는 전류에 응답하여 광을 방출하도록 구성되고, 그 전류에 따라 휘도가 결정되는 발광 소자;

상기 발광 소자에 접속되고, 상기 발광 소자를 통해 전류를 제공하도록 구성되며, 그 전류가 트랜지스터의 제어 단자에 인가된, 상기 화소에서 생성되는 램프 전압(ramp voltage)과 함께 증가하는, 트랜지스터; 및

특정 레벨에 도달하는 상기 발광 소자의 휘도에 응답하여 스위치 오프하고, 이에 의해 상기 화소의 휘도를 특정 레벨로 고정하도록 구성되는 제1 스위칭 소자

를 포함하는 디스플레이.

### 청구항 2.

제1항에 있어서,

상기 각각의 화소는, 상기 트랜지스터에 접속되는 전하 저장 소자 또는 커패시터를 더 포함하며, 상기 커패시터는 상기 램프 전압이 상기 트랜지스터로부터 단절된 후에는 상기 발광 소자의 휘도를 상기 특정 레벨로 유지하도록 구성되는, 디스플레이.

### 청구항 3.

제2항에 있어서,

상기 화소는 열과 행으로 배열되며, 화소의 행과 각각 관련된 행 라인의 세트와 화소의 열과 각각 관련된 열 라인 세트에 의해 상호 접속되며,

각각의 화소는, 상기 화소 내의 상기 제1 스위칭 소자와 각각의 행 라인 사이에 접속된 저항을 더 포함하며,

상기 저항과 상기 커패시터는 상기 행 라인에 인가되는 라인 선택 전압에 응답하여 상기 램프 전압을 생성하기 위한 RC 네트워크의 적어도 일부분을 형성하는,

디스플레이.

### 청구항 4.

제3항에 있어서,

상기 각각의 화소에 관련된 광학 센서를 더 포함하며, 상기 광학 센서는 상기 발광 소자로부터 광의 일부분을 수신하도록 위치되고, 상기 발광 소자의 휘도에 좌우되는 전기 파라미터를 갖는, 디스플레이.

### 청구항 5.

제4항에 있어서,

상기 광학 센서는 각각의 행 라인에 접속된 제어 단자를 갖는 광학 트랜지스터인, 디스플레이.

### 청구항 6.

제4항에 있어서,

상기 광학 센서는, 감광성 저항과, 각각의 행 라인과 각각의 열 라인 사이의 상기 감광성 저항에 직렬 접속된 제2 스위칭 소자를 포함하며,

상기 제2 스위칭 소자는 각각의 행 라인에 접속된 제어 게이트를 갖는,

디스플레이.

### 청구항 7.

제4항에 있어서,

상기 각각의 화소 내의 상기 제1 스위칭 소자는 각각의 행 라인에 접속된 제1 제어 단자와, 각각의 열 라인에 접속된 제2 제어 단자를 갖는, 디스플레이.

### 청구항 8.

제7항에 있어서,

각각의 화소 열과 관련되고, 그 열의 화소의 특정 휘도에 대응하는 기준 전압을 수신하는 제1 입력 및 각각의 열 라인을 통해 그 열의 각각의 화소에 관련된 상기 광학 센서에 접속된 제2 입력을 갖는 전압 비교기를 더 포함하는, 디스플레이.

### 청구항 9.

제8항에 있어서,

열 내의 각각의 화소의 상기 제1 스위칭 소자의 제2 제어 단자와 접지 사이에 접속되고, 상기 전압 비교기의 출력에 접속된 제어 단자를 갖는 제3 스위칭 소자를 더 포함하는, 디스플레이.

### 청구항 10.

디스플레이 내의 화소의 휘도 제어 방법에 있어서,

상기 화소에 라인 선택 전압을 인가하는 단계;

상기 화소에서 상기 라인 선택 전압으로부터, 발광 소자에 직렬 접속된 트랜지스터의 게이트에 인가되어, 상기 트랜지스터를 턴온시키고 상기 발광 소자를 통해 전류가 흐르도록 하는 램프 전압을 생성하는 단계로서, 상기 발광 소자의 휘도 레벨이 상기 램프 전압과 함께 증가하는, 램프 전압 생성 단계;

상기 발광 소자로부터의 광으로 광학 센서를 조사(illumination)하여, 상기 광학 센서에 관련된 전기 파라미터가 상기 발광 소자의 휘도 레벨에 따라 변화하도록 하는 단계; 및

상기 발광 소자의 휘도 레벨을 추가로 증가하지 못하도록 유지하기 위해, 상기 화소에 대해 특정 레벨을 도달하는 상기 발광 소자의 휘도 레벨에 응답하여 상기 트랜지스터의 게이트로부터 상기 라인 선택 전압을 단절시키는 단계

를 포함하는 디스플레이 내의 화소의 휘도 제어 방법.

### 청구항 11.

제10항에 있어서,

상기 트랜지스터에 접속된 커패시터를 상기 램프 전압으로 충전시키는 단계를 더 포함하며,

상기 커패시터는 상기 라인 선택 전압이 상기 트랜지스터의 게이트로부터 단절된 후에는 광의 휘도를 특정 레벨로 유지시키는,

디스플레이 내의 화소의 휘도 제어 방법.

### 청구항 12.

제10항에 있어서,

상기 램프 전압을 생성하는 단계는, 상기 화소에 형성된 RC 네트워크를 이용하여 상기 램프 전압을 생성하는 단계를 포함하는, 디스플레이 내의 화소의 휘도 제어 방법.

### 청구항 13.

제12항에 있어서,

상기 라인 선택 전압을 단절시키는 단계는,

전압 비교기의 제1 입력에, 상기 화소에 대한 특정 휘도에 대응하는 기준 전압을 제공하는 단계;

상기 전압 비교기의 제2 입력에, 상기 광학 센서에 관련된 전기 파라미터에 좌우되는 센서 전압을 접속시키는 단계; 및

상기 기준 전압과 동일하거나 더 큰 상기 센서 전압에 응답하여, 상기 라인 선택 전압과 상기 트랜지스터의 게이트의 사이에 접속된 제1 스위칭 소자를 턴오프시키도록, 상기 전압 비교기로부터의 출력을 변경시키는 단계

를 포함하는, 디스플레이 내의 화소의 휘도 제어 방법.

### 청구항 14.

제13항에 있어서,

상기 전압 비교기로부터의 출력을 변경시키는 단계는, 상기 출력을, 상기 제1 스위칭 소자의 제어 단자와 접지 사이에 접속되고 제어 단자가 상기 전압 비교기의 출력에 접속되는 제2 스위칭 소자의 "오프" 상태 및 "온" 상태에 각각 대응하여, 논리 로우에서 논리 하이로 변경시키는 단계를 포함하는, 디스플레이 내의 화소의 휘도 제어 방법.

### 청구항 15.

디스플레이 내의 화소에 있어서,

발광 소자를 통해 흐르는 전류에 응답하여 광을 방출하도록 구성되고, 그 전류에 따라 휘도가 결정되는 발광 소자;

상기 발광 소자를 통해 전류를 제공하도록 구성되며, 그 전류가 트랜지스터의 제어 단자에 인가된, 상기 화소 내에서 상기 화소에 인가된 라인 선택 전압으로부터 생성되는 램프 전압(ramp voltage)과 함께 증가하는, 트랜지스터; 및

특정 레벨에 도달하는 상기 발광 소자의 휘도에 응답하여, 상기 라인 선택 전압을 상기 트랜지스터로부터 단절시키도록 구성되는 제1 스위칭 소자

를 포함하는 디스플레이 내의 화소.

### 청구항 16.

제15항에 있어서,

상기 화소 내의 상기 제1 스위칭 소자는, 제1 도전 라인에 접속된 제1 제어 단자, 제2 도전 라인에 접속된 제2 제어 단자, 저항을 통해 상기 제1 도전 라인에 접속된 입력, 및 상기 트랜지스터의 제어 단자에 접속된 출력을 갖는, 디스플레이 내의 화소.

### 청구항 17.

제16항에 있어서,

상기 트랜지스터의 제어 단자에 접속된 커패시터 또는 전하 저장 소자를 더 포함하며, 상기 커패시터 및 저항은 상기 화소 내에서 상기 램프 전압을 생성하기 위한 RC 네트워크의 적어도 일부분을 형성하며, 상기 RC 네트워크의 RC 시상수가 상기 디스플레이에 대한 라인 어드레스 시간에 따라 선택되는, 디스플레이 내의 화소.

### 청구항 18.

제16항에 있어서,

상기 화소는 글래스 기판 상에 형성되며, 상기 제1 도전 라인 및 상기 제2 도전 라인은 상기 화소를 상기 디스플레이와 관련된 글래스 외부(off-the-glass)의 제어 회로에 접속시키는, 디스플레이 내의 화소.

### 청구항 19.

제16항에 있어서,

상기 각각의 화소와 관련되고, 상기 제1 도전 라인과 상기 제2 도전 라인 사이에 접속되는 광학 센서를 더 포함하는, 디스플레이 내의 화소.

### 청구항 20.

제16항에 있어서,

상기 제1 스위칭 소자의 제2 제어 단자는, 또한, 제어 회로의 출력에 접속된 제어 게이트를 갖는 제2 스위칭 소자를 통해 접지에 접속되며, 상기 제어 회로의 출력은 특정 레벨에 도달하는 화소의 발광 소자의 휘도에 응답하여 상기 제2 스위칭 소자에 대한 논리 로우에서 상기 제2 스위칭 소자에 대한 논리 하이로 스위칭하는, 디스플레이 내의 화소.

## 명세서

### 기술분야

#### 관련 특허 출원의 교차 참조

본 발명은 35 U.S.C. 및/또는 35 U.S.C. 120 하에서 2004년 4월 28일자로 "Stabilized Plat Panel Display"를 발명의 명칭으로 하여 출원된 미국 가출원 번호 60/566,191호를 우선권으로 한다.

본 발명은 전반적으로 액티브 매트릭스 방출형 디스플레이에 관한 것으로, 구체적으로는 안정성이 향상된 액티브 매트릭스 방출형 디스플레이 및 그 구동 방법에 관한 것이다.

### 배경기술

평판형 디스플레이(FPD)는 통상적으로 화소의 어레이를 포함한다. 화소에 대한 화상 데이터는 전기 신호로 변환되며, 이 전기 신호가 화소에 공급되어, 액정 디스플레이(LCD)에서와 같이 화소를 통과하는 백라이트의 양을 조절하거나, 또는 예컨대 전계발광 LCD 디스플레이 혹은 유기 발광 다이오드(OLED) 디스플레이에서와 같이 화소로 하여금 특정한 양의 광을 방출하도록 한다. 액티브 매트릭스 디스플레이는 일반적으로 열과 행으로 배열된 화소의 어레이를 포함하며, 각각의 화소는 샘플 및 홀드 회로(sample and hold circuit)와, 디스플레이가 방출형 디스플레이인 경우에는 전원 박막 트랜지스터(TFT)를 포함한다. 액티브 매트릭스의 한 가지 장점은 디스플레이의 각각의 라인의 화소가 풀 프레임 길이(full frame length) 동안 자신의 각각의 휘도값으로 유지되어, 화소의 순간적인 명도(brightness)가 평균 화소 명도에 근접한다는 점이다. 한편, 패시브 디스플레이에서의 화소는 한 번에 하나의 라인만이 온 상태로 되므로, 각각의 라인은 평균 명도에 라인의 수를 곱한 것과 동일한 순간 명도를 가져야 한다. 액티브 매트릭스 디스플레이는 일반적으로 수명이 더 길며, 전력 소비가 더 적고, 또한 액티브 디스플레이의 라인 용량(line capability)의 여러 배를 처리할 수 있다. 일반적으로, 풀컬러 모니터, 랩탑, 및 비디오 평판 디스플레이 모두는 액티브 매트릭스를 채용하는 한편, 저해상도 흑백 모니터, 국소영역 컬러 디스플레이 또는 아이콘은 패시브 타입의 매트릭스를 채용한다.

액티브 매트릭스 OLED에서, 각각의 화소는 통상적으로 OLED와 이 OLED에 연결된 전원 박막 트랜지스터(TFT)를 포함한다. 화소 내의 전원 트랜지스터의 게이트에 전압이 인가되면, OLED에 전류가 공급된다. 게이트 전압이 높을수록 전류가 더 높아지고, 화소의 휘도가 더 커진다. 제조 상의 공차로 인해, 전원 트랜지스터의 전류 파라미터는 통상적으로 화소마다 상이하다. 또한, OLED에 의해 방출된 광의 양은 OLED의 전류-광 변환 효율, OLED의 노화(age), 개개의 화소가 노출되는 환경, 및 기타 요소에 따라 다르다. 예컨대, 디스플레이의 가장자리에 있는 OLED의 노화의 정도는 더 안쪽의 중심 부근에 있는 OLED와는 상이할 것이며, 직사광에 놓여 있는 OLED의 노화의 정도는 적어도 부분적으로 그들이 있는 곳에서의 OLED와는 상이할 것이다. 따라서, 방출형 디스플레이에서의 균일성이 간혹 문제가 된다.

다수의 밝기의 음영(a number of gray shades)을 발생하도록 요구되는 디스플레이는 하나의 밝기의 음영보다 더 큰 균일성 단위를 가져야만 한다. 예컨대, 100가지 밝기의 음영을 갖는 디스플레이는 100가지 명도 레벨을 발생시키기 위해 1%의 균일성을 필요로 한다. 또한, 1000가지 밝기의 음영에 대해서는 0.1%의 명도 균일성이 요구된다. 그러나, 이러한 높은 수준의 균일성은 간혹 발생시키기가 곤란하거나 및/또는 박막의 영역에서 유지하기가 곤란하다.

균일성 문제 외에, 액티브 매트릭스 방출형 디스플레이는 간혹 이들이 과도한 양의 전원을 소비하게 되는 양상으로 설계된다. 전압 데이터를 전원 TFT를 통해 특정의 전류 및 그에 따라 OLED의 특정의 휘도로 충실하게 변환하기 위해서는, OLED의 휘도의 변화로 인한 TFT의 부하의 부하가 전원 TFT로부터 출력되는 전류에 있어서의 변화를 초래하지 않아야 한다. 그러므로, 전원 TFT는 전류 소스로서 동작하고, 부하 변경에 따라 전류 출력을 변경하여서는 안된다. 전원 TFT를 전류 소스로서 동작하도록 하기 위해서는, 전원 TFT 양단의 전압이 포화 모드로 전원 TFT에 바이어스되어야 한다. 전원

TFT가 디스플레이의 수명 동안 포화 모드로 작동하도록 보장하기 위해서는, 디스플레이의 수명 동안에 발생할 것으로 예상되는 TFT 항복 전압 변이, OLED 노화 등의 영향에 의해 야기된 변화를 보상하기 위해서, 통상적으로 전원공급장치로부터의 과도한 양의 전압이 전원 TFT의 양단과 OLED에 인가된다.

그러므로, 전원 TFT에 의한 과도한 전력 소비없이도 화소 휘도를 우수하게 제어하고 디스플레이 균일성 요건을 충족시킬 수 있는 디스플레이가 요망된다.

### 발명의 상세한 설명

본 발명의 실시예는 복수의 화소를 갖는 디스플레이를 제공한다. 각각의 화소는 발광 소자를 통해 흐르는 전류에 응답하여 광 또는 광자를 방출하도록 구성된 발광 소자를 포함한다. 발광 소자의 휘도는 발광 소자를 통해 흐르는 전류에 좌우된다. 각각의 화소는, 또한, 발광 소자에 접속되고 발광 소자의 제어 단자에 인가된 램프 전압에 따라 증가하는 전류를 발광 소자를 통해 제공하도록 구성된 트랜지스터와, 특정 레벨에 도달한 발광 소자의 휘도 레벨에 응답하여 스위치 오프하고, 이에 의해 램프 전압이 추가로 증가하는 것을 중지시켜 화소 휘도를 그 특정 레벨로 고정시키는 스위칭 소자를 포함한다. 스위칭 소자는, 오프 상태를 유지함으로써, 화소가 다음 프레임에서 재기록될 때까지는 발광 소자의 휘도를 그 특정 레벨로 유지되도록 구성된다.

일부 실시예에서, 각각의 화소 내에서 램프 전압이 생성되며, 이에 의해 각각의 라인의 화소를 램프 전압 공급장치에 연결하기 위한 별도의 도전 라인을 설치할 필요가 없다. 또 다른 실시예에서, 화소 휘도에 대한 피드백의 양(feedback measure)을 제공하기 위해 각각의 화소에 대해 광학 센서가 제공된다. 피드백의 양은 화소의 열에 관련된 도전성 라인을 통해 제어 회로에 제공되며, 이 도전성 라인은 또한 그 열의 화소의 각각의 스위칭 소자의 제어 게이트를 제어 회로에 접속시킨다. 제어 회로는 화소의 특정 휘도에 대응하는 기준 레벨에 도달한 피드백의 양에 응답하여 스위칭 소자를 턴오프시키도록 구성된다.

본 발명의 실시예는 또한 디스플레이의 화소의 명도 또는 휘도를 제어하는 방법을 제공한다. 상기 방법은, 화소의 라인에 관련된 행 라인에 라인 선택 전압을 출력하고, 이에 의해 그 라인의 각각의 화소의 스위칭 소자를 턴온시키는 단계를 포함한다. 상기 방법은, 또한, 그 라인의 각각의 화소에, 전원 TFT의 게이트에 인가되어 TFT로 하여금 전류를 도통시키도록 하는 램프 전압을 발생시키는 단계를 포함한다. 전류는 전원 TFT에 직렬 접속된 발광 소자를 통해 흐르며, 발광 소자로 하여금 광을 방출하도록 한다. 상기 방법은, 또한, 화소에 관련된 광학 센서를 이용하여 화소에서의 방출광의 일부분을 검출하는 단계를 포함하며, 상기 광학 센서는 화소의 휘도에 대한 피드백의 양을 열 라인을 통해 하나의 열의 화소에 관련된 제어 회로에 제공하며, 열 라인은 또한 그 열의 각각의 화소의 스위칭 소자를 제어 회로에 접속시킨다. 상기 방법은, 또한, 화소에 대한 특정 휘도에 대응하는 기준 레벨에 도달한 피드백의 양에 응답하여 화소의 스위칭 소자를 턴오프시키는 단계를 포함한다. 스위칭 소자는 제어 회로를 통해 열 라인의 전압을 접지시키거나 또는 강하시킴으로써 턴오프 상태로 된다.

### 실시예

본 발명의 실시예는 안정성이 향상된 방출형 디스플레이 및 그 구동 방법을 제공한다. 본 명세서에 개시된 실시예는 디스플레이의 화소를 제어 회로에 상호접속시키는 도전 라인의 수가 감소된 디스플레이 회로를 제공함으로써 디스플레이의 제조에 관련된 신뢰도를 향상시키고, 또한 비용을 절감시킨다.

도 1a는 평판형 디스플레이 등의 일례의 방출형 피드백 디스플레이의 일부분, 즉 본 발명의 일 실시예에 따른 디스플레이 회로(10)의 블록도이다. 도 1a에 도시된 바와 같이, 디스플레이 회로(10)는 발광 소스(110), 발광 소스(110)의 휘도를 변화시키도록 구성된 방출 드라이버(120), 발광 소스(110)로부터 방출된 광의 일부분을 수신하도록 위치되고 수신된 광에 좌우되는 관련 전기 파라미터를 갖는 광학 센서(130), 광학 센서(130)의 전기 파라미터에서의 변화에 기초하여 방출 드라이버(120)를 제어하도록 구성된 제어 유닛(140), 및 발광 소스(110)에 대한 요구된 휘도 레벨에 대응하는 신호를 제어 유닛(140)에 제공하도록 구성된 데이터 입력 유닛(150)을 포함한다.

디스플레이 회로(10)의 작동 동안, 데이터 입력 유닛(150)은 발광 소스(110)로부터의 광의 요구된 조도(또는 휘도)에 대응하는 화상 전압 데이터를 수신하고, 그 화상 전압 데이터를 제어 유닛(140)에 의해 사용하기 위한 기준 전압으로 변환한다. 방출 드라이버(120)는 광학 센서(130)에서의 전기 파라미터가 기준 전압에 대응하는 특정값에 도달할 때까지, 즉 그 지점에서 제어 유닛(140)이 제어 신호를 방출 드라이버(120)에 접속시켜 발광의 변동을 중지시킬 때까지 발광 소스(110)로부터의 발광을 변화시키도록 구성된다. 방출 드라이버(120)는 또한 발광의 변동이 중단된 후에는 발광 소스(110)로부터의 발광을 요구된 조도로 유지하기 위한 메카니즘을 포함한다.

도 1a가 하나의 발광 소스(110) 및 하나의 광학 센서(130)만을 도시하고 있지만, 실제로는 디스플레이 회로(10)를 이용하는 디스플레이에는 발광 소스의 어레이 및 광학 센서의 어레이가 존재할 것이다. 본 발명의 일 실시예에 따른 디스플레이(100)의 블록도를 도시하고 있는 도 1b를 참조하면, 디스플레이(100)는 각각 발광 드라이버(120) 및 발광 소스(110)를 갖는 복수의 화소(115)와, 각각 하나의 화소에 대응하는 복수의 광학 센서(130)를 포함한다. 디스플레이(100)는 또한 열 제어 회로(44) 및 행 제어 회로(46)를 포함한다. 각각의 화소(115)는 열 라인(55)을 통해서 열 제어 회로(44)에 접속되고, 행 라인(56)을 통해서 행 제어 회로(46)에 접속된다. 각각의 광학 센서(130)는 센서 행 라인(70)을 통해서 행 제어 회로(46)에 접속되고, 센서 열 라인(71)을 통해서 열 제어 회로(44)에 접속된다. 일 실시예에서, 제어 유닛(140) 및 데이터 입력 유닛(150)의 적어도 일부는 열 제어 회로(44)에 포함된다.

일 실시예에서, 각각의 광학 센서(130)는 각각의 화소(115)에 관련되며, 화소로부터 방출된 광의 일부분을 수신하도록 위치된다. 행 제어 회로(46)는 예컨대 선택된 센서 행 라인(70) 상의 전압을 상승시킴으로써 선택된 행의 센서(60)를 구동하도록 구성되며, 이에 의해 선택된 행의 센서를 행 제어 회로(46)에 접속시킨다. 열 제어 회로(44)는, 선택된 행의 센서에 관련된 전기 파라미터의 변화를 검출하고 전기 파라미터에서의 변화에 기초하여 대응 행의 화소(115)의 휘도를 제어하도록 구성된다. 이로써, 각각의 화소의 휘도가 광학 센서(130)로부터의 피드백에 기초하여 특정 레벨로 제어될 수 있다. 다른 실시예에서, 광학 센서(130)는 그 이외의 다른 용도 또는 화소 위도의 피드백 제어 외의 용도로 사용될 수도 있으며, 디스플레이 내의 화소 또는 부화소(subpixel)(115)보다 더 많거나 더 적은 양의 광학 센서(130)가 존재할 수도 있다.

도 2는 디스플레이 회로(100)의 일 구현예를 예시한다. 도시를 명확하게 하기 위해, 단지 하나의 화소 및 그 화소에 관련된 광학 센서만이 도시되어 있다. 실제로는, 디스플레이(100)는 도 1b에 도시된 바와 같이 다수의 화소 및 광학 센서를 포함할 것이다. 도 2를 참조하면, 디스플레이 회로(100)는 발광 소스(110)로서의 발광 소자(214), 전원 트랜지스터(212), 스위칭 소자(222), 방출 드라이버(120)의 일부로서의 전하 저장 소자 또는 커패시터(224), 광학 센서(130)로서의 광학 센서(OS)(230) 및 옵션의 고립 소자(232), 및 제어 유닛(140)으로서의 전압 분할기 저항(242) 및 비교기(244)를 포함한다.

디스플레이 회로(100)는 또한 램프 전압 VR을 수신하고 행 라인 VR1 등의 행 라인을 선택하여 램프 전압 VR을 출력하도록 구성된 램프 선택기(RS)(210)를 포함한다. 디스플레이 회로(100)는 또한 라인 선택 전압 Vos를 수신하고 센서 행 라인 Vos1 등의 센서 행 라인을 선택하여 라인 선택 전압 Vos를 출력하도록 구성된 라인 선택기(VosS)를 포함한다. 램프 선택기(210) 및 라인 선택기(220)는 시프트 레지스터를 이용하여 구현될 수 있다.

광학 센서(OS)(230)는 센서 행 라인(예컨대, Vos1)에 접속되며, 전압 분할기 저항(242)은 고립 트랜지스터(232)를 통해 광학 센서(230)에 접속된다. 비교기(244)는 데이터 입력 유닛(150)에 접속된 제1 입력 P1, 광학 센서(230)와 전압 분할기 저항(242) 사이의 회로 노드(246)에 접속된 제2 입력 P2, 및 출력 P3를 갖는다. 스위칭 소자(222)는 센서 행 라인(예컨대, Vos1)에 접속된 제1 제어 단자 G1a, 열 라인(55)을 통해 비교기(244)의 출력 P3에 접속된 제2 제어 단자 G1b, 행 라인(예컨대, VR1)에 접속된 입력 DR1, 및 트랜지스터(212)의 제어 단자 G2에 접속된 출력 S1을 갖는다. 커패시터(224)는 트랜지스터(212)와 발광 소자(214) 사이의 회로 노드 S2와 제어 단자 G2 사이에 접속된다. 커패시터(224)는 이와 달리 트랜지스터(212)의 제어 단자 G2와 드레인 DR2의 사이, 또는 트랜지스터(212)의 제어 단자 G2와 전원 전압 Vdd 사이의 접지와 트랜지스터(212)의 제어 단자 G2 사이에 접속될 수도 있다.

각각의 광학 센서(230)로는 레지스턴스, 커패시턴스, 인덕턴스 또는 유사 파라미터 등의 측정 가능한 성질 또는 수신된 광 방출에 좌우되는 특성을 갖는 어떠한 적합한 센서도 가능하다. 광학 센서(230)의 예는 레지스턴스가 입사 광속(photon flux)에 따라 변화하는 감광성 저항이다. 그러므로, 각각의 광학 센서(230)는 물질의 표면에 떨어지는 또는 충돌하는 방사 강도에 따라 변화하는 하나 이상의 전기적 성질을 갖는 적어도 한 가지 유형의 물질을 포함할 수도 있다. 이러한 물질로는 비정질 실리콘(a-Si), 카드뮴 셀레나이드(CdSe), 실리콘(Si), 및 셀레늄(Se) 등이 있으며, 반드시 이러한 것으로만 제한되는 것은 아니다. 다른 방사 민감성 센서로는 광 다이오드 및/또는 광학 트랜지스터가 있으며, 또한 이들을 포함하여 사용될 수도 있으며, 이들 또한 기재된 것으로만 제한되는 것은 아니다.

광학 센서(230)를 고립시키기 위해 고립 트랜지스터 등의 고립 소자(232)가 제공될 수도 있다. 고립 트랜지스터(232)는 제1 및 제2 단자와 제어 단자를 갖고 제1 단자와 제2 단자 사이의 도전율이 제어 단자에 인가된 제어 전압에 의해 제어 가능한 어떠한 유형의 트랜지스터도 가능하다. 일 실시예에서, 고립 트랜지스터(232)는, 제1 단자가 드레인 DR3이고 제2 단자가 소스 S3이며 제어 단자가 게이트 G3인 TFT이다. 고립 트랜지스터(232)는 광학 센서(230)와 센서 열 라인(71) 사이에서 광학 센서(230)에 직렬 접속되며, 제어 단자 G3에 Vos1이 접속되는 한편, 제1 및 제2 단자는 센서 열 라인(71)을 통해 각각 광학 센서(230)와 저항(242)에 접속되거나, 또는 각각 Vos1과 광학 센서(230)에 접속된다. 이하의 설명에서는 광학 센서(230)와 고립 트랜지스터(232)를 함께 센서(130)로서 지칭할 것이다.

발광 소자(214)는 일반적으로 소자를 통해 흐르는 전기 전류 또는 소자 양단의 전기 전압 등의 전기적 양에 응답하여 방출광 또는 광자 등의 방사(radiation)를 생성하는 본 기술분야에 공지된 어떠한 발광 소자도 가능하다. 발광 소자(214)의 예로는 임의의 파장 또는 복수의 파장에서 광을 방출하는 유기 발광 다이오드(OLED) 또는 발광 다이오드(LED) 등이 있으며, 이러한 것으로만 제한되지는 않는다. 전계발광 셀, 무기 발광 다이오드, 및 진공 형광 디스플레이, 전계 방출 디스플레이, 플라즈마 디스플레이에 사용되는 다이오드를 포함하는 다른 유형의 발광 소자가 사용될 수도 있으며, 이러한 것으로만 제한되지는 않는다. 일실시예에서, OLED가 발광 소자(214)로서 사용되고 있다.

발광 소자(214)는 이후에는 간혹 OLED(214)로 지칭되기도 한다. 그러나, 이것은 본 발명이 발광 소자(214)로서 OLED를 이용하는 것으로 제한되는 것을 의미하지는 않는다. 또한, 본 발명을 간혹 평판형 디스플레이에 관련하여 설명하지만, 본 명세서에 개시된 실시예의 다수의 특징은 평판형 또는 패널형이 아닌 디스플레이에도 적용할 수 있다.

트랜지스터(212)로는 제1 단자, 제2 단자 및 적어도 하나의 제어 단자를 가지며 제1 단자와 제2 단자 사이의 전류가 제어 단자에 인가된 제어 전압에 좌우되는 어떠한 유형의 트랜지스터 또는 제어 소자도 가능하다. 일실시예에서, 트랜지스터(212)는 제1 단자가 드레인 DR2이고 제2 단자가 소스 S2이며 제어 단자가 게이트 G2인 TFT이다. 트랜지스터(212)와 발광 소자(214)는 전원 전압  $V_{DD}$ 와 접지 사이에서 직렬 접속되며, 트랜지스터(212)의 제1 단자 DR2가  $V_{DD}$ 에 접속되고, 트랜지스터(212)의 제2 단자 S2가 발광 소자(214)에 접속되며, 제어 단자 G2가 스위칭 소자(222)를 통해 램프 전압 출력 VR에 접속된다.

일실시예에서, 스위칭 소자(222)는 더블 게이트형 TFT, 즉 단일 채널이지만 2개의 게이트 G1a 및 G1b를 갖는 TFT이다. 더블 게이트는 TFT(222)를 도통 상태로 하기 위해서는 양쪽의 게이트에 동시에 논리 하이 인가될 필요가 있기 때문에 논리 회로에서의 AND 함수처럼 작용한다. 더블 게이트형 TFT가 바람직하기는 하지만, AND 논리 함수를 구현하는 어떠한 스위칭 소자도 스위칭 소자(222)로서 사용하는데 적합하다. 예컨대, 2개의 직렬 접속된 TFT 또는 다른 유형의 트랜지스터가 스위칭 소자(222)로서 사용될 수도 있다. AND 논리 함수를 구현하는 더블 게이트형 TFT 또는 다른 소자를 스위칭 소자(222)로서 사용하는 것은 화소 사이의 누화를 감소시키는데 도움을 주며, 이에 대해서는 상세히 후술될 것이다. 누화가 주요 사안이 아니거나 누화를 감소 또는 제거시키기 위해 다른 수단이 사용된다면, 게이트 G1a와 이 게이트 G1a의 Vos1에의 접속이 요구되지 않으며, 비교기(244)의 출력 P3에 접속된 단일 제어 게이트를 갖는 TFT를 스위칭 소자(222)로서 사용할 수도 있다.

도 2는 데이터 입력 유닛(150)의 블록도를 도시하고 있으며, 이 데이터 유닛(150)은 수신된 아날로그 화상 전압 데이터를 대응하는 디지털값으로 변환하도록 구성된 아날로그-디지털 변환기(A/D)(151), A/D 변환기(151)에 접속되고 디지털값에 대응하는 그레이스케일 레벨을 생성하도록 구성된 옵션의 그레이스케일 레벨 계산기(GL)(152), 화상 전압 데이터를 위한 라인 번호와 열 번호를 생성하도록 구성된 행 및 열 트래커 유닛(RCNT)(153), RCNT(153)에 접속되고 라인 번호 및 열 번호에 대응하는 디스플레이 회로(100) 내의 어드레스를 출력하도록 구성된 조정 탐색표 어드레서(LA)(154), 및 GL(152)과 LA(154)에 접속된 제1 탐색표(LUT)(155)를 포함한다. 데이터 입력 유닛(150)은 또한 LUT(155)에 접속된 디지털-아날로그 변환기(DAC)(156)와, DAC(156)에 접속된 라인 버퍼(LB)(157)를 포함한다.

일실시예에서, LUT(155)는 휘도가 알려져 있는 광원에 대하여 광학 센서(230)를 조정하기 위한 조정 처리 동안에 획득된 조정 데이터를 저장한다. 일례의 조정 처리는 "Method and Apparatus for Controlling an Active Matrix Display"를 발명의 명칭으로 하여 2004년 6월 17일자로 출원되어 공동 양도된 미국 특허 출원 번호 10/872,344호와, "Method and Apparatus for Controlling Pixel Emission"을 발명의 명칭으로 하여 2004년 5월 6일자로 출원되어 공동 양도된 미국 특허 출원 번호 10/841,198호에 개시되어 있으며, 이들 특허 출원은 모두 본 명세서에서 참고자료로 통합되어 있다. 조정 처리는 각각의 그레이스케일 레벨에 대한 각각의 화소의 회로 노드(246)에서의 전압 분할기 전압을 생성한다. 비제한적인 예로서, 8-비트 그레이스케일은 텔레비전 화면에 대해서는 300 니트(nit)와 같이 255번째의 레벨이 선택되는 0~255개 레벨의 휘도를 갖는다. 나머지 254개 레벨의 각각에 대한 휘도 레벨은 인간의 눈의 대수적인 응답에 따라 할당된다. 0 레벨은 무방출에 대응한다.

각각의 레벨의 화소 위도는 광학 센서(230)와 전압 분할기 저항(242) 사이의 회로 노드(246) 상에 특정의 전압을 생성하여야 한다. 이들 전압값은 탐색표(155)에 조정 데이터로서 저장된다. 그러므로, LA(154)에 의해 제공된 어드레스 및 GL(152)에 의해 제공된 그레이스케일 레벨에 기초하여, LUT(155)는 저장된 조정 데이터로부터 조정 전압을 생성하고, 이 조정 전압을 DAC(156)에 제공하며, DAC(156)는 조정 전압을 아날로그 전압값으로 변환하여 LB(157)에 다운로드한다. 디스플레이(100) 내의 한 행의 화소에 대한 화상 데이터 전압은 A/D 변환기(151)에 직렬로 보내지고, 이 전압의 각각이

기준 전압으로 변환되어, LB1이 그 행 내의 모든 화소에 대한 기준 전압을 저장할 때까지 LB1(156)에 저장된다. 라인 버퍼(157)는 어드레스에 대응하는 열과 관련된 비교기(244)의 입력 P1에 대한 기준 전압으로서 한 행의 화소의 각각에 대한 아날로그 전압값을 제공한다.

일실시예에서, 비교기(244)는 전압 비교기이며, 이 비교기는 자신의 2개의 입력 P1 및 P2에서의 전압 레벨을 비교하여, P1이 P2 보다 더 클 때에는 출력 P3에서 포지티브 서플라이 레일(positive supply rail)(예컨대, + 10 볼트)을 발생시키고, P1이 P2 이하일 때에 출력 P3에서 네거티브 서플라이 레일(negative supply rail)(예컨대, 0 볼트)을 발생시킨다. 포지티브 서플라이 레일은 스위칭 소자(222)에 대한 논리 하이에 대응하는 한편, 네거티브 서플라이 레일은 스위칭 소자(222)에 대한 논리 로우에 대응한다. 도 2에 도시된 화소를 포함하는 행과 같은 화소의 행을 선택하기 위해, 램프 선택기(210)는 그 화소의 행에 대응하는 행 라인(예컨대, VR1)을 선택하여 램프 전압 VR을 출력하며, VosS는 센서 행 라인(예컨대, Vos1)을 선택하여 행 선택 전압 Vos를 출력한다. 초기에, OLED(214)가 광을 방출하기 전에, 광학 센서(230)는 전류 흐름에 대하여 최대의 레지스턴스를 가지며, VC(244)의 입력 핀 P2 상의 전압은 전압 분할기 저항(242)의 레지스턴스 R이 광학 센서(230)의 레지스턴스에 비해 작기 때문에 최소로 된다. 따라서, 한 행의 화소에 대한 기준 전압이 라인 버퍼(157)에 기록될 때, 각각의 비교기(244)에서의 입력 P1에 기준 전압이 제공되는 한편 각각의 비교기(244)의 입력 P2는 접지되어 비교기(244)가 출력 P3에서 포지티브 서플라이 레일을 생성하게 되므로, 그 행의 화소의 각각에서의 게이트 G1b는 개방 상태로 된다.

거의 동시에, 시프트 레지스터 Vos(220)는 라인 선택 전압 Vos(예컨대, + 10 볼트)을 Vos1에 보내어, 행 1의 각각의 스위칭 소자(224)의 게이트 G1a를 턴온시키며, 그에 따라 스위칭 소자(222) 자체를 턴온시킨다(게이트 G1b가 이미 온 상태이므로). 라인 Vos1 상의 전압 Vos는 또한 제1 행의 화소의 각각에서의 트랜지스터(232)의 게이트 G3 및 광학 센서(230)에 인가되어, 트랜지스터(232)를 도통 상태로 하여 광학 센서(230)를 통해 전류가 흐르게 한다. 또한, 이와 거의 동시에, 시프트 레지스터(RS)(210)는 램프 전압 VR(예컨대, 0 내지 10 볼트)을 라인 VR1에 보내며, 이로써 램프 전압은 스위칭 소자(222)가 도통 상태이기 때문에 행 1의 각각의 화소의 트랜지스터(212)의 게이트 G2 및 저장 커패시터(224)에 인가된다. 라인 VR1 상의 전압이 단계적으로 상승(ramped up)될 때, 커패시터(224)가 점차적으로 충전되며, 제1 행의 각각의 화소의 트랜지스터(212) 및 OLED(214)를 통한 전류가 증가하며, OLED(214)로부터의 광방출량 또한 증가한다. 행 1의 각각의 화소의 OLED(214)로부터의 증가되고 있는 광방출량은 그 화소에 관련된 광학 센서(230)에 도달하여, 광학 센서(230)과 관련된 레지스턴스가 감소되도록 하며, 그에 따라 저항(242) 양단의 전압 또는 비교기(244)의 입력 P2에서의 전압을 증가시킨다.

이러한 과정은, OLED(214)가 그 화소에 대한 특성의 휘도에 도달하고 입력 P2에서의 전압이 비교기(244)의 입력 P1에서의 기준 전압과 동일하게 될 때까지, 그 화소의 OLED(214)가 램프 전압 VR의 증가와 함께 휘도가 단계적으로 상승하기 때문에, 선택된 행의 각각의 화소에서 지속된다. 그에 따라, 비교기(244)의 출력 P3는 포지티브 서플라이 레일에서 네거티브 서플라이 레일로 변경되어, 화소의 스위칭 소자(222)의 게이트 G1b를 턴오프시키고, 그에 따라서 스위칭 소자 자체가 턴오프된다. 스위칭 소자(222)가 턴오프되면, VR의 추가의 증가분은 그 화소의 트랜지스터(212)의 게이트 G에 인가되지 않으며, 트랜지스터(222)의 게이트 G2와 제2 단자 S2 사이의 전압은 그 화소의 커패시터(224)에 의해 일정하게 유지된다. 따라서, 그 화소의 OLED(214)로부터의 방출 레벨은 그 화소에 관련된 전압 비교기(244)의 핀 P1 상의 조정된 기준 전압에 의해 결정된 바대로 요구된 레벨로 동결 또는 고정된다.

램프 전압 VR이 그 전압의 전체값(full value)으로 증가하는데 소요되는 시간은 라인 어드레스 시간으로 지칭된다. 초당 60 프레임으로 실행되고 500개의 라인을 갖는 디스플레이에서, 라인 어드레스 시간은 대략  $33\mu s$  이하이다. 따라서, 선택된 행의 모든 화소는 라인 어드레스 시간의 종료시에 자신의 각각의 요구된 방출 레벨에 있게 된다. 그리고, 이것은 디스플레이 회로(100)의 선택된 행의 기록을 완료시킨다. 선택된 행이 기록된 후, 수평 시프트 레지스터 VosS(220) 및 RS(210) 양자는 각각 라인 VR1과 Vos1을 턴오프시키며, 이로써 스위칭 소자(222)와 고립 트랜지스터(232)가 턴오프되며, 이에 의해 저장 커패시터(224) 상의 전압이 고정되고, 그 행의 광학 센서(230)를 각각의 열과 관련된 전압 비교기(244)로부터 고립시킨다. 이러한 상황이 발생할 때, 각각의 비교기(244)의 핀 P2 상의 전압은 저항 R에 흐르는 전류가 없기 때문에 접지 상태로 진행하여, 각각의 관련 화소의 스위칭 소자(222)의 게이트 G1b를 반대로 턴온시킴으로써, 디스플레이 회로(100)의 다음 행의 화소에 대한 기록을 준비시킨다.

다음 행의 기록 동안, 다음 행과 관련된 화상 데이터는 A/D 변환기(151)에 제공되며, 램프 선택기(210)는 다음 행과 관련된 행 라인을 선택하여 램프 전압 VR을 출력시키며, 라인 선택기 VosS(220)는 다음 행과 관련된 센서 행 라인을 선택하여 라인 선택 전압 Vos를 출력하며, 다음 행의 화소가 턴온될 때까지 다음 행의 화소에 대하여 이전의 동작이 반복된다. 이러한 과정은 디스플레이 회로(100)의 모든 행이 턴온되어 프레임이 반복할 때까지 지속된다. 도 2에 의해 예시된 실시예에서, 각각의 스위칭 소자(222)는 더블 게이트, 즉 게이트 G1a 및 G1b를 가지며, 각각의 행의 각각의 스위칭 소자(222)의 게이트 G1a는 Vos1 등의 각각의 센서 행 라인에 의해 유지된다. 따라서, 후속 행의 기록 동안에는, 게이트 G1b가 도통 상

태이라 하더라도, 선택되지 않은 행의 스위칭 소자(222)는 관련된 센서 행 라인이 선택되지 않기 때문에 오프 상태로 유지된다. 그러므로, 선택되지 않은 행의 각각의 화소의 커패시터(224)는 다른 화소의 커패시터(224)와 단절된 채로 유지된다. 이로써 방금 기록된 행의 다른 화소의 커패시터(224)들 간의 누화가 제거되어, 선택되지 않은 행의 각각의 화소가 후속 행의 기록 동안에 요구된 방출 레벨을 지속하여 출력한다.

전술한 실시예는 디스플레이의 각각의 화소의 휘도를 제어하기 위한 방출 피드백 제어 시스템을 제공한다. 디스플레이 회로(100)의 각각의 화소(115)의 휘도가 트랜지스터(212)에 관련된 전압-전류 관계에 좌우되지 않고, 특정의 이미지 그레이스케일 레벨 및 그 자신의 화소 휘도의 피드백에 의해 제어되기 때문에, 전술한 실시예는 종래의 기술을 이용하여 구성된 디스플레이보다 더욱 안정된 디스플레이를 제공한다. 본 실시예는 또한 트랜지스터(212)가 비포화 영역으로 동작하도록 하며, 그에 따라 디스플레이 회로(100)의 작동을 위한 전력을 절감시킨다.

그러나, 디스플레이 회로(100)는 센서 어레이를 포함하기 때문에 종래의 평판형 디스플레이보다 더욱 많은 도전 라인을 필요로 한다. 도 1b 및 도 2에 도시된 바와 같이, 화소와 센서를 행 제어 회로(46)와 열 제어 회로(44)의 각각의 제어 회로에 접속시키기 위해, 각각의 행에 대해 행 라인(56)(예컨대, VR1) 외에 센서 행 라인(예컨대, Vos1)이 제공되고, 각각의 열에 대해 열 라인(55) 외에 센서 열 라인(71)이 제공된다. 대표적인 종래의 풀-컬러 VGA 디스플레이에서는, 전원 및 접지 전위 도전 라인 외에, 1920개의 열 라인과 480개의 행 라인이 존재할 것이다. 디스플레이 회로(100)는 센서 행 라인과 센서 열 라인이 추가되므로 그 수의 2배가 될 것이며, 그에 따라 예컨대 디스플레이 글래스 상에 4800개 이상의 도전 라인을 필요로 한다. 제어 회로의 일부 또는 전부가 화소 및/또는 센서가 형성되어 있는 글래스와는 별도로 제작될 것이므로, 도전 라인을 제어 회로에 접속시키기 위해 케이블이 종종 제공되며, 각각의 케이블은 그 일단이 도전 라인에 접속되고 타단이 글래스 외부의 제어 회로(off-the-glass control circuit)의 단자에 접속된다. 그러므로, 디스플레이 회로(100)는 케이블의 끝단에서 거의 10,000개의 전기 접속을 필요로 할 것이다.

디스플레이 회로(100)에 추가된 도전 라인은 디스플레이의 공간을 점유하여, 화소 개구를 감소시킨다. 더욱이, 도전 라인이 행과 열로 이루어지기 때문에, 이들이 서로 교차될 필요가 있어, 하나 이상의 유전체층에 의해 서로 절연되어야 한다. 각각의 교차점은 유전체층에 존재할 수도 있는 어떠한 핀홀을 통해 전위적으로 단락된다. 따라서, 추가된 도전 라인은 교차점 수의 증가로 인해 수율 손실을 증가시킨다. 더욱이, 모든 전기 접속은 전위 신뢰도 문제를 야기할 수 있고, 케이블의 사용과 관련된 증가된 수의 전기 접속은 디스플레이와 관련된 전위 신뢰도 문제의 수를 증가시킨다.

도 3을 참조하면, 본 발명의 다른 실시예에 따른 디스플레이(300)는 복수의 화소(310)를 포함하며, 각각의 화소는 행 라인(312)을 통해 행 선택 회로(322)에 접속되고, 열 라인(314)을 통해 열 제어 회로(324)에 접속된다. 디스플레이(300)는 각각 화소(310)와 관련된 복수의 센서(330)를 포함한다. 센서를 각각 행 제어 회로(46)와 열 제어 회로(44)에 접속시키기 위해 별도 세트의 센서 행 라인(70)과 별도 세트의 센서 열 라인(71)을 필요로 하는 도 1b에 도시된 디스플레이(100)와는 달리, 디스플레이(300)의 각각의 센서(330)는 행 라인(312) 중의 하나를 통해 행 선택 회로(322)에 접속되고, 열 라인(314) 중의 하나를 통해 열 제어 회로(324)에 접속될 수 있으며, 그에 따라 별도 세트의 센서 행 라인과 별도 세트의 센서 열 라인에 대한 필요성이 제거된다.

화소(310)는 도 3에 도시된 바와 같이 전반적으로 장방형이지만, 직사각, 원형, 타원형, 육각형, 다각형 또는 임의의 다른 형상을 가질 수도 있다. 디스플레이(300)가 컬러 디스플레이인 경우, 화소(310)는 또한 각각의 그룹이 화소에 대응하는 그룹으로 조직된 부화소가 될 수도 있다. 그룹 내의 부화소는 바람직하게는 각각 대응 화소를 위해 지정된 면적의 일부분을 점유하는 다수(예컨대, 3개)의 부화소를 포함하여야 한다. 예컨대, 각각의 화소가 정방형의 형상이면, 부화소는 일반적으로 화소만큼의 높이를 갖지만, 정사각형의 폭의 분수(예컨대, 1/3)의 폭을 갖는다. 부화소는 동일한 크기 및 형상을 가질 수도 있고, 상이한 크기 및 형상을 가질 수도 있다. 각각의 부화소는 화소(310)와 동일한 회로 요소를 포함할 수도 있으며, 디스플레이의 부화소는 서로 상호접속되고, 또한 도 3에 도시된 화소(310)와 같이 행 선택 회로(322)와 열 제어 회로(324)에 접속될 수 있다. 컬러 디스플레이에서, 센서(330)는 각각의 화소와 관련된다. 설명의 편의를 위해, 본 명세서에서의 "화소"라는 표현은 화소 또는 부화소 중의 하나를 의미한다.

센서(330) 및 화소(310)는 동일한 기관에 형성될 수도 있고, 상이한 기관에 형성될 수도 있다. 일실시예에서, 디스플레이(300)는 도 4에 예시된 바와 같이 디스플레이 요소(301) 및 센서 요소(303)를 포함한다. 디스플레이 요소(301)는 화소(310)를 포함하는 한편, 센서 요소(303)는 제2 기관(303) 상에 형성된 센서(330), 또 다른 세트의 행 라인(312) 및 또 다른 세트의 열 라인(314)을 포함한다. 센서 요소(303)는 또한 "Color Filter Integrated with Sensor Array Flat Panel Display"를 발명의 명칭으로 하여 2005년 4월 6일자로 출원되어 공동 양수된 미국 출원 대리인 문서 번호 186351/US/2/RMA/JJZ(474125-35)에 개시된 바와 같이 디스플레이용의 컬러 필터가 센서(330)에 통합된 때에는 컬러 필터 요소(20, 30, 40)를 포함할 수도 있으며, 상기 특허 출원 또한 본 명세서에 참고자료로 통합되어 있다.

2개의 요소가 함께 디스플레이(300)를 형성할 때, 디스플레이 요소(301) 상의 전기 접촉 패드 또는 핀(306-1)은 센서 요소(303) 상의 행 라인(312)을 행 제어 회로(322)(도 3에는 도시되지 않음)에 접속시키기 위해 점선 "aa"로 나타내어진 바와 같이 센서 요소(303) 상의 전기 접촉 패드(306-2)와 정합된다. 한편, 디스플레이 요소(301) 상의 전기 접촉 패드 또는 핀(308-1)은 열 라인(314)을 열 제어 회로(324)(도시되지 않음)에 접속시키기 위해 점선 "bb"로 나타낸 바와 같이 센서 요소(303) 상의 전기 접촉 패드(308-2)와 정합된다. 예시의 편의를 위해, 접지 라인 및 전원 라인 등의 다른 도전 라인은 도 3에 도시되어 있지 않다.

도 5는 본 발명의 일실시예에 따른 디스플레이(300)의 일구현예를 예시하고 있다. 도시의 명료화를 위해, 단지 하나의 화소, 그 화소에 관련된 센서, 및 각각의 행 라인(312) 및 열 라인(314)만이 도시되어 있다. 실제로는, 디스플레이(300)는 서로 접속되고 또한 도 3 및 도 6에 도시된 바와 같이 한 세트의 행 라인과 한 세트의 열 라인에 의해 주변 회로에 접속되는 복수의 화소 및 센서를 포함할 수도 있으며, 이에 대해서는 아래에 설명된다. 도 5를 참조하면, 디스플레이(300)는 발광 소스(110)와 같은 발광 소자(514)와, 드라이버(120)의 일부로서의 트랜지스터(512), 스위칭 소자(522), 전하 저장 소자 또는 커패시터(524) 및 저항(526)을 포함한다. 디스플레이(300)는 또한 센서(130)로서의 광학 센서(530)와, 제어 유닛(140)의 일부로서의 전압 분할기 저항(542), 비교기(544) 및 트랜지스터(548)를 포함한다.

디스플레이(300)는 또한 라인 선택 전압 Vos을 수신하고 행 라인(312)을 선택하여 라인 선택 전압 Vos를 출력하도록 구성된 라인 선택기(VoSS)(510)를 포함한다. VosS(510)는 시프트 레지스터를 이용하여 구현될 수 있다.

비교기(544)는 데이터 입력 유닛(150)에 접속된 제1 입력 P1, 각각의 열 라인(314)에 접속된 제2 입력 P2, 및 트랜지스터(548)의 게이트 G4에 접속된 출력 P3를 가지며, 트랜지스터(548)는 각각 접지와 열 라인(314)에 접속된 소스와 드레인을 갖는다. 스위칭 소자(522)는 행 라인(312)에 접속된 제1 제어 단자 G1a, 열 라인(314)에 접속된 제2 제어 단자 G1b, 저항(526)을 통해 행 라인(312)에 접속된 입력 DR1, 및 트랜지스터(512)의 제어 단자 G2에 접속된 출력 S1을 갖는다. 커패시터(524)는 트랜지스터(512)와 발광 소자(514) 사이의 회로 노드 S2와 제어 단자 G2 사이에 접속된다. 커패시터(524)는 이와 달리 트랜지스터(512)의 제어 단자 G2와 접지 사이, 트랜지스터(512)의 제어 단자 G2와 드레인 DR2 사이, 또는 제어 단자 G2와 전원 전압 VDD 사이에 접속될 수도 있다.

각각의 광학 센서(530)는 레지스턴스, 커패시턴스, 인덕턴스 등의 측정 가능한 성질, 또는 수신된 방출량에 좌우되는 특징을 갖는 어떠한 적합한 센서도 가능하다. 광학 센서(530)의 예는 레지스턴스가 입사 광속(photon flux)에 따라 변화하는 감광성 저항이거나, 또는 소스-드레인 레지스턴스가 입사 광속에 좌우되는 광학 트랜지스터이다. 도 5에 도시된 바와 같이, 광학 센서가 광학 트랜지스터일 때, 광학 센서(530)는 그 게이트와 드레인이 각각의 행 라인(312)에 연결되고, 그 소스가 각각의 열 라인(314)에 연결된다. 도 2에 도시된 바와 같이, 광학 센서가 감광성 저항일 때, 도 2에 도시된 바와 같이 누화를 방지하기 위해 고립 트랜지스터가 제공될 수도 있다. 고립 트랜지스터는 감광성 저항과 각각의 열 라인(314) 사이에 직렬로 접속될 것이며, 그 게이트가 각각의 행 라인(312)에 접속된다. 그러므로, 각각의 광학 센서(530)는 물질의 표면에 떨어지는 또는 충돌하는 방사 강도에 따라 변화하는 하나 이상의 전기적 성질을 갖는 적어도 한 가지 유형의 물질을 포함할 수도 있다. 이러한 물질로는 비정질 실리콘(a-Si), 카드뮴 셀레나이드(CdSe), 실리콘(Si), 및 셀레늄(Se) 등이 있으며, 반드시 이러한 것으로만 제한되지는 않는다. 광 다이오드 등의 다른 방사 민감성 센서가 사용될 수도 있다.

발광 소자(514)는 일반적으로 소자를 통해 흐르는 전기 전류 또는 소자 양단의 전기 전압 등의 전기적 양에 응답하여 방출광 등의 방사(radiation)를 발생시키는 본 기술분야에 공지된 어떠한 발광 소자도 가능하다. 발광 소자(514)의 예로는 임의의 파장 또는 복수의 파장에서 광을 방출하는 유기 발광 다이오드(OLED) 또는 발광 다이오드(LED) 등이 있으며, 이러한 것으로만 제한되지는 않는다. 전계발광 셀, 무기 발광 다이오드, 및 진공 형광 디스플레이, 전계 방출 디스플레이, 플라즈마 디스플레이에 사용되는 다이오드를 포함하는 다른 유형의 발광 소자가 사용될 수도 있다. 일실시예에서, OLED가 발광 소자(514)로서 사용되고 있다.

발광 소자(214)와 마찬가지로, 발광 소자(514)는 이후에는 간혹 OLED(514)로 지칭되기도 한다. 그러나, 이것은 본 발명이 발광 소자(514)로서 OLED를 이용하는 것으로 제한되는 것을 의미하지는 않는다. 또한, 본 발명을 간혹 평판형 디스플레이에 관련하여 설명하지만, 본 명세서에 개시된 실시예의 다수의 특징은 평판형 또는 패널형이 아닌 디스플레이에도 적용할 수 있다.

트랜지스터(212)와 마찬가지로, 트랜지스터(512)로는 제1 단자, 제2 단자 및 적어도 하나의 제어 단자를 가지며 제1 단자와 제2 단자 사이의 전류가 제어 단자에 인가된 제어 전압에 좌우되는 어떠한 유형의 트랜지스터 또는 제어 소자도 가능하다. 일실시예에서, 트랜지스터(512)는 제1 단자가 드레인 DR2이고 제2 단자가 소스 S2이며 제어 단자가 게이트 G2인

TFT이다. 트랜지스터(512)와 발광 소자(514)는 전원 전압  $V_{DD}$ 와 접지 사이에서 직렬 접속되며, 트랜지스터(512)의 제1 단자가  $V_{DD}$ 에 접속되고, 트랜지스터(512)의 제2 단자가 발광 소자(514)에 접속되며, 제어 단자가 스위칭 소자(522)를 통해 램프 전압 출력 VR에 접속된다. TFT(박막 트랜지스터)에 사용된 반도체 물질은 비정질 실리콘, 폴리-실리콘 및 카드뮴 셀레나이드 등을 포함하지만, 이러한 것으로만 제한되지는 않는다.

트랜지스터(548)로는 제1 단자, 제2 단자 및 제어 단자를 갖고 제1 단자와 제2 단자 사이의 전류가 제어 단자에 인가되는 제어 전압에 좌우되는 어떠한 유형의 전계효과 트랜지스터(TFT)도 가능하다. 일실시예에서, 트랜지스터(548)는 제1 단자가 열 라인(314)에 접속된 드레인 DR4이고, 제2 단자가 접지에 접속된 소스 S4이고, 제어 단자가 VC(544)의 출력 P3에 접속된 게이트 G4이다.

일실시예에서, 스위칭 소자(522)는 더블 게이트형 TFT, 즉 입력(또는 드레인) DR1과 출력(또는 소스) S1 사이의 단일 채널과 채널 위의 2개의 게이트 G1a 및 G1b를 갖는 TFT이다. 더블 게이트는 TFT(522)를 도통 상태로 하기 위해서는 양쪽의 게이트에 동시에 논리 하이 가 인가될 필요가 있기 때문에 논리 회로에서의 AND 함수처럼 작용한다. 더블 게이트형 TFT가 바람직하지는 않지만, AND 논리 함수를 구현하는 어떠한 스위칭 소자도 스위칭 소자(522)로서 사용하는데 적합하다. 예컨대, 2개의 직렬 접속된 TFT 또는 다른 유형의 트랜지스터가 스위칭 소자(522)로서 사용될 수도 있다. AND 논리 함수를 구현하는 더블 게이트형 TFT 또는 다른 소자를 스위칭 소자(522)로서 사용하는 것은 화소 사이의 누화를 감소시키는데 도움을 주면, 이에 대해서는 상세히 후술될 것이다. 누화가 주요 사안이 아니거나 누화를 감소 또는 제거시키기 위해 다른 수단이 사용된다면, 게이트 G1a와 이 게이트 G1a의 행 라인(312)에의 접속이 요구되지 않으며, 열 라인(314)에 접속된 단일 제어 게이트를 갖는 TFT를 스위칭 소자(522)로서 사용할 수도 있다.

도 5는 데이터 입력 유닛(150)의 블록도를 도시하고 있으며, 그 구조 및 기능은 도 2에 도시된 데이터 입력 유닛과 거의 유사하다. 그러므로, 도 5에서의 데이터 입력 유닛(150)은, 선택된 행의 화소의 각각의 화소에 대하여, 그 화소에 대한 특정의 휘도에 대응하는 아날로그 전압값을, 그 화소가 존재하는 열과 관련된 비교기(544)의 입력 P1에 대한 기준 전압으로서 제공한다.

일실시예에서, 비교기(244)는 전압 비교기이며, 이 비교기는 자신의 2개의 입력 P1 및 P2에서의 전압 레벨을 비교하여, P1이 P2 보다 더 클 때에는 출력 P3에서 네거티브 서플라이 레일(예컨대, 0 볼트)를 발생시키고, P1이 P2 이하일 때에는 출력 P3에서 포지티브 서플라이 레일(예컨대, +10 볼트)을 발생시킨다. 포지티브 서플라이 레일은 트랜지스터(548)에 대한 논리 하이에 대응하는 한편, 네거티브 서플라이 레일은 트랜지스터(548)에 대한 논리 로우에 대응한다. 일실시예에서, 라인 선택 전압  $V_{os}$ 은 시간에 따라 변화하지 않고, 제어 게이트 G1a 및 G3와 관련된 턴온 전압 이상의 일정한 레벨이다. 도 5에 도시된 화소를 포함하는 행과 같은 화소의 행을 선택하기 위해,  $V_{osS}$ (510)는 도면에 도시된 바와 같은 행 라인(312)을 선택하여 라인 선택 전압  $V_{os}$ 를 출력하고, 이 라인 선택 전압은 스위칭 소자(522)의 게이트 G1a 및 광학 센서(530)(광학 센서가 도 5에 도시된 광학 트랜지스터인 경우), 또는 광학 센서(530)에 접속된 고립 트랜지스터(광학 센서가 광학 저항인 경우)를 턴온시킨다. 초기에, OLED(514)가 광을 방출하기 전에, 광학 센서(530)는 전류 흐름에 대하여 최대의 레지스턴스를 가지며, VC(544)의 입력 핀 P2 상의 전압은  $V_{os}$ 가 전압 분할기 저항(542)과 광학 센서(530) 사이에 분할되기 때문에 최소로 된다. 일실시예에서, 전압 분할기 저항(542)의 레지스턴스 R은 특정  $V_{os}$ (예컨대, 10볼트)에 대해 VC(544)의 입력 핀 P2에서의 최소 전압이 특정의 초기값(예컨대, 5볼트)이 되도록 선택되며, 이 특정의 초기 전압은 스위칭 소자(522)의 게이트 G1b를 턴온시키는데 요구되는 전압이다. 따라서, 한 행의 화소가 선택될 때, 그 행의 각각의 화소에서의 양자의 게이트 G1a 및 G1b는 개방 상태로 되어, 그 화소의 스위칭 소자(522)가 그 입력 DR1과 출력 S1 사이에서 도통하게 된다.

일실시예에서, 저항(542)의 레지스턴스 R은 약 1gig 옴이며, 그 최소치에서의 광학 센서(530)의 레지스턴스 또한 약 1gig 옴이다. 따라서,  $V_{os}$ 가 약 10볼트일 때, 스위칭 소자(522)의 게이트 G1b 상에는 5볼트의 전압이 존재할 것이다.

스위칭 소자(522)가 턴온될 때, 저항(526)은 커패시터(524)와 저항(512)의 게이트 커패시턴스에 직렬 접속된다. 따라서, 라인 선택 전압  $V_{os}$ 에 대해 RC 네트워크가 존재하여, 트랜지스터(512)의 게이트 및 커패시터(524)를 충전시킨다. 일실시예에서, 저항(526)의 레지스턴스값 R1은 RC 네트워크와 관련된 RC 시상수가 지연량과 관련된 라인 어드레스 시간의 지수가 되도록 선택된다. 예컨대, 초당 60 프레임을 실행하는 100 라인의 평판 디스플레이에 대해, 라인 어드레스 시간은 약 167 $\mu$ s이다. 일실시예에서, 저항(526)의 레지스턴스 R1은 약 25M $\Omega$ 이며, 커패시터(524)와 트랜지스터(524)의 게이트 커패시턴스의 합성 커패시턴스는 약 3pF이다. 이 값은 75 $\mu$ s RC 시상수를 제공하여, 커패시터(524)와 트랜지스터(512)의 게이트 G2로 하여금 라인 어드레스 시간 동안  $V_{os}$  전압 부근까지 충전되도록 한다. 그러므로, 주변 회로 대신에 화소 내부에 램프 기능부(ramp function)가 발생되며, 이에 의해 필요한 접속을 제공하기 위해 추가의 도전 라인이 요구될 것이다. 그 결과, 디스플레이(300) 내의 화소를 클래스 외부의 제어 회로에 접속시키기 위해 요구된 전기 접속의 수는 현저하게 감소

된다. 디스플레이 회로(100)에 의해 요구되는 대략 10,000개의 전기 접속 대신에, 디스플레이(300)는 약 5,000개 정도의 접속만을 필요로 할 것이다. 또한, 디스플레이 글래스 내의 도전 라인의 수의 감소에 의해, 상이한 층의 도전 라인 간의 교차점이 감소되고, 그에 따라 도전 라인의 층간의 유전체에 존재할 수도 있는 핀홀로 인한 수율 손실이 감소된다.

전술한 처리는, 화소에 대한 특정의 휘도가 도달하고 입력 P2에서의 전압이 그 화소가 존재하는 열에 대응하는 비교기(544)의 입력 P1에서의 기준 전압과 동일하게 될 때까지, 그 화소의 발광 소자(514)가 휘도가 단계적으로 상승할 때에 선택된 행의 각각의 화소에서 수행된다. 입력 P1에서의 전압에 동일하게 되는 입력 P2에서의 전압에 응답하여, 비교기(544)의 출력 P3는 논리 로우에서 논리 하이로 변경되며, 이에 의해 트랜지스터(548)를 턴온시킴으로써 트랜지스터(522)의 게이트 G1b가 트랜지스터(548)를 통해 접지 전위가 된다. 트랜지스터(548)가 턴온될 때에 트랜지스터(548)를 통한 접지까지의 레지스턴스가 광학 센서(530)를 통한 Vos까지의 레지스턴스보다 수천배 더 작을 수 있기 때문에, 게이트 G1b 상의 전압은 필수적으로 제로가 되고, 스위칭 소자(522)는 턴오프된다. 스위칭 소자(522)가 오프로 되면, Vos와 저항(526)이 TFT(512)의 게이트 G2와 커패시터(524)로부터 단절되기 때문에 RC 네트워크가 깨진다. 게이트 G2의 전압은 더 이상 상승하지 않으며, 그에 따라 화소의 휘도는 특정 레벨로 고정 또는 동결된다.

선택된 행이 기록된 후, 수평 시프트 레지스터 VosS(510)는 행에 대응하는 행 라인(310)에 대한 Vos 출력을 턴오프시키며, 이로써 스위칭 소자(522)와 광학 센서(530)가 턴오프되며, 이에 의해 저장 커패시터(524) 상의 전압을 고정시키고, 그 행의 광학 센서(530)를 다른 행의 광학 센서로부터 고립시킨다. 이러한 상황이 발생할 때, 각각의 비교기(544)의 핀 P2 상의 전압은 저항(542)에 흐르는 전류가 없기 때문에 접지 상태로 진행하여, 전압 비교기(544)의 출력 P3를 반대로 네거티브 서플라이 레일로 복귀시키며, 이에 의해 트랜지스터(548)의 게이트 G4를 턴오프시켜, 디스플레이(300)의 다음 행의 화소에 대한 기록을 준비시킨다.

다음 행의 기록 동안, 도 6에 도시된 바와 같이, 데이터 유닛(150)은 다음 행의 화소에 대한 기준 전압을 출력시키며, VosS(510)는 다음 행과 관련된 행 라인(312)을 선택하여 라인 선택 전압 Vos를 출력하며, 다음 행의 화소가 턴온될 때까지 다음 행의 화소에 대하여 이전의 동작이 반복된다. 이러한 과정은 디스플레이(300)의 모든 행이 턴온되어 프레임이 반복할 때까지 지속된다. 도 5 및 도 6에 의해 예시된 실시예에서, 각각의 스위칭 소자(522)는 더블 게이트, 즉 게이트 G1a 및 G1b를 가지며, 행의 각각의 스위칭 소자(522)의 게이트 각각의 행 라인에 의해 유지된다. 따라서, 후속 행의 기록 동안에는, 게이트 G1b가 도통 상태라 하더라도, 선택되지 않은 행의 스위칭 소자(522)는 관련된 행 라인이 선택되지 않기 때문에 오프 상태로 유지된다. 그러므로, 선택되지 않은 행의 각각의 화소의 커패시터(524)는 다른 화소의 커패시터(524)와 단절된 채로 유지된다. 이로써 방금 기록된 행의 다른 화소의 커패시터(524)들 간의 누화가 제거되어, 선택되지 않은 행의 각각의 화소가 후속 행의 기록 동안에 요구된 방출 레벨을 지속하여 출력한다.

그러므로, 전술한 실시예는 감소된 수의 도전 라인으로 디스플레이의 각각의 화소의 휘도를 제어하는 향상된 방출 피드백 제어 시스템을 제공한다.

전술한 설명으로부터 알 수 있는 바와 같이, 본 발명의 특정 실시예가 예시를 목적으로 설명되었지만, 본 발명의 사상과 범위를 이탈하지 않는 범위 내에서 다양한 변형이 가능하다. 예컨대, TFT 및 FET 소자가 n-채널 소자로서 도면에 도시되어 있지만, p-채널 소자 또한 사용될 수 있다. 또 다른 예로서, 저항(542)은 글래스 외부의 제어 회로에 포함되는 대신 각각의 화소 내에 통합될 수도 있다. 따라서, 전술한 실시예는 본 발명의 사상 및 범위 내의 다양한 회로 솔루션에 일례일뿐이며, 그에 따라 본 발명의 범위는 첨부된 청구범위에 의해 결정된다.

### 도면의 간단한 설명

도 1a는 본 발명의 일실시예에 따른 디스플레이에서의 방출형 피드백 회로의 블록도이다.

도 1b는 본 발명의 일실시예에 따른 복수의 화소를 갖는 디스플레이에서의 방출형 피드백 회로의 블록도이다.

도 2는 본 발명의 일실시예에 따른 디스플레이 회로의 일부분에 대한 개략도이다.

도 3은 본 발명의 다른 실시예에 따른 복수의 화소를 갖는 디스플레이에서의 방출형 피드백 회로의 블록도이다.

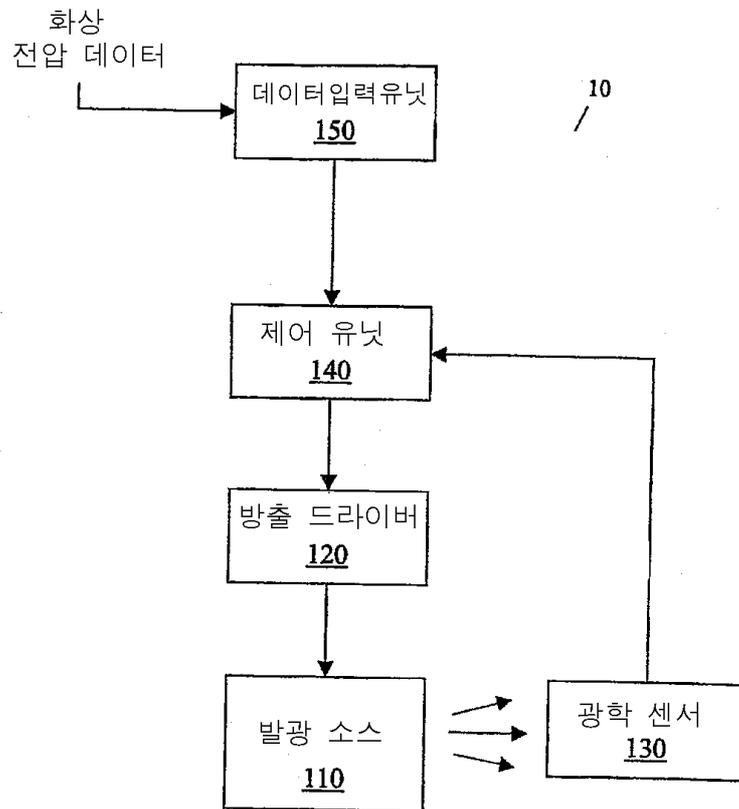
도 4는 2개의 별도의 기판 상에 형성된 도 3에 도시된 방출형 피드백 회로의 블록도이다.

도 5는 도 3에 도시된 디스플레이 회로의 일부분의 개략도이다.

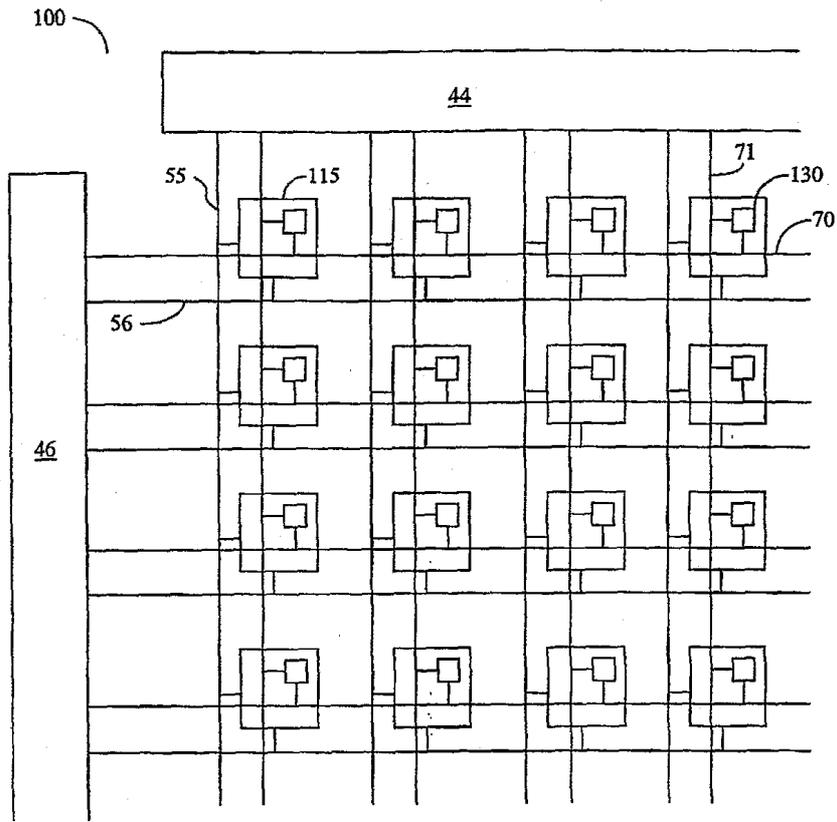
도 6은 본 발명의 실시예에 따른 디스플레이 회로의 개략 확장도이다.

도면

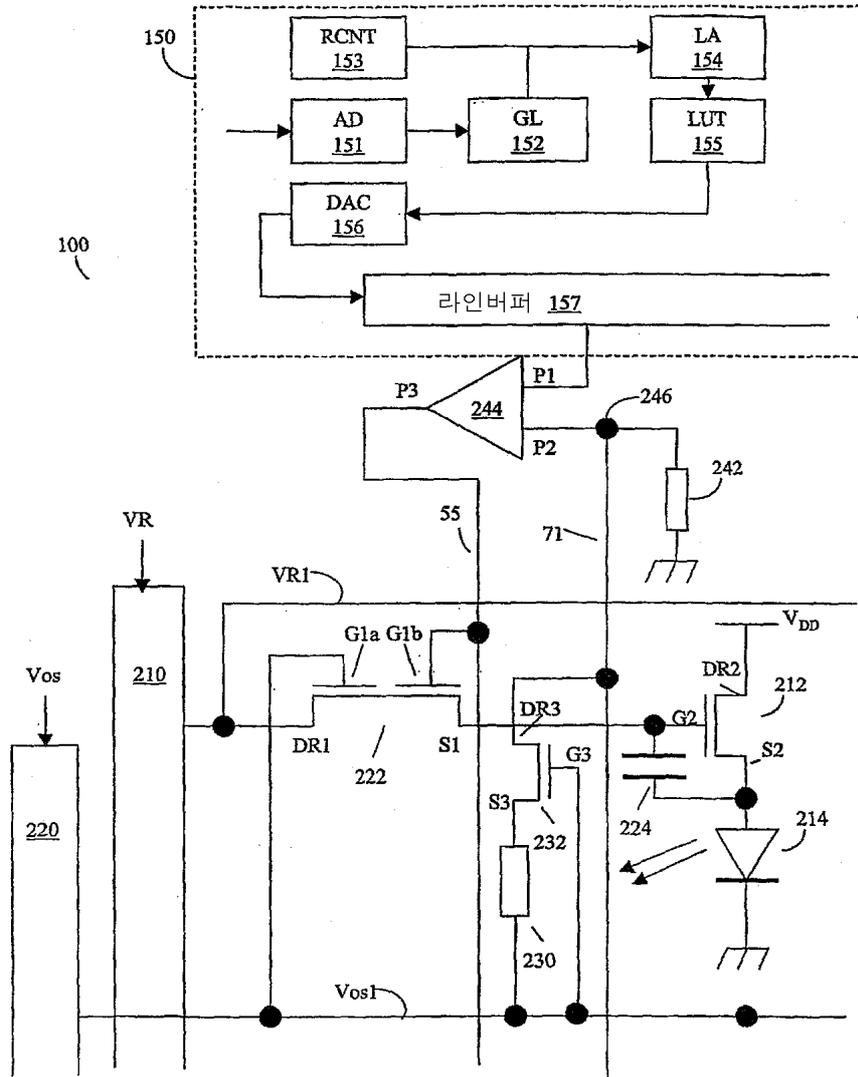
도면1a



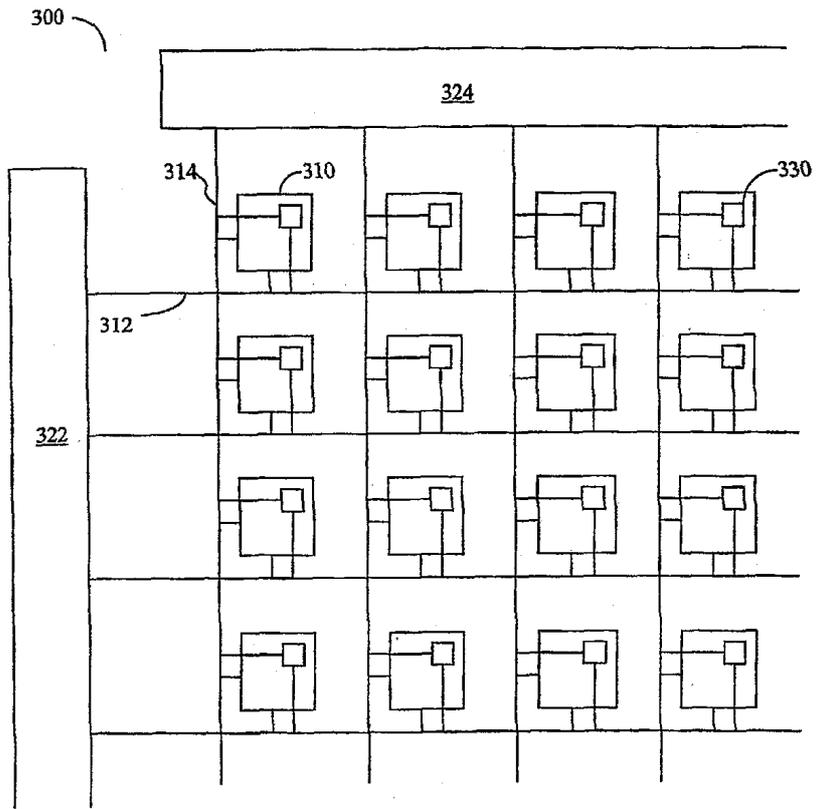
도면1b



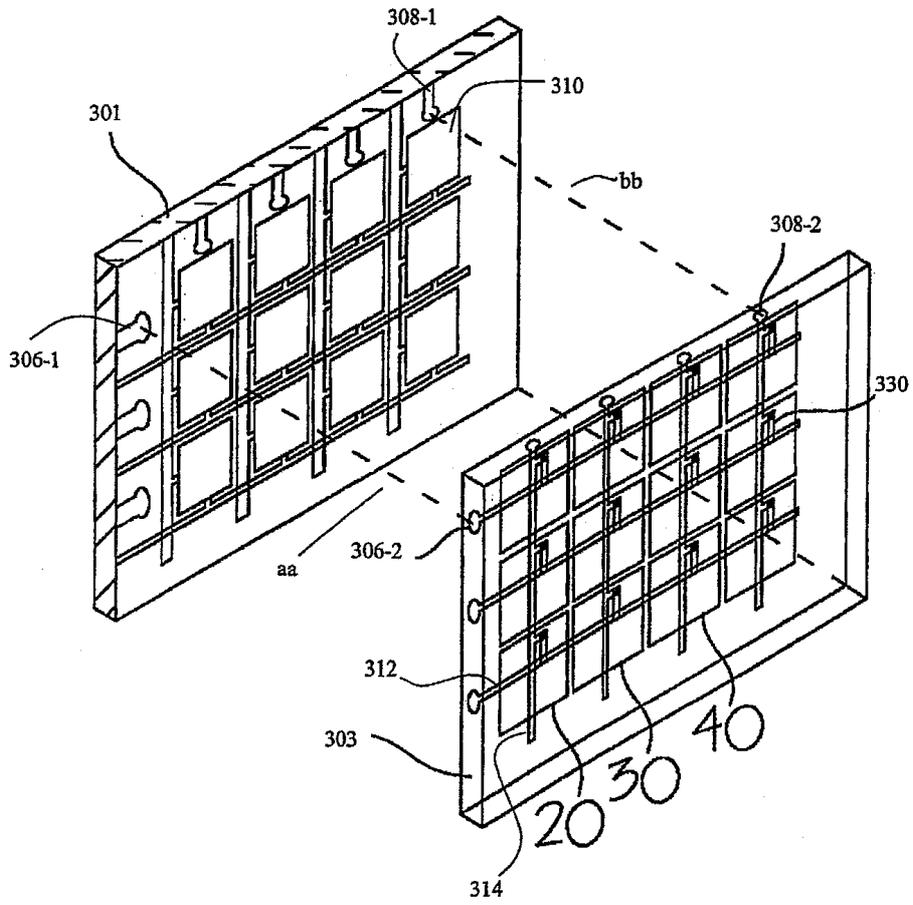
도면2



도면3

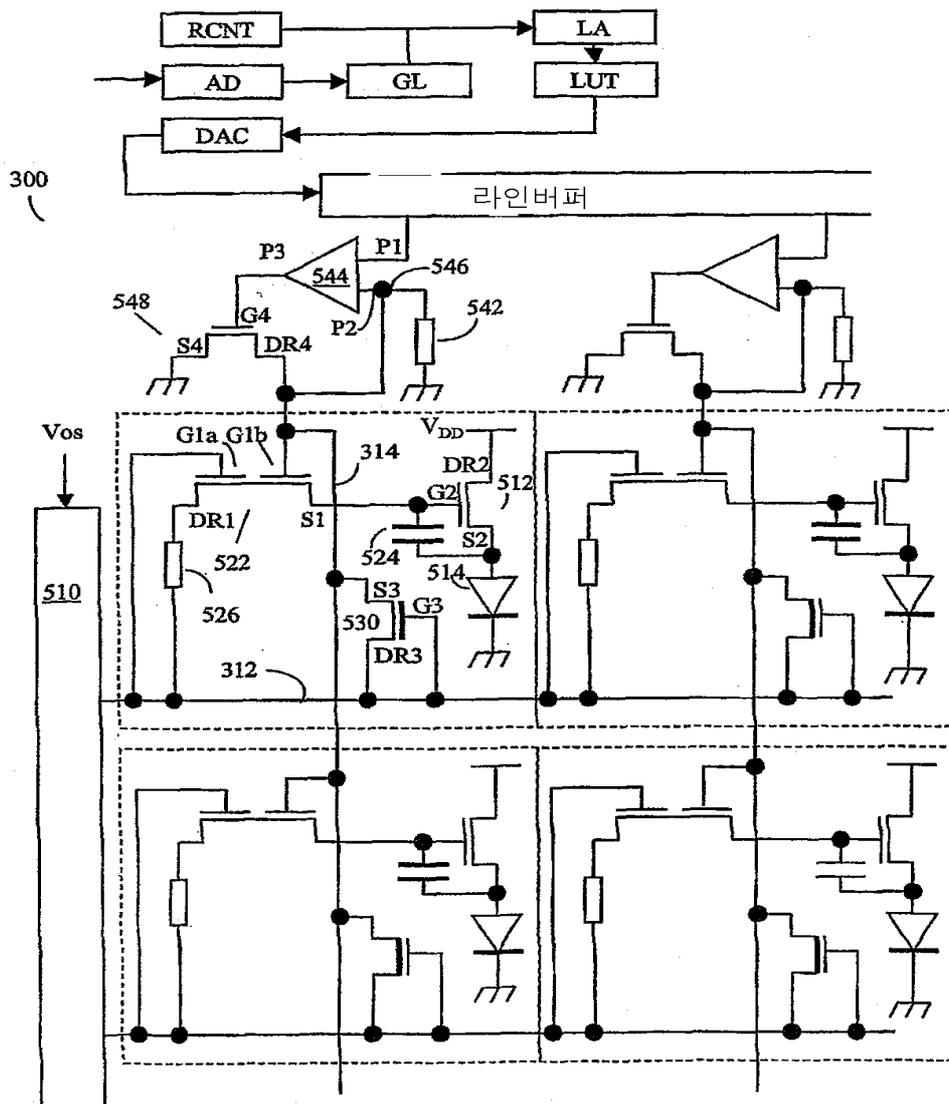


도면4





도면6



专利名称(译)	有源矩阵发射显示器具有更高的稳定性		
公开(公告)号	<a href="#">KR1020070005733A</a>	公开(公告)日	2007-01-10
申请号	KR1020067025059	申请日	2005-04-28
[标]申请(专利权)人(译)	NUELIGHT		
申请(专利权)人(译)	New鼻子炮升级		
当前申请(专利权)人(译)	New鼻子炮升级		
[标]发明人	NAUGLER W EDWARD JR 너글러더블류에드워드주니어 REDDY DAMODER 레디다모더		
发明人	너글러더블류.에드워드주니어 레디다모더		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/14		
CPC分类号	G09G2320/0295 G09G2310/0259 G09G2300/0842 G09G2360/147 G09G2320/043 G09G2310/027 G09G2330/021 G09G3/3233 G09G2310/066 G09G2360/148 G09G3/3291		
代理人(译)	您是我的专利和法律公司		
优先权	11/116799 2005-04-27 US 60/566191 2004-04-28 US		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明的实施例配备有发光器件，其中每个像素被配置为响应于流动电流通过发光器件发光，其提供具有多个像素的平板显示器和配置的开关元件连接到发光器件并且其被配置为提供通过发光器件的电流并且被配置为响应于晶体管的亮度而关断，随着电流的灯电压（斜坡电压）而增加。施加在晶体管的控制端子和发光器件达到特定电平并将像素的亮度固定到特定电平。由此降低了在非外围设备的每个像素中产生的灯电压的显示导线数。电源晶体管，灯电压，开关元件，发光器件，OLED，RC时间常数。

