



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.

H05B 33/22 (2006.01)

H05B 33/10 (2006.01)

(11) 공개번호

10-2007-0034769

(43) 공개일자

2007년03월29일

(21) 출원번호 10-2005-0089302

(22) 출원일자 2005년09월26일

심사청구일자 2005년09월26일

(71) 출원인 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575

(72) 발명자 천필근
경기 용인시 기흥읍 공세리 삼성SDI중앙연구소
이승아
경기 용인시 기흥읍 공세리 삼성SDI중앙연구소

(74) 대리인 박상수

전체 청구항 수 : 총 9 항

(54) 양면 발광 유기전계발광표시장치 및 그 제조 방법

(57) 요약

본 발명은 양면 발광 유기전계발광표시장치에 관한 것으로서, 전면발광 영역 및 배면발광 영역으로 이루어지는 단위 화소를 구비한 기관에서, 상기 기관 상의 전면발광 영역의 소정 영역에 형성된 평탄화막과, 상기 평탄화막과 나란히 인접하여 위치하되 상기 기관 상의 배면발광 영역의 소정 영역에 형성된 무기 절연막과, 상기 평탄화막과 무기 절연막 상에 형성된 하부전극과, 상기 하부전극 상에 적어도 유기발광층을 포함하는 유기막과, 상기 유기막 상에 위치하는 상부전극을 포함하는 것을 특징으로 하는 양면 발광 유기전계발광표시장치 및 그의 제조 방법에 관한 것이다.

대표도

도 3

특허청구의 범위

청구항 1.

제1 영역 및 제2 영역으로 이루어지는 단위 화소를 구비한 기관과;

상기 기관 상의 제1 영역의 소정 영역에 형성된 평탄화막과;

상기 평탄화막과 나란히 인접하여 위치하되, 상기 기관 상의 제2 영역의 소정 영역에 형성된 무기 절연막과;

상기 평탄화막과 무기 절연막 상에 형성된 하부전극과;

상기 하부전극 상에 적어도 유기발광층을 포함하는 유기막과;

상기 유기막 상에 위치하는 상부전극을 포함하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 2.

제 1항에 있어서,

상기 무기 절연막의 높이는 상기 기판을 기준으로 상기 평탄화막과의 단차가 500Å 이내인 것을 특징으로 하는 유기전계발광표시장치.

청구항 3.

제 1항에 있어서,

상기 무기 절연막은 실리콘 산화막인 것을 특징으로 하는 유기전계발광표시장치.

청구항 4.

제 1항에 있어서,

상기 제1 영역의 하부전극은 투명 전극으로 형성되고 하부에 반사막이 형성되어 있는 것을 특징으로 하는 유기전계발광표시장치.

청구항 5.

제 1항에 있어서,

상기 제2 영역의 하부전극은 투명 전극으로 형성되어 있는 것을 특징으로 하는 유기전계발광표시장치.

청구항 6.

제1 영역 및 제2 영역으로 이루어지는 단위 화소를 구비한 기판을 제공하고;

상기 기판 상의 제1 영역의 소정 영역에 평탄화막을 형성하며;

상기 평탄화막과 나란히 인접하여 위치하되, 상기 기판 상의 제2 영역의 소정 영역에 무기 절연막을 형성하고;

상기 평탄화막과 무기 절연막 상에 하부전극을 형성하며;

상기 하부전극 상에 적어도 유기발광층을 포함하는 유기막을 형성하고;

상기 유기막 상에 위치하는 상부전극을 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조 방법.

청구항 7.

제 6항에 있어서,

상기 무기 절연막의 높이는 상기 기판을 기준으로 상기 평탄화막과의 단차가 500Å 이내인 것을 특징으로 하는 유기전계 발광표시장치의 제조 방법.

청구항 8.

제 6항에 있어서,

상기 무기 절연막은 실리콘 산화막인 것을 특징으로 하는 유기전계발광표시장치의 제조 방법.

청구항 9.

제 6항에 있어서,

상기 평탄화막은 기판 상부 전체 표면에 형성한 후 제2 영역에서는 제거하되, 상기 평탄화막이 제거된 제2 영역에 무기 절연막을 증착하는 것을 특징으로 하는 유기전계발광표시장치의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 양면 발광 유기전계발광표시장치에 관한 것으로서, 전면발광 영역 및 배면발광 영역으로 이루어지는 단위 화소를 구비한 기판에서, 상기 기판 상의 전면발광 영역의 소정 영역에 형성된 평탄화막과, 상기 평탄화막과 나란히 인접하여 위치하되 상기 기판 상의 배면발광 영역의 소정 영역에 형성된 무기 절연막과, 상기 평탄화막과 무기 절연막 상에 형성된 하부전극과, 상기 하부전극 상에 적어도 유기발광층을 포함하는 유기막과, 상기 유기막 상에 위치하는 상부전극을 포함하는 것을 특징으로 하는 양면 발광 유기전계발광표시장치 및 그의 제조 방법에 관한 것이다.

일반적으로, 유기전계발광표시장치는 전자(electron) 주입 전극(cathode)과 정공(hole) 주입 전극(anode)으로부터 각각 전자(electron)와 정공(hole)을 발광층 내부로 주입시켜, 주입된 전자(electron)와 정공(hole)이 결합한 엑시톤(exciton)이 여기 상태에서 기저 상태로 떨어질 때 발광하는 발광 표시 장치이다.

이러한 원리로 인해 종래의 액정 박막 표시 소자와는 달리 별도의 광원을 필요로 하지 않으므로 소자의 부피와 무게를 줄일 수 있는 장점이 있다.

상기 유기전계발광표시장치를 구동하는 방식은 수동 매트릭스 방식(passive matrix type)과 능동 매트릭스 방식(active matrix type)으로 나눌 수 있다.

상기 수동 매트릭스 방식 유기전계발광표시장치는 그 구성이 단순하여 제조 방법 또한 단순하나 높은 소비 전력과 표시 소자의 대면적화에 어려움이 있으며, 배선의 수가 증가하면 할수록 개구율이 저하되는 단점이 있다.

따라서, 소형의 표시 소자에 적용할 경우에는 수동 매트릭스 방식 유기전계발광표시장치를 사용하는 반면, 대면적의 표시 소자에 적용할 경우에는 능동 매트릭스 방식 유기전계발광표시장치를 사용한다.

또한, 유기전계발광표시장치는 유기발광층으로부터 발생된 광이 방출되는 방향에 따라 배면발광구조와 전면발광구조로 나눌 수 있는데, 배면발광구조는 형성된 기관쪽으로 광이 방출되는 것으로서 상부전극으로 반사전극이나 반사막이 형성되고 하부전극으로 투명전극이 형성된다. 여기서, 유기전계발광표시장치가 박막트랜지스터가 형성되는 능동 매트릭스 방식을 채택할 경우에 박막트랜지스터가 형성된 부분은 광이 투과하지 못하게 되므로 빛이 나올 수 있는 면적이 줄어들 수 있다. 이와 달리, 전면발광구조는 상부전극으로 투명전극이 형성되고 하부전극으로 반사전극이나 반사막이 형성됨으로써 광이 기관쪽과 반대되는 방향으로 방출되어 지므로 빛이 투과하는 면적이 넓어지므로 휘도가 향상될 수 있다. 현재는 하나의 기관 상에 전면발광과 배면발광을 동시에 구현할 수 있는 양면 발광 유기전계발광표시장치가 주목받고 있다.

이하 첨부된 도면을 참조하여 종래 기술에 대하여 설명한다.

도 1은 종래의 양면 발광 유기전계발광표시장치의 단면도를 도시한 것이다.

도 1을 참조하면 기관(100)상에 버퍼층(110)과, 상기 버퍼층(110)의 상부에 비정질 실리콘을 증착하고 결정화하여 폴리 실리콘막을 형성한다. 그런 다음, 상기 폴리실리콘막을 패터닝하여 반도체층(130)을 형성한다. 그후, 상기 기관(100) 상에 게이트 절연막(120)을 증착한다.

상기 게이트 절연막(120) 상부에 게이트 메탈을 증착하고, 상기 게이트 메탈을 패터닝하여 반도체층(130) 상부의 게이트 절연막(120) 상에 게이트 전극(138)을 형성한다. 그리고, 상기 게이트 전극(138)을 마스크로 사용하여 도전형의 불순물을 소정 도핑함으로써 소오스 영역(132)과 드레인 영역(136)을 형성한다. 상기 소오스 영역(132)과 드레인 영역(136)의 사이에 위치한 불순물이 도핑되지 않은 영역은 채널 영역(134)으로 작용한다.

상기 소오스 영역(132)과 드레인 영역(136)이 형성된 기관(100) 상에 산화막으로 이루어지는 층간 절연막(140)을 형성하고, 상기 층간 절연막(140)을 사진 식각하여 소오스 영역(132)과 드레인 영역(136)의 일부를 노출시키는 콘택홀(156,158)을 형성한다.

상기 콘택홀(156,158)을 포함한 층간 절연막(140) 상에 도전 물질을 증착한 후, 상기 도전 물질을 패터닝하여 콘택홀(156)을 통해 소오스 영역(132)에 연결되는 소오스 전극(152)과 콘택홀(158)을 통해 드레인 영역(136)에 연결되는 드레인 전극(154)을 형성한다.

상기 소오스/드레인 전극(152,154)이 형성된 기관(100) 상에 평탄화막(150)을 증착하고, 상기 평탄화막(150)에 소오스 전극(152) 또는 드레인 전극(154) 중의 어느 하나, 예를 들면 드레인 전극(154)의 일부분을 노출시키는 비아홀(160)을 형성한다. 이는 후속 공정에서 형성될 하부 전극(165)과 드레인 전극(154)을 연결하기 위함이다.

상기 비아홀(160)을 포함한 평탄화막(150) 상에 하부 전극 물질을 증착한 후, 상기 하부 전극 물질을 패터닝하여 비아홀(160)을 통하여 드레인 전극(154)과 연결되는 하부 전극(165)을 형성한다.

상기 하부 전극(165)은 하나의 단위화소를 제1 영역(I)인 전면발광 영역과 제2 영역(II)인 배면발광 영역으로 나누어 구성한다.

상기 하부 전극(165)은 제1 영역(I)인 전면발광 영역에는 반사막(170)을 형성한 후 투명 전극 물질인 ITO 금속을 제1 영역(I) 및 제2 영역(II)인 배면발광 영역에 함께 증착한 후 패터닝하여 형성한다.

상기 형성된 하부 전극(165) 상에는 하부 전극(165)의 표면 일부를 노출시키는 화소정의막패턴(175)과 적어도 유기발광층을 포함하는 유기막(180)을 형성한다. 이어서 제1 영역(I)인 전면발광 영역에는 상기 유기막(180) 상에 투명 전극으로 상부 전극(190)을 형성하며, 제2 영역(II)인 배면발광 영역에는 상기 상부 전극(192)을 반사 전극으로 형성한다.

그러나, 종래의 양면 발광 유기전계발광표시장치는 평탄화막(150)이 유기막으로 형성되어 질 때 전면발광 영역으로 사용될 때는 문제가 없으나 배면발광 영역으로 사용될 때는 유기막에 의한 투과도 저하로 고품위의 화질을 구현하기 어려웠다. 상기한 문제를 해결하기 위하여 양면 발광 유기전계발광표시장치 구조에서 평탄화막(150)으로 사용되는 유기막을 배면발광 영역에서만 제거하면 발광시 투과도의 저하 문제가 제거되나, 유기전계발광표시장치가 박막트랜지스터가 형성되는 능동 매트릭스 방식을 채택할 경우에 평탄화막(150)의 제거로 인한 단차가 생겨 박막인 하부 전극, 유기막, 상부전극을 적층시 단차 피복성(step coverage)이 좋지 못하여 암점 등의 불량을 유발할 수 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기한 종래 기술의 문제점을 해결하기 위한 것으로서 배면발광 영역의 제거된 유기막인 평탄화막에 무기막인 실리콘 산화물을 적층시킴으로써, 박막트랜지스터가 형성되는 능동 매트릭스 방식에서의 단차로 생기는 불량을 방지하고, 종래의 양면 발광 유기전계발광표시장치보다 배면발광 영역에서의 고휘도를 나타낼 수 있는 양면 발광 유기전계발광표시장치를 얻을 수 있는데 목적이 있다.

발명의 구성

상기한 목적을 달성하기 위하여 본 발명에 따른 유기전계발광표시장치는,

제1 영역 및 제2 영역으로 이루어지는 단위 화소를 구비한 기판과;

상기 기판 상의 제1 영역의 소정 영역에 형성된 평탄화막과;

상기 평탄화막과 나란히 인접하여 위치하되, 상기 기판 상의 제2 영역의 소정 영역에 형성된 무기 절연막과;

상기 평탄화막과 무기 절연막 상에 형성된 하부전극과;

상기 하부전극 상에 적어도 유기발광층을 포함하는 유기막과;

상기 유기막 상에 위치하는 상부전극을 포함하는 것을 특징으로 하는 유기전계발광표시장치와,

상기 무기 절연막의 높이는 상기 기판을 기준으로 상기 평탄화막과의 단차가 500Å 이내인 것과,

상기 무기 절연막은 실리콘 산화막인 것을 특징으로 한다.

상기한 목적을 달성하기 위하여 본 발명에 따른 유기전계발광표시장치의 제조 방법은,

제1 영역 및 제2 영역으로 이루어지는 단위 화소를 구비한 기판을 제공하고,

상기 기판 상의 제1 영역의 소정 영역에 평탄화막을 형성하며,

상기 평탄화막과 나란히 인접하여 위치하되, 상기 기판 상의 제2 영역의 소정 영역에 무기 절연막을 형성하고,

상기 평탄화막과 무기 절연막 상에 하부전극을 형성하며,

상기 하부전극 상에 적어도 유기발광층을 포함하는 유기막을 형성하고,

상기 유기막 상에 위치하는 상부전극을 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조 방법과,

상기 무기 절연막의 높이는 상기 기판을 기준으로 상기 평탄화막과의 단차가 500Å 이내인 것과,

상기 무기 절연막은 실리콘 산화막으로 형성하는 것을 특징으로 한다.

이하, 본 발명에 따른 바람직한 실시예를 첨부하는 도면을 참조하여 더욱 상세하게 설명한다.

도 2는 본 발명에 따른 유기전계발광표시장치의 단위 화소에 대한 평면도이며, 도 3은 도 2의 단위 화소의 A-A'에 대한 단면도로서, 본 발명에 따른 무기 절연막으로 이루어진 유기전계발광표시장치의 단면도이고, 도 4a 내지 도 4h는 본 발명의 실시예에 따른 유기전계발광표시장치를 제조하는 공정을 순서적으로 보여주는 단면도들이다.

본 발명은 실시예로 능동 매트릭스 방식에 대하여 설명을 하지만, 반드시 이에 한정할 것이 아니라 수동 매트릭스 방식에도 적용될 수 있다.

도 2를 참고하면, 일방향으로 배열된 스캔라인(1), 상기 스캔라인(1)과 서로 절연되면서 교차하는 데이터라인(2) 및 상기 스캔라인(1)과 서로 절연되면서 교차하고 상기 데이터라인(2)에 평행하게 공통전원라인(3)이 위치한다. 상기 스캔라인(1), 상기 데이터라인(2) 및 공통전원라인(3)에 의해 다수의 단위 화소, 예를 들면, 적색(R), 녹색(G) 및 청색(B) 중의 어느 하나를 나타내는 단위 화소로 정의된다.

본 발명은 상기 단위 화소에 제1 영역(I) 및 제2 영역(II)으로 이루어져 있다.

이로써, 상기 단위 화소에는 상기 스캔라인(1)에 인가된 신호에 따라 상기 데이터라인(2)에 인가된 데이터 신호를, 예를 들면, 데이터 전압과 상기 공통전원라인(3)에 인가된 전압차에 따른 전하를 축적하는 캐패시터(7) 및 상기 캐패시터(7)에 축적된 전하에 의한 신호를 상기 스위칭 박막트랜지스터(5)를 통해 구동 박막트랜지스터(6)로 입력한다. 이어서 데이터 신호를 입력받은 상기 구동 박막트랜지스터(6)는 하부전극(8), 상부전극 및 두 전극 사이에 유기막을 구비한 상기 유기발광소자(9)에 전기적 신호를 보내 광을 방출하게 한다.

도 3 및 도 4a에 도시되어 있는 바와 같이, 본 발명에 따른 유기전계발광표시장치는 하나의 단위 화소에 제1 영역 및 제2 영역으로 이루어져 있으며, 유리나 합성 수지, 스테인레스 스틸 등의 재질로 이루어진 기판(200) 상에 소정의 두께로 선택적으로 버퍼층(210)을 형성한다. 이때, 상기 버퍼층(210)은 후속 공정으로 형성되는 비정질 실리콘의 결정화 공정시 상기 기판(200) 내의 불순물이 확산되는 것을 방지한다.

다음으로 도 4b에 도시되어 있는 바와 같이, 상기 버퍼층(210)의 상부에 소정의 두께로 비정질 실리콘(도시안됨)을 증착한 후, 상기 비정질 실리콘층을 결정화하고 사진 식각공정으로 패터닝하여 반도체층(230)을 형성하며, 상기 기판(200) 상의 전체 표면 상부에 게이트 절연막(220)을 증착한다. 이때, 상기 게이트 절연막(220)은 실리콘산화막(SiO_2), 실리콘질화막(SiN_x) 또는 그 적층구조를 사용하여 형성할 수 있다.

계속해서, 상기 게이트절연막(220) 상부에 알루미늄(Al) 또는 알루미늄- 네오디뮴(Al-Nd)과 같은 알루미늄 합금의 단일층이나, 크롬(Cr) 또는 폴리브덴(Mo) 합금 위에 알루미늄 합금이 적층된 다중 층으로 게이트전극용 금속층(도시안됨)을 형성하고, 사진식각공정으로 상기 게이트전극용 금속층을 식각하여 상기 반도체층(230)과 대응되는 소정 부분에 게이트전극(238)을 형성한다. 이어서, 상기 게이트 전극(238)을 마스크로 사용하여 도전형의 불순물을 소정 도핑하여 소오스 영역(232)과 드레인 영역(236)을 형성한다. 상기 소오스 영역(232)과 드레인 영역(236)의 사이에 위치한 불순물이 도핑되지 않은 영역은 채널 영역(234)으로 작용한다. 그러나, 상기 도핑 공정은 게이트전극(238)을 형성하기 전에 포토레지스트를 형성하여 진행할 수도 있다.

다음으로, 도 4c에 도시되어 있는 바와 같이, 상기 기판(200) 상에 무기 절연막을 증착하여 소정 두께의 층간 절연막(240)을 형성하고, 상기 층간 절연막(240) 및 게이트 절연막(220)을 사진 식각하여 소오스 영역(232)과 드레인 영역(236)의 일부를 노출시키는 콘택홀(256,258)을 형성한다. 상기 무기 절연막으로는 제2 영역(II)의 투과도가 높도록 하기 위하여 실리콘 산화막으로 하는 것이 바람직하다.

이어서, 도 4d에 도시되어 있는 바와 같이 상기 콘택홀(256,258)을 포함한 층간 절연막(240) 상부에 도전 물질을 증착한 후, 상기 도전 물질을 패터닝하여 콘택홀(256)을 통해 소오스 영역(232)에 연결되는 소오스 전극(252)과 콘택홀(258)을 통해 드레인 영역(236)에 연결되는 드레인 전극(254)을 형성한다. 이때, 상기 도전 물질로는 폴리텡스텐(MoW) 또는 알루미늄-네오디뮴(Al-Nd) 등이 사용될 수 있다.

다음으로, 도 4e에 도시되어 있는 바와 같이 전체표면 상부에 평탄화막(250)을 형성하는데, 소오스/드레인 전극(252,254)이 형성된 기판(200) 상부 전체표면에 평탄화막(250)을 형성한다.

이어서, 도 4f에 도시된 바와 같이 상기 평탄화막(250)을 사진 식각하여 제2 영역(II)의 평탄화막(250)을 제거하고, 동시에 상기 평탄화막(250)에 소오스 전극(252) 또는 드레인 전극(254) 중의 어느 하나, 예를 들어 드레인 전극(254)의 일부분을 노출시키는 비아홀(265)을 형성한다. 이는 후속 공정에서 형성될 하부 전극(272)과 드레인 전극(254)을 연결하기 위함이다.

다음으로, 도 4g에 도시된 바와 같이 상기 평탄화막(250)이 제거된 제2 영역(II)에 무기절연막(260)을 증착하는데, 상기 무기절연막(260)은 화학 기상증착법(CVD) 등에 의해 형성된다. 이때, 상기 무기절연막(260)의 높이는 기판(200) 상의 평탄화막(250) 및 무기절연막(260) 상부에 적층되는 하부전극(272), 유기막(290) 또는 상부전극(300)의 단차로 인한 불량

을 방지하고자 상기 기판(200)을 기준으로 상기 평탄화막(250)과 단차가 500Å 이내 이내로 형성한다. 또한, 상기 무기절연막(260)은 가시광의 투과도가 98~99% 정도인 실리콘 산화물을 사용한다. 상기 실리콘 산화물은 가시광 투과도가 85% 이하인 아크릴보다 투과도가 좋아 제2 영역(II)에서 고휘도의 소자를 얻을 수 있다.

또한, 상기 평탄화막(250)은 박막트랜지스터가 형성된 기판(200)의 상부 부분은 제1 영역(I)이 위치하며, 상기 제1 영역(I)과 나란히 위치한 외측에는 제2 영역(II)이 형성된다.

그 다음, 도 4h에 도시되어 있는 바와 같이 비아홀(265)을 포함한 상면이 평탄한 평탄화막(250) 상에 도전성 물질을 증착하여 비아홀(265)을 통하여 상기 소오스/드레인 전극(252,254) 중 어느 하나, 예를 들면 드레인 전극(254)에 접속되는 하부 전극(272)을 형성한다.

상기 기판(200) 상의 제1 영역(I)에는 반사막(270)이 형성되는데, 상기 반사막(270)은 후속 공정에서 형성되는 유기막(290)에서 나오는 빛을 기판(200)과 반대 방향으로 반사시키기 위하여 형성한다.

여기서, 상기 하부전극(272)은 애노드 전극으로 작용하며, 제1 영역(I)에는 반사막(270)을 포함한 투명 전극을 형성하고, 제2 영역(II)에는 투명 전극만을 형성하도록 하여 양면 발광 구조의 유기발광소자를 구현할 수 있다. 이때, 반사막(270)의 물질로는 은(Ag), 알루미늄(Al), 크롬(Cr), 몰리브덴(Mo), 텅스텐(W), 티타늄(Ti) 및 tantalum(Ta)의 단일 금속 및 이들의 합금 등이 사용되고 있으며, 상기 하부전극(272)의 투명 전극의 구성 물질로는 일함수가 높은 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide) 등이 사용될 수 있고, 반사 효율 및 일함수 등을 고려하여 알루미늄(Al) 또는 이의 합금과 ITO가 가장 폭 넓게 사용되고 있다.

이어서, 전체 표면 상부에 화소정의막(도시안됨)을 형성한다. 이때, 상기 화소정의막은 폴리이미드(polyimide), 벤조사이클로부텐계 수지(benzocyclobutene series resin), 페놀계 수지(phenol resin) 및 아크릴레이트(acrylate)로 이루어진 군에서 선택되는 1종의 물질로 형성할 수 있다. 상기과 같은 박막은 노광 및 현상 공정으로 실시되는 사진 공정에 의해 패터닝이 가능하다.

그 다음, 사진 공정으로 상기 화소정의막을 패터닝하여 발광영역을 노출시키는 화소정의막패턴(280)을 형성한 후, 상기 화소정의막패턴(280)에 의해 노출되는 하부 전극(272)의 표면에 적어도 유기발광층을 포함하는 유기막(290)을 제1 영역(I)과 제2 영역(II) 상부에 형성한다.

다음, 도 3에 도시되어 있는 바와 같이 기판(200) 상의 상기 유기막(290) 상부에 상부 전극(300,302)을 형성한다. 상기 제1 영역(I)과 제2 영역(II)에 형성되어 있는 상부 전극(300,302)은 캐소드 전극으로 작용하며, 상기 제1 영역(I)에 형성된 상부 전극(300)은 투명 전극으로 형성하되 일함수가 낮은 도전성의 금속으로 Mg, Ca, Al, Ag 및 이들의 합금으로 이루어진 군에서 선택된 1종의 물질로 형성하고, 상기 제2 영역(II)에 형성된 상부 전극(302)은 배면발광 구조로 할 때는 반사 전극으로 형성하며 양면발광 구조로 할 때는 투과 전극으로 형성한다.

발명의 효과

상기한 바와 같이 본 발명에 따르면, 배면발광 영역의 평탄화막이 제거된 위치에 무기절연막을 적층시켜 단차로 생기는 불량을 방지하고, 가시광 투과가 좋은 실리콘 산화물을 사용하여 종래의 양면 발광 유기전계발광소자보다 배면발광 영역에서 고휘도를 얻을 수 있다.

도면의 간단한 설명

도 1은 종래의 유기전계발광표시장치의 단면도이다.

도 2는 본 발명에 따른 유기전계발광표시장치의 단위화소에 대한 평면도이다.

도 3는 본 발명에 따른 무기 절연막으로 이루어진 유기전계발광표시장치의 단면도로서, 도 2의 단위화소의 A-A'에 대한 단면도이다.

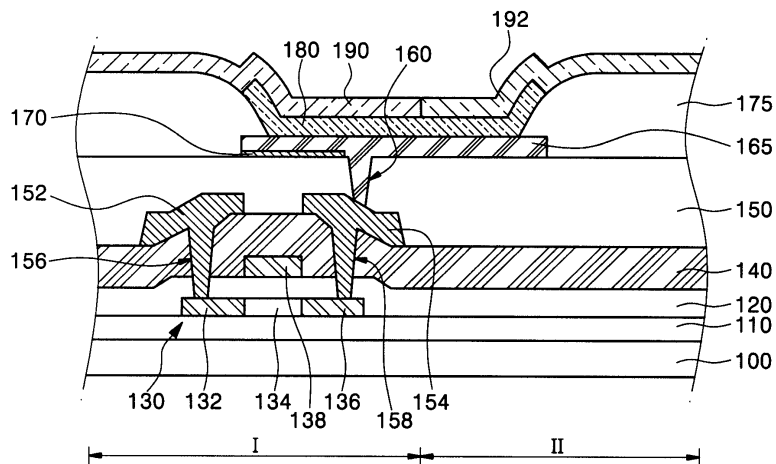
도 4a 내지 도 4h는 본 발명에 따른 유기전계발광표시장치를 제조하는 공정을 순서적으로 보여주는 단면도들이다.

<도면의 주요 부분에 대한 부호의 설명>

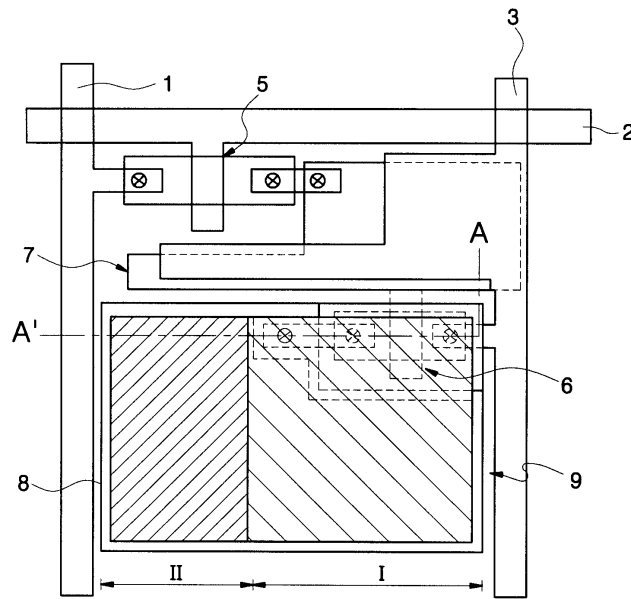
1. 스캔라인 2. 데이터라인
3. 공통전원라인 5. 스위칭 박막트랜지스터
6. 구동 박막트랜지스터 7. 캐패시터
8. 하부전극 9. 유기발광소자
- 100, 200. 기판 110, 210. 버퍼층
- 120, 220. 게이트절연막 130, 230. 반도체층
- 132, 232. 소오스영역 134, 234. 채널영역
- 136, 236. 드레인영역 138, 238. 게이트전극
- 140, 240. 층간절연막 150, 250. 평탄화막
- 152, 252. 소오스전극 154, 254. 드레인전극
- 156, 158, 256, 258. 콘택홀 160, 265. 비아홀
260. 무기절연막 170, 270. 반사막
- 165, 272. 하부전극 175, 280. 화소정의막패턴
- 180, 290. 유기막 190, 192, 300, 302. 상부전극
- I. 제1 영역 II. 제2 영역

도면

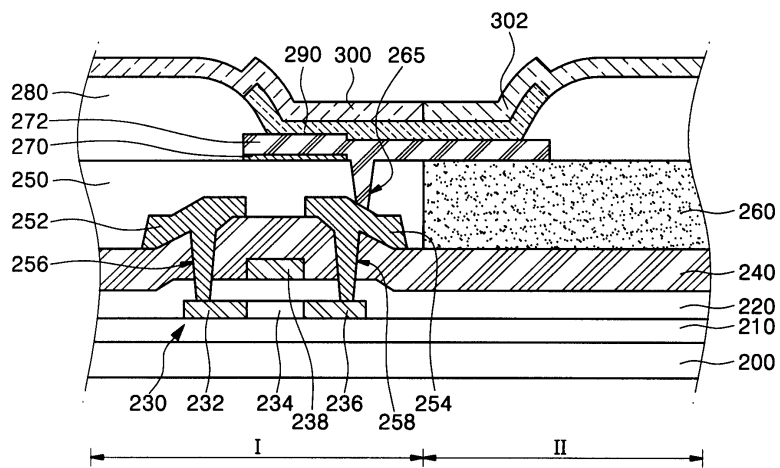
도면1



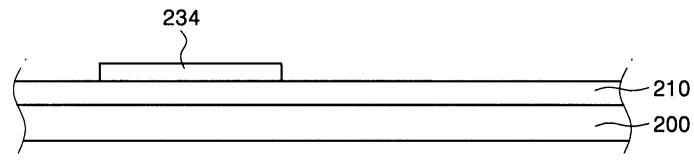
도면2



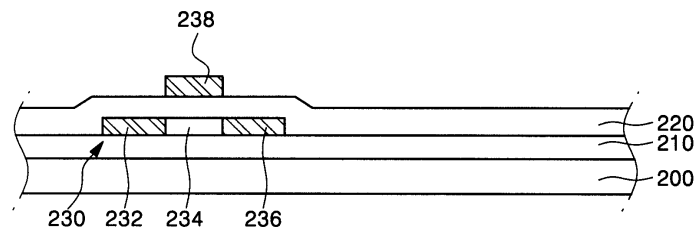
도면3



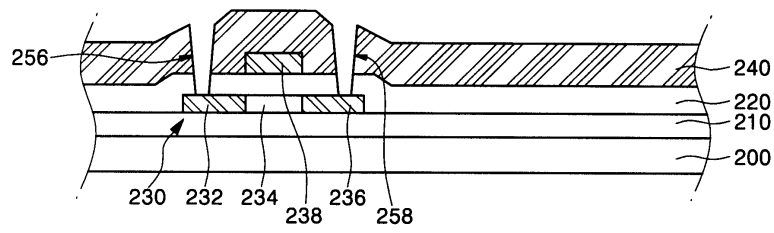
도면4a



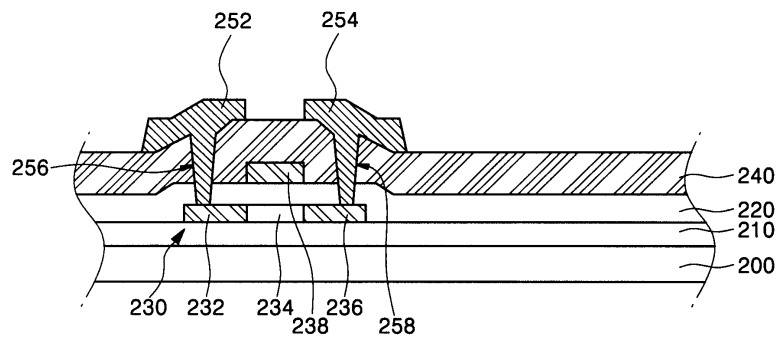
도면4b



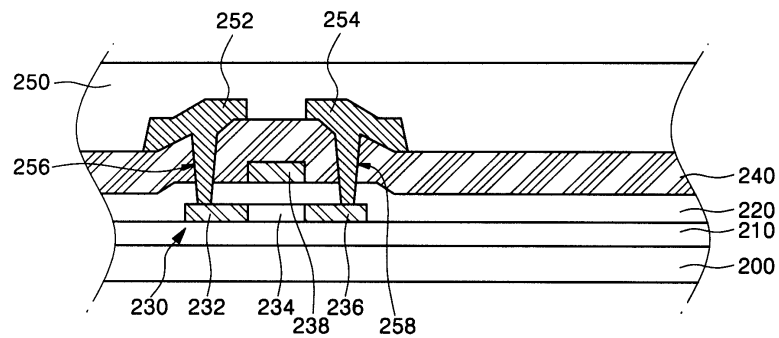
도면4c



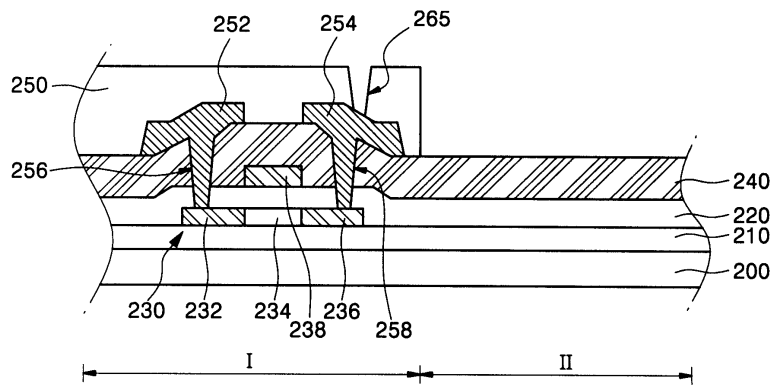
도면4d



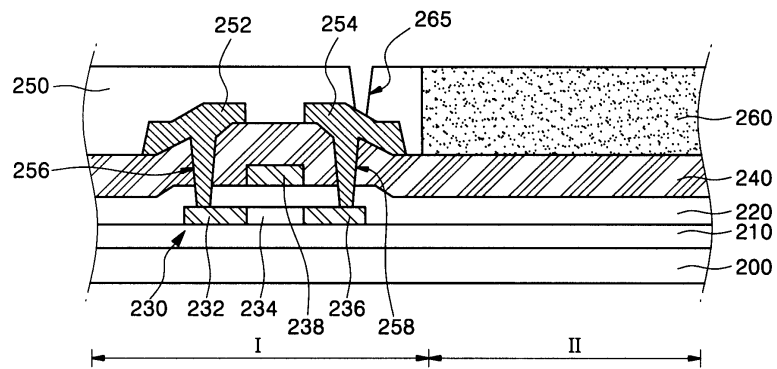
도면4e



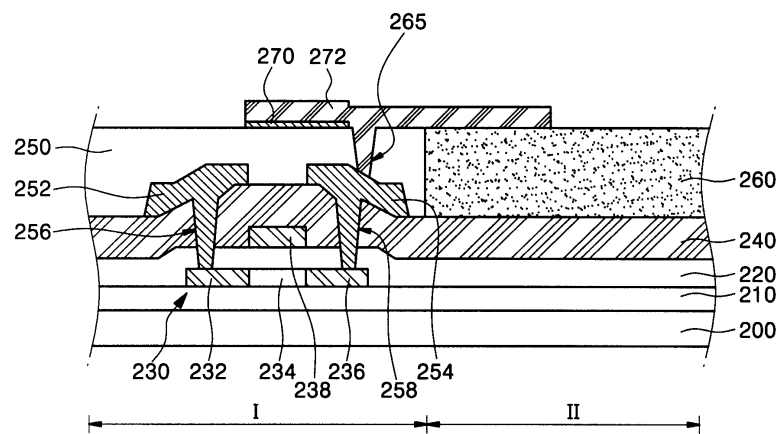
도면4f



도면4g



도면4h



专利名称(译)	双面发光有机电致发光显示装置及其制造方法		
公开(公告)号	KR1020070034769A	公开(公告)日	2007-03-29
申请号	KR1020050089302	申请日	2005-09-26
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	CHUN PIL GEUN 천필근 LEE SEUNG AH 이승아		
发明人	천필근 이승아		
IPC分类号	H05B33/22 H05B33/10		
CPC分类号	H01L27/3258		
代理人(译)	PARK, 常树		
其他公开文献	KR100731753B1		
外部链接	Espacenet		

摘要(译)

用途：提供一种双面有机发光二极管及其制造方法，以通过在后发光区域上层叠无机绝缘层来防止由台阶部分引起的缺陷。

