



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0111991
(43) 공개일자 2010년10월18일

(51) Int. Cl.

H05B 33/26 (2006.01) G06F 3/048 (2006.01)

H01L 51/50 (2006.01)

(21) 출원번호 10-2009-0030505

(22) 출원일자 2009년04월08일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

최호원

대구 달서구 용산동 영남우방2차 105-1109

이재도

경북 구미시 공단동 191-1번지

서상우

경북 구미시 봉곡동 LG인재관 215호

(74) 대리인

특허법인로얄

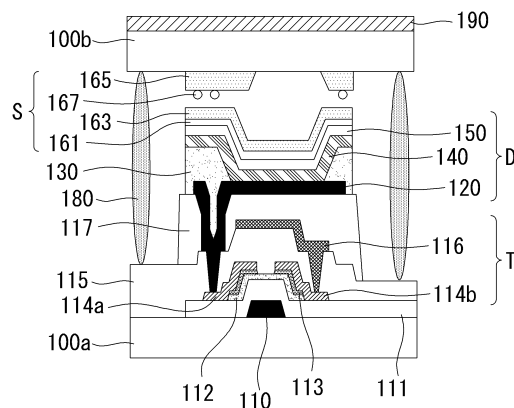
전체 청구항 수 : 총 10 항

(54) 유기전계발광표시장치

(57) 요약

본 발명의 실시예는, 제1기판의 일면 상에 위치하는 서브 픽셀들과, 제1기판과 합착 밀봉되는 제2기판을 포함하는 패널; 서브 픽셀들 상에 위치하는 층간막과, 층간막 상에 위치하는 제1전극부와, 서브 픽셀들과 마주보는 면인 제2기판의 일면 상에 위치하는 제2전극부를 포함하는 전극부; 및 전극부에 연결된 감지부를 포함하는 유기전계발광표시장치를 제공한다.

대표도 - 도7



특허청구의 범위

청구항 1

제1기판의 일면 상에 위치하는 서브 픽셀들과, 상기 제1기판과 합착 밀봉되는 제2기판을 포함하는 패널;

상기 서브 픽셀들 상에 위치하는 층간막과, 상기 층간막 상에 위치하는 제1전극부와, 상기 서브 픽셀들과 마주 보는 면인 상기 제2기판의 일면 상에 위치하는 제2전극부를 포함하는 전극부; 및

상기 전극부에 연결된 감지부를 포함하는 유기전계발광표시장치.

청구항 2

제1항에 있어서,

상기 감지부는,

사용자가 상기 패널을 터치하면 상기 제1전극부 및 상기 제2전극부 간의 저항 변화를 인식하여 터치된 위치를 감지하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 3

제1항에 있어서,

상기 제1전극부 및 상기 제2전극부는 해당 층에서 각각 분할 형성된 것을 특징으로 하는 유기전계발광표시장치.

청구항 4

제1항에 있어서,

상기 제1전극부 및 상기 제2전극부 중 하나는 해당 층에서 분할 형성되고 다른 하나는 해당 층에서 공통으로 형성된 것을 특징으로 하는 유기전계발광표시장치.

청구항 5

제1항에 있어서,

상기 제1전극부 및 상기 제2전극부는 해당 층에서 각각 공통으로 형성된 것을 특징으로 하는 유기전계발광표시장치.

청구항 6

제1항에 있어서,

상기 전극부는,

상기 제1전극부 또는 상기 제2전극부에 부착된 스페이서를 포함하는 유기전계발광표시장치.

청구항 7

제1항에 있어서,

상기 전극부는,

상기 제2기판과 상기 제2전극부 사이에 위치하며 상기 제2전극부를 돌출시키는 돌출부를 포함하는 유기전계발광표시장치.

청구항 8

제1항에 있어서,

상기 제2전극부는,

상기 서브 픽셀들의 발광영역을 노출하도록 패턴된 것을 특징으로 하는 유기전계발광표시장치.

청구항 9

제1항에 있어서,
상기 층간막은,
절연막 또는 유기막인 것을 특징으로 하는 유기전계발광표시장치.

청구항 10

제9항에 있어서,
상기 층간막은,
상기 서브 픽셀들의 발광색에 따라 다른 두께를 갖도록 위치하는 특징으로 하는 유기전계발광표시장치.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명의 실시예는 유기전계발광표시장치에 관한 것이다.

배경 기술

[0002] 유기전계발광표시장치에 사용되는 유기전계발광소자는 기관 상에 위치하는 두 개의 전극 사이에 발광층이 형성된 자발광소자였다.

[0003] 또한, 유기전계발광표시장치는 빛이 방출되는 방향에 따라 전면발광(Top-Emission) 방식, 배면발광(Bottom-Emission) 방식 또는 양면발광(Dual-Emission) 방식 등이 있다. 그리고, 구동방식에 따라 수동매트릭스형(Passive Matrix)과 능동매트릭스형(Active Matrix) 등으로 나누어져 있다.

[0004] 유기전계발광표시장치에 배치된 서브 픽셀은 스위칭 트랜지스터, 구동 트랜지스터 및 커패시터를 포함하는 트랜지스터부와 트랜지스터부에 포함된 구동 트랜지스터에 연결된 하부전극, 유기 발광층 및 상부전극을 포함하는 유기 발광다이오드를 포함한다.

[0005] 유기전계발광표시장치는 매트릭스 형태로 배치된 복수의 서브 픽셀에 스캔 신호, 데이터 신호 및 전원 등이 공급되면, 선택된 서브 픽셀이 발광을 하게 됨으로써 영상을 표시할 수 있다.

발명의 내용

해결 하고자하는 과제

[0006] 본 발명의 실시예는, 패널 내에 형성된 전극부를 이용하여 터치스크린패널 기능을 부가할 수 있는 유기전계발광표시장치를 제공하는 것이다. 또한, 본 발명의 실시예는, 터치스크린패널과 함께 마이크로캐비티 효과를 구현할 수 있는 유기전계발광표시장치를 제공하는 것이다. 또한, 본 발명의 실시예는, 제조비용을 절감할 수 있는 레지스티브 터치스크린패널을 구현하는 것이다.

과제 해결수단

[0007] 상술한 과제 해결 수단으로 본 발명의 실시예는, 제1기관의 일면 상에 위치하는 서브 픽셀들과, 제1기관과 합착 밀봉되는 제2기관을 포함하는 패널; 서브 픽셀들 상에 위치하는 층간막과, 층간막 상에 위치하는 제1전극부와, 서브 픽셀들과 마주보는 면인 제2기관의 일면 상에 위치하는 제2전극부를 포함하는 전극부; 및 전극부에 연결된 감지부를 포함하는 유기전계발광표시장치를 제공한다.

[0008] 감지부는, 사용자가 패널을 터치하면 제1전극부 및 제2전극부 간의 저항 변화를 인식하여 터치된 위치를 감지할 수 있다.

- [0009] 제1전극부 및 제2전극부는 해당 층에서 각각 분할 형성될 수 있다.
- [0010] 제1전극부 및 제2전극부 중 하나는 해당 층에서 분할 형성되고 다른 하나는 해당 층에서 공통으로 형성될 수 있다.
- [0011] 제1전극부 및 제2전극부는 해당 층에서 각각 공통으로 형성될 수 있다.
- [0012] 전극부는, 제1전극부 또는 제2전극부에 부착된 스페이서를 포함할 수 있다.
- [0013] 전극부는, 제2기판과 제2전극부 사이에 위치하며 제2전극부를 돌출시키는 돌출부를 포함할 수 있다.
- [0014] 제2전극부는, 서브 픽셀들의 발광영역을 노출하도록 패터닝될 수 있다.
- [0015] 층간막은, 절연막 또는 유기막일 수 있다.
- [0016] 층간막은, 서브 픽셀들의 발광색에 따라 다른 두께를 가질 수 있다.

효 과

- [0017] 본 발명의 실시예는, 패널 내에 형성된 전극부를 이용하여 터치스크린패널 기능을 추가할 수 있는 유기전계발광 표시장치를 제공하는 효과가 있다. 또한, 본 발명의 실시예는, 터치스크린패널과 함께 마이크로캐비티 효과를 구현할 수 있는 효과가 있다. 또한, 본 발명의 실시예는, 제조비용을 절감할 수 있는 레지스터브 터치스크린패널을 구현할 수 있는 효과가 있다.

발명의 실시를 위한 구체적인 내용

- [0018] 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.
- [0019] 도 1은 본 발명의 실시예에 따른 유기전계발광표시장치의 개략적인 블록도이고, 도 2는 감지부를 설명하기 위한 블록도이다.
- [0020] 도 1을 참조하면, 유기전계발광표시장치는 패널(PNL), 스캔구동부(SDRV), 데이터구동부(DDRV) 및 감지부(TSC)를 포함한다.
- [0021] 패널(PNL)은 제1기판의 일면 상에 위치하는 서브 픽셀들과 제1기판과 합착 밀봉되는 제2기판을 포함한다. 패널(PNL) 내에는 서브 픽셀들 상에 위치하는 층간막과, 층간막 상에 위치하는 제1전극부와, 서브 픽셀들과 마주보는 면인 제2기판의 일면 상에 위치하는 제2전극부를 포함하는 전극부가 위치한다.
- [0022] 스캔구동부(SDRV)는 패널(PNL)에 포함된 서브 픽셀들에 스캔신호를 공급한다. 데이터구동부(DDRV)는 패널(PNL)에 포함된 서브 픽셀들에 데이터신호를 공급한다.
- [0023] 패널(PNL)에 포함된 서브 픽셀들은 스캔신호에 의해 구동하는 스위칭 트랜지스터, 데이터신호를 데이터전압으로 저장하는 커패시터, 커패시터에 저장된 데이터전압에 의해 구동하는 구동 트랜지스터 및 구동 트랜지스터의 구동에 의해 발광하는 유기 발광다이오드를 포함한다. 스캔구동부(SDRV) 및 데이터구동부(DDRV)로부터 스캔신호 및 데이터신호가 공급되면, 이를 공급받은 서브 픽셀들은 발광을 하게 되며 패널(PNL)은 이에 상응하는 영상을 표현할 수 있게 된다.
- [0024] 도 1 및 도 2를 참조하면, 감지부(TSC)는 패널(PNL) 내에 위치하는 전극부에 연결된다. 감지부는, 사용자가 패널(PNL)을 터치하면 패널(PNL) 내에 위치하는 제1전극부 및 제2전극부 간의 저항 변화를 인식하여 터치된 위치를 감지할 수 있다. 예컨대, 감지부(TSC)는 신호입력부(SW), 신호증폭부(AMP), 신호변환부(ADC) 및 신호검출부(LUT)를 포함할 수 있으나 이에 한정되지 않는다. 신호입력부(SW)는 패널(PNL) 내에 위치하는 전극부(X,Y)로부터 신호를 전달받는다. 신호증폭부(AMP)는 신호입력부(SW)에 전달된 신호를 증폭시킨다. 신호변환부(ADC)는 아날로그로 입력된 신호를 디지털로 변환시킨다. 신호검출부(LUT)는 디지털로 변환된 신호를 이용하여 사용자가 터치한 영역이 어디인지 좌표 데이터로 검출하고, 검출된 좌표 데이터를 이를 사용하기 위한 장치에 전달한다.
- [0025] 앞서 설명한 바와 같이 감지부(TSC)는 패널(PNL) 내에 위치하는 전극부(X,Y)의 저항 변화를 인식하여 터치된 위치를 감지할 수 있는데, 전극부에 포함된 제1전극부 및 제2전극부의 구조는 다음과 같을 수 있다.

- [0026] 도 3 내지 도 6은 패널 내에 위치하는 전극부의 구조 예시도이다.
- [0027] 먼저, 도 3을 참조하면, 도시된 바와 같이, 전극부에 포함된 제1전극부($X_0..X_3$) 및 제2전극부($Y_0..Y_3$)는 해당 층에서 각각 분할 형성된 구조를 가질 수 있다.
- [0028] 다음, 도 4를 참조하면, 도시된 바와 같이, 전극부에 포함된 제1전극부($X_0..X_3$)는 해당 층에서 각각 분할 형성되고, 제2전극부(Y_m)는 해당 층에서 공통으로 형성된 구조를 가질 수 있다.
- [0029] 다음, 도 5를 참조하면, 도시된 바와 같이, 전극부에 포함된 제1전극부(X_n)는 해당 층에서 공통으로 형성되고, 제2전극부($Y_0..Y_3$)는 해당 층에서 각각 분할 형성된 구조를 가질 수 있다.
- [0030] 다음, 도 6을 참조하면, 도시된 바와 같이, 전극부에 포함된 제1전극부(X_n) 및 제2전극부(Y_m)는 해당 층에서 각각 공통으로 형성된 구조를 가질 수 있다.
- [0031] 도 3 내지 도 6과 같이 전극부는 다양한 구조로 패널(PNL) 내에 위치할 수 있다. 다만, 실시예의 설명에서 제1전극부가 X축 방향에 위치하고 제2전극부가 Y축 방향에 위치하는 것을 일례로 설명하였지만 이는 실시예에 대한 이해를 돕기 위한 것일 뿐 본 발명은 이에 한정되지 않는다.
- [0032] 이하, 단면도를 참조하여 패널에 위치하는 서브 픽셀과 전극부에 대해 더욱 자세히 설명한다.
- [0033] 도 7은 본 발명의 일 실시예에 따른 패널의 단면도이고, 도 8은 유기 발광다이오드의 계층구조 예시도이고, 도 9는 층간막 구조에 따른 마이크로캐비티 효과를 설명하기 위한 패널의 단면도이다.
- [0034] 도 7을 참조하면, 패널은 제1기판(100a)의 일면 상에 위치하는 서브 픽셀과, 제1기판(100a)과 합착 밀봉되는 제2기판(100b)을 포함할 수 있다. 제1기판(100a)과 제2기판(100b)은 접착부재(180)에 의해 합착 밀봉될 수 있다. 패널의 표시면인 제2기판(100b)의 타면 상에는 편광판(190)이 부착될 수 있다. 도시되어 있진 않지만, 편광판(190)은 위상지연필름과, 위상지연필름 상에 위치하는 편광필름을 포함할 수 있으나 이에 한정되지 않는다.
- [0035] 서브 픽셀은 스위칭 트랜지스터, 구동 트랜지스터, 커패시터를 포함하는 트랜지스터부(T)와 트랜지스터부(T)에 연결된 유기 발광다이오드(D)를 포함할 수 있으나 이에 한정되지 않는다. 트랜지스터부(T)에 포함된 트랜지스터들이 바텀 게이트형일 때, 구동 트랜지스터(110, 112, 113, 114a, 114b)와 유기 발광다이오드(D)는 다음과 같을 수 있다.
- [0036] 제1기판(100a)의 일면 상에 게이트(110)가 위치한다. 게이트(110)는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 또한, 게이트(110)는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어진 다중층일 수 있다. 또한, 게이트(110)는 몰리브덴/알루미늄-네오디뮴 또는 몰리브덴/알루미늄의 2중층일 수 있다.
- [0037] 게이트(110) 상에는 제1절연막(111)이 위치한다. 제1절연막(111)은 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x) 또는 이들의 다중층일 수 있으나 이에 한정되지 않는다.
- [0038] 제1절연막(111) 상에는 액티브층(112)이 위치한다. 액티브층(112)은 비정질 실리콘 또는 이를 결정화한 다결정 실리콘을 포함할 수 있다. 액티브층(112)은 소오스 영역, 채널 영역 및 드레인 영역을 포함할 수 있다. 아울러, 액티브층(112) 상에는 오믹콘택층(113)이 위치할 수도 있다.
- [0039] 오믹콘택층(113) 상에는 소오스 영역 및 드레인 영역에 각각 연결되는 소오스(114a) 및 드레인(114b)이 위치한다. 소오스(114a) 및 드레인(114b)은 단일층 또는 다중층으로 이루어질 수 있다. 소오스(114a) 및 드레인(114b)이 단일층일 경우, 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 이와 달리, 소오스(114a) 및 드레인(114b)이 다중층일 경우, 몰리브덴/알루미늄-네오디뮴의 2중층, 몰리브덴/알루미늄/몰리브덴 또는 몰리브덴/알루미늄-네오디뮴/몰리브덴의 3중층으로 이루어질 수 있다.
- [0040] 소오스(114a) 및 드레인(114b) 상에는 제2절연막(115)이 위치한다. 제2절연막(115)은 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x) 또는 이들의 다중층일 수 있으나 이에 한정되지 않는다.
- [0041] 제2절연막(115) 상에는 실드(shield)금속이 위치할 수 있다. 실드금속(116)은 소오스(114a) 또는 드레인(114b)에 연결될 수 있으며, 이는 외부 간섭으로부터 트랜지스터를 보호하는 역할을 할 수 있다.

- [0042] 제2절연막(115) 상에는 제3절연막(117)이 위치한다. 제3절연막(117)은 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x) 또는 이들의 다중층일 수 있으나 이에 한정되지 않는다.
- [0043] 제3절연막(117) 상에는 소오스(114a) 또는 드레인(114b)에 연결된 하부전극(120)이 위치한다. 하부전극(120)은 캐소드 또는 애노드로 선택될 수 있다. 하부전극(120)이 캐소드로 선택된 경우, 캐소드의 재료로는 알루미늄(Al), 알루미늄 합금(Al alloy), 알루미늄(AlNd) 중 어느 하나로 형성될 수 있으나 이에 한정되지 않는다. 또한, 하부전극(120)이 캐소드로 선택된 경우, 캐소드의 재료로는 반사도가 높은 재료로 형성하는 것이 유리하다.
- [0044] 하부전극(120) 상에는 하부전극(120)의 일부를 노출하는 개구부를 갖는 बैं크층(130)이 위치한다. बैं크층(130)은 벤조사이클로부텐(benzocyclobutene, BCB)계 수지, 아크릴계 수지 또는 폴리이미드 수지 등의 유기물을 포함할 수 있으나 이에 한정되지 않는다.
- [0045] 하부전극(120) 상에는 유기 발광층(140)이 위치한다. 유기 발광층(140)은 정공주입층, 정공수송층, 발광층, 전자수송층 및 전자주입층을 포함할 수 있다. 도 8을 참조하면, 정공주입층(140a)은 정공의 주입을 원활하게 하는 역할을 할 수 있으며, CuPc(copper phthalocyanine), PEDOT(poly(3,4)-ethylenedioxythiophene), PANI(polyaniline) 및 NPD(N,N-dinaphthyl-N,N'-diphenyl benzidine)로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다. 정공수송층(140b)은 정공의 수송을 원활하게 하는 역할을 하며, NPD(N,N-dinaphthyl-N,N'-diphenyl benzidine), TPD(N,N'-bis-(3-methylphenyl)-N,N'-bis-(phenyl)-benzidine), s-TAD 및 MTDATA(4,4',4''-Tris(N-3-methylphenyl-N-phenyl-amino)-triphenylamine)로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다. 발광층(140c)은 적색, 녹색, 청색 및 백색을 발광하는 물질을 포함할 수 있으며, 인광 또는 형광물질을 이용하여 형성할 수 있다. 발광층(140c)이 적색을 발광하는 경우, CBP(carbazole biphenyl) 또는 mCP(1,3-bis(carbazol-9-yl))를 포함하는 호스트 물질을 포함하며, PIQIr(acac)(bis(1-phenylisoquinoline)acetylacetonate iridium), PQIr(acac)(bis(1-phenylquinoline)acetylacetonate iridium), PQIr(tris(1-phenylquinoline)iridium) 및 PtOEP(octaethylporphyrin platinum)로 이루어진 군에서 선택된 어느 하나 이상을 포함하는 도펀트를 포함하는 인광물질로 이루어질 수 있고, 이와는 달리 PBD:Eu(DBM)3(Phen) 또는 Perylene을 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다. 발광층(140c)이 녹색을 발광하는 경우, CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, Ir(ppy)3(fac tris(2-phenylpyridine)iridium)을 포함하는 도펀트 물질을 포함하는 인광물질로 이루어질 수 있고, 이와는 달리, Alq3(tris(8-hydroxyquinolino)aluminum)을 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다. 발광층(140c)이 청색을 발광하는 경우, CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, (4,6-F2ppy)2Irpic을 포함하는 도펀트 물질을 포함하는 인광물질로 이루어질 수 있다. 이와는 달리, spiro-DPVBi, spiro-6P, 디스틸벤젠(DSB), 디스트릴아릴렌(DSA), PFO계 고분자 및 PPV계 고분자로 이루어진 군에서 선택된 어느 하나를 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다. 전자수송층(140d)은 전자의 수송을 원활하게 하는 역할을 하며, Alq3(tris(8-hydroxyquinolino)aluminum), PBD, TAZ, spiro-PBD, BALq 및 SALq로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다. 전자주입층(140e)은 전자의 주입을 원활하게 하는 역할을 하며, Alq3(tris(8-hydroxyquinolino)aluminum), PBD, TAZ, spiro-PBD, BALq 또는 SALq를 사용할 수 있으나 이에 한정되지 않는다. 여기서, 본 발명은 도 8에 한정되는 것은 아니며, 정공주입층(140a), 정공수송층(140b), 전자수송층(140d) 및 전자주입층(140e) 중 적어도 어느 하나가 생략될 수도 있다.
- [0046] 유기 발광층(140) 상에는 상부전극(150)이 위치한다. 상부전극(150)은 애노드 또는 캐소드로 선택될 수 있다. 여기서, 애노드로 선택된 상부전극(150)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin Zinc Oxide), AZO(Al₂O₃ doped ZnO) 중 어느 하나로 형성될 수 있으나 이에 한정되지 않는다.
- [0047] 패널 내에는 감지부에 연결된 전극부(S)가 위치한다. 전극부(S)는 서브 픽셀 상에 위치하는 층간막(161), 층간막(161) 상에 위치하는 제1전극부(163) 및 서브 픽셀과 마주보는 면인 제2기판(100b)의 일면 상에 위치하는 제2전극부(165)를 포함할 수 있다.
- [0048] 패널 내에 형성된 전극부(S)는 표시면 방향에 위치하므로, ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin Zinc Oxide), AZO(Al₂O₃ doped ZnO)와 같이 투명한 재료로 형성될 수 있으나 이에 한정되지 않는다.
- [0049] 전극부(S)는 제1전극부(163) 또는 제2전극부(165)에 부착된 스페이서(167)를 포함할 수 있다. 이러한 스페이서

(167)는 서브 픽셀의 비발광영역인 뱅크층(130)과 대응되는 영역에 위치할 수 있다. 그러나, 제1전극부(163) 또는 제2전극부(165)가 두껍게 형성될 경우, 스페이서(167)는 생략될 수도 있다. 실시예에서 제2전극부(165)는 분할되어 형성되되, 서브 픽셀의 발광영역을 노출하도록 패턴된 것을 일례로 도시하였다. 그러나, 제2전극부(165)는 서브 픽셀의 발광영역을 노출하지 않고 분할되어 형성될 수도 있다.

[0050] 여기서, 서브 픽셀 상에 위치하는 제1전극부(163)의 경우 뱅크층(130) 상에 위치하는 부분이 개구영역 내에 위치하는 부분보다 높은 위치에 자리하게 된다. 이에 따라, 사용자가 패널을 터치하게 되면 뱅크층(130) 부분에 위치하는 제1전극부(163)와 제2기관(100b)의 일면 상에 위치하는 제2전극부(165)가 구조적으로 접촉을 하게 되어 저항 변화를 일으키게 된다. 이와 같은 구조에 의해 사용자가 패널을 터치하면 패널 내에 위치하는 제1전극부(163) 및 제2전극부(165) 간의 저항 변화를 감지부가 인식할 수 있게 되므로 터치된 위치를 알 수 있게 된다.

[0051] 한편, 층간막(161)은 서브 픽셀의 상부전극(150)과 전극부(S)의 제1전극부(163)를 구분하기 위한 막으로서 절연막 또는 유기막으로 형성될 수 있다.

[0052] 도 9를 참조하면, 층간막(161)은 서브 픽셀들(R, G, B)의 발광색에 따라 다른 두께를 가질 수 있다. 예컨대, 층간막(161)의 두께를 적색 서브 픽셀(R) > 녹색 서브 픽셀(G) > 청색 서브 픽셀(B) 순으로 달리하면 전극부(S)에 포함된 층간막(161)을 이용하여 마이크로캐비티(microcavity) 효과를 구현할 수 있게 된다. 층간막(161)을 형성할 때, 마이크로캐비티 효과를 구현할 수 있는 구조로 형성하면 전극부(S) 구조에 따라 발생할 수 있는 광 손실을 보상할 수도 있다.

[0053] 도 10은 본 발명의 다른 실시예에 따른 패널의 단면도이고, 도 11은 층간막 구조에 따른 마이크로캐비티 효과를 설명하기 위한 패널의 단면도이다.

[0054] 도 10을 참조하면, 패널은 제1기관(200a)의 일면 상에 위치하는 서브 픽셀과, 제1기관(200a)과 합착 밀봉되는 제2기관(200b)을 포함할 수 있다. 제1기관(200a)과 제2기관(200b)은 접착부재(280)에 의해 합착 밀봉될 수 있다. 패널의 표시면인 제2기관(200b)의 타면 상에는 편광판(290)이 부착될 수 있다. 도시되어 있진 않지만, 편광판(290)은 위상지연필름과, 위상지연필름 상에 위치하는 편광필름을 포함할 수 있으나 이에 한정되지 않는다.

[0055] 서브 픽셀은 스위칭 트랜지스터, 구동 트랜지스터, 커패시터를 포함하는 트랜지스터부(T)와 트랜지스터부(T)에 연결된 유기 발광다이오드(D)를 포함할 수 있으나 이에 한정되지 않는다. 트랜지스터부(T)에 포함된 구동 트랜지스터(210, 212, 213, 214a, 214b)와 유기 발광다이오드(D)의 구조에 대해서는 앞서 설명하였으므로 설명의 중복을 피하기 위해 생략한다.

[0056] 패널 내에는 감지부에 연결된 전극부(S)가 위치한다. 전극부(S)는 서브 픽셀 상에 위치하는 층간막(261), 층간막(261) 상에 위치하는 제1전극부(263) 및 서브 픽셀과 마주보는 면인 제2기관(200b)의 일면 상에 위치하는 제2전극부(265)를 포함할 수 있다

[0057] 패널 내에 형성된 전극부(S)는 표시면 방향에 위치하므로, ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin Zinc Oxide), AZO(Al₂O₃ doped ZnO)와 같이 투명한 재료로 형성될 수 있으나 이에 한정되지 않는다.

[0058] 전극부(S)는 제2기관(200b)과 제2전극부(265) 사이에 위치하며 제2전극부(265)를 돌출시키는 돌출부(268)를 포함할 수 있다. 이러한 돌출부(268)는 서브 픽셀의 비발광영역인 뱅크층(230)과 대응되는 영역에 위치할 수 있다. 그러나, 제1전극부(263) 또는 제2전극부(265)가 두껍게 형성될 경우, 돌출부(268)는 생략될 수도 있다. 실시예에서 제2전극부(265)는 제2기관(200b)의 일면 상에 분할되어 형성되되, 서브 픽셀의 발광영역을 노출하도록 패턴된 것을 일례로 도시하였다. 그러나, 제2전극부(265)는 서브 픽셀의 발광영역을 노출하지 않고 분할되어 형성될 수도 있다.

[0059] 여기서, 서브 픽셀 상에 위치하는 제2전극부(265)의 경우 돌출부(268)에 의해 돌출된다. 이에 따라, 사용자가 패널을 터치하게 되면 돌출부(268) 상에 위치하는 제2전극부(265)와 뱅크층(230) 상에 위치하는 제1전극부(263)가 구조적으로 접촉을 하게 되어 저항 변화를 일으키게 된다. 이와 같은 구조에 의해 사용자가 패널을 터치하면 패널 내에 위치하는 제1전극부(263) 및 제2전극부(265) 간의 저항 변화를 감지부가 인식할 수 있게 되므로 터치된 위치를 알 수 있게 된다.

[0060] 한편, 층간막(261)은 서브 픽셀의 상부전극(250)과 전극부(S)의 제1전극부(263)를 구분하기 위한 막으로서 절연

막 또는 유기막으로 형성될 수 있다.

[0061] 도 11을 참조하면, 층간막(261)은 서브 픽셀들(R, G, B)의 발광색에 따라 다른 두께를 가질 수 있다. 예컨대, 층간막(261)의 두께를 적색 서브 픽셀(R) > 녹색 서브 픽셀(G) > 청색 서브 픽셀(B) 순으로 달리하면 전극부(S)에 포함된 층간막(261)을 이용하여 마이크로캐비티(microcavity) 효과를 구현할 수 있게 된다. 층간막(261)을 형성할 때, 마이크로캐비티 효과를 구현할 수 있는 구조로 형성하면 전극부(S) 구조에 따라 발생할 수 있는 광 손실을 보상할 수도 있다.

[0062] 이상 본 발명의 실시예는, 패널 내에 형성된 전극부를 이용하여 터치스크린패널 기능을 부가할 수 있는 유기전계발광표시장치를 제공하는 효과가 있다. 또한, 본 발명의 실시예는, 터치스크린패널과 함께 마이크로캐비티 효과를 구현할 수 있는 효과가 있다. 또한, 본 발명의 실시예는, 제조비용을 절감할 수 있는 레지스트브 터치스크린패널을 구현할 수 있는 효과가 있다.

[0063] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

도면의 간단한 설명

[0064] 도 1은 본 발명의 실시예에 따른 유기전계발광표시장치의 개략적인 블록도.

[0065] 도 2는 감지부를 설명하기 위한 블록도.

[0066] 도 3 내지 도 6은 패널 내에 위치하는 전극부의 구조 예시도.

[0067] 도 7은 본 발명의 일 실시예에 따른 패널의 단면도.

[0068] 도 8은 유기 발광다이오드의 계층구조 예시도.

[0069] 도 9는 층간막 구조에 따른 마이크로캐비티 효과를 설명하기 위한 패널의 단면도.

[0070] 도 10은 본 발명의 다른 실시예에 따른 패널의 단면도.

[0071] 도 11은 층간막 구조에 따른 마이크로캐비티 효과를 설명하기 위한 패널의 단면도.

[0072] <도면의 주요 부분에 관한 부호의 설명>

[0073] 100a, 200a: 제1기판 100b, 200b: 제2기판

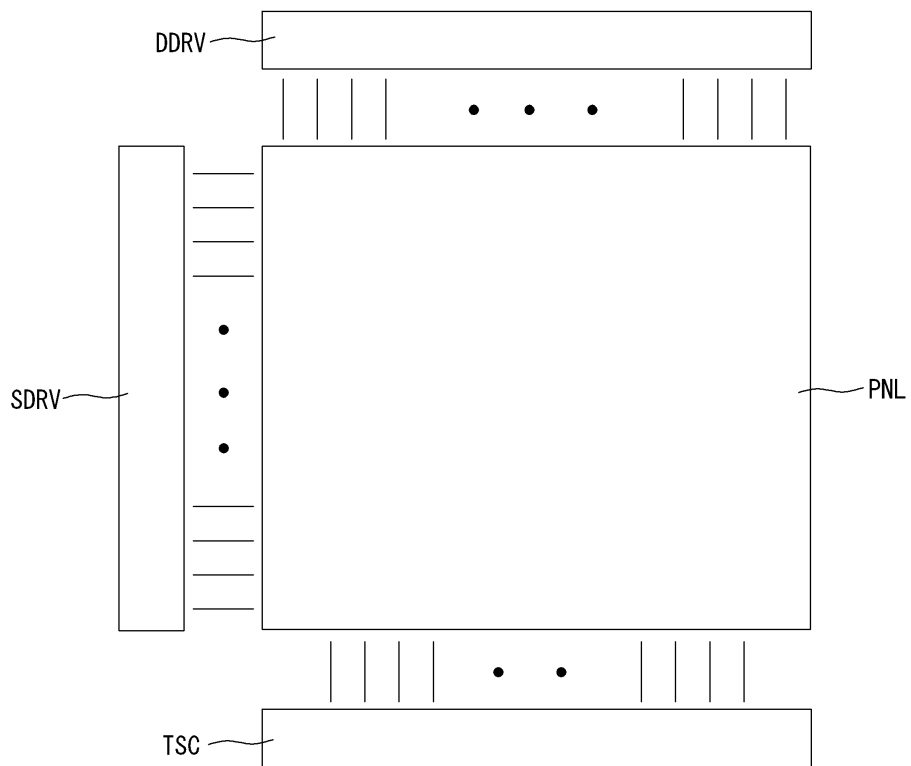
[0074] T: 트랜지스터부 유기 발광다이오드: D

[0075] 161, 261: 층간막 163, 263: 제1전극부

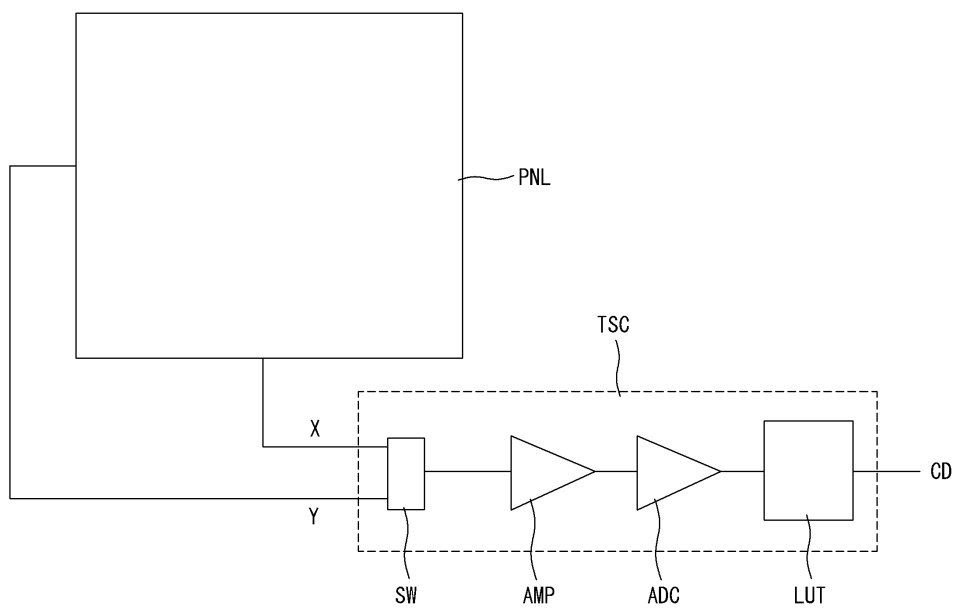
[0076] 165, 265: 제2전극부 S: 전극부

도면

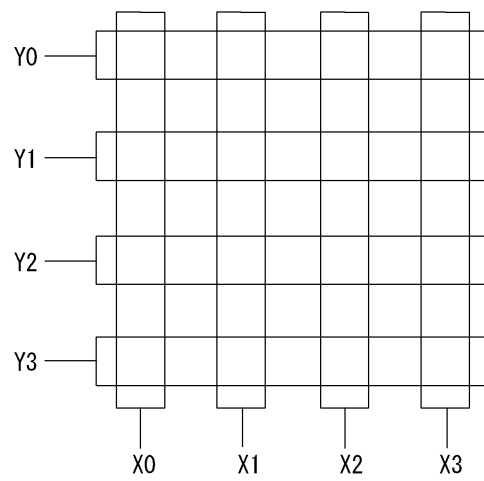
도면1



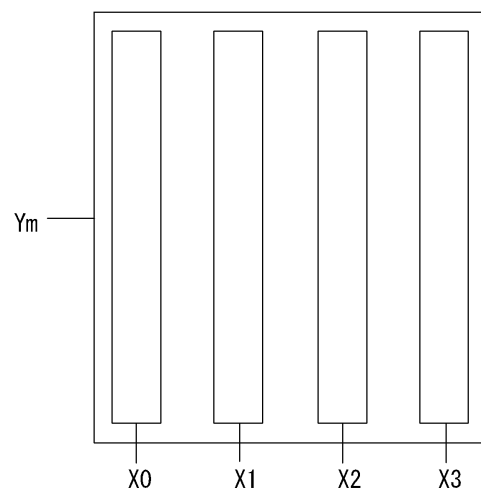
도면2



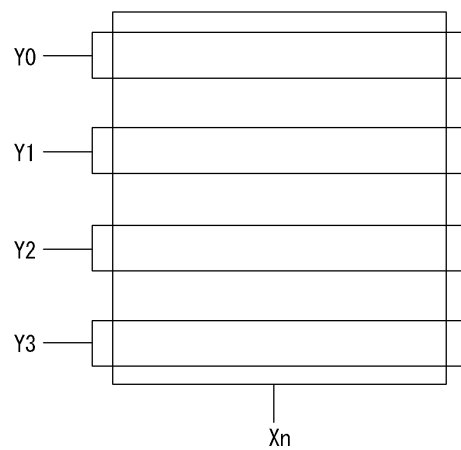
도면3



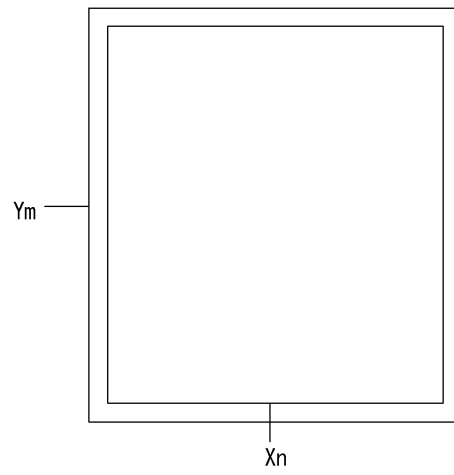
도면4



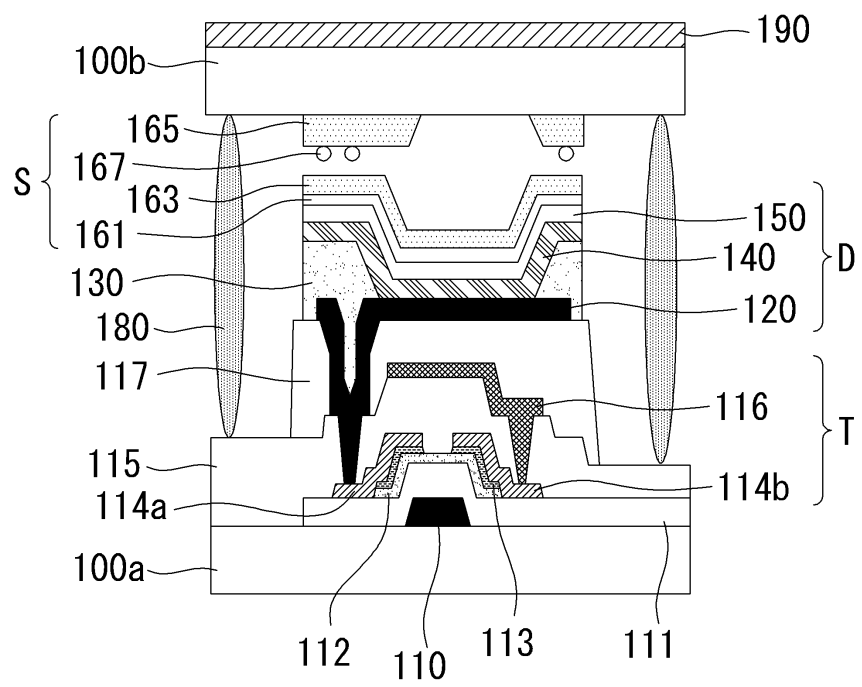
도면5



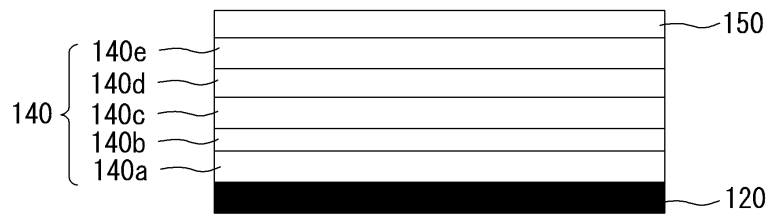
도면6



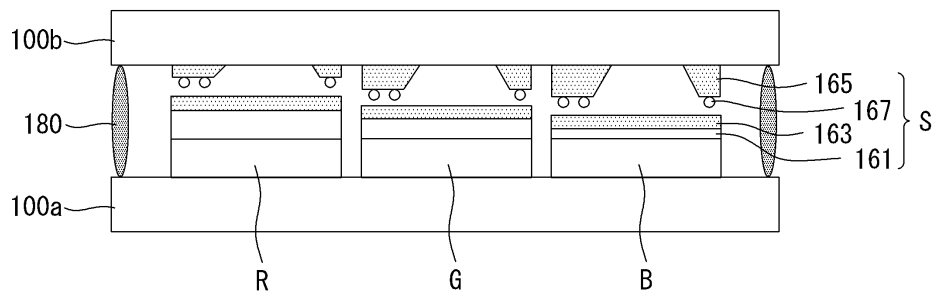
도면7



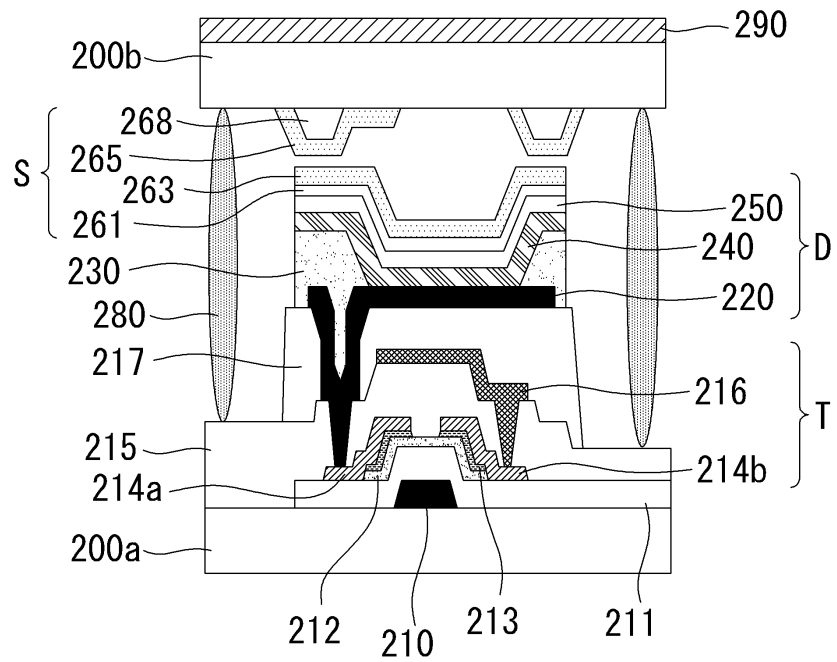
도면8



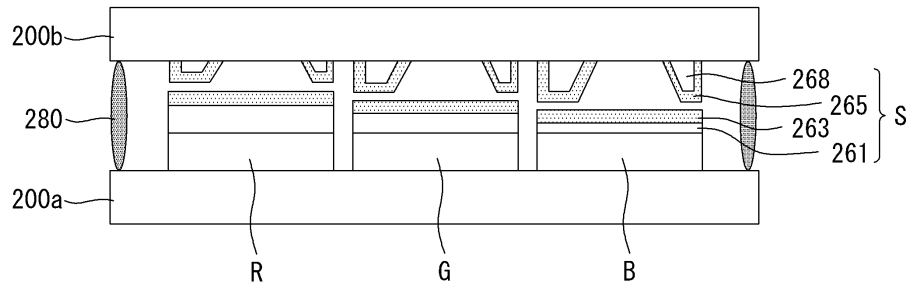
도면9



도면10



도면11



专利名称(译)	有机电致发光显示装置		
公开(公告)号	KR1020100111991A	公开(公告)日	2010-10-18
申请号	KR1020090030505	申请日	2009-04-08
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHOI HO WON 최호원 LEE JAE DO 이재도 SEO SANG WOO 서상우		
发明人	최호원 이재도 서상우		
IPC分类号	H05B33/26 G06F3/048 H01L51/50 G06F3/045		
CPC分类号	H01L27/323 H01L27/3211 H01L27/3246 H01L2251/308 H01L2251/558		
其他公开文献	KR101589745B1		
外部链接	Espacenet		

摘要(译)

本发明的一个实施方案是一种面板，包括：面板，包括位于第一基板一侧的子像素；和与第一基板结合在一起的第二基板；电极部分包括位于子像素上的中间层膜，位于层间膜上的第一电极部分和位于第二基板的面对子像素的一个表面上的第二电极部分；并且传感单元连接到电极单元。

