



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0129863
(43) 공개일자 2009년12월17일

(51) Int. Cl.

H05B 33/04 (2006.01) H01L 51/50 (2006.01)

(21) 출원번호 10-2008-0055990

(22) 출원일자 2008년06월13일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

노형구

경남 진해시 화천동 중앙상가 아파트 5동 503호

(74) 대리인

특허법인로얄

전체 청구항 수 : 총 9 항

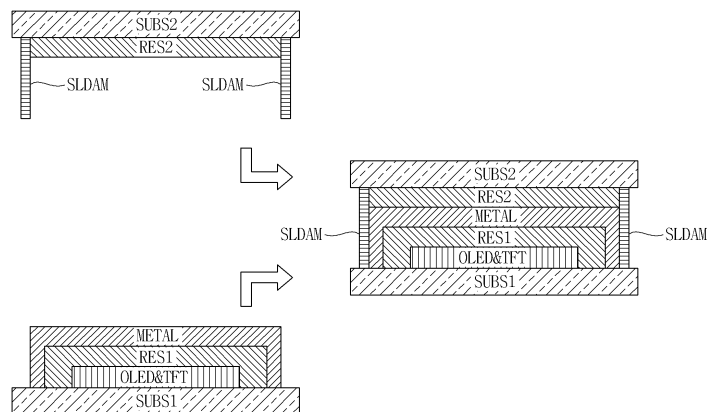
(54) 유기발광다이오드 표시소자와 그 제조방법

(57) 요약

본 발명은 유기발광다이오드 표시소자와 그 제조방법에 관한 것이다.

이 유기발광다이오드 표시소자는 화소 어레이가 형성된 제1 기판; 상기 화소 어레이를 덮는 제1 수지막; 제1 수지막이 형성된 제2 기판; 조밀육방격자 구조를 가지는 금속을 포함하여 상기 제1 및 제2 수지막 사이에 형성되는 금속막; 및 상기 제1 및 제2 기판을 접합하고 상기 제1 및 제2 수지막들의 측면과 상기 금속막의 측면과 접하는 외부 실런트를 구비한다.

대표도 - 도2



특허청구의 범위

청구항 1

화소 어레이가 형성된 제1 기판;

상기 화소 어레이를 덮는 제1 수지막;

제2 수지막이 형성된 제2 기판;

조밀육방격자 구조를 가지는 금속을 포함하여 상기 제1 및 제2 수지막 사이에 형성되는 금속막; 및

상기 제1 및 제2 기판을 접합하고 상기 제1 및 제2 수지막들의 측면과 상기 금속막의 측면과 접하는 외부 실런트를 구비하는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 2

제 1 항에 있어서,

상기 금속막은,

Be, Mg, Zn, Zr 중 어느 하나 또는 이들 중 둘 이상을 포함한 합금으로 형성되는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 3

제 1 항에 있어서,

상기 수지막들 각각은,

아미드계 분산제가 포함된 아크릴계, 아미드계 분산제가 포함된 폴리아미드계, 아미드계 분산제가 포함된 폴리에스테르계, 아미드계 분산제가 포함된 에폭시계 중 어느 하나의 고점도 수지, 또는 이들 중에서 두 가지 이상의 계열이 중합된 하이브리드계 고점도 수지를 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 4

화소 어레이가 형성된 제1 기판과, 상기 제1 기판과 봉합되는 제2 기판을 가지는 유기발광다이오드 표시소자의 제조방법에 있어서,

상기 화소 어레이를 덮도록 상기 제1 기판 상에 제1 수지막을 형성하는 단계;

상기 제1 수지막을 덮도록 상기 제1 기판 상에 조밀육방격자 구조를 가지는 금속막을 형성하는 단계;

상기 제2 기판 상에 외부 실런트를 도포하고 건조시키는 단계;

상기 외부 실런트에 의해 정의된 상기 제2 기판의 수지 도포영역에 제2 수지막을 형성하는 단계; 및

상기 제2 수지막과 상기 금속막이 접하도록 상기 제1 및 제2 기판들을 정렬한 후에 상기 실런트를 경화시키는 단계를 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자의 제조방법.

청구항 5

제 4 항에 있어서,

상기 금속막을 형성하는 단계는,

스퍼터(Sputter), CVD(Chemical Vapor Deposition), ALD(Atomic Layer Deposition) 중 어느 하나의 증착방법으로 Be, Mg, Zn, Zr 중 어느 하나 또는 이들 중 둘 이상을 포함한 합금을 증착하는 단계를 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자의 제조방법.

청구항 6

제 5 항에 있어서,

상기 수지막들 각각은,

아미드계 분산제가 포함된 아크릴계, 아미드계 분산제가 포함된 폴리아미드계, 아미드계 분산제가 포함된 폴리 에스테르계, 아미드계 분산제가 포함된 에폭시계 중 어느 하나의 고점도 수지, 또는 이들 중에서 두 가지 이상 의 계열이 중합된 하이브리드계 고점도 수지를 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자의 제조 방법.

청구항 7

화소 어레이가 형성된 제1 기판과, 상기 제1 기판과 봉합되는 제2 기판을 가지는 유기발광다이오드 표시소자의 제조방법에 있어서,

상기 화소 어레이를 덮도록 상기 제1 기판 상에 제1 수지막을 형성하는 단계;

상기 제2 기판 상에 외부 실린트를 도포하고 건조시키는 단계;

상기 외부 실린트에 의해 정의된 상기 제2 기판의 수지 도포영역에 제2 수지막을 형성하는 단계;

상기 제2 수지막을 덮도록 상기 제2 기판 상에 조밀육방격자 구조를 가지는 금속막을 형성하는 단계; 및

상기 제1 수지막과 상기 금속막이 접하도록 상기 제1 및 제2 기판들을 정렬한 후에 상기 실린트를 경화시키는 단계를 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자의 제조방법.

청구항 8

제 7 항에 있어서,

상기 금속막을 형성하는 단계는,

스퍼터(Sputter), CVD(Chemical Vapor Deposition), ALD(Atomic Layer Deposition) 중 어느 하나의 증착방법으 로 Be, Mg, Zn, Zr 중 어느 하나 또는 이들 중 둘 이상을 포함한 합금을 증착하는 단계를 포함하는 것을 특징으 로 하는 유기발광다이오드 표시소자의 제조방법.

청구항 9

제 7 항에 있어서,

상기 수지막들 각각은,

아미드계 분산제가 포함된 아크릴계, 아미드계 분산제가 포함된 폴리아미드계, 아미드계 분산제가 포함된 폴리 에스테르계, 아미드계 분산제가 포함된 에폭시계 중 어느 하나의 고점도 수지, 또는 이들 중에서 두 가지 이상 의 계열이 중합된 하이브리드계 고점도 수지를 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자의 제조 방법.

명 세 서

발명의 상세한 설명

기술 분야

<1> 본 발명은 유기발광다이오드 표시소자와 그 제조방법에 관한 것이다.

배경 기술

<2> 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있 다. 이러한 평판 표시장치는 액정 표시장치(Liquid Crystal Display : 이하 "LCD"라 한다), 전계 방출 표시장 치(Field Emission Display : FED), 플라즈마 디스플레이 패널(Plasma Display Panel : 이하 "PDP"라 한다) 및 전계발광소자(Electroluminescence Device) 등이 있다.

<3> 전계발광소자는 발광층의 재료에 따라 무기 전계발광소자와 유기발광다이오드소자로 대별되며 스스로 발광하는 자발광소자로서 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

<4> 유기발광다이오드 표시소자는 유기발광다이오드소자에 흐르는 전류를 비디오 데이터에 따라 제어하여 화상을 표 시한다. 이러한 유기발광다이오드소자를 수분이나 산소로부터 보호하기 위하여, 유기발광다이오드 표시소자는

게터를 부착한 캔이나 인캡슐레이션 기판으로 밀봉되고 있다. 최근에는 도 1과 같이 다층의 무기막들과 유기막들을 유기발광다이오드소자 상에 적층하는 봉합 또는 밀봉하는 기술이 제안되고 있다.

<5> 도 1을 참조하면, 유리기판(GLS)에는 유기발광다이오드소자와 박막트랜지스터를 포함한 화소어레이(OLED&TFT)가 형성된다. 화소어레이(OLED&TFT) 상에는 포토레지스트(Photoresist)로 이루어진 오버코트층(OCT)이 형성된다. 오버코트층(OCT)에는 무기막(INORG)과 유기막(ORG)이 교대로 적층된다. 무기막들(INORG)과 유기막들(ORG)은 유기발광다이오드소자 쪽으로 침투되는 수분이나 산소를 차단하는 역할을 한다.

<6> 그런데 도 1과 같은 봉합 구조는 화소어레이(OLED&TFT)의 열적 손상(Thermal damage)를 초래하는 단점이 있다. 예를 들면, 무기막(INORG)은 실리콘 나이트라이드(SiN_x)를 CVD(chemical vapor deposition)로 증착함으로 형성될 수 있는데, 이 CVD 공정의 온도는 대략 320℃~350℃까지 상승하므로 화소어레이(OLED&TFT)의 열적 스트레스를 유발한다. 특히, 무기막(INORG)이 다층으로 형성되므로 3회~5회 정도 반복되는 CVD 공정에 의해 화소어레이(OLED&TFT)의 열적 스트레스는 반복적으로 누적된다.

발명의 내용

해결 하고자하는 과제

<7> 따라서, 본 발명의 목적은 상기 종래 기술의 문제점들을 해결하고자 안출된 발명으로써 저온 공정과 작은 공정수의 봉합기술을 구현하여 제조비용을 낮추고 화소어레이의 열적 손상을 최소화하도록 한 유기발광다이오드 표시소자와 그 제조방법을 제공하는데 있다.

과제 해결수단

<8> 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 유기발광다이오드 표시소자는 화소 어레이가 형성된 제1 기판; 상기 화소 어레이를 덮는 제1 수지막; 제2 수지막이 형성된 제2 기판; 조밀육방격자 구조를 가지는 금속을 포함하여 상기 제1 및 제2 수지막 사이에 형성되는 금속막; 및 상기 제1 및 제2 기판을 접합하고 상기 제1 및 제2 수지막들의 측면과 상기 금속막의 측면과 접하는 외부 실런트를 구비한다.

<9> 본 발명의 실시예에 따른 유기발광다이오드 표시소자의 제조방법은 상기 화소 어레이를 덮도록 상기 제1 기판 상에 제1 수지막을 형성하는 단계; 상기 제1 수지막을 덮도록 상기 제1 기판 상에 조밀육방격자 구조를 가지는 금속막을 형성하는 단계; 상기 제2 기판 상에 외부 실런트를 도포하고 건조시키는 단계; 상기 외부 실런트에 의해 정의된 상기 제2 기판의 수지 도포영역에 제2 수지막을 형성하는 단계; 및 상기 제2 수지막과 상기 금속막이 접하도록 상기 제1 및 제2 기판들을 정렬한 후에 상기 실런트를 경화시키는 단계를 포함한다.

<10> 본 발명의 실시예에 따른 유기발광다이오드 표시소자의 제조방법은 상기 화소 어레이를 덮도록 상기 제1 기판 상에 제1 수지막을 형성하는 단계; 상기 제2 기판 상에 외부 실런트를 도포하고 건조시키는 단계; 상기 외부 실런트에 의해 정의된 상기 제2 기판의 수지 도포영역에 제2 수지막을 형성하는 단계; 상기 제2 수지막을 덮도록 상기 제2 기판 상에 조밀육방격자 구조를 가지는 금속막을 형성하는 단계; 및 상기 제1 수지막과 상기 금속막이 접하도록 상기 제1 및 제2 기판들을 정렬한 후에 상기 실런트를 경화시키는 단계를 포함한다.

효과

<11> 본 발명의 실시예들에 따른 유기발광다이오드 표시소자와 그 제조방법은 저온 경화가 가능한 수지막들과 조밀육방격자 구조를 갖는 금속을 이용하여 화소어레이를 봉합하여 봉합 공정을 저온에서 실시할 수 있고 봉합 공정의 공정 수를 줄일 수 있을 뿐 아니라 그 봉합 공정으로 인한 화소어레이의 열적 손상을 최소화할 수 있다.

발명의 실시를 위한 구체적인 내용

<12> 이하, 도 2 내지 도 4를 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.

<13> 도 2를 참조하면, 본 발명의 제1 실시예에 따른 유기발광다이오드 표시소자는 화소어레이(OLED&TFT)가 형성된 제1 기판(SUBS1), 제1 기판(SUBS1)과 대향하는 제2 기판(SUBS2), 기판들(SUBS1, SUBS2) 사이에 형성된 금속막(METAL)과 수지막들(RES1, RES2), 및 기판들(SUBS1, SUBS2)을 접합하는 외부 실런트(Sealant, SLDAM)를 구비한다.

<14> 제1 기판(SUBS1)은 유리, 투명한 플라스틱 기판 등으로 구현될 수 있고, 제2 기판(SUBS2)은 유리, 플라스틱 기

관, 또는 금속 기관 등으로 구현될 수 있다.

- <15> 금속막(METAL)은 수분이나 산소를 차단하기 위하여 조밀육방격자(Hexagonal Close-packed Lattice, HCP) 구조를 갖는 금속 예컨대, Be, Mg, Zn, Zr 중 어느 하나 또는 이들 중 둘 이상을 포함한 합금으로 형성된다.
- <16> 수지막들(RES1, RES2)은 금속막(METAL)을 사이에 두고 분리된 제1 수지막(RES1)과 제2 수지막(RES2)을 포함한다. 제1 수지막(RES1)은 화소어레이(OLED&TFT)의 상면 및 측면을 덮고, 화소어레이(OLED&TFT)와 금속막(METAL) 사이에 형성된다. 제2 수지막(RES2)은 화소어레이(OLED&TFT)와 제2 기관(SUB2) 사이에 형성된다. 수지막들(RES1, RES2)은 저온 큐어링(Curing)이 가능하고 충격저항이 우수한 재료를 포함한다. 예를 들면, 수지막들(RES1, RES2) 각각은 아미드계 분산제가 포함된 아크릴계, 아미드계 분산제가 포함된 폴리아미드계, 아미드계 분산제가 포함된 폴리에스테르계, 아미드계 분산제가 포함된 에폭시계 중 어느 하나의 고점도 수지, 혹은 이들 중에서 두 가지 이상의 계열이 중합된 하이브리드계 고점도 수지로 형성된다.
- <17> 본 발명의 제1 실시예에 따른 유기발광다이오드 표시소자의 제조방법을 설명하면 다음과 같다.
- <18> 본 발명은 화소어레이(OLED&TFT)를 덮도록 화소어레이(OLED&TFT)와 제1 기관(SUBS1) 상에 아미드계 분산제가 포함된 아크릴계, 아미드계 분산제가 포함된 폴리아미드계, 아미드계 분산제가 포함된 폴리에스테르계, 아미드계 분산제가 포함된 에폭시계 중 어느 하나의 고점도 수지, 혹은 이들 중에서 두 가지 이상의 계열이 중합된 하이브리드계 고점도 수지를 스핀코팅(Spin coating) 등의 방법으로 도포한 후에 경화시킴으로써 화소어레이(OLED&TFT)를 덮는 제1 수지막(RES1)을 제1 기관(SUBS1) 상에 형성한다. 제1 수지막(RES1)은 100℃ 이하의 저온공정에서 경화된다. 이어서, 본 발명은 조밀육방구조를 갖는 Be, Mg, Zn, Zr 중 어느 하나 또는 그 합금을 제1 수지막(RES1) 상에 증착한다. 이렇게 하판이 완성된다. 하판 공정에서, 금속막(METAL)의 증착시에 온도가 높아지지만 증착 공정만 포함하므로 화소어레이(OLED&TFT)의 유기발광다이오드소자에 가해지는 열적 스트레스는 종래의 봉합 기술보다 훨씬 작아진다. 금속막(METAL)의 증착방법은 스퍼터(Sputter), CVD, ALD(Atomic Layer Deposition) 중 어느 하나를 사용할 수 있지만 상대적으로 저비용 및 저온공정으로 금속을 증착할 수 있는 직류 마그네트론 스퍼터(DC Magnetron Sputter)를 이용하는 것이 바람직하다.
- <19> 상판 공정은 제2 기관(SUBS2)을 세정하고 그 제2 기관(SUBS2) 상에 자외선 경화성 실린트를 도포하는 공정으로부터 시작된다. 본 발명은 제2 기관(SUBS2)의 가장자리에 자외선 경화성 실린트를 페루프 형태로 도포하고 그 실린트를 80℃ 이내의 건조온도로 건조시켜 외부 실린트(SLDAM)를 제2 기관(SUBS2) 상에 형성한다. 이어서, 본 발명은 외부 실린트(SLDAM)에 의해 정의된 공간 내에서 제2 기관(SUBS2) 상에 아미드계 분산제가 포함된 아크릴계, 아미드계 분산제가 포함된 폴리아미드계, 아미드계 분산제가 포함된 폴리에스테르계, 아미드계 분산제가 포함된 에폭시계 중 어느 하나의 고점도 수지, 혹은 이들 중에서 두 가지 이상의 계열이 중합된 하이브리드계 고점도 수지를 디스펜싱 방법이나 스크린 프린팅같은 유기물 도포방법으로 도포한 후에 경화시킴으로써 제2 기관(SUBS2) 상에 제2 수지막(RES2)을 형성한다. 제2 수지막(RES2)은 100℃ 이하의 저온공정에서 경화된다.
- <20> 위와 같이 상판과 하판이 완성되면, 본 발명은 하판과 상판을 도 2의 우측 도면과 같이 정렬한 후에 외부 실린트(SLDAM)에 자외선을 조사하여 외부 실린트(SLDAM)를 완전 경화시켜 제1 및 제2 기관(SUBS1, SUBS2)을 봉합한다.
- <21> 도 3은 본 발명의 제2 실시예에 따른 유기발광다이오드 표시소자와 그 제조방법을 나타내는 단면도이다.
- <22> 도 3을 참조하면, 본 발명의 제2 실시예에 따른 유기발광다이오드 표시소자의 구조는 전술한 제1 실시예와 실질적으로 동일하다.
- <23> 이 제2 실시예의 제조방법은 전술한 제1 실시예에 비하여 봉합공정에서 화소어레이(OLED&TFT)에 가해지는 열적 스트레스를 더 줄일 수 있다.
- <24> 본 발명의 제2 실시예에 따른 유기발광다이오드 표시소자의 제조방법을 설명하면 다음과 같다.
- <25> 본 발명은 화소어레이(OLED&TFT)를 덮도록 화소어레이(OLED&TFT)와 제1 기관(SUBS1) 상에 아미드계 분산제가 포함된 아크릴계, 아미드계 분산제가 포함된 폴리아미드계, 아미드계 분산제가 포함된 폴리에스테르계, 아미드계 분산제가 포함된 에폭시계 중 어느 하나의 고점도 수지, 혹은 이들 중에서 두 가지 이상의 계열이 중합된 하이브리드계 고점도 수지를 스핀코팅(Spin coating) 등의 방법으로 도포한 후에 경화시킴으로써 화소어레이(OLED&TFT)를 덮는 제1 수지막(RES1)을 제1 기관(SUBS1) 상에 형성한다. 제1 수지막(RES1)은 100℃ 이하의 저온공정에서 경화된다.
- <26> 상판 공정은 제2 기관(SUBS2)을 세정하고 그 제2 기관(SUBS2) 상에 자외선 경화성 실린트를 도포하는 공정으로

부터 시작된다. 본 발명은 제2 기판(SUBS2)의 가장자리에 자외선 경화성 실런트를 패루프 형태로 도포하고 그 실런트를 80℃ 이내의 건조온도로 건조시켜 외부 실런트(SLDAM)를 제2 기판(SUBS2) 상에 형성한다. 이어서, 본 발명은 외부 실런트(SLDAM)에 의해 정의된 공간 내에서 제2 기판(SUBS2) 상에 아미드계 분산제가 포함된 아크릴계, 아미드계 분산제가 포함된 폴리아미드계, 아미드계 분산제가 포함된 폴리에스테르계, 아미드계 분산제가 포함된 에폭시계 중 어느 하나의 고점도 수지, 혹은 이들 중에서 두 가지 이상의 계열이 중합된 하이브리드계 고점도 수지를 디스펜싱 방법이나 스크린 프린팅같은 유기물 도포방법으로 도포한 후에 경화시킴으로써 제2 기판(SUBS2) 상에 제2 수지막(RES2)을 형성한다. 제2 수지막(RES2)은 100℃ 이하의 저온공정에서 경화된다. 이어서, 본 발명은 스퍼터(Sputter), CVD, ALD(Atomic Layer Deposition) 중 어느 하나의 증착방법을 이용하여 조밀육방구조를 갖는 Be, Mg, Zn, Zr 중 어느 하나 또는 그 합금을 제2 수지막(RES2) 상에 증착한다. 이렇게 금속막(METAL)의 증착 공정이 제2 기판(SUBS2)에서 진행되므로 금속막(METAL)의 증착 온도가 화소어레이(OLED&TFT)에 영향을 줄 수 없다.

- <27> 위와 같이 상판과 하판이 완성되면, 본 발명은 하판과 상판을 도 3의 우측 도면과 같이 정렬한 후에 외부 실런트(SLDAM)에 자외선을 조사하여 외부 실런트(SLDAM)를 완전 경화시켜 제1 및 제2 기판(SUBS1, SUBS2)을 봉합한다.
- <28> 도 4는 도 2 및 도 3에 도시된 화소어레이(OLED&TFT)의 단면 구조를 나타낸다. 도 4를 결부하여 화소어레이(OLED&TFT)의 제조공정을 설명하면 다음과 같다.
- <29> 도 4를 참조하면, 본 발명은 CVD(chemical vapor deposition)로 산화 실리콘(SiO_2) 또는 질화 실리콘(SiN_x)을 증착하여 제1 기판(SUBS1) 상에 버퍼막(BUF)을 형성한 후에, 그 위에 CVD로 n+p Si:H를 증착하고 결정화하여 폴리 실리콘(P-Si)으로 된 TFT의 액티브패턴(ACT)을 형성한다.
- <30> 본 발명은 액티브 패턴(ACT)에 P+ 이온을 도핑하고, CVD로 산화 실리콘(SiO_2) 또는 질화 실리콘(SiN_x)을 증착하여 액티브 패턴(ACT)을 덮도록 버퍼막(BUF) 상에 게이트 절연막(GI)을 증착한다. 이어서, 본 발명은 알루미늄(Al), 알루미늄네오듐(AlNd), 몰리브덴(Mo) 중에서 어느 한 금속 또는 2 이상의 금속이나 합금을 스퍼터링(Sputtering)으로 증착한 후에 포토리소그래피(Photolithograph) 공정으로 패터닝하여, TFT(Thin Film Transistor)의 게이트전극, 게이트전극에 연결된 게이트라인, 게이트라인의 끝단에 연결된 게이트 패드, 스토리지 커패시터(Storage Capaciter, Cst)의 하부 전극 등을 포함한 게이트 금속패턴을 형성한다.
- <31> 본 발명은 게이트 금속패턴을 덮도록 CVD로 산화 실리콘(SiO_2) 또는 질화 실리콘(SiN_x)을 게이트 절연막(GI) 상에 증착하여 층간 절연막(INT)을 형성한다. 이어서, 본 발명은 포토리소그래피공정으로 층간 절연막(INT)과 게이트 절연막(GI)에서 TFT의 소스전극(S)과 드레인전극(D)의 위치를 식각하여 액티브 패턴(ACT)의 일부를 노출시키는 콘택홀을 층간 절연막(INT)과 게이트 절연막(GI)에 형성한다.
- <32> 본 발명은 CVD로 몰리브덴(Mo), 알루미늄 네오듐(AlNd), 크롬(Cr), 구리(Cu) 등에서 선택된 금속, 이들의 적층 또는 합금으로 이루어진 소스/드레인 금속을 층간 절연막(INT) 상에 증착한다. 이어서, 본 발명은 포토리소그래피 공정으로 소스/드레인 금속을 증착하여 콘택홀을 통해 각각 액티브 패턴(ACT)에 접속되는 TFT의 소스전극(S) 및 드레인전극(D), 게이트라인과 직교하는 데이터라인, 데이터라인의 끝단에 연결된 데이터 패드, 드레인전극(D)으로부터 연장된 스토리지 커패시터(Cst)의 상부전극 등을 포함한 소스/드레인 금속 패턴을 층간 절연막(INT) 상에 형성한다. 그리고 본 발명은 소스/드레인 금속 패턴을 덮도록 CVD로 산화 실리콘(SiO_2) 또는 질화 실리콘(SiN_x)을 층간 절연막(INT) 상에 증착하거나, 유기 절연재료를 층간 절연막(INT) 상에 도포하여 패시베이션층(PAS)을 형성한 후에, 포토리소그래피 공정으로 패시베이션층(PAS)을 식각하여 TFT의 드레인전극(D)을 노출시키는 콘택홀과 데이터 패드를 노출하는 콘택홀을 형성하고 또한 패시베이션층(PAS)과 층간 절연막(INT)을 관통하여 게이트 패드를 노출하는 콘택홀을 형성한다.
- <33> 본 발명은 스퍼터링 방법으로 인듐 틴 옥사이드(Indium Tin Oxide : ITO), 틴 옥사이드(Tin Oxide : TO), 인듐 틴 징크 옥사이드(Indium Tin Zinc Oxide : ITZO), 인듐 징크 옥사이드(Indium Zinc Oxide : IZO) 등에서 선택된 투명 도전재료를 전면 증착하고, 포토리소그래피 공정을 이용하여 적색 발광셀, 녹색 발광셀 및 청색 발광셀 각각에서 콘택홀을 통해 TFT의 드레인전극(D)에 접속되는 유기발광다이오드소자의 애노드전극(ANO)을 형성함과 동시에, 콘택홀을 통해 데이터 패드에 접속된 데이터 패드의 상부전극, 콘택홀을 통해 게이트 패드에 접속된 게이트 패드의 상부전극을 형성한다. 이어서, 본 발명은 폴리아미드(Polyimide) 등의 유기 절연재료를 전면 도포한 후에 포토리소그래피 공정으로 그 유기 절연재료를 패터닝하여 적색 발광셀, 녹색 발광셀 및 청색 발광셀 각각에서 애노드전극을 노출하는 뱅크패턴(BANK)을 패시베이션층(PAS) 상에 형성한다.

<34> 본 발명은 유기발광다이오드소자의 유기 화합물층(EL)을 열 증착(thermal evaporation)과 같은 방법으로 연속 증착한 후에 알루미늄(Al) 등의 캐소드 금속을 증착하여 유기발광다이오드소자의 캐소드전극(CAT)을 형성한다. 유기 화합물층(EL)은 정공주입층(Hole injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron injection layer, EIL) 등을 포함한다.

<35> 화상을 표시할 때, 유기발광다이오드의 발광층(EML)으로부터 발생하는 빛은 애노드전극(Ano)과 투명기관(SUBS)을 통해 관찰자 쪽으로 진행한다.

<36> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

<37> 도 1은 종래의 유기발광다이오드 표시소자의 구조를 나타내는 단면도이다.

<38> 도 2는 본 발명의 제1 실시예에 따른 유기발광다이오드 표시소자와 그 제조방법을 나타내는 단면도이다.

<39> 도 3은 본 발명의 제2 실시예에 따른 유기발광다이오드 표시소자와 그 제조방법을 나타내는 단면도이다.

<40> 도 4는 도 2 및 도 3에 도시된 화소 어레이를 상세히 보여 주는 단면도이다.

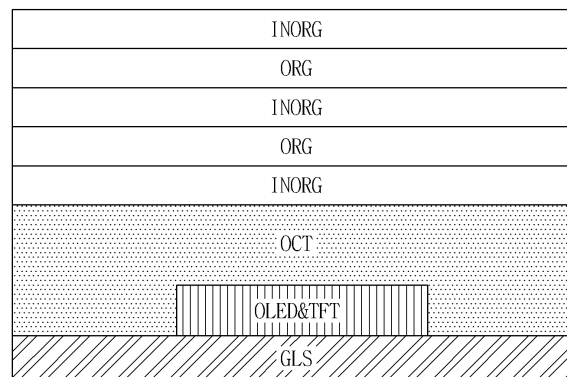
<41> <도면의 주요 부분에 대한 부호의 설명>

<42> SUBS1, SUBS2 : 기판 OLED&TFT : 화소 어레이

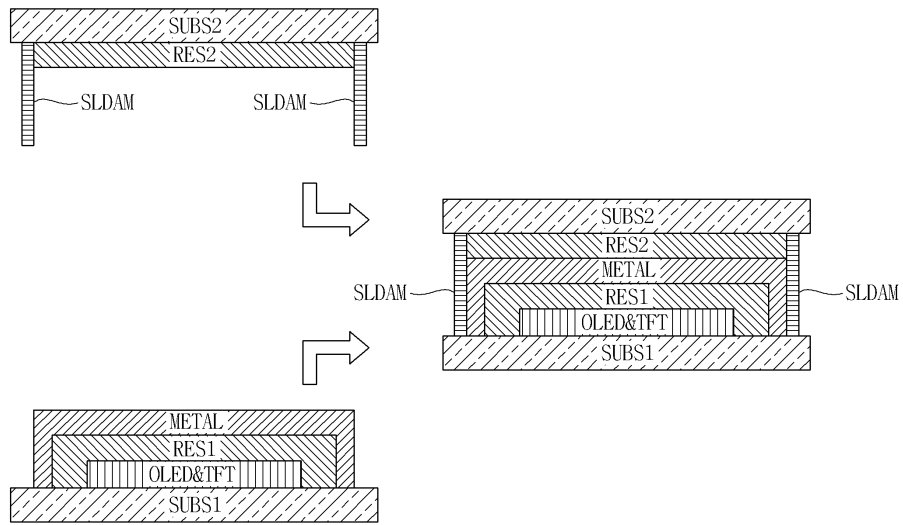
<43> RES1, RES2 : 수지막 METAL : 금속막

도면

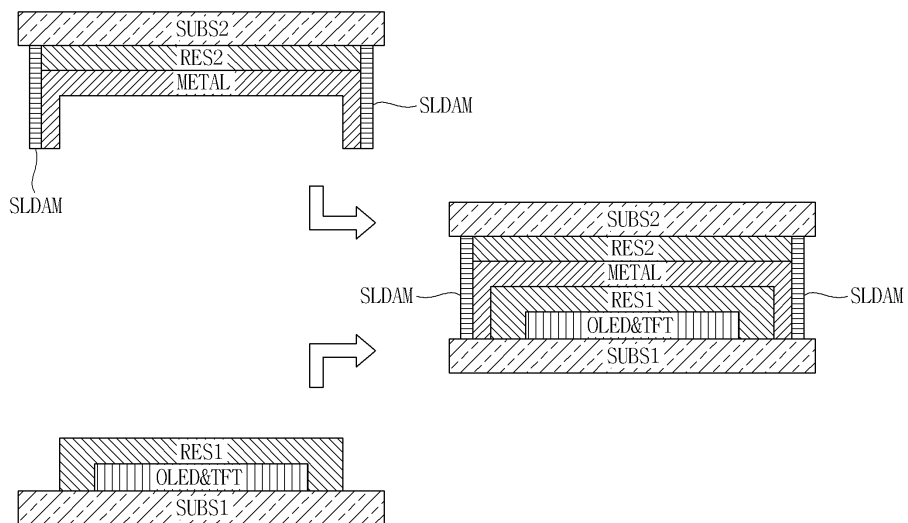
도면1



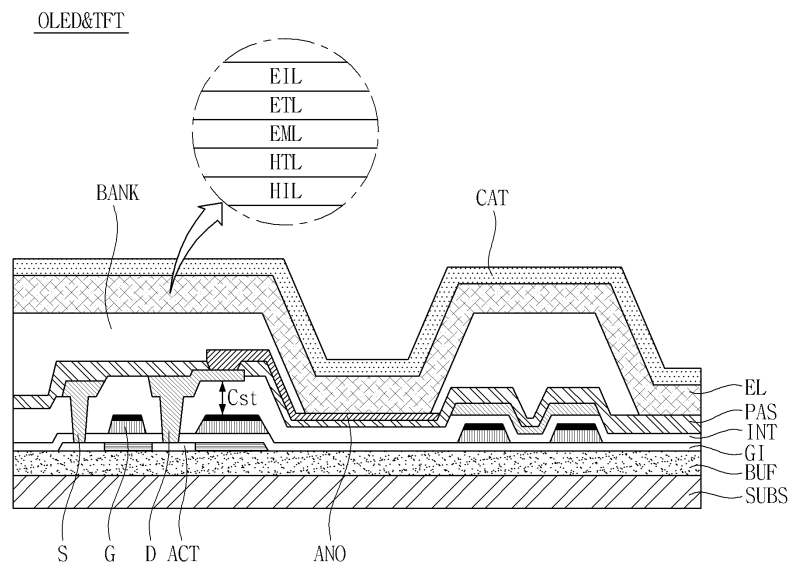
도면2



도면3



도면4



专利名称(译)	有机发光二极管显示元件及其制造方法		
公开(公告)号	KR1020090129863A	公开(公告)日	2009-12-17
申请号	KR1020080055990	申请日	2008-06-13
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	ROH HYUNG GU		
发明人	ROH HYUNG GU		
IPC分类号	H05B33/04 H01L51/50		
CPC分类号	H01L51/0096 H01L51/5246 H01L2924/01012 H01L2924/0103 H01L2924/0104		
外部链接	Espacenet		

摘要(译)

本发明涉及有机发光二极管显示装置及其制造方法。该有机发光二极管显示装置包括形成像素阵列的第一基板;第一树脂薄膜覆盖像素阵列;形成的金属层包括具有第二基板的金属:致密的六方晶格结构,其中第一树脂膜形成在第一和第二树脂膜之间;外部密封胶焊接第一和第二基板,并与第一和第二树脂膜的侧面以及金属层的侧面接触。

