

	(19) 대한민국특허청(KR) (12) 공개특허공보(A)	(11) 공개번호 10-2009-0096438 (43) 공개일자 2009년09월10일
(51) Int. Cl. <i>H01L 27/32</i> (2006.01) (21) 출원번호 10-2009-7011482 (22) 출원일자 2007년12월05일 심사청구일자 없음 (85) 번역문제출일자 2009년06월03일 (86) 국제출원번호 PCT/EP2007/063375 (87) 국제공개번호 WO 2008/068293 국제공개일자 2008년06월12일 (30) 우선권주장 0655381 2006년12월07일 프랑스(FR)	(71) 출원인 톱슨 라이센싱 프랑스 세데 볼로뉴 꺾아 르 갈로 46 (72) 발명자 프라트, 크리스토프 프랑스, 난테즈 에프-44000 바우프레이, 데이빗 프랑스, 그레노블 에프-38000 레 로이, 필립페 프랑스, 베통 에프-35830 (74) 대리인 김학수, 문경진	

전체 청구항 수 : 총 9 항

(54) 집적된 상위 공급 전극이 구비된 유기 발광 다이오드 패널

(57) 요약

다이오드의 전극(11)의 투명한 상위 전극(11)과 연결된 다이오드의 상위 공급을 위해 분배 전극(62)의 어레이를 집적하는 능동 매트릭스 패널이 개시되며, 여기서 예를 들면 리브(621)를 가지고 텍스처링되는(textured) 이들 분배 전극(62)의 표면때문에 이들 분배 전극(62)과 투명한 상위 전극(11) 사이의 전기적 콘텐츠(electrical content)가 개선된다.

특허청구의 범위

청구항 1

각 다이오드가 하위 전극(832) 및 상위 전극(132)을 포함하는 유기 발광 다이오드의 패널로서, 상기 전극(832, 132)과 전기적 접촉하고 있는 유기 전자 발광층 구성요소(10)가 이들 전극 사이에 삽입되고, 상기 패널은 기판(1)을 포함하되,

기판(1)이,

- 다이오드의 하위 전극(832)과 전기적으로 연결된 다이오드의 하위 공급 수단, 및 상기 다이오드의 상위 전극과 전기적으로 연결된 상기 다이오드의 상위 공급을 위한 분배 전극(62)의 네트워크,
- 상기 다이오드의 상위 공급 및 상기 다이오드의 하위 공급 수단을 위한 상기 분배 전극(62)의 네트워크를 덮는 적어도 하나의 전기적 절연층(7, 9),
- 상기 전기적 절연층(7, 9)으로부터 적어도 부분적으로 다이오드의 상위 공급을 위해 분배 전극(62)을 노출시키도록 적어도 하나의 전기적 절연층(7, 9) 내에 만들어진 연결 트렌치(92) 및/또는 연결 구멍,
- 하나 이상의 존에서, 유기 전자 발광층(10)이 상기 다이오드의 하위 전극(832)과 전기적 접촉하고 있고, 각 투명한 전도층 존(11)이 상기 다이오드의 상위 공급을 위해 상기 분배 전극 중 적어도 하나와 전기적 접촉을 보장하기 위해 상기 연결 트렌치(92) 중 적어도 하나 및/또는 상기 연결 구멍 중 적어도 하나에 미치는 존을 덮는 투명한 전도층(11)을

지탱하는, 유기 발광 다이오드의 패널에 있어서,

상기 다이오드의 상위 공급을 위한 상기 분배 전극(62)은 상기 투명한 전도층(11)과 전기적 접촉하고 있는 이들 분배 전극(62)의 그 표면에 릴리프(relief), 특히 리브(621)를 갖는 것을 특징으로 하는, 유기 발광 다이오드의 패널.

청구항 2

제 1 항에 있어서,

상기 릴리프는 상기 다이오드의 상위 공급을 위한 분배 전극(62)과 투명한 전도층(11) 사이의 전기적 접촉 영역을 증가시키도록 적응되는 것을 특징으로 하는, 유기 발광 다이오드의 패널.

청구항 3

제 1 항 또는 제 2 항에 있어서,

상기 릴리프, 특히 리브(621)의 깊이는 상기 다이오드의 상위 공급을 위해 상기 분배 전극(62)의 두께의 적어도 반을 나타내는 것을 특징으로 하는, 유기 발광 다이오드의 패널.

청구항 4

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 다이오드의 하위 전극(832)은 적어도 하나의 전기적 절연층(7)을 통하여 상기 다이오드의 하위 공급 수단과 전기적으로 연결되고, 상기 연결 트렌치(92) 및/또는 연결 구멍은 이러한 동일한 전기적 절연층(9)을 관통하는 것을 특징으로 하는, 유기 발광 다이오드의 패널.

청구항 5

제 1 항 내지 제 4 항 중 어느 한 항에 있어서,

상기 연결 트렌치(92) 및/또는 연결 구멍은 이들 전체 두께 위의 이들 전극(62)을 노출시키고, 이들 연결 트렌치(92) 및/또는 이들 구멍의 바닥에서 평가된 상기 연결 트렌치(92) 및/또는 연결 구멍의 폭은 각 전극(62)의 양쪽 면상에 공동(922, 923)을 생성하도록, 상기 전극(62)의 폭 보다 적어도 1/3 더 큰 것을 특징으로 하는, 유기 발광 다이오드의 패널.

청구항 6

제 1 항 내지 제 5 항 중 어느 한 항에 있어서,

상기 연결 트렌치(92) 및/또는 연결 구멍의 깊이는 상기 다이오드의 상위 공급을 위한 상기 분배 전극(62)의 두께보다 더 큰 것을 특징으로 하는, 유기 발광 다이오드의 패널.

청구항 7

제 1 항 내지 제 6 항 중 어느 한 항에 있어서,

각 다이오드의 전극(832, 132) 사이에 삽입되는 상기 층 구성요소를 포함하는 상기 유기 전자 발광층(10)은 하나 이상의 존에서, 상기 패널의 전체 능동 표면을 덮고 또한 상기 연결 트렌치(92) 및/또는 상기 연결 구멍을 덮는 것을 특징으로 하는, 유기 발광 다이오드의 패널.

청구항 8

제 7 항에 있어서,

상기 유기 전자 발광층(10)의 두께는 상기 릴리프, 특히 상기 리브(621)의 깊이보다 작은 것을 특징으로 하는, 유기 발광 다이오드의 패널.

청구항 9

제 1 항 내지 제 8 항 중 어느 한 항에 있어서,

상기 다이오드의 하위 공급 수단은 적어도 하나의 전극 네트워크를 포함하되, 상기 전극 네트워크는 상기 다이오드의 하위 공급 전극 네트워크 및 선택적으로는 상기 다이오드의 구동 회로를 포함하며, 이들 구동 회로 자신들은 트랜지스터 및/또는 커패시터와 같은 구성요소 및 이들 구성요소를 연결하기 위한 전도성 패드(61, 631, 632)를 포함하는 것을 특징으로 하는, 유기 발광 다이오드의 패널.

명세서

기술 분야

- <1> 본 발명은 각각 하위 전극과 상위 전극을 포함하는 유기 발광 다이오드의 패널 제작에 관한 것으로서, 이들 패널은 특히 이미지를 디스플레이하기 위한 것이다.

배경 기술

- <2> 전면 발광(top emitting) OLED 패널은 투명한 상위 전극을 요구하며, 이러한 전극은 광 투과와 전기 전도성 사이의 양호한 절충을 제공해야만 한다. 소위 전면 발광은 능동 매트릭스 패널에 대하여 매우 추천되는데, 특히 이 전면 발광이 픽셀의 개구비를 넓히고 따라서 발광 존의 총 영역을 증가시키는 가능성을 적어도 제공하기 때문이다. OLED 디스플레이 패널의 대단히 증가하는 표면 영역 및 일반적으로 ITO로 만들어지는 투명한 상위 전극의 제한된 전도성으로 인해, 전위 강하(potential drop)가 이러한 투명한 전극에서 발생하고 디스플레이되고 있는 이미지의 심각한 균일성 결점을 야기한다. 이들 결점을 극복하기 위해, 이러한 투명한 상위 전극은 불투명한 전도체가 픽셀 사이에 놓이는 격자로 전기적으로 강화될(reinforced) 수 있다. 이들 단점을 극복하기 위한 또 다른 방법은 상위 전극을 전기적으로 강화하기 위해 전도체를 미국특허번호 제US2004/256620호에 기술된 패널의 능동 매트릭스로 삽입하거나, 또는 미국특허번호 제US2005/012454호, 미국특허번호 제US2005/077816호 및 미국특허번호 제US2005/179374호에 기술된 다이오드의 하위 전극과 동일한 레벨의 능동 매트릭스 위에 삽입하는 것이다. 이들 특허 문서에 기술된 패널의 한 가지 단점은 전기적인 강하 전도체와 투명한 전극 사이의 접촉 영역이 만족스러운 전기적 접촉을 보장하기에, 즉 낮은 저항을 제공하기에 항상 충분히 크지 않다는 점이다.
- <3> 유럽특허번호 제EP1489671호는 이 문서의 도 7A 내지 도 7F를 참조하여, 능동 디스플레이에 통합된 전기적 강화로 이러한 패널을 제작하는 방법을 기술하는데, 이 방법은,
- <4> - 다이오드의 하위 공급 수단 및 다이오드의 상위 공급을 위한 분배 전극(324로 참조됨)의 네트워크가 기판상에 증착되는 단계와,

- <5> - 적어도 하나의 전기적 절연층(PLN1)이 패널의 전체 능동 표면 위에 증착되고, 다이오드의 하위 전극(304-12, 304-22)이 증착되어 이들이 전기적으로 다이오드의 상기 하위 공급 수단에 연결되는 단계와,
- <6> - 적어도 하나의 전기적 절연층(7, 9)에서의 소거(ablation)에 의해, 연결 트렌치(trench)를 형성하거나 이들 전극으로 따라 일련의 연결 구멍(321)을 형성함으로써 다이오드의 하위 공급 전극(324)을 적어도 부분적으로 노출시키는 단계와,
- <7> - 적어도 하나의 유기 전자 발광층(EL)이 상기 연결 트렌치 또는 상기 연결 구멍(321)을 포함하는 패널의 전체 능동 표면을 덮기 위해 하나 이상의 존에서 증착되어 이 층(EL)이 다이오드의 하위 전극(304-12, 304-22)과 직접 접촉하는 단계와,
- <8> - 투명한 전도층(340)이 유기 전자 발광층(EL)이 다이오드의 하위 전극(304-12, 304-22)과 직접 접촉하고 있는 적어도 존 상에 증착되어, 투명한 전도층(340)의 각 존이 다이오드의 상기 하위 공급 전극(62) 중 적어도 하나와의 전기적 접촉을 보장하기 위해 상기 연결 트렌치 중 적어도 하나 또는 상기 연결 구멍 중 적어도 하나에 미치는 단계를 포함한다. 여기서, 다이오드의 하위 공급 수단은 적어도 하나의 전극 네트워크를 포함하는데, 이 전극 네트워크는 다이오드의 하위 공급 전극 네트워크 및 본 발명의 경우에는, 다이오드(301-12, 301-22)의 구동 회로를 포함하되, 이들 구동회로 자신들이 트랜지스터 및/또는 커패시터와 같은 구성요소, 및 이들 구성요소를 연결하는 전도성 패드를 포함한다.
- <9> 여기서, 다이오드의 상위 공급을 위한 분배 전극(이는 324로 참조됨)의 네트워크는 상위 전극의 전기적 강화를 제공하고, 이들 전극은 다이오드의 상위 전극에서의 전위의 더 균일한 분포를 보장하며, 이들 강화 전극이 능동 매트릭스 내로 통합되기 때문에, 이들은 패널의 발광 표면을 매우 적게 제한한다.
- <10> 이 특허 문서의 도 7E에서 예시된 바와 같이, 이 방법은 전극(324)과 투명한 전도층(340) 사이의 전기적 접촉을 유기 전자 발광층이 방해하지 못하도록 하기 위해, 전기적 절연층(PLN1)을 증착하는 단계와 투명한 전도층(340)을 증착하는 단계 사이에서 유기 전자 발광층에서의 소거 단계를 요구한다.

발명의 상세한 설명

- <11> 본 발명의 목적은 위에 언급된 단점 중 적어도 하나를 피하기 위한 것이다.
- <12> 이를 위해, 본 발명은 먼저 각각 하위 전극 및 상위 전극을 포함하는 유기 발광 다이오드의 패널을 제작하는 방법에 관한 것이며, 이 방법은,
- <13> - 다이오드의 하위 공급 수단 및 다이오드의 상위 공급을 위한 분배 전극 네트워크가 기판상에 증착되는 단계와,
- <14> - 적어도 하나의 전기적 절연층이 패널의 전체 능동 표면 위에 증착되고, 다이오드의 하위 전극이 증착되어 이들이 전기적으로 다이오드의 상기 하위 공급 수단에 연결되는 단계와,
- <15> - 적어도 하나의 전기적 절연층에서의 소거(ablation)에 의해, 연결 트렌치(trench)를 형성하거나 이들 전극으로 따라 일련의 연결 구멍을 형성함으로써 다이오드의 하위 공급 전극이 부분적으로 노출시키는 단계와,
- <16> - 적어도 하나의 유기 전자 발광층이 상기 연결 트렌치 또는 상기 연결 구멍을 포함하는 패널의 전체 능동 표면을 덮기 위해 하나 이상의 존에서 증착되어 이 층이 다이오드의 하위 전극과 직접 접촉하는 단계와,
- <17> - 유기 전자 발광층이 다이오드의 하위 전극과 직접 접촉하고 있는 적어도 존 상에 투명한 전도층이 증착되어, 투명한 전도층의 각 존이 다이오드의 상기 하위 공급 전극 중 적어도 하나와의 전기적 접촉을 보장하기 위해 상기 연결 트렌치 중 적어도 하나 또는 상기 연결 구멍 중 적어도 하나에 미치는 단계를 포함한다.
- <18> 본 발명에 따르면, 다이오드의 상위 공급을 위해 상기 분배 전극은 적어도 상기 연결 트렌치 또는 상기 연결 구멍의 레벨에서 이들의 상위 표면 상에 릴리프(relief), 특히 리브를 갖는다.
- <19> 바람직하게는, 상기 연결 트렌치 및/또는 연결 구멍은 이들 전체 두께 위의 이들 전극을 덮지 않고, 이들 연결 트렌치 및/또는 이들 구멍의 바닥에서 평가된 상기 연결 트렌치 및/또는 연결 구멍의 폭은 각 전극의 양쪽 면상에 공동을 생성하도록, 상기 전극의 폭 보다 적어도 1/3 더 크다.
- <20> 요약하면, 본 발명은 다이오드의 상위 공급을 위해 분배 전극 네트워크를 통합하는 능동 매트릭스 패널을 제조하는 방법에 관한 것이며, 이는 다이오드의 투명한 상위 전극과 연결되고, 여기서 이들 유기층의 어떤 스트리핑(striping)도 유기층의 증착 단계와 상위 전극을 증착하는 단계 사이에 실행되지 않는다. 본 발명에 따르면,

적절한 조직화에 의해, 특히 리브 및/또는 공동에 의해 이러한 스트립핑 단계를 피하는 것이 가능하며, 이들 리브 및/또는 공동은 다이오드의 상위 공급을 위해 분배 전극의 표면상에 만들어진다. 따라서, 패널을 제작하는 방법이 단순화된다.

- <21> 이들 리브 및/또는 공동은 유리하게는 증착되고 있는 중일 때 유기층의 물질을 받아들이기 위해 충분한 부피를 제공하며, 이는 국부적으로 이러한 층을 방해하는 것을 가능하게 하고, 이 유기층의 물질이 상위 공급을 위한 분배 전극의 상위 표면 상에 증착되는 것을 방지하며, 따라서 종래 기술의 유기층을 줄이는 단계가 미연에 방지될 수 있는데, 왜냐하면 유기 전자 발광층은 더 이상 다이오드의 상위 공급을 위한 분배 전극과 투명한 전도층 사이의 전기적 접촉을 방해할 위험이 없기 때문이다.
- <22> 유리하게는, 그러므로 이 방법은 특히 적어도 하나의 전기적 절연층을 증착하는 단계와 투명한 전도층을 증착하는 단계 사이의 전자 발광 유기층에서의 삭제단계를 더 이상 포함하지 않는다.
- <23> 두 번째로는 본 발명은 각 다이오드가 하위 전극과 상위 전극을 포함하는 유기 발광 다이오드의 패널에 관한 것으로, 이 전극 사이에 상기 전극과 전기적 접촉하고 있는 유기 전자 발광층 구성요소가 삽입되며, 상기 패널은 기판을 포함하되, 상기 기판이,
- <24> - 다이오드의 하위 전극과 전기적으로 연결된 다이오드의 하위 공급 수단, 및 상기 다이오드의 상위 전극과 전기적으로 연결된 상기 다이오드의 상위 공급을 위한 분배 전극 네트워크,
- <25> - 상기 다이오드의 상위 공급을 위해 상기 다이오드의 하위 공급 수단 및 상기 분배 전극 네트워크를 덮는, 즉 특히 패널의 전체 능동 영역을 덮는 적어도 하나의 전기적 절연층으로서, 바람직하게는 다이오드의 하위 전극이 전기적으로 상기 전기적 절연층을 통하여 다이오드의 상기 하위 공급 수단과 연결되는, 적어도 하나의 전기적 절연층,
- <26> - 상기 전기적 절연층으로부터 상기 층의 다이오드의 상위 공급을 위한 분배 전극을 노출시키기 위해 적어도 하나의 전기적 절연층 내에 만들어진 연결 트렌치 및/또는 연결 구멍,
- <27> - 하나 이상의 존에서, 유기 전자 발광층이 상기 다이오드의 하위 전극과 전기적 접촉하고, 바람직하게는 이 다이오드의 하위 전극과 직접 접촉하고 있는 존을 덮는 투명한 전도층으로서, 투명한 전도층의 각 존이 상기 다이오드의 상위 공급을 위해 상기 분배 전극 중 적어도 하나와 전기적 접촉을 보장하도록 상기 연결 트렌치 중 적어도 하나 및/또는 상기 연결 구멍 중 적어도 하나에 미치는, 투명한 전도층을 지지하며,
- <28> 여기서, 상기 다이오드의 상위 공급을 위해 상기 분배 전극은 상기 투명한 전도층과 전기적 접촉하고 있는 이들 분배 전극의 그 표면상에 릴리프(relief), 특히 리브를 갖는데, 즉 특히 적어도 상기 연결 트렌치 및/또는 연결 구멍의 레벨에서, 상위 표면 상에 릴리프, 특히 리브를 갖는다.
- <29> 따라서, 다이오드의 전극 사이에 삽입된 층 구성요소를 포함하는 유기 전자 발광층은 바람직하게는 상기 트렌치 또는 상기 연결 구멍을 포함하는 하나 이상의 존에 있는 패널의 전체 능동 표면을 덮으며, 바람직하게는 다이오드의 하위 전극과 직접 전기적 접촉하고 있다.
- <30> 바람직하게는, 릴리프는 그 자체로 알려진 방식으로 적용되어 다이오드의 상위 공급을 위한 분배 전극과 투명한 전도층 사이에서의 전기적 접촉 영역을 증가시킨다.
- <31> 바람직하게는, 상기 릴리프의 깊이, 특히 리브의 깊이는 다이오드의 상위 공급을 위해 상기 분배 전극의 두께의 적어도 반을 나타낸다. 예를 들면, 릴리프가 상위 공급을 위해 상기 분배 전극 내에 형성된 리브인 경우, 이들 리브의 깊이는 바람직하게는 상기 전극의 두께의 적어도 반을 나타내고 이들 리브의 폭은 이들 전극의 폭의 적어도 1/3을 나타낸다.
- <32> 투명한 전도층과 접촉하고 있는 적어도 이러한 표면의 존 내에 있는 분배 전극의 표면을 구조화하는 릴리프, 특히 리브에 의해, 다이오드의 상위 공급을 위해 전류의 분배는 분배 전극 및 투명한 전도층 사이의 접촉 영역을 증가시킴으로써 개선된다.
- <33> 바람직하게는, 다이오드의 하위 전극은 적어도 하나의 전기적 절연층을 통하여 다이오드의 상기 하위 공급 수단과 전기적으로 연결되며, 또한 상기 트렌치 및/또는 연결 구멍은 이러한 동일한 전기적 절연층을 관통한다. 게다가, 일반적으로 2개의 전기적 절연층이 있다. 게다가, 제 1 전기적 절연층은 예를 들면 능동 매트릭스와 같은 다이오드의 하위 공급 수단을 다이오드의 상위 공급을 위해 다이오드의 하위 전극 및 분배 전극 네트워크로부터 절연한다. 게다가, 제 2 전기적 절연층은 다이오드의 하위 전극을 다이오드의 상위 전극으로부터 절연한다. 일

반적으로는, 게다가 다이오드의 하위 전극은 다이오드의 상위 공급을 위해 분배 전극 네트워크와 동일한 평면 내에 위치된다. 이들 2개의 전기적 절연층은 다이오드의 상위 공급을 위해 다이오드의 하위 공급 수단 및 분배 전극 네트워크 둘 다를 동일하게 덮는다.

- <34> 바람직하게는, 상기 트렌치 또는 연결 구멍은 이들의 전체 두께 위의 전극을 덮지 않으며, 이들 트렌치 및/또는 이들 연결 구멍의 바닥에서 평가된 상기 트렌치 및/또는 연결 구멍의 폭은 각 전극의 양쪽 면상에 공동을 형성하기 위해 상기 전극의 폭보다 적어도 1/3 더 크다. 이러한 공동은 유리하게는 또한 분배 전극과 투명한 전도층 사이의 접촉 영역 증가에 기여한다.
- <35> 바람직하게는, 상기 트렌치 및/또는 연결 구멍의 깊이는 다이오드의 상위 공급을 위해 상기 분배 전극의 두께보다 크다.
- <36> 바람직하게는, 각 다이오드의 전극 사이에 삽입된 상기 층 구성요소를 포함하는 상기 유기 전자 발광층은 하나 이상의 층에 있는 패널의 전체 능동 표면을 덮고, 또한 상기 트렌치 및/또는 상기 연결 구멍을 덮는다. 릴리프, 특히 리브 및/또는 트렌치 및/또는 연결 구멍의 바닥에서의 공동에 의해 제공된 전극의 표면 조직화에 의해, 유기 전자 발광층이 다이오드의 상위 공급을 위해 분배 전극의 표면을 완전하게 덮지 않거나, 또는 국부적으로 방해되어 직접적인 전기적 연결 준이 이들 전극과 투명한 전도층 사이에서 형성되는 것이 관찰될 것이다. 리브 또는 공동은 제외한 전극의 표면을 조직하는 임의의 수단은 이 수단이 덮지 않음(non-coverage) 또는 방해의 이러한 기술적 효과를 제공하는 한 본 발명을 벗어나지 않고도 사용될 수 있다.
- <37> 바람직하게는, 상기 유기 전자 발광층의 두께는 상기 릴리프, 특히 상기 리브 및/또는 선택적으로는 상기 공동의 두께보다 작다.
- <38> 바람직하게는, 다이오드의 상위 하위 공급 수단은 적어도 하나의 전극 네트워크를 포함하되, 이 전극 네트워크는 다이오드의 하위 공급 전극 네트워크 및 선택적으로는 다이오드 구동 회로를 포함하며, 이 구동 회로 그 자신들은 트랜지스터 및/또는 커패시터와 같은 구성요소 및 이들 구성요소를 연결하는 전도성 패드를 포함한다.
- <39> 요약하면, 본 발명은 다이오드의 상위 공급을 위해 분배 전극 네트워크를 통합한 능동 매트릭스 패널에 관한 것으로, 이는 이들 다이오드의 투명한 상위 전극과 연결되고, 여기서 이들 분배 전극과 투명한 상위 전극 사이의 전기적 접촉은 이들 분배 전극의 표면 텍스처링(texturing)에 의해 개선되며, 특히 리브에 의해 개선된다.
- <40> 본 발명은 제한하기 위해 주어진 것이 아니고 예를 목적으로 주어진 이하 설명을 읽음으로써 그리고 첨부된 도 1 내지 도 10을 참조하면 더 명백하게 이해될 것이며, 이들 도면은 본 발명의 실시예에 따른 다이오드의 패널 제조시 연속적인 단계를 설명한다.

실시예

- <51> 유기 발광 다이오드의 패널에 대한 본 발명에 따른 실시예가 이제 기술될 것이고; 패널의 각 다이오드는 특히 2개의 "전계 효과 트랜지스터"(FET)를 포함하는 해당 구동 회로를 구비하며; 이러한 회로는 그 자체로 알려져 있어 여기에 더 상세하게 기술되지 않을 것이며; 각 다이오드는 투명한, 하위 전극(832) 및 투명한 상위 전극(132), 그리고 이들 전극 사이에 삽입된 유기 전자 발광층 층을 포함하며; 이 패널은 또한 특히 구동 회로를 어드레싱하기 위해, 구동 회로를 선택하고 다이오드에 전원을 공급하기 위해 복수의 전극 네트워크를 포함하며; 이 패널은 특히 다이오드의 하위 공급 전극 네트워크를 포함하는데, 이 네트워크는 그 자체로 알려져 있어 여기에 상세하게 기술되지 않을 것이며; 또한 이 패널은 다이오드의 상위 공급을 위해 분배 전극 네트워크를 포함하는데, 이는 이하에서 상세하게 기술될 것이고 이의 전극은 다이오드의 상위 전극과 연결되며; 특히 그런 트랜지스터를 갖는 모든 이들 구동 회로 및 다이오드의 모든 이들 네트워크는 다이오드의 구동 및 공급 매트릭스 내로 통합되고, 이 매트릭스는 기관(1)과 다이오드 그 자신들 사이에 삽입된다. 그러므로, 이 매트릭스는 소위 "능동" 매트릭스인데, 왜냐하면 이는 구동 회로를 통합하기 때문이다.
- <52> 도 1을 참조하면, 전계 효과 트랜지스터(TFT1, TFT2)의 위치에서 양호한 평면(planarity)을 갖는 절연 기관(1) 상에 반도체 패드(SC1, SC3)를 증착한 이후, 이들 트랜지스터의 드레인 및 소스 패드(211 및 212)가 트랜지스터(TFT1)에 대하여 증착되고, 트랜지스터의 드레인 및 소스 패드(231 및 232)가 트랜지스터(TFT3)에 대하여 증착되고, 뿐만 아니라 구동 및 공급 매트릭스에 통합된 네트워크 중 하나의 전극(22)이 증착된다. 그 자체로 알려진 절차는 예를 들면 적절한 마스크를 가지고 전극의 금속을 진공 증착시킴으로써 이들 증착을 위해 사용된다.
- <53> 도 2를 참조하면, 이후 게이트 절연체층(3)은 그 자체로 알려진 방식으로 예를 들면 질화 실리콘이 증착되며, 이는 대략 균일한 두께로 전체 능동 매트릭스를 덮는다.

- <54> 도 3을 참조하면, 다시 적절한 진공 증착 마스크를 삽입함으로써, 트랜지스터의 게이트 전도체 패드(41)가 단일 단계(step)에서, 트랜지스터(TFT1)에 대하여 증착되고, 트랜지스터의 게이트 전도체 패드(43)가 트랜지스터(TFT2)에 대하여 증착되고, 전극(21) 위에 위치된 전극(42)(또는 전도성 패드)이 증착되며; 이러한 전극(42)(또는 이러한 패드)은 구동 및 공급 매트릭스로 통합된 전도체이다.
- <55> 도 4를 참조하면, 유전체 덮개층(5)이 이후 그 자체로 알려진 방식으로, 예를 들면 실리카로 증착되며, 이는 대략 균일한 두께를 가지고 전체 능동 매트릭스를 덮으며; 이 동작 동안, 따라서 전극(42)(또는 패드)은 절연 패드(52)로 덮인다.
- <56> 도 5를 참조하면, 그 자체로 알려진 방식으로 그리고 단일의 동작으로 유전체 덮개층(5)을 꿰뚫고 트랜지스터(TFT1)의 게이트 패드(41)까지 연결 구멍을 개방하고, 그리고 유전체 덮개층(5)과 게이트 절연체 층(3)을 꿰뚫고 트랜지스터(TFT3)의 소스 및 드레인(231 및 232)까지 연결 구멍을 개방한 이후, 한편으로 또 다른 동작에서 이들 구멍의 전도성 "비아(via)" 패드가 증착되는데, 즉 트랜지스터(TFT1)의 게이트 연결에 대하여 61, 트랜지스터(TFT3)의 소스 및 드레인 연결에 대하여 631 및 632이고, 다른 한편으로 다이오드의 상위 공급을 위한 분배 전극 네트워크이며, 이는 여기서 전극(62)으로 표현된다.
- <57> 이들 전도성 패드 및 이들 전극의 두께는 바람직하게는 350 및 600nm 사이이다. 전극(62)의 상위 표면의 중심에서, 습식 에칭에 의해, 리브(621)가 형성되며 이의 기능은 이하에서 상술될 것이며; 리브를 제외하고 전극(62)의 임의의 구조화(structuring)는 이러한 전극(62)의 접촉 영역에서의 증가가 획득되는 조건으로 본 발명을 벗어나지 않으면서 수행될 수 있으며; 이러한 리브의 깊이는 바람직하게는 전극(62)의 두께의 적어도 반을 나타내며, 따라서 전극의 상위 표면에서 이와 같이 형성된 "계단형(step)"은 이러한 전극의 금속을 이러한 상위 표면에 부분적으로 노출되게 남기도록 후속하여 증착된 유기 전자 발광층(10)을 방해하기에 충분하고; 이러한 리브의 폭은 바람직하게는 유기층(10)의 물질을 받아들이기 위해 충분한 부피를 제공하도록 전극(62)의 폭의 적어도 1/3을 나타내며, 따라서 이러한 전극은 특히 유기층(10)이 증착된 이후 스트립핑되지 않은 경우, 상위 전극(11)에 대하여 충분한 접촉 영역을 제공한다.
- <58> 도 6을 참조하면, 전기적으로 절연이고 구동 및 공급 매트릭스로 통합된 전극, 회로 및 트랜지스터에 의해 형성된 릴리프를 평면 상승시키도록(planar rise) 특히 두께에 관해 적용되는 평면화층(7)이 이후 능동 매트릭스의 전체 표면 위에 증착된다.
- <59> 도 7을 참조하면, 그 자체로 알려진 방식으로 그리고 단일 동작으로 평면화층(7)을 꿰뚫어 트랜지스터(TFT3)의 드레인(232)과 연결된 전도성 비아 패드(632)까지 연결 구멍을 개방한 후, 이들 연결 구멍을 채우는 다이오드의 하위 전극(832)은 적절한 마스크를 이용하여 증착되고, 이 증착 마스크는 이들 하위 전극의 요구되는 표면 영역을 획득하기 위해 적용된다.
- <60> 도 8을 참조하면, 다이오드의 하위 전극과 상위 전극을 전기적으로 절연하도록 의도된 절연층(9)이 이후 능동 매트릭스의 전체 표면 위에 증착된다. 한편으로는, 다이오드의 상위 공급을 위해 분배 전극(62)을 완전하게 덮지 않는 연결 트렌치(92)와 다른 한편으로는 각 다이오드를 위해 요구되는 발광존 영역에 대응하는 표면 위의 다이오드의 하위 전극(832)을 덮지 않도록 하는 공간(93)이 이 층에서 형성되며; 각각 평면화층 및 절연층(7 및 9)의 누적된 두께 때문에 트렌치(92)의 깊이는 전극(62)의 두께 보다 훨씬 크며; 바람직하게는, 연결 트렌치(92)는 그들의 전체 두께 위의 전극(62)을 덮지 않으며, 바닥에서 평가된 이들 연결 트렌치(92)의 폭은 각 전극(62)의 양쪽 면상의 공동(922, 923)을 형성하도록 전극(62)의 폭보다 적어도 1/3 더 크고, 이 공동은 특히 유기층(10)이 증착된 이후 스트립핑되지 않은 때, 유기층의 물질을 받아들이기 위해 충분한 부피를 형성하도록 그리고 또한 상위 전극을 위한 충분한 접촉 영역을 형성하기 위해 이 전극(62)과 연결 트렌치(92)의 측벽 사이에 놓인다.
- <61> 도 9를 참조하면, 유기 전자 발광층(10)이 이후 특히 공간(93)을 통하여 다이오드의 하위 전극(932)의 덮이지 않은 부분을 덮도록 능동 매트릭스의 전체 표면 위에 증착되며; 이러한 유기 전자 발광층(10)은 일반적으로는 복수의 서브층, 특히 발광 서브층 및 이 발광 서브층의 양쪽면 상에 전하 트랜스포트와 주입을 위해 서브층으로 분리되며; 이들 다이오드가 상이한 방출 컬러를 갖는 경우, 상이한 전자 발광 유기층이 패널의 다양한 존의 방출 컬러에 따라 증착된다. 유기 전자 발광층(10)의 두께는 일반적으로는 150nm보다 작으며, 즉 각각 평면화층 및 절연층(7 및 9)의 누적 두께보다 훨씬 작으며, 바꿔말하면 또한 다이오드의 상위 공급을 위해 분배 전극(62)의 두께보다 작으며; 도 9에 의해 예시된 바와 같이, 전자 발광층의 물질은 전극(62)과 이들 전극(62)이 삽입되는 연결 트렌치(92)의 측벽 사이에 형성된 공동(922, 923)으로 넘쳐흘러 들어가고/거나, 이들 전극(62)의 두께로 형성된 리브(621)로 넘쳐흘러 들어가며, 전극(62)의 표면의 큰 부분은 전자 발광 유기층에 의해 덮이지 않

으며; 공동(922, 923), 리브(621)에 의해 제공된 표면 구조화, 및 또한 연결 트렌치(92)의 측벽의 경사 때문에, 유기 전자 발광층(10)이 방해되고 전극(62)의 표면의 큰 부분을 노출된 채로 남기는 것이 보여 질 수 있으며; 덮이지 않고 "노출된"채로 남아있는 전극의 이 부분은 그러므로 상위 전극의 층과의 전기적 접촉에 즉시 이용가능하며; 그러므로 유럽특허번호 제EP1489671호에 기술된 방법(특히 이 특허 문서의 도 7E를 참조) 과 대조하여, 이들 전극의 위치에서 유기 전자 발광층(10)의 중간적인 제거를 피하면서도 상위 전극층을 증착하는 것이 가능하다. 덮지않음(non-coverage) 및 "노출"의 이러한 기술적 효과를 향상시키기 위해, 유기 전자 발광층(10)의 두께가 이들 공동(922, 923) 및/또는 이들 리브(621)의 깊이보다 작은 것이 바람직하며; 리브 또는 공동을 제외한 전극(62)의 표면을 구조화하는 임의 수단이 접촉 영역을 증가시키는 기술적 효과, 및 특히 덮지않음 및 "노출"을 제공하는 한 본 발명을 벗어나지 않으면서도 사용될 수 있다.

<62> 도 10을 참조하면, 예를 들면 ITO("Indium Tin Oxide")의 투명한 전도층(11)이 이후 진공 캐소드 스퍼터링에 의해 증착되며, 이는 실질적으로 균일한 두께를 가지고 전체 능동 매트릭스를 덮고, 특히 트렌치(92) 및 공간(93)을 덮으며; 도 10이 가리키는 것과 대조하여, 이 층(11)의 두께는 일반적으로 유기 전자 발광층(10)의 두께보다 작고; 공간(93)의 위치에서, 따라서 광 방출 다이오드는 층(11)의 존에 있는 상위 전극(132) 및 하위 전극(832), 및 이들 전극 사이에 삽입된 유기 전자 발광층(10)의 존을 포함하여 생성되며; 트렌치(92)의 위치에서, 전기적 접촉(111)이 이들 전극의 덮이지 않은 부분을 통하여 능동 매트릭스 내로 통합된 전극과 투명한 전도층(11) 사이에 확립되며; 일 변형예에 따르면, 연결 트렌치(92)는 전극(62)을 따라 배열된 일련의 연결 구멍으로 대체되며; 층(11)과 전극(62) 사이의 접촉이 이후 이들 연결 구멍에서 확립된다. 본 실시예에서, 패널의 다이오드의 모든 상위 전극은 동일한 전위와 연결되는 것이 보여질 수 있다. 일 변형예에 따르면, 다이오드의 상위 공급을 위해 분배 전극(62)에 평행하게 연장하는 전기적 절연 밴드로 분할된 투명한 전도층(11)을 제공하는 것이 가능하며; 각 전극(62)은 다른 밴드에 의해 덮인 다이오드와 무관하게, 소정의 투명한 전도 밴드로 덮인 모든 다이오드의 공급을 제어하는 것을 가능하게 만든다.

<63> 투명한 전도층(11)을 증착한 이후, 여기에 상세하게 기술되지 않는 종래의 캡슐화 동작이 수행된다.

<64> 본 발명에 따른 유기 발광 다이오드의 패널이 이와 같이 획득되며, 이는 다이오드의 하위 공급 수단 및 다이오드의 상위 공급을 위해 분배 전극(62) 네트워크를 포함하며; 이들 전극(62)은 전기적 절연층(7, 9)의 두께로 형성된 트렌치(92)의 바닥으로 삽입되며; 각 다이오드는 전극(62)과 전기적으로 연결되도록 트렌치(92)의 바닥까지 미치는 투명한 상위 전극을 포함하고; 트렌치(92)의 바깥에, 유기 전자 발광층(10)은 전기적 절연층(7, 9)으로부터 투명한 상위 전극을 분리한다. 여기서, 다이오드의 하위 공급 수단은 다이오드의 구동 회로 및 다이오드의 하위 공급 전극의 네트워크를 포함한다.

<65> 본 발명은 능동 매트릭스 다이오드 패널을 참조하여 기술되었으며; 첨부된 청구항의 범위를 벗어나지 않으면서도 다른 형태의 다이오드 패널, 특히 수동 매트릭스 패널에 적용될 수 있음이 당업자에게는 명백하다.

산업상 이용 가능성

<66> 본 발명은 각각 하위 전극과 상위 전극을 포함하는 유기 발광 다이오드의 패널 제작에 이용가능하며, 이들 패널은 특히 이미지를 디스플레이하기 위한 것이다.

<67> 이 유기 발광 다이오드의 패널은 각 다이오드가 하위 전극과 상위 전극을 포함하고, 이 전극 사이에 상기 전극과 전기적 접촉하고 있는 유기 전자 발광층 구성요소가 삽입된다.

도면의 간단한 설명

<41> 도 1은 본 발명에 따라 전계 효과 트랜지스터의 위치에서 양호한 평면(planarity)을 갖는 절연 기판 상에 반도체 패드를 증착한 이후, 이들 트랜지스터의 드레인 및 소스 패드가 트랜지스터에 대하여 증착되는 공정을 보여주는 도면.

<42> 도 2는 본 발명에 따라 게이트 절연체층이 질화 실리콘(silicon nitride)으로 증착되는 공정을 보여주는 도면.

<43> 도 3은 본 발명의 일실시예에 따라 적절한 진공 증착 마스크를 삽입하여 트랜지스터의 게이트 전도체 패드가 증착되는 공정을 보여주는 도면.

<44> 도 4는 본 발명의 일실시예에 따라 유전체 덮개층이 실리카로 증착되는 공정을 보여주는 도면.

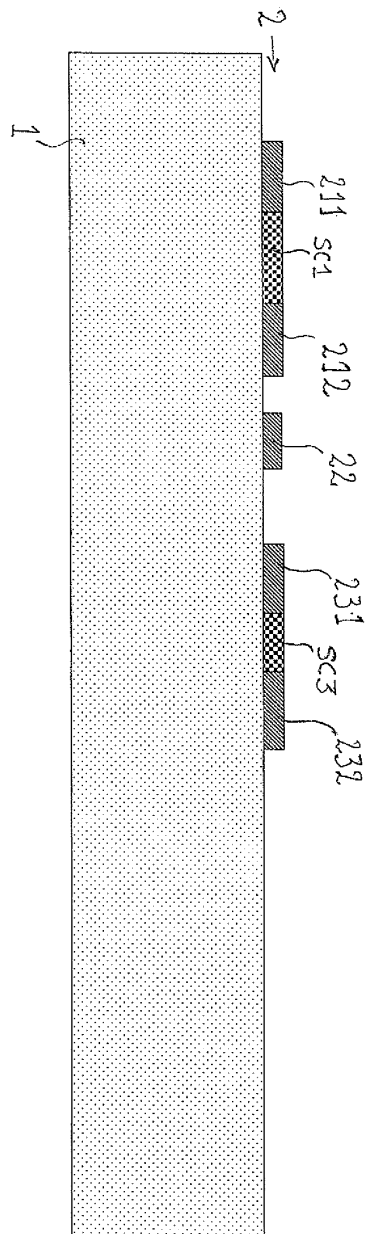
<45> 도 5는 본 발명의 일실시예에 따라 유전체 덮개층을 깨고 트랜지스터의 게이트 패드까지 연결 구멍을 개방하고, 그리고 유전체 덮개층과 게이트 절연체 층을 깨고 트랜지스터의 소스 및 드레인까지 연결 구멍을 개방한

이후, 구멍의 전도성 "비아(via)" 패드가 증착되는 공정을 보여주는 도면.

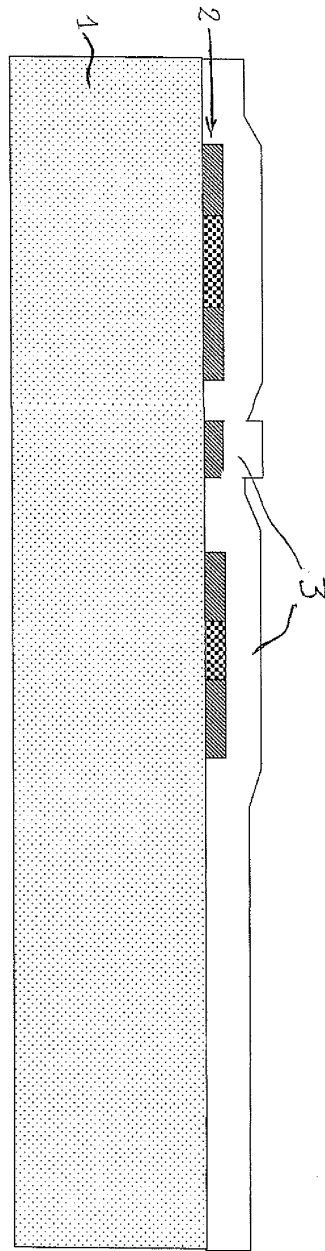
- <46> 도 6은 본 발명의 일실시예에 따라 절연이고 구동 및 공급 매트릭스로 통합된 전극, 회로 및 트랜지스터에 의해 형성된 릴리프를 평면 상승시키도록(planar rise), 평면화층이 능동 매트릭스의 전체 표면 위에 증착되는 공정을 보여주는 도면.
- <47> 도 7은 본 발명의 일실시예에 따라 평면화층을 꿰뚫어 트랜지스터의 드레인과 연결된 전도성 비아 패드까지 연결 구멍을 개방한 후, 이들 연결 구멍을 채우는 다이오드의 하위 전극이 적절한 마스크를 이용하여 증착되는 공정을 보여주는 도면.
- <48> 도 8은 본 발명의 일실시예에 따라 다이오드의 하위 전극과 상위 전극을 전기적으로 절연하도록 의도된 절연층이 능동 매트릭스의 전체 표면 위에 증착되는 공정을 보여주는 도면.
- <49> 도 9는 본 발명의 일실시예에 따라 공간을 통하여 다이오드의 하위 전극의 덮이지 않은 부분을 덮도록 능동 매트릭스의 전체 표면 위에 증착 유기 전자 발광층이 증착되는 공정을 보여주는 도면.
- <50> 도 10은 본 발명의 일실시예에 따라 투명한 전도층이 이후 진공 캐소드 스퍼터링에 의해 증착되는 공정을 보여주는 도면.

도면

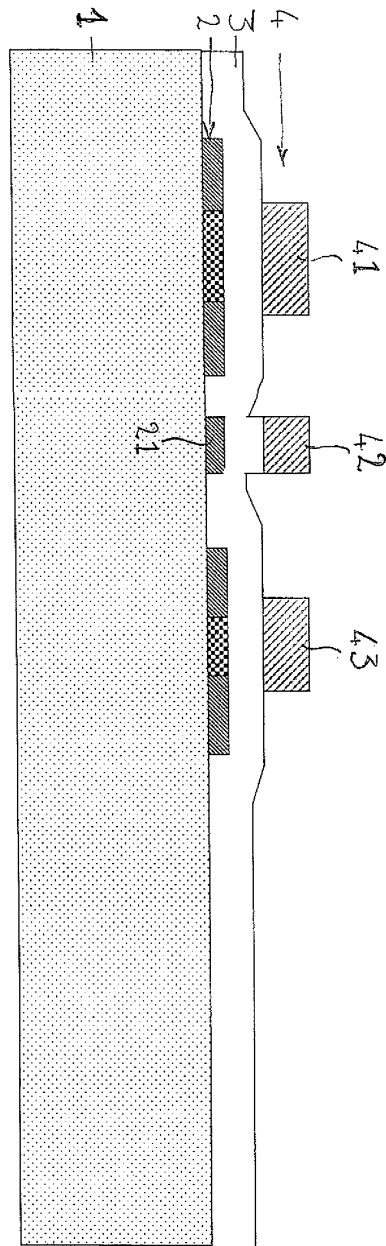
도면1



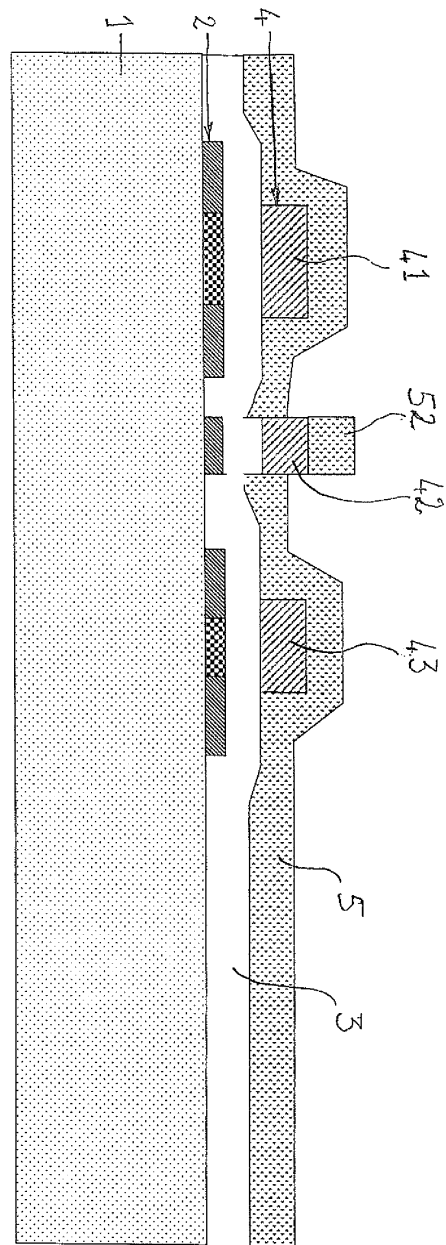
도면2



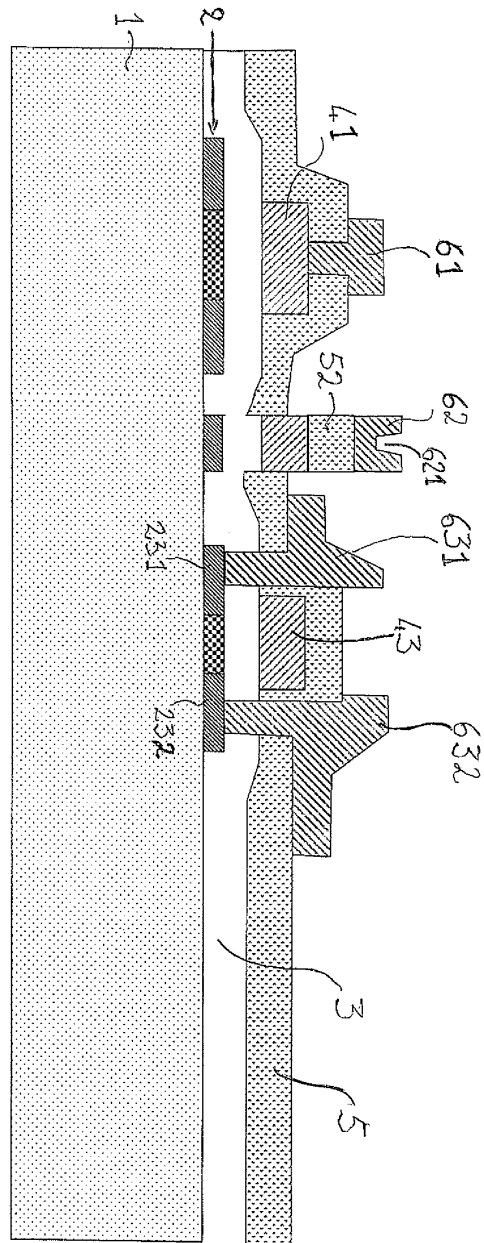
도면3



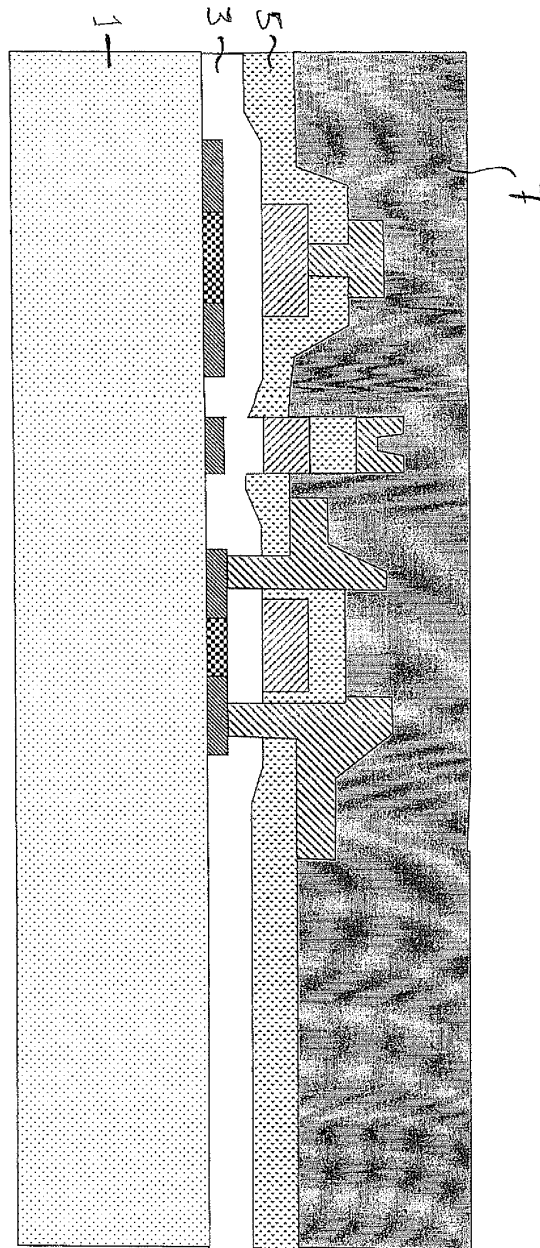
도면4



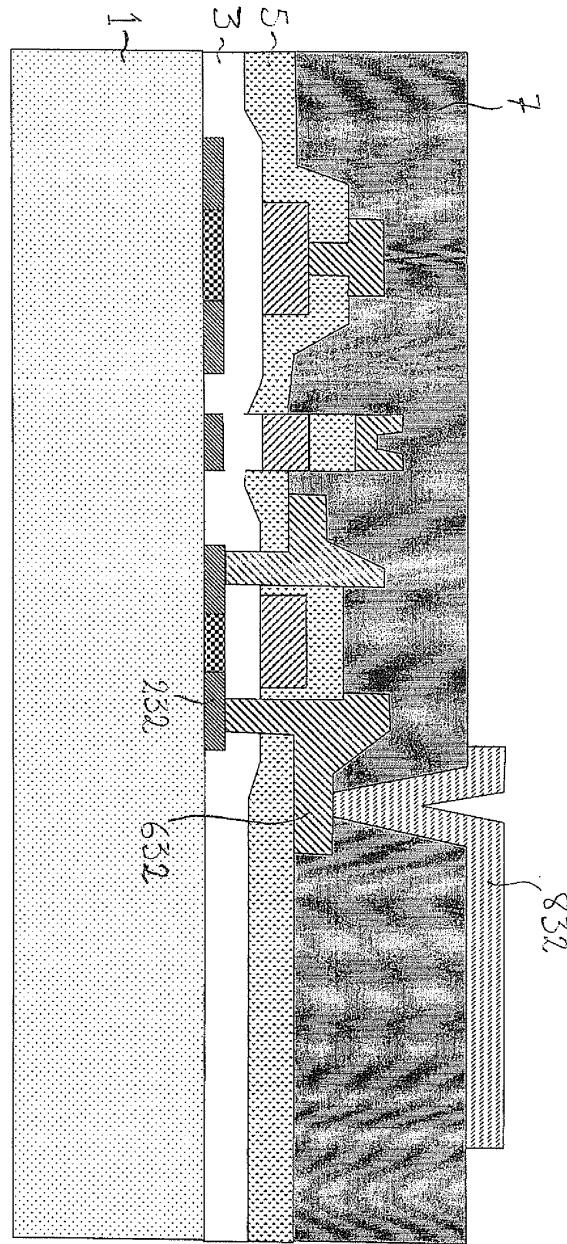
도면5



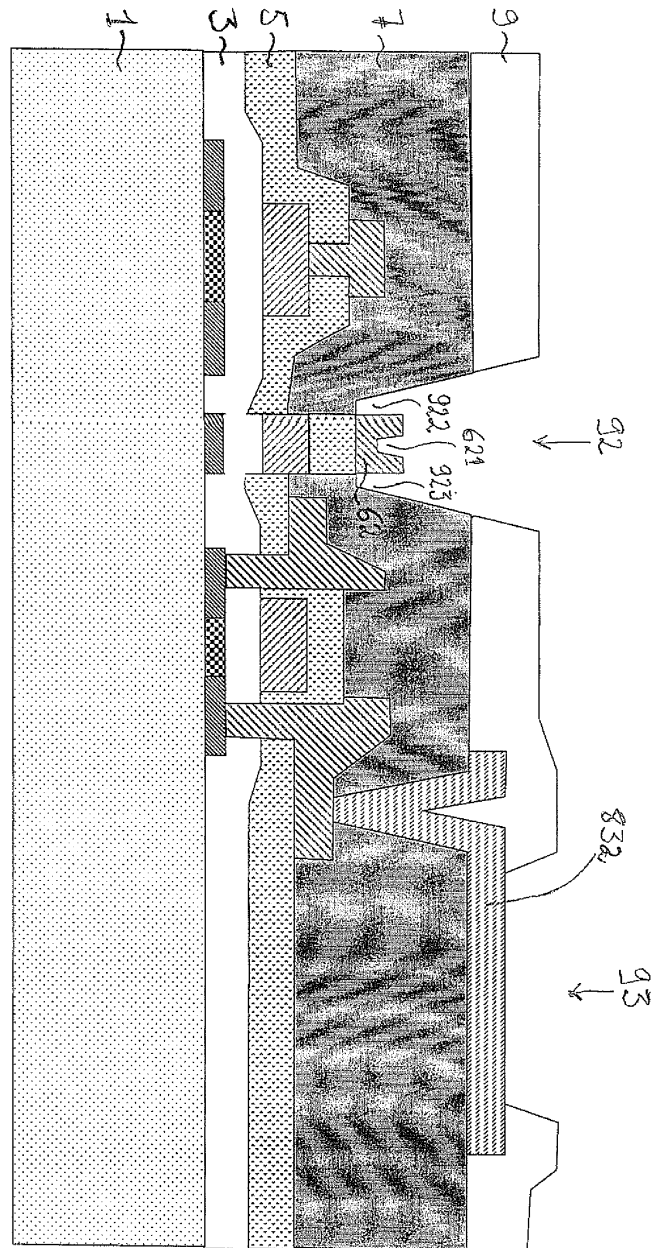
도면6



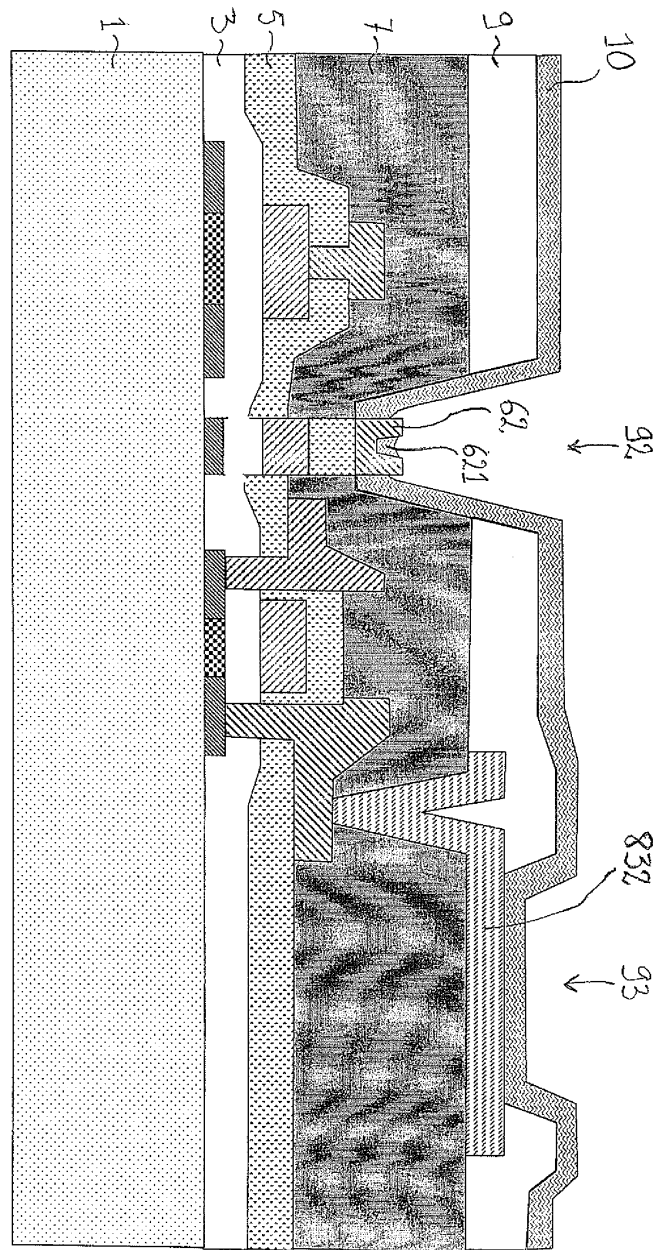
도면7



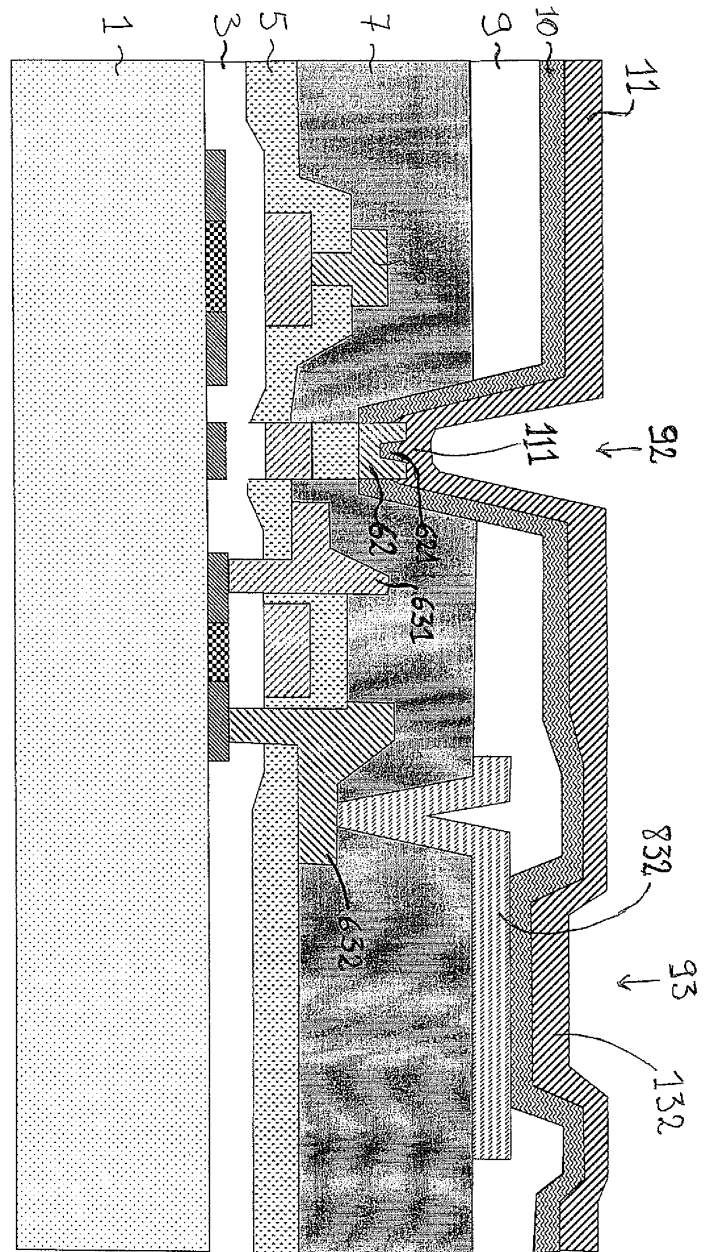
도면8



도면9



도면10



专利名称(译)	一种有机发光二极管面板，具有集成的上供电电极		
公开(公告)号	KR1020090096438A	公开(公告)日	2009-09-10
申请号	KR1020097011482	申请日	2007-12-05
[标]申请(专利权)人(译)	汤姆森特许公司 汤姆森许可		
申请(专利权)人(译)	汤姆森许可		
当前申请(专利权)人(译)	汤姆森许可		
[标]发明人	PRAT CHRISTOPHE 프라트크리스토프 VAUFREY DAVID 바우프레이데이빗 LE ROY PHILIPPE 레로이필립페		
发明人	프라트,크리스토프 바우프레이,데이빗 레로이,필립페		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3276 H01L51/5212 H01L2251/5315		
代理人(译)	MOON , KYOUNG金 KIM , HAK SOO		
优先权	2006055381 2006-12-07 FR		
外部链接	Espacenet		

摘要(译)

公开了累积前分配极 (62) 的阵列的有源矩阵面板, 用于连接到二极管的电极 (11) 的透明上电极 (11) 的二极管的高位置供应。并且, 由于这些分配杆 (62) 的表面在这里例如与肋 (621) 纹理化, 因此透明上电极 (11) 与这些分配柱 (62) 之前的内容 (电气含量) 得到改善。(纹理)。面板, 二极管, OLED, 有机电致发光, 电极。

