

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.
G09G 3/30 (2006.01)

(11) 공개번호 10-2006-0115519
(43) 공개일자 2006년11월09일

(21) 출원번호 10-2005-0037995

(22) 출원일자 2005년05월06일

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 성시덕
서울 강동구 명일동 엘지 아파트 101동 1123호
박경태
경기 수원시 영통구 영통동 983-3 104호

(74) 대리인 박영우

심사청구 : 없음

(54) 표시패널, 이를 구비한 표시장치 및 구동방법

요약

동작 특성을 안정화시킴과 동시에 제조 공정을 단순화시킬 수 있는 표시패널, 이를 구비한 표시장치 및 구동방법이 개시된다. 구동 소자는 제1 전원전압 라인과 유기 전계발광 소자를 연결하고, 유기 전계발광 소자의 구동을 제어한다. 제1 스위칭 소자는 데이터 라인과 구동 소자를 연결하고, 게이트 라인이 활성화됨에 따라 데이터 라인에서 제공되는 데이터 신호를 구동 소자로 전달한다. 제2 전원전압 라인은 네거티브 바이어스 전압을 구동 소자로 제공한다. 제2 스위칭 소자는 2단자 소자로 형성되고, 제2 전원전압 라인과 구동 소자를 연결하며, 데이터 신호와 네거티브 바이어스 전압을 구동 소자로 제공한다. 트랜지스터의 열화 특성에 의해 구동 소자의 문턱 전압이 변동된 경우, 네거티브 바이어스 전압을 제공하여 보상하는 스위칭 소자를 2단자 소자로 구성함으로써, 공정 단계 및 라인 수를 감소시킬 수 있다.

대표도

도 1

명세서

도면의 간단한 설명

도 1은 본 발명의 일 실시예에 의한 표시패널을 설명하기 위한 회로도이다.

도 2는 도 1에 도시된 회로도의 구동방법을 설명하기 위해 개략적으로 도시한 타이밍도이다.

도 3a는 일반적인 바이어스 전후의 트랜지스터 전달 특성을 나타낸 그래프이고, 도 3b는 본 발명에 따른 바이어스 전후의 트랜지스터 전달 특성을 나타낸 그래프이다.

도 4는 도 3a의 일반적인 방법에 의한 열화 정도와 도 3b의 본 발명에 따른 방법에 의한 열화 정도를 비교한 그래프이다.

도 5는 본 발명의 일 실시예에 의한 표시장치를 개략적으로 도시한 블록도이다.

도 6은 도 5에 도시된 표시장치의 구동방법을 설명하기 위해 개략적으로 도시한 타이밍도이다.

* 도면의 주요부분에 대한 부호의 설명 *

100 : 단위 화소 200 : 표시장치

210 : 타이밍 제어부 220 : 데이터 구동부

230 : 게이트 구동부 240 : 전원 공급부

250 : 바이어스 제어부 260 : 표시패널

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 표시패널, 이를 구비한 표시장치 및 구동방법에 관한 것으로, 보다 상세하게는 동작 특성을 안정화시킴과 동시에 제조 공정을 단순화시킬 수 있는 표시패널 및 이를 구비한 표시장치 및 구동방법에 관한 것이다.

일반적으로, 표시장치는 정보처리장치에서 처리된 데이터를 사용자가 인식할 수 있도록 소정의 화상을 표시하는 장치로 정의할 수 있다. 이러한 표시장치는 소형이면서 경량화 및 고 해상도 구현등을 위하여 평판 표시장치가 널리 사용되고 있다.

이러한 평판 표시장치에는 액정표시장치(Liquid Crystal Display, LCD), 전계 방출 표시장치(Field Emission Display, FED), 유기 전계발광 표시장치(Organic Electroluminescence Display), 플라즈마 표시장치(Plasma Display panel, PDP)등이 있다.

상기 표시장치 중 유기 전계발광 표시장치는 차세대 디스플레이 소자로서 주목받고 있는 유기 전계발광 소자(Organic Light Emitting Device, OLED)를 이용한 표시장치로, 상기 유기 전계발광 표시장치의 단위 화소 영역에는 OLED와, 이를 구동하는 구동 박막 트랜지스터(Thin Film Transistor, TFT)를 구비한다.

상기 구동 박막 트랜지스터는 활성층의 종류에 따라서 다결정 규소 박막트랜지스터와 비정질 규소 박막트랜지스터로 구분된다. 상기 다결정 규소 박막트랜지스터를 채용한 유기 전계발광 표시장치는 여러 가지 장점이 있어서 일반적으로 널리 사용되고 있으나 상기 다결정 규소 박막트랜지스터의 제조 공정이 복잡하고 이에 따라 비용도 증가한다. 또한 이러한 유기 전계발광 표시장치는 대화면을 얻기가 어렵다.

한편, 비정질 규소 박막 트랜지스터를 채용한 유기 전계발광 표시장치는 대화면을 얻기 용이하고, 다결정 규소 박막 트랜지스터를 채용한 유기 전계발광 표시장치보다 제조 공정도 단순한 장점이 있다.

상기 비정질 규소 박막 트랜지스터를 채용한 유기 전계발광 표시장치는 상기 비정질 규소 박막 트랜지스터의 게이트에 일정 전압이 인가되고, 이에 의해 출력되는 전류에 의해 상기 유기 전계발광 소자가 제어된다. 이 경우, 장시간에 걸쳐 상기 비정질 규소 박막 트랜지스터의 게이트 단자에 높은 전압이 인가됨에 따라 상기 비정질 규소 박막 트랜지스터가 열화되어 문턱 전압(Threshold Voltage : V_{th})과 출력 전류의 변화된다. 이는 비정질 규소 박막 트랜지스터의 바이어스 스트레스 안정도(bias stress stability)가 떨어지는 문제점을 야기한다.

상기 바이어스 스트레스 안정도를 향상시키기 위하여, 일반적으로 상기 비정질 규소 박막 트랜지스터의 게이트 단자에 네거티브(negative) 바이어스 전압을 제공하여 상기 열화를 보상하는 방법을 사용하고 있다.

그러나, 상기 네거티브 바이어스 전압을 제공하여 문턱 전압을 보상하기 위해 TFT를 필수적으로 추가해야 하는데, 이것은 상기 TFT를 형성하기 위한 공정 단계 및 라인 수가 증가되어 회로의 결함을 유발할 가능성이 증가되는 문제점을 야기한다.

발명이 이루고자 하는 기술적 과제

상기와 같은 문제점을 해결하기 위한 본 발명의 목적은 박막 트랜지스터의 바이어스 스트레스 안정도를 향상시켜, 동작 특성을 안정화시키고 동시에 제조 공정을 단순화시킬 수 있는 표시패널을 제공하는데 있다.

본 발명의 다른 목적은 상기 표시패널을 구비한 표시장치를 제공하는데 있다.

본 발명의 또 다른 목적은 상기 표시패널을 구비한 표시장치를 구동하는 구동방법을 제공하는데 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여 본 발명의 일 실시예에 의한 표시패널은 유기 전계발광 소자, 구동 소자, 제1 스위칭 소자, 제2 전원전압 라인 및 제2 스위칭 소자를 포함한다.

상기 구동 소자는 제1 전원전압 라인과 상기 유기 전계발광 소자를 연결하고, 상기 유기 전계발광 소자의 구동을 제어한다. 상기 제1 스위칭 소자는 데이터 라인과 상기 구동 소자를 연결하고, 게이트 라인이 활성화됨에 따라 상기 데이터 라인에서 제공되는 데이터 신호를 상기 구동 소자로 전달한다. 상기 제2 전원전압 라인은 네거티브 바이어스 전압을 상기 구동 소자로 제공한다. 상기 제2 스위칭 소자는 2단자 소자로 형성되고, 제2 전원전압 라인과 상기 구동 소자를 연결하며, 상기 데이터 신호와 상기 네거티브 바이어스 전압을 상기 구동 소자로 제공한다.

상기 제2 스위칭 소자는 반도체 다이오드로 형성된다. 특히, 상기 반도체 다이오드는 쇼트키 다이오드로 형성될 수 있다.

상기 네거티브 바이어스 전압은 상기 데이터 라인에서 제공되는 데이터 신호의 전위 레벨의 최대값보다 절대값이 큰 전위 레벨을 갖도록 형성된다.

본 발명의 다른 목적을 달성하기 위하여 본 발명의 일 실시예에 따른 표시장치는 표시패널, 게이트 구동부, 데이터 구동부 및 바이어스 제어부를 포함한다.

상기 표시패널은 유기 전계발광 소자, 제1 전원전압 라인과 상기 유기 전계발광 소자에 연결되는 구동 소자, 데이터 라인과 상기 구동 소자를 연결하는 제1 스위칭 소자, 네거티브 바이어스 전압을 제공하는 제2 전원전압 라인 및 상기 제2 전원전압 라인과 상기 구동 소자를 연결하는 2단자 소자로 형성된 제2 스위칭 소자를 포함한다. 상기 게이트 구동부는 상기 게이트 라인과 연결되어, 상기 게이트 라인으로 게이트 신호를 순차적으로 출력한다. 상기 데이터 구동부는 상기 데이터 라인과 연결되어, 상기 데이터 라인으로 데이터 신호를 순차적으로 출력한다. 상기 바이어스 제어부는 상기 제2 전원전압 라인과 연결되어, 상기 구동 소자에 상기 네거티브 바이어스 전압을 순차적으로 제공한다.

본 발명의 또 다른 목적을 달성하기 위하여, 본 발명의 일 실시예에 따른 표시장치의 구동방법은 게이트 라인에서 제공되는 게이트 신호에 의해 제1 스위칭 소자를 활성화시키는 단계, 상기 제1 스위칭 소자가 활성화됨에 따라 데이터 라인에서 제공되는 데이터 신호를 구동 소자로 전달하여 상기 구동 소자를 활성화시키는 단계, 상기 구동 소자가 활성화됨에 따라 제1 전원전압 라인에서 제공되는 구동전류가 유기 전계발광 소자에 제공되어 영상을 표시하는 단계 및 제2 전원전압 라인에서 제공되는 네거티브 바이어스 전압을 제2 스위칭 소자가 활성화됨에 따라 상기 구동 소자로 제공하는 단계를 포함한다.

상기 제2 전원전압 라인에는 상기 데이터 신호가 상기 유기 전계발광 소자로 제공되는 제1 구간동안 상기 데이터 신호의 전위 레벨의 최대값보다 큰 전위 레벨을 갖는 포지티브 바이어스 전압이 인가된다.

또한, 상기 제2 전원전압 라인에는 상기 제1 구간 이후의 제2 구간동안 상기 데이터 신호의 전위 레벨의 최대값보다 절대값이 큰 전위 레벨을 갖는 네거티브 바이어스 전압이 인가된다.

이 때, 상기 제1 및 제2구간은 각각 한 프레임의 1/2 프레임 시간으로 형성할 수 있다. 또한, 상기 제2 구간은 상기 1/2 프레임 중 일부 시간에만 인가될 수도 있다.

이러한 표시패널, 이를 구비한 표시장치 및 구동방법에 의하면, 박막 트랜지스터의 바이어스 스트레스 안정도를 향상시켜, 동작 특성을 안정화시킴과 동시에 제조 공정을 단순화할 수 있다.

이하, 본 발명에 따른 바람직한 실시예를 첨부된 도면을 참조하여 상세하게 설명한다.

도 1은 본 발명의 일 실시예에 의한 표시패널을 설명하기 위한 회로도이다. 특히, 표시패널의 단위 화소에 대한 하나의 등가 회로도가 확대 도시된다.

도 1을 참조하면, 본 발명의 일 실시예에 의한 표시패널의 단위 화소(100)에는 유기 전계발광 소자(EL), 구동 소자(ED), 제1 스위칭 소자(ES1) 및 제2 스위칭 소자(ES2)를 포함한다. 또한, 구동 소자(ED)에 네거티브 바이어스 전압(VDn)을 제공하기 위한 제2 전원전압 라인(LNV2)을 더 포함한다.

상기 유기 전계발광 소자(EL)는 상기 구동 소자(ED)와 연결된 제1 전극과 공통 전압(Vcom)이 제공되는 제2 전극을 포함한다.

상기 구동 소자(ED)는 일례로, 상기 제1 스위칭 소자(ES1)와 연결된 게이트 전극, 제1 전원전압 라인(LNV1)과 연결된 드레인 전극 및 상기 구동 소자(ED)의 제1 전극에 연결된 소스 전극을 포함하는 엔모스 트랜지스터로 형성된다.

상기 제1 스위칭 소자(ES1)는 일례로, n 번째 게이트 라인(GLn)과 연결된 게이트 전극, m 번째 데이터 라인(DLm)과 연결된 소스 전극 및 상기 구동 소자(ED)의 게이트 전극과 연결된 드레인 전극을 포함하는 엔모스 트랜지스터로 형성된다.

상기 제2 스위칭 소자(ES2)는 상기 제1 스위칭 소자(ES1)의 게이트 전극과 연결된 제1 전극, 상기 제2 전원전압 라인(LNV2)과 연결된 제2 전극을 포함하는 2단자 소자로 형성된다. 특히, 상기 제2 스위칭 소자(ES2)는 반도체 다이오드로 형성할 수 있다.

상기 반도체 다이오드는 상기 엔모스 트랜지스터와 비교하여 제조 공정이 단순하고, 엔모스 트랜지스터의 각 전극들에 연결되는 신호 라인들보다 적은 수의 라인으로 구성할 수 있는 장점을 갖는다. 이에 의해, 상기 표시패널의 공정 단계 및 라인 형성 부담을 감소시킬 수 있다.

일례로, 상기 반도체 다이오드는 쇼트키 다이오드(shottky diode)로 형성되는 것이 바람직하다. 상기 쇼트키 다이오드는 일반적인 P-N 접합 다이오드에 비해 턴-온(turn-on) 전압이 낮고, 소수 캐리어의 축적이 없기 때문에 고속의 스위칭 동작에 적합한 장점을 갖는다.

상기 제2 전원전압 라인(LNV2)은 상기 구동 소자(ED)에 네거티브 바이어스 전압(VDn)을 인가하기 위해 형성된 라인이고, 상기 제2 전원전압 라인(LNV2)은 상기 게이트 라인(GLn)과 평행한 라인으로 형성될 수 있다.

본 발명의 일 실시예에 의한 표시패널의 단위 화소(100)에는 상기 구동 소자(ED)의 게이트 전극과 소스 전극에 연결된 스토리지 캐패시터(Cst)를 더 포함한다. 상기 스토리지 캐패시터(Cst)는 상기 m 번째 데이터 라인(DLm)으로부터 제공되는 데이터 신호를 저장하여 소정의 시간동안 상기 구동 소자(ED)로 제공한다.

미설명한 다른 캐패시터(C)는 상기 유기 전계발광 소자(EL)와 병렬로 연결되어, 상기 유기 전계발광 소자(EL)에 안정적인 전류가 제공되도록 제어한다.

여기서, 상기 단위 화소의 구동 방식에 대해 살펴보면 다음과 같다.

도 2는 도 1에 도시된 회로도의 구동 방식을 설명하기 위해 개략적으로 도시한 타이밍도이다.

도 1과 도 2를 참조하면, 본 발명의 일 실시예에 의한 표시패널의 단위 화소(100)의 구동방법은 먼저, 상기 제1 전원전압 라인(LNV1)에는 제1 전원전압(VD1)이 인가되어 소정 전위 레벨을 갖도록 형성된 상태에서 상기 구동 소자(ED)의 드레인 단자와 연결된다.

상기 게이트 라인(GLn)이 활성화됨에 따라, 상기 게이트 라인(GLn)으로부터 제공되는 게이트 신호에 의해 상기 제1 스위칭 소자(ES1)가 활성화된다. 이후, 상기 제1 스위칭 소자(ES1)에 의해 상기 데이터 라인(DLn)으로부터 제공되는 데이터 신호가 상기 구동 소자(ED)로 제공되고, 상기 스토리지 캐패시터(Cst)에 소정 시간동안 저장된다.

상기 데이터 신호에 의해 제어되어 활성화되는 구동 소자(ED)에 의해 상기 제1 전원전압 라인(LNV1)의 제1 전원전압(VD1)으로부터 제공되는 구동전류가 제어되어 상기 공통전극(Vcom)으로 흐르게 됨에 따라 상기 유기 전계발광 소자(EL)가 구동한다.

이때, 상기 제2 전원전압 라인(LNV2)에는 제2 전원전압(VD2)으로 상기 데이터 신호의 전위 레벨의 최대값보다 큰 전위 레벨을 갖는 포지티브(positive) 바이어스 전압(VDp)이 제공된다.

일례로, 상기 데이터 신호가 최대 13V에서 최소 3V의 전위 레벨을 갖는 경우, 상기 포지티브 바이어스 전압(VDp)의 전위 레벨을 약 15V 내지 그 이상으로 형성될 수 있다. 이에 따라, 상기 제2 스위칭 소자(ES2)는 비활성화 상태로 되어 상기 유기 전계발광 소자(EL)의 구동을 유지한다.

이후, 상기 유기 전계발광 소자(EL)의 구동 중 상기 데이터 신호에 의해 열화된 상기 구동 소자(ED)의 문턱 전압(V_{th})의 변동을 방지하기 위해 제2 전원전압(VD2)으로 네거티브(negative) 바이어스 전압(VDn)을 인가한다. 상기 네거티브 바이어스 전압(VDn)은 상기 데이터 신호의 최대값보다 절대값보다 큰 전위 레벨을 갖는다. 일례로, 상기 네거티브 바이어스 전압(VDn)의 전위 레벨을 약 -15V 내지 그 이상으로 제공할 수 있다.

따라서, 상기 제2 전원전압 라인(LNV2)으로 네거티브 바이어스 전압(VDn)이 제공됨에 따라, 상기 네거티브 바이어스 전압(VDn)에 의해 형성된 상기 제2 스위칭 소자(ES1)의 제2 전극의 전위와 상기 제1 스위칭 소자(ES1)의 제1 전극의 전위에 의해 형성되는 전위차에 의해 다른 제어 신호 없이 반도체 다이오드로 형성되는 상기 제2 스위칭 소자(ES2)가 활성화된다.

이에 따라, 상기 네거티브 바이어스 전압(VDn)은 상기 구동 소자(ED)로 제공되어 열화에 의해 변화된 상기 구동 소자(ED)의 문턱 전압(V_{th})의 보상이 가능하다.

또한, 본 발명의 일 실시예에 의한 표시패널의 단위 화소(100)에 상기 네거티브 바이어스 전압(VDn)의 제공 시점 및 제공 시간을 임의적으로 선택하여 제공할 수 있다.

일례로, 상기 네거티브 바이어스 전압(VDn)의 제공 시점은 상기 포지티브 바이어스 전압(VDp)이 상기 유기 전계발광 소자로 제공되는 제1 구간 즉, 한 프레임의 1/2 프레임 시간이 경과한 후 제공할 수 있다. 또한 상기 네거티브 바이어스 전압(VDn)의 제공 시간(T)은 제1 구간 이후의 제2 구간동안 임의적인 시간동안 상기 네거티브 바이어스 전압(VDn)을 제공할 수 있다.

상기 네거티브 바이어스 전압(VDn)의 제공 시간(T)은 상기 구동 소자(ED)가 열화에 의한 문턱 전압(V_{th})의 변동이 보상되는 보상 시간(T)으로 정의할 수 있고, 상기 보상 시간(T)을 증가시킬수록 상기 구동 소자(ED)의 보상 효과를 증대시킬 수 있다.

바람직하게는, 상기 구동 소자(ED)의 보상 시간(T) 즉, 상기 제2 구간은 한 프레임의 1/2 프레임의 시간으로 설정한다. 이 경우, 상기 네거티브 바이어스 전압(VDn)이 제공된 이후 상기 유기 전계발광 소자(EL)의 구동이 정지되어 표시패널이 깜박거리는 플리커(flicker) 현상이 발생 가능하나, 표시패널의 구동 주파수로 120Hz를 사용하여 표시패널을 구동시킴으로써 상기 플리커 현상을 제거할 수 있다.

상기한 네거티브 바이어스 전압(VDn)을 인가함에 따른 구동 소자(ED)의 보상 효과에 대해 자세히 살펴보면 다음과 같다.

도 3a는 일반적인 바이어스 전후의 트랜지스터 전달 특성을 나타낸 그래프이고, 도 3b는 본 발명에 따른 바이어스 전후의 트랜지스터 전달 특성을 나타낸 그래프이다. 특히, 도 3a는 일반적으로 채널층이 아몰퍼스-실리콘(a-Si)으로 구성된 트랜지스터를 장시간 구동시킴에 따른 임계 전압의 이동을 나타낸 그래프이고, 도 3b는 본 발명에 따라 채널층이 a-Si으로 구성된 트랜지스터를 장시간 구동시킴에 따른 임계 전압의 이동을 나타낸 그래프이다.

도 3a를 참조하면, 일반적으로 상기 a-Si 트랜지스터(이하, 트랜지스터)를 구동시킨 후 10,000sec가 경과되면 트랜지스터의 전달 특성 곡선이 심하게 이동함을 알 수 있다. 여기서, 트랜지스터의 바이어싱 조건은 다음과 같다. 트랜지스터의 W/L은 200/3.5 μ m이고, 바이어스 전압의 인가 시간은 10,000sec이며, 트랜지스터의 게이트-소스간 전압(Vgs)은 13V이고, 트랜지스터의 드레인-소스간 전압(Vds)은 13V이다.

즉, 초기 구동시에 트랜지스터의 게이트-소스간 전압(Vgs)이 8V이면 드레인 전류(Id)는 대략 7 μ A 수준이다. 하지만, 10,000sec 경과후, 트랜지스터의 게이트-소스간 전압(Vgs)이 8V이면 드레인 전류(Id)는 대략 5.5 μ A 수준으로 급감함을 확인할 수 있다.

이러한 현상은 게이트 절연막으로 사용되는 실리콘 질화물(silicon nitride) 박막 내로의 전하 트래핑(trapping)과 트랜지스터의 채널층 내에서 결함 상태(defect state)가 증가하기 때문이다. 이러한 트랜지스터의 열화 특성은 트랜지스터를 구동 소자로 사용하고, 유기 전계발광 소자로 광을 발생시키는 표시장치의 화질을 저하시키는 요인이 된다.

특히, 유기 전계발광 소자를 사용하는 표시장치의 구동 방식에서 화면이 표시되는 동안 구동 소자, 즉, 트랜지스터로 전류가 지속적으로 흘러 트랜지스터 열화 특성이 발생되며, 장시간 사용시 상기 열화 특성에 의해 공급되는 전류가 감소하여 화질 저하를 유발하는 문제점이 있다.

도 3b를 참조하면, 본 발명에 따른 방법으로 트랜지스터를 구동시킨 경우 구동 후 20,000sec가 경과하더라도 트랜지스터의 전달 특성 곡선의 이동 정도가 작게 형성되는 것을 확인할 수 있다. 여기서, 트랜지스터의 바이어싱 조건은 다음과 같다. 트랜지스터의 W/L은 200/3.5 μ m이고, 바이어스 전압의 인가 시간은 20,000sec이며, 트랜지스터의 게이트-소스간 전압(Vgs)은 13V이고, 트랜지스터의 드레인-소스간 전압(Vds)은 13V이다.

즉, 초기 구동시에 트랜지스터의 게이트-소스간 전압(Vgs)이 8V이면 드레인 전류(Id)는 대략 8 μ A 수준이다. 하지만, 20,000sec 경과후에도 트랜지스터의 게이트-소스간 전압(Vgs)이 8V이면 드레인 전류(Id)는 대략 8 μ A 수준임을 확인할 수 있다.

도 4는 도 3a의 일반적인 방법에 의한 열화 정도와 도 3b의 본 발명에 따른 방법에 의한 열화 정도를 비교한 그래프이다.

도 4를 참조하면, 일반적인 방법에 의하면 게이트-소스 전압(Vgs)이 제로 내지 2V인 경우에는 드레인-소스 전류(Id)의 열화수준이 대략 50 내지 35%이고, 점차적으로 게이트-소스 전압(Vgs)이 올라감에 따라 드레인-소스 전류(Id)의 열화수준이 낮아져 대략 20% 근방으로 포화되는 것을 확인할 수 있다.

하지만, 본 발명에 따른 방법에 의하면 게이트-소스 전압(Vgs)이 제로 내지 2V인 경우에는 드레인-소스 전류(Id)의 열화수준이 대략 10 내지 5%이고, 점차적으로 게이트-소스 전압(Vgs)이 올라감에 따라 드레인-소스 전류(Id)의 열화수준이 낮아져 대략 0% 근방으로 포화되는 것을 확인할 수 있다.

즉, 본 발명에 따른 방식에 의하면 트랜지스터의 특성이 열화되는 정도가 월등히 감소하는 것을 확인할 수 있다.

도 5는 본 발명의 일 실시예에 의한 표시장치를 개략적으로 도시한 블록도이다.

도 5를 참조하면, 발명의 일 실시예에 따른 표시장치(200)는 타이밍 제어부(210), 데이터 구동부(220), 게이트 구동부(230), 전원 공급부(240), 바이어스 제어부(250) 및 표시패널(260)을 포함한다.

상기 타이밍 제어부(210)는 외부의 그래픽 컨트롤러(미도시) 등으로부터 제1 화상 신호(R, G, B)와 상기 제1 화상 신호(R, G, B)의 출력을 제어하는 제어 신호(Vsync, Hsync)를 제공받아, 제1, 제2, 제3 및 제4 타이밍 신호(TS1, TS2, TS3, TS4)를 생성한다.

상기 타이밍 제어부(210)는 생성된 상기 제1 타이밍 신호(TS1)를 제2 화상 신호(R', G', B')와 함께 상기 데이터 구동부(220)에 출력하고, 생성된 상기 2 타이밍 신호(TS2)를 게이트 구동부(230)에 출력하며, 제1 전원전압(VD1) 및 제2 전원전압(VD2)의 출력을 제어하는 제3 타이밍 신호(TS3)를 전원공급부(240)에 출력한다.

또한, 상기 표시패널(260)에 제2 전원전압(VD2)을 제어하여 네거티브 바이어스 전압(VDn)을 상기 표시패널(260)에 순차적으로 제공하기 위한 제4 타이밍 신호(TS4)를 상기 바이어스 제어부(250)에 출력한다.

상기 데이터 구동부(220)는 상기 제2 화상 신호(R', G', B')와 제1 타이밍 신호(TS1)를 제공받아 도면에 도시되지는 않았으나, 기준 게조전압에 기초하여 아날로그 형태의 데이터 전압들을 각각 데이터 라인(DL1,...DLj)으로 제공하여 상기 표시패널(260)로 출력한다.

상기 게이트 구동부(230)는 상기 제2 타이밍 신호(TS2)를 제공받아 다수의 제1 및 제2 게이트 신호들을 순차적으로 게이트 라인들(GL1,...,GLi)에 제공하여 상기 표시패널(260)로 출력한다.

상기 전원 공급부(240)는 상기 제3 타이밍 신호(TS3)를 제공받아 게이트 신호 즉, 게이트 온/오프 전압(VON/VOFF)을 상기 게이트 구동부(230)에 제공하고, 상기 기준 게조전압을 상기 데이터 구동부(220)에 제공하며, 공통 전압(VCOM) 및 상기 제1 전원전압(VD1)을 상기 표시패널(260)에 제공한다. 또한, 상기 제2 전원전압(VD2) 즉, 포지티브 바이어스 전압(VDp)과 네거티브 바이어스 전압(VDn)을 상기 바이어스 제어부(250)로 제공한다.

상기 바이어스 제어부(250)는 상기 전원 공급부(240)에서 제공되는 제2 전원전압(VD2)을 상기 제4 타이밍 신호(TS4)에 의해 상기 표시패널(260)에 형성된 제2 전원전압 라인(LNV2)에 순차적으로 제공한다.

상기 표시패널(260)은 n 개의 게이트 라인(GLn), m 개의 데이터 라인(DLm), 제1 전원전압 라인(LNV1) 및 제2 전원전압 라인(LNV2)을 포함한다. 도 5에서는 설명의 편의성을 도모하기 위해 표시패널(260)에 형성되는 다수의 단위 화소들 중 하나의 단위 화소만을 확대 도시하였다. 상기 단위 화소에는 유기 전계발광 소자(EL), 구동 소자(ED), 제1 스위칭 소자(ES1) 및 제2 스위칭 소자(ES2)를 포함한다.

상기 표시패널(260)에 관한 설명은 도 1과 도 2를 통해서 상술한 바, 그 중복되는 상세한 설명은 생략하기로 한다.

도 6은 도 5에 도시된 표시장치의 구동방법을 설명하기 위해 개략적으로 도시한 타이밍도이다.

도 5와 도 6을 참조하면, 상기 전원 공급부(240)는 상기 제1 전원전압(VD1)을 상기 표시패널(260)에 제공하고, 상기 제2 전원전압(VD2)으로 상기 포지티브 바이어스 전압(VDp)을 상기 바이어스 제어부(250)에 제공한다.

상기 타이밍 제어부(210)는 데이터 인에이블 신호(DE)에 기초하여 상기 데이터 구동부(220)에 데이터 신호를 출력한다. 상기 데이터 구동부(220)는 상기 데이터 신호를 아날로그 형태의 데이터 전압으로 변환하여 상기 표시패널(260)의 데이터 라인(DLm)에 순차적으로 출력한다.

또한, 상기 타이밍 제어부(210)는 게이트 인에이블 신호(OE)를 상기 게이트 구동부(230)로 제공한다. 상기 게이트 구동부(230)는 상기 게이트 인에이블 신호(OE)에 기초하여 상기 표시패널(260)의 게이트 라인들(GL1,...,GLi)에 순차적으로 출력한다. 이에 의해, 각 게이트 라인들(GL1,...,GLi)에 연결된 제1 스위칭 소자(ES1)들도 순차적으로 활성화된다.

상기 제1 스위칭 소자(ES1)들이 순차적으로 활성화됨에 따라 상기 데이터 라인들(DL1,...,DLj)로부터 제공되는 데이터 신호들이 순차적으로 상기 구동 소자(ED)로 제공되어 상기 구동 소자(ED)를 순차적으로 활성화시킨다.

상기 데이터 신호에 의해 제어되어 활성화되는 상기 구동 소자(ED)에 의해 상기 제1 전원전압 라인(LNV1)의 제1 전원전압(VD1)에 의해 제공되는 구동전류가 제어되어 상기 공통전극(Vcom)으로 흐르게 되고, 상기 유기 전계발광 소자(EL)가 활성화된다.

이때, 상기 제2 전원전압(VD2)으로 상기 데이터 신호의 전위 레벨의 최대값보다 큰 전위 레벨을 갖는 상기 포지티브 바이어스 전압(VDp)이 제공되기 때문에 상기 제2 스위칭 소자(ES2)의 제1 전극의 전위 레벨은 제2 전극의 전위 레벨보다 낮게 형성된다. 따라서, 상기 제2 스위칭 소자(ES2)는 턴-오프 상태로 되어, 상기 유기 전계발광 소자(EL)가 활성화 상태를 유지한다.

이후, 상기 유기 전계발광 소자(EL)가 발광하는 동안 상기 데이터 신호에 의해 열화된 상기 구동 소자(ED)의 문턱 전압의 변동을 방지하기 위해 상기 전원 공급부(240)는 상기 타이밍 제어부(210)에서 제공되는 제3 타이밍 신호(TS3)에 의해 제2 전원전압(VD2)으로 상기 데이터 신호의 최대값보다 절대값이 큰 전위 레벨을 갖는 네거티브 바이어스 전압(VDn)을 제공한다.

이때, 상기 제4 타이밍 신호(TS4)에 의해 바이어스 제어부(250)는 상기 전원 공급부(240)에서 제공되는 네거티브 바이어스 전압(VDn)을 순차적으로 상기 제2 전원전압 라인들(LNV2₁,...,LNV2_i)로 제공한다.

따라서, 반도체 다이오드로 형성되는 상기 제2 스위칭 소자(ES2)는 상기 네거티브 바이어스 전압(VDn)이 상기 제2 스위칭 소자(ES2)에 제공됨에 따라 저전위로 형성되는 제2 전극과 고전위로 형성되는 제1 전극 사이의 전위차에 의해 활성화된다. 이에 의해, 상기 네거티브 바이어스 전압(VDn)은 상기 구동 소자(ED)로 제공되어 열화에 의해 변화된 상기 구동 소자(ED)의 문턱 전압(Vth)의 보상이 이루어진다.

또한, 본 발명의 일 실시예에 의한 표시패널의 단위 화소에 상기 네거티브 바이어스 전압의 제공 시점 및 제공 시간은 상기 바이어스 제어부(250)와 상기 제4 타이밍 신호(TS4)에 의해 임의적으로 선택하여 제공할 수 있음은 상술한 바 있다.

이러한 방식으로 표시장치를 구동함으로써, 유기 전계발광 소자(EL)의 구동 소자(ED)의 열화 특성을 보상할 수 있다.

발명의 효과

상기와 같은 본 발명에 따르면, 트랜지스터의 열화 특성에 의해 유기 전계발광 소자를 구동하는 구동 소자의 문턱 전압이 변동된 경우, 네거티브 바이어스 전압을 제공하여 보상하는 스위칭 소자를 반도체 다이오드로 구성함으로써, 공정 단계 및 라인 수를 감소시킬 수 있다.

또한, 네거티브 바이어스 전압의 제공 시간을 제어하여, 구동 소자의 열화 보상 시간을 충분히 확보 가능하기 때문에 열화 보상 효과를 증대시킬 수 있다.

상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

(57) 청구의 범위

청구항 1.

유기 전계발광 소자;

제1 전원전압 라인과 상기 유기 전계발광 소자를 연결하고, 상기 유기 전계발광 소자의 구동을 제어하는 구동 소자;

데이터 라인과 상기 구동 소자를 연결하고, 게이트 라인이 활성화됨에 따라 상기 데이터 라인에서 제공되는 데이터 신호를 상기 구동 소자로 전달하는 제1 스위칭 소자;

네거티브 바이어스 전압을 상기 구동 소자로 제공하는 제2 전원전압 라인; 및

상기 제2 전원전압 라인과 상기 구동 소자를 연결하고, 상기 데이터 신호와 상기 네거티브 바이어스 전압을 상기 구동 소자로 제공하는 2단자 소자로 형성된 제2 스위칭 소자를 포함하는 표시패널.

청구항 2.

제1항에 있어서, 상기 제2 스위칭 소자는 반도체 다이오드인 것을 특징으로 하는 표시패널.

청구항 3.

제2항에 있어서, 상기 반도체 다이오드는 쇼트키 다이오드인 것을 특징으로 하는 표시패널.

청구항 4.

제1항에 있어서, 상기 네거티브 바이어스 전압은 상기 데이터 신호의 전위 레벨의 최대값보다 절대값이 큰 전위 레벨을 갖는 것을 특징으로 하는 표시패널.

청구항 5.

제1항에 있어서, 상기 구동 소자는 모스 트랜지스터로 형성되고, 상기 모스 트랜지스터의 게이트 단자와 소스 단자에 연결되어 상기 데이터 신호를 충전하는 스토리지 커패시터를 더 포함한 것을 특징으로 하는 표시패널.

청구항 6.

유기 전계발광 소자, 제1 전원전압 라인과 상기 유기 전계발광 소자에 연결되는 구동 소자, 데이터 라인과 상기 구동 소자를 연결하는 제1 스위칭 소자, 네거티브 바이어스 전압을 제공하는 제2 전원전압 라인 및 상기 제2 전원전압 라인과 상기 구동 소자를 연결하는 2단자 소자로 형성된 제2 스위칭 소자를 포함하는 표시패널;

상기 게이트 라인과 연결되어, 상기 게이트 라인으로 게이트 신호를 순차적으로 출력하는 게이트 구동부;

상기 데이터 라인과 연결되어, 상기 데이터 라인으로 데이터 신호를 순차적으로 출력하는 데이터 구동부; 및

상기 제2 전원전압 라인과 연결되어, 상기 구동 소자에 상기 네거티브 바이어스 전압을 순차적으로 제공하는 바이어스 제어부를 포함하는 표시장치.

청구항 7.

제6항에 있어서, 상기 제2 스위칭 소자는 반도체 다이오드인 것을 특징으로 하는 표시장치.

청구항 8.

제7항에 있어서, 상기 반도체 다이오드는 쇼트키 다이오드인 것을 특징으로 하는 표시장치.

청구항 9.

제6항에 있어서, 상기 네거티브 바이어스 전압은 상기 데이터 신호의 전위 레벨의 최대값보다 절대값이 전위 레벨을 갖는 것을 특징으로 하는 표시장치.

청구항 10.

게이트 라인에서 제공되는 게이트 신호에 의해 제1 스위칭 소자를 활성화시키는 단계;

상기 제1 스위칭 소자가 활성화됨에 따라 데이터 라인에서 제공되는 데이터 신호를 구동 소자로 제공하여 상기 구동 소자를 활성화시키는 단계;

상기 구동 소자가 활성화됨에 따라 제1 전원전압 라인에서 제공되는 구동전류가 유기 전계발광 소자에 제공되어 영상을 표시하는 단계; 및

제2 전원전압 라인에서 제공되는 네거티브 바이어스 전압을 제2 스위칭 소자가 활성화됨에 따라 상기 구동 소자로 제공하는 단계를 포함하는 표시장치의 구동방법.

청구항 11.

제10항에 있어서, 상기 제2 전원전압 라인에는 상기 데이터 신호가 상기 유기 전계발광 소자로 제공되는 제1 구간동안 상기 데이터 신호의 전위 레벨의 최대값보다 큰 전위 레벨을 갖는 포지티브 바이어스 전압이 인가되는 것을 특징으로 하는 표시장치의 구동방법.

청구항 12.

제11항에 있어서, 상기 제2 전원전압 라인에는 상기 제1 구간 이후의 제2 구간동안 상기 데이터 신호의 전위 레벨의 최대값보다 절대값이 큰 전위 레벨을 갖는 네거티브 바이어스 전압이 인가되는 것을 특징으로 하는 표시장치의 구동방법.

청구항 13.

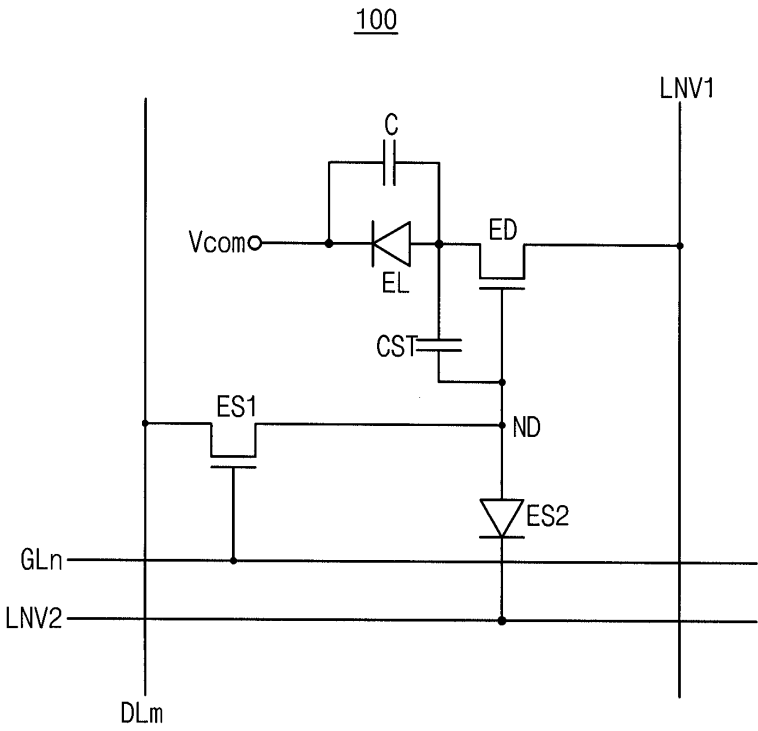
제12항에 있어서, 상기 제1 및 제2 구간은 각각 한 프레임의 1/2 프레임 시간인 것을 특징으로 하는 표시장치의 구동방법.

청구항 14.

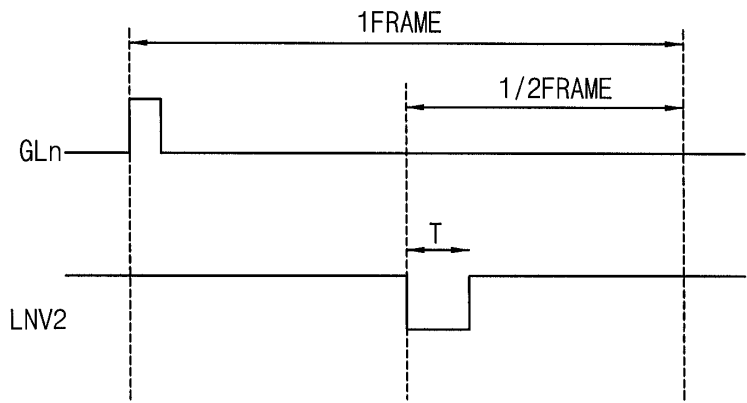
제12항에 있어서, 상기 제2 전원전압 라인에는 상기 네거티브 바이어스 전압이 상기 1/2 프레임 중 일부 시간에만 인가되는 것을 특징으로 하는 표시장치의 구동방법.

도면

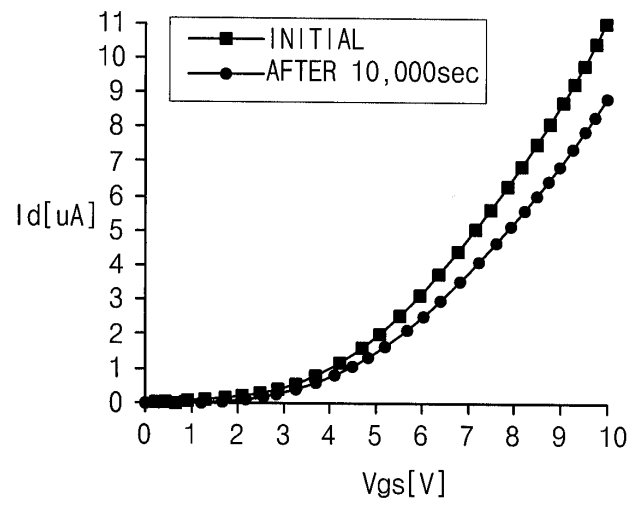
도면1



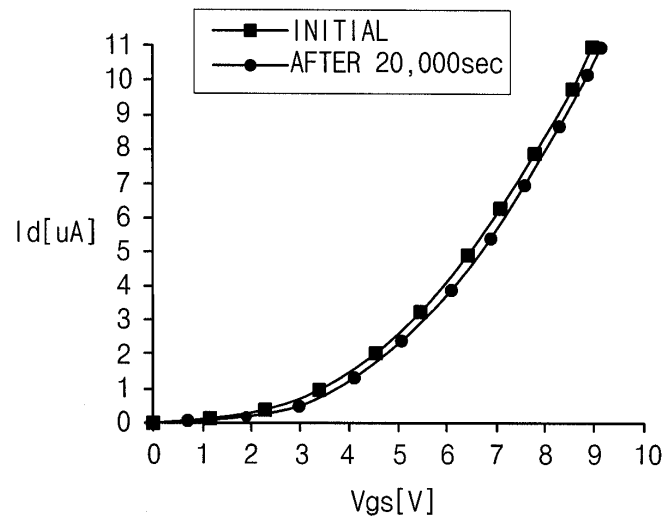
도면2



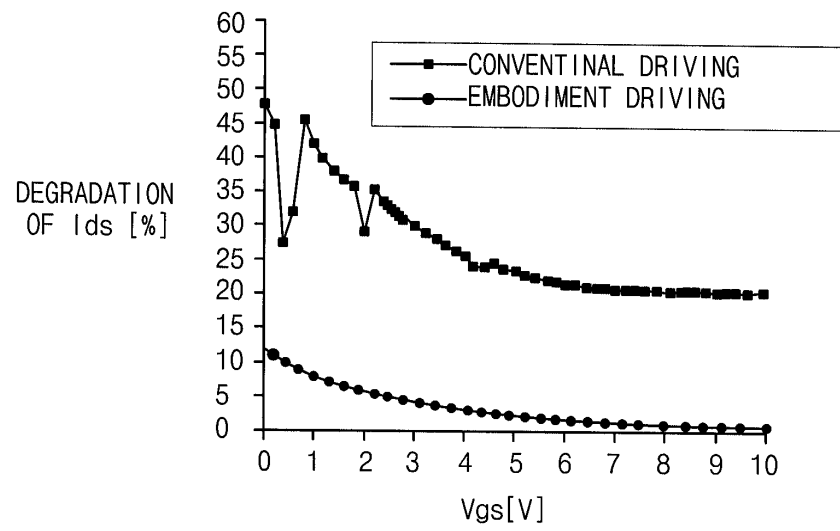
도면3a



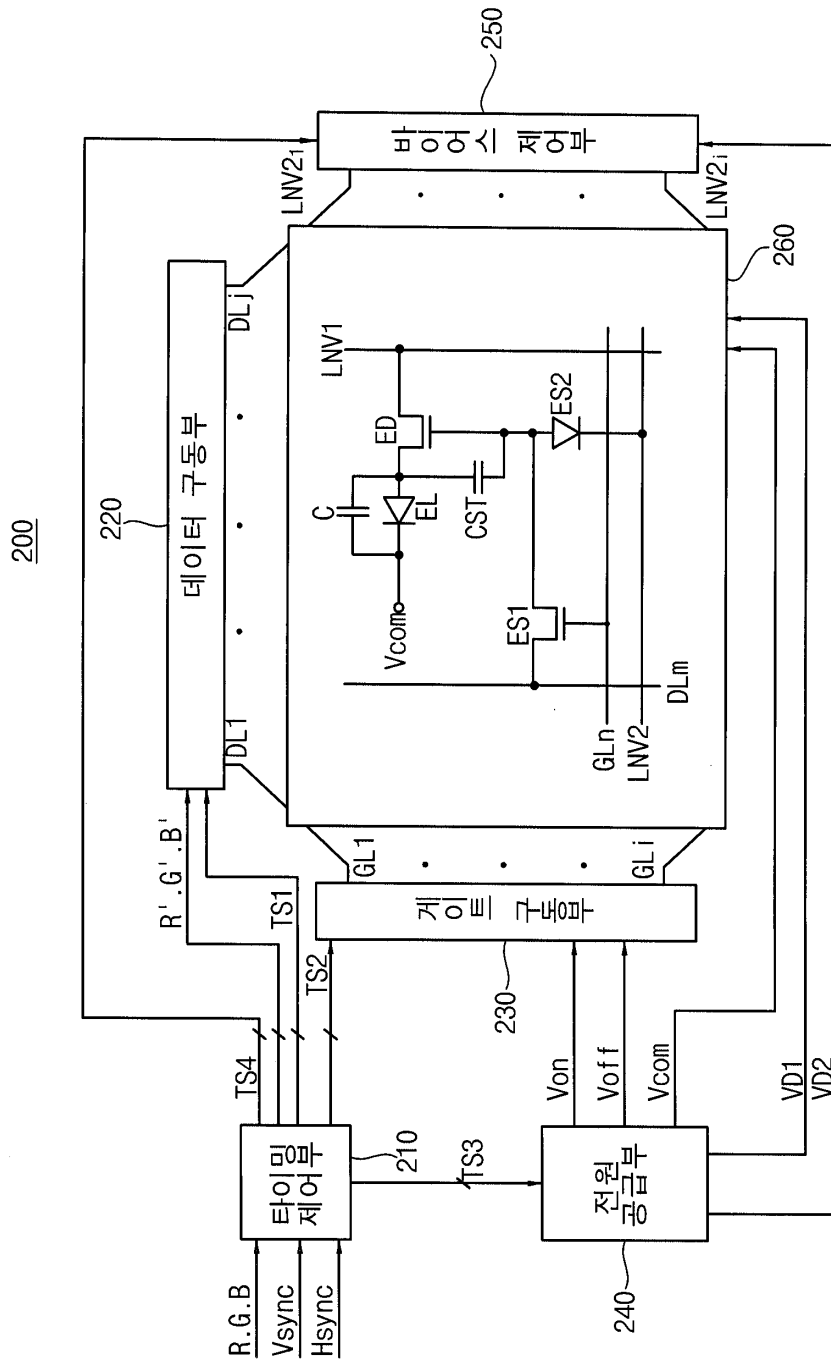
도면3b



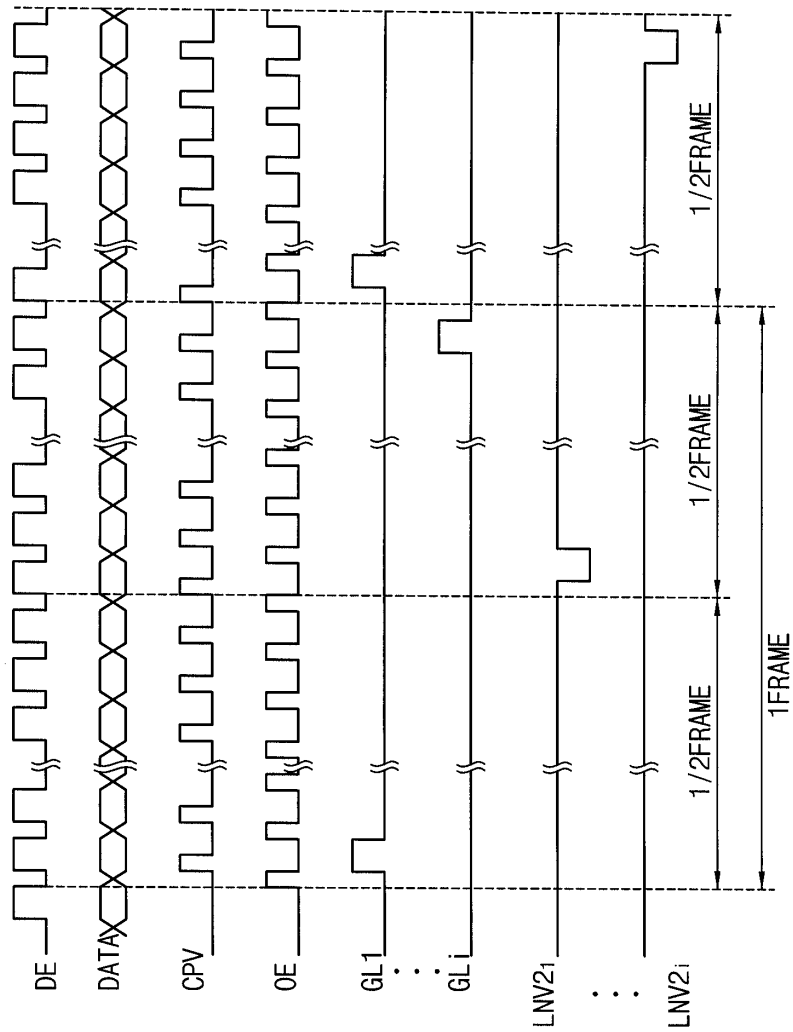
도면4



도면5



도면6



专利名称(译)	显示面板，具有显示的显示设备和驱动器		
公开(公告)号	KR1020060115519A	公开(公告)日	2006-11-09
申请号	KR1020050037995	申请日	2005-05-06
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	SUNG SI DUK 성시덕 PARK KYONG TAE 박경태		
发明人	성시덕 박경태		
IPC分类号	G09G3/30		
CPC分类号	G09G3/3258 G09G2300/043 G09G2310/0256 G09G2320/046		
代理人(译)	PARK , YOUNG WOO		
外部链接	Espacenet		

摘要(译)

公开了一种显示面板，其能够简化其稳定性特性的制造工艺，以及包括该显示面板的显示装置和驱动方法。驱动器组件控制第一电源电压线和有机电致发光器件的驱动，有机电致发光器件连接到有机电致发光器件。第一开关装置连接数据线和驱动器组件。当栅极线被激活时，从数据线提供的数据信号被传送到驱动器组件。第二电源电压线向驱动器组件提供负偏置电压。第二开关元件形成2个端子镜。连接第二电源电压线和驱动器组件。并且数据信号和负偏置电压被提供给驱动器组件。在驱动器组件的阈值电压随晶体管的劣化特性而改变的情况下，提供负偏置电压并被补偿的开关元件被组织为2端子。以这种方式，可以减少处理阶段和行数。

