

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.

H05B 33/00 (2006.01)

H05B 33/10 (2006.01)

(11) 공개번호

10-2006-0021214

(43) 공개일자

2006년03월07일

(21) 출원번호 10-2004-0070087

(22) 출원일자 2004년09월02일

(71) 출원인 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575

(72) 발명자 김무현
경기 수원시 팔달구 영통동 신나무실 풍림아파트 601동 1501호
김금남
서울 동대문구 답십리2동 21-1 다솜빌라 302호

(74) 대리인 박상수

심사청구 : 있음

(54) 회로 측정용 패드를 포함하는 유기전계발광표시장치와 그제조방법

요약

회로 측정용 패드를 포함하는 유기전계발광표시장치와 그 제조방법에 관한 것이다. 표시 영역과 구동회로 측정패드 영역을 구비하는 기판; 상기 표시 영역 상에 위치하는 소스/드레인 전극과 동일층에 형성되는 상기 측정패드 영역 상의 제 1 도전막; 상기 소스/드레인 전극 및 제 1 도전막 상에 위치하는 제 1 절연막; 상기 절연막 상에 소스 전극 또는 드레인 전극을 노출하는 제 1 비아홀 및 상기 제 1 도전층을 노출하는 제 2 비아홀; 상기 제 1 비아홀을 통해 상기 소스 또는 드레인 전극과 콘택되는 화소전극 및 상기 제 2 비아홀을 통해 상기 제 1 도전막과 콘택되는 제 2 도전막; 및 상기 화소 전극을 노출시키고, 상기 제 2 도전막 상에 형성되는 박막의 화소 정의막을 포함하는 유기전계발광표시장치를 제공한다.

대표도

도 5

색인어

측정용 패드, 유기전계발광표시장치

명세서

도면의 간단한 설명

도 1은 유기전계발광표시장치의 평면도,

도 2 내지 도 5는 상기 도 1의 I - I'에 대한 본 발명의 제 1 실시예에 따른 유기전계발광표시장치의 제조방법을 나타낸 단면도들,

도 6 내지 도 8은 본 발명의 제 2 실시예에 따른 유기전계발광표시장치의 제조방법을 나타낸 단면도들이다.

* 도면의 주요 부분에 대한 도면 부호의 설명 *

200, 300 : 기판

230c, 330c : 제 1 도전막

250b, 350b : 제 2 도전막

$\Theta 1$: 회로 측정 패드의 비아홀 테이퍼 각도

$\Theta 2$: 제 2 도전막의 테이퍼 각도

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

회로측정용 패드를 포함하는 유기전계발광표시장치와 그 제조방법에 관한 것으로서, 보다 상세하게는 회로 측정용 패드와 대향 전극 간의 쇼트를 방지하는 회로측정용 패드를 포함하는 유기전계발광표시장치와 그 제조방법에 대한 것이다.

평판 표시 장치 중 유기전계발광표시장치는 응답속도가 1ms 이하로서 고속의 응답속도를 가지며, 소비 전력이 낮고, 자체 발광이므로 시야각에 문제가 없어서, 장치의 크기에 상관없이 동화상 표시 매체로서 장점이 있다. 또한, 저온 제작이 가능하고, 기존의 반도체 공정 기술을 바탕으로 제조 공정이 간단하므로 향후 차세대 평판 표시 장치로 주목받고 있다.

상기 유기전계발광표시장치는 기판 위에 반도체 공정 과정으로 다수 개의 박막 트랜지스터와 커패시터를 포함한 TFT 어레이를 형성하고, 상기 어레이가 형성된 기판의 발광영역 상에 발광층을 포함한 유기층을 적층함으로써 제조된다.

따라서, 상기 유기전계발광표시장치는 실리콘 반도체와 금속전극들이 콘택홀을 통하여 서로 유기적으로 연결되어 있으며, 각각의 단위화소에 대해 각 단위화소별로 패터닝된 화소전극은 비아홀을 통해 연결된 박막트랜지스터를 통하여 발광소자의 구동을 위한 전류를 공급받게 된다.

상기 유기전계발광표시장치의 상기 단위화소들이 형성된 표시영역 외곽부에는 구동 회로 측정 패드들이 존재하는데, 상기 회로 측정 패드는 공정 과정 중, 상기 유기전계발광표시장치의 회로 동작이 정상인지를 점검하기 위하여 형성된다.

그러나, 상기 회로 측정 패드부는 상기 유기발광표시장치의 표시 영역에 형성된 대향 전극과 쇼트를 일으킬 수 있고, 이로 인해 유기전계발광표시장치는 불량률 유발하여 신뢰성이 저하되는 문제를 가질 수 있다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는, 회로 측정 패드와 대향전극의 쇼트를 방지하여, 표시장치의 신뢰성을 개선할 수 있는 회로 측정 패드 및 제조방법과 상기 회로 측정 패드를 포함하는 유기전계발광표시장치와 그 제조방법을 제공하는 것에 목적이 있다.

또한, 박막의 화소 정의막을 가지는 유기전계발광표시장치를 구현함으로써 유기전계발광표시장치의 제조 공정을 개선하는 방법을 제공하는 것에 목적이 있다.

발명의 구성 및 작용

상기 기술적 과제를 이루기 위하여 본 발명은 표시 영역과 구동회로 측정패드 영역을 구비하는 기판; 상기 표시 영역 상에 위치하는 소스/드레인 전극과 동일층에 형성되는 상기 측정패드 영역 상의 제 1 도전막; 상기 소스/드레인 전극 및 제 1 도

전막 상에 위치하는 제 1 절연막; 상기 제 1 절연막 상에 소스 전극 또는 드레인 전극을 노출하는 제 1 비아홀 및 상기 제 1 도전층을 노출하는 제 2 비아홀; 상기 제 1 비아홀을 통해 상기 소스 또는 드레인 전극과 콘택되는 화소전극 및 상기 제 2 비아홀을 통해 상기 제 1 도전막과 콘택되는 제 2 도전막; 및 상기 화소 전극을 노출시키고, 상기 제 2 도전막 상에 형성되는 화소 정의막을 포함하는 유기전계발광표시장치를 제공한다.

또한, 상기 기술적 과제를 이루기 위하여 본 발명은 표시 영역과 구동회로 측정패드 영역을 구비하는 기판을 준비하는 단계; 상기 기판 상에 도전막을 적층하고 패터닝함으로써, 상기 표시 영역 상에는 소스/드레인 전극을 상기 측정 패드 영역 상에는 제 1 도전막을 동시에 형성하는 단계; 상기 소스/드레인 전극 및 제 1 도전막 상에 제 1 절연막을 형성하는 단계; 상기 제 1 절연막 상에 소스 전극 또는 드레인 전극을 노출하는 제 1 비아홀 및 상기 제 1 도전막을 노출하는 제 2 비아홀을 동시에 형성하는 단계; 도전막을 적층하고 패터닝함으로써 상기 제 1 비아홀을 통해 상기 소스 또는 드레인 전극과 콘택되는 화소전극 및 상기 제 2 비아홀을 통해 상기 제 1 도전막과 콘택되는 제 2 도전층을 각각 형성하는 단계; 및 절연막을 적층하고 패터닝하여 상기 표시 영역 상에는 화소 전극을 노출시키고, 상기 측정 패드 영역 상에는 제 2 도전막을 덮는 화소 정의막을 형성하는 단계를 포함하는 유기전계발광표시장치의 제조방법을 제공한다.

이하, 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예들을 상세히 설명한다. 다음에 소개되는 실시예들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되어지는 것이다. 따라서, 본 발명은 이하 설명되어지는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리고, 도면들에 있어서, 층 및 영역의 길이, 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.

도 1은 유기전계발광표시장치의 평면도를 나타낸 것이다.

도면을 참조하면, 유기 전계 발광 표시 장치는 유기발광소자의 단위 화소들로 이루어진 표시 영역(5)과 표시 영역의 구동을 위한 회로부(3a, 3b)로 이루어진다. 상기 회로부(3a, 3b)는 스캔 드라이버 영역(3b)과 데이터 드라이버 영역(3a)으로 구성되며, 회로부의 각 영역들은 각각의 화소에 대응하는 박막 트랜지스터들로 구성되어, 배선들을 통해 상기 표시 영역(5)과 연결된다. 또한, 상기 표시 영역(5) 내에는 회로부(3a, 3b)의 스캔 드라이버 영역(3b)과 데이터 드라이버 영역(3a)에서 신호가 전달되는 수많은 스캔 라인과 데이터 라인들이 형성되어 있으며, 회로부에서 인가된 각 신호마다 지정된 화소에서 유기발광소자들이 동작하게 된다.

상기 유기전계발광표시장치의 가장자리 일측면(15b) 또는 발광영역과 드라이버 사이(15a)에는 회로 측정용 패드(15)가 위치할 수 있다. 상기 회로 측정용 패드(15)는 상기 유기전계발광표시장치 내의 박막 트랜지스터들과 동시에 형성된다. 상기 회로 측정용 패드(15)는 상기 데이터 라인들과 연결이 되어 있으며, 상기 측정용 패드(15)의 전기적 특성을 검사함으로써, 회로 동작의 정상 여부를 판단할 수 있다.

도 5는 상기 도 1의 I-I'에 대한 본 발명의 제 1 실시예에 따른 유기전계발광표시장치를 나타낸 것이다,

도면을 참조하면, 기판(200)은 표시 영역(A)과 측정 패드 영역(B)을 구비한다.

상기 표시 영역(A)과 측정 패드 영역(B) 상에는 버퍼층(205)이 위치하고, 상기 표시 영역(A)의 버퍼층 상에 박막트랜지스터가 위치한다. 상기 박막트랜지스터는 반도체층(210), 게이트 절연막(215), 게이트 전극(220), 층간 절연막(225) 및 소스 전극(230a)과 드레인 전극(230b)으로 이루어진다.

또한 상기 측정 패드 영역(B)의 버퍼층(205)상에는, 상기 게이트 절연막(215), 및 상기 층간 절연막(225)과 동시에 적층된 절연막들이 위치한다.

상기 측정 패드 영역(B)의 상기 층간 절연막(225) 상에 제 1 도전막(230c)이 위치한다.

상기 소스/드레인 전극(230a/230b) 및 제 1 도전막(230c) 상에는 제 1 절연막이 위치한다. 상기 제 1 절연막은 패시베이션막(235)일 수 있다. 또한, 상기 제 1 절연막은 평탄화막(240)을 더욱 포함할 수 있다.

상기 절연막에는 소스 전극(230a) 또는 드레인 전극(230b)을 노출하는 제 1 비아홀(245a) 및 상기 제 1 도전층(230c)을 노출하는 제 2 비아홀(245b)이 구비된다. 상기 제 1 비아홀(245a)을 통해 상기 소스 전극(230a) 또는 드레인 전극(230b)과 콘택되는 화소전극(250a) 및 상기 제 2 비아홀(245b)을 통해 상기 제 1 도전막(230c)과 콘택되는 제 2 도전막(250b)이 위치한다.

상기 제 2 비아홀의 테이퍼 각도(θ_1)는 50° 이하일 수 있다.

상기 제 2 도전막(250b)의 두께는 100 내지 1000Å일 수 있다.

또한, 상기 제 2 도전막(250b) 에지의 테이퍼 각도(θ_2)는 50° 이하일 수 있다.

상기 화소 전극(250a)을 노출시키는 화소 정의막(260a)이 위치하고, 상기 노출된 화소 전극(250a) 상에는 발광층을 포함하는 유기막(270)이 위치한다. 그리고, 상기 화소 정의막(260b)은 상기 제 2 도전막(250b) 상에도 위치한다. 상기 화소 정의막(260a, 260b)은 박막일 수 있으며, 3000Å 이하의 두께를 가질 수 있다.

상기 화소 정의막(260a, 260b) 상에는 대향전극(280)이 위치한다.

상기 화소 정의막(260a, 260b)이 박막이더라도, 상기 측정 패드의 상기 제 2 도전막(250b)의 에지의 테이퍼 각도(θ_2) 및 상기 비아홀의 각도(θ_1)가 50° 이하의 값을 가지므로, 테이퍼가 형성된 곳에서도 일정한 두께로 절연막이 형성될 수 있고, 이로 인해 상기 측정 패드와 대향전극의 쇼트는 방지될 수 있다.

따라서, 박막의 화소 정의막을 가지는 유기전계발광표시장치를 구현할 수 있으며, 이는 유기전계발광표시장치의 레이저 열전사 공정의 특성을 향상시킬 수 있는 구조라 할 수 있다.

또한, 상기의 쇼트 방지로 인해 유기전계발광표시장치의 신뢰성이 개선될 수 있다.

도 2 내지 도 5는 는 본 발명의 제 1 실시예에 따른 유기전계발광표시장치의 제조방법을 나타낸 단면도들이다.

도 2를 참조하면, 표시 영역(A) 및 측정 패드 영역(B)으로 이루어진 기판(200) 상에 버퍼층(205)을 형성한다. 상기 버퍼층(205)은 반드시 형성되어야 할 것은 아니지만, 기판으로부터 소자로 유입되는 불순물을 방지하기 위해서 형성하는 것이 더욱 바람직하다고 볼 수 있다. 상기 버퍼층(205)은 실리콘 질화막(SiNx), 실리콘 산화막(SiO_2), 및 실리콘 산화질화막(SiOxNy)으로 형성될 수 있다.

상기 버퍼층(205) 상에 상기 표시 영역(A)에 대응하는 반도체층(210)을 형성한다. 상기 반도체층(210)은 비정질 또는 결정질 실리콘막으로 형성할 수 있다.

상기 반도체층(210)이 형성된 기판 상에 게이트 절연막(215)을 형성한다. 상기 게이트 절연막(215)은 통상의 절연막, 예를 들면 실리콘 산화막(SiO_2)으로 형성한다. 상기 게이트 절연막(215)이 형성된 기판 상에 게이트 전극(220)을 형성한다.

도 3을 참조하면, 상기 게이트 전극(220)이 형성된 기판 상에 층간절연막(225)을 형성한다. 상기 층간 절연막(225) 내에 상기 반도체층(210)의 소스 영역 및 드레인 영역들을 각각 노출시키는 콘택홀을 형성한다. 상기 층간 절연막(225) 상에 도전막을 적층하고 패터닝함으로써, 상기 노출된 소스 영역 및 드레인 영역들과 각각 접하는 소스 전극(230a)과 드레인 전극(230b)을 형성하고, 상기 측정 패드 영역(B) 상에는 제 1 도전막(230c)을 형성한다.

상기 소스 전극(230a), 드레인 전극(230b), 및 제 1 도전막(230c)을 형성한 기판의 상부에 제 1 절연막을 형성한다.

상기 제 1 절연막은 패시베이션막(235)일 수 있다. 상기 패시베이션막(235)은 실리콘 질화막(SiNx) 또는 실리콘 산화막(SiO_2)으로 형성할 수 있다. 상기 무기 보호층(235)은 반도체층의 패시베이션 효과와 외부 광차단 효과를 위해 실리콘 질화막(SiNx)으로 형성하는 것이 더욱 바람직하다.

또한, 상기 패시베이션막(235) 상에 평탄화막(240)을 형성할 수 있다. 상기 평탄화막(240)은 폴리아크릴계 수지(polyacrylates resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드계 수지(polyamides resin), 폴리이미드계 수지(polyimides rein), 불포화 폴리에스테르계 수지(unsaturated polyesters resin), 폴리페닐렌계 수지(poly(phenylenethers) resin), 폴리페닐렌설파이드계 수지(poly(phenylenesulfides) resin) 및 벤조사이클로부텐(benzocyclobutene, BCB)으로 이루어진 군에서 선택된 하나의 물질로 형성할 수 있다.

도 4를 참조하면, 상기 제 1 절연막 상에 상기 드레인 전극(230b)과 상기 제 1 도전막(230c)이 노출되는 제 1 비아홀(245a)과 제 2 비아홀(245b)을 형성한다.

상기 제 1 비아홀 또는 제 2 비아홀의 테이퍼 각도(θ_1)는 50° 이하의 값을 가질 수 있다.

상기 제 1 비아홀(245a) 및 제 2 비아홀(245b)이 형성된 기판 상에 도전막을 적층하고 패터닝하여, 상기 제 1 비아홀(245a) 상에는 화소 전극(250a)을 형성하고, 제 2 비아홀(245b) 상에는 제 2 도전막(250b)을 형성한다.

상기 제 2 도전막(250b)이 형성된 회로 측정 패드부(B)의 전기적 특성을 체크하여 회로의 정상 구동 유무를 점검한다.

상기 화소 전극(250a)과 상기 평탄화막(240) 사이에는 반사막을 개재할 수 있다.

또한, 상기 화소 전극(250a) 및 제 2 도전막(250b)은 ITO 또는 IZO로 형성할 수 있으며, 상기 제 2 도전막(250b) 에지의 테이퍼 각도(θ_2)는 50° 이하일 수 있다.

상기 화소 전극(250a) 및 상기 제 2 도전막(250b) 상부로는 절연막을 형성한다. 상기 절연막을 패터닝하여, 화소정의막(PDL, 260a, 260b)을 형성한다. 따라서, 상기 화소 정의막(260a)로 인해 상기 화소전극(260a)이 노출되고, 상기 제 2 도전막(250b)은 상기 화소 정의막으로 인해 보호된다.

상기 비아홀 테이퍼 각도(θ_1)와 제 2 도전막(250b) 에지의 테이퍼 각도(θ_2)로 인해 상기 회로 측정 패드 영역(B) 상의 상기 화소 정의막(260b)은 막의 끊어짐 없이 콘포말하게 형성될 수 있다.

도 5를 참조하면, 상기 노출된 화소전극(250a) 상에 유기막(270)을 형성한다. 상기 유기막(270)은 발광층을 포함하여, 정공주입층, 정공 수송층, 정공 억제층, 및 전자 주입층으로 이루어진 군에서 선택된 하나 이상의 층들을 포함하여 형성할 수 있다.

상기 표시 영역(A)의 유기막(270) 및 상기 회로 측정 패드 영역(B)의 화소 정의막(260b) 상부로 대향 전극(280)이 형성되어 유기전계발광 표시장치가 형성된다.

따라서 막의 끊어짐 없이 콘포말하게 형성된 화소 정의막(260b)으로 인해 상기 측정 패드와 대향전극의 쇼트는 방지될 수 있다.

이로 인해, 박막의 화소 정의막을 가지는 유기전계발광표시장치를 구현할 수 있으며, 이는 박막의 화소 정의막이 필요한 유기전계발광표시장치의 레이저 열전사 공정을 용이하게 수행할 수 있는 장점을 지닌다.

또한, 상기의 쇼트 방지로 인해 유기전계발광표시장치의 신뢰성을 더욱 개선시킬 수 있다.

도 6은 본 발명의 제 2 실시예에 따른 표시장치를 나타낸 단면도이다.

도면을 참조하면, 제 1 실시예와 같이, 기판(300)은 표시 영역(A) 상에 위치하는 소스/드레인 전극(330a/330b)이 위치하는 표시 영역(A)과 제 1 도전막(330c)이 위치하는 측정 패드 영역(B)을 구비한다.

상기 소스/드레인 전극(330a/330b) 및 제 1 도전막(330c) 상에는 제 1 절연막이 위치한다. 상기 제 1 절연막은 패시베이션막(335)일 수 있다. 그리고, 제 2 실시예에서는, 상기 회로 측정 패드 영역(B)을 제외하고, 상기 표시 영역(A) 상에만 평탄화막(340)이 위치한다.

제 2 비아홀의 테이퍼 각도(θ_1)는 50° 이하일 수 있다.

제 2 도전막(350b)의 두께는 100 내지 $1000\text{\AA}$ 일 수 있다.

또한, 상기 제 2 도전막(350b) 에지의 테이퍼 각도(θ_2)는 50° 이하일 수 있다.

제 2 도전막(350b) 상에 위치하는 제 2 절연막(360b)은 박막일 수 있으며, $3000\text{\AA}$ 이하의 두께를 가질 수 있다.

따라서, 제 1 실시예와 마찬가지로, 상기 화소 정의막(360b)이 박막이더라도, 상기 측정 패드의 상기 제 2 도전막(350b)의 에지의 테이퍼 각도(θ_2) 및 상기 비아홀의 각도(θ_1)가 50° 이하의 값을 가지므로, 테이퍼가 형성된 곳에서도 일정한 두께로 절연막이 형성될 수 있고, 이로 인해 상기 측정 패드와 대향전극(380)의 쇼트는 방지될 수 있다.

따라서, 박막의 화소 정의막을 가지는 유기전계발광표시장치를 구현할 수 있으며, 이는 유기전계발광표시장치의 레이저 열전사 공정의 특성을 향상시킬 수 있는 구조라 할 수 있다. 또한, 상기의 쇼트 방지로 인해 유기전계발광표시장치의 신뢰성이 개선될 수 있다.

도 6 내지 도 8은 본 발명의 제 2 실시예에 따른 유기전계발광표시장치의 제조방법을 나타낸 단면도이다.

도 7을 참조하면, 제 1 실시예와 같이, 표시 영역(A) 및 측정 패드 영역(B)으로 이루어진 기판(300) 상에 버퍼층(305)을 형성하고, 상기 버퍼층(305) 상에 상기 표시 영역(A)에 대응하는 반도체층(310), 게이트 전극(320), 소스 전극(330a) 및 드레인 전극(330b)을 형성하여 박막 트랜지스터를 형성한다.

또한 제 1 실시예와 마찬가지로, 상기 소스 전극(330a) 및 드레인 전극(330b) 형성 시 측정 패드 영역(B) 상에는 제 1 도전막(330c)을 동시에 형성한 후, 상기 소스 전극(330a), 드레인 전극(330b), 및 제 1 도전막(330c)을 형성한 기판의 상부에 제 1 절연막을 형성한다. 상기 제 1 절연막은 패시베이션막(335)일 수 있다.

또한, 상기 패시베이션막(335) 상에 평탄화층(340)을 형성할 수 있다.

상기 형성된 평탄화층(340) 상에, 표시 영역 및 측정 패드 영역의 비아홀들, 각각의 비아홀 주변의 표시 영역 및 측정 패드 영역에 따라 노광 수준이 서로 다른(400a, 400b, 400c) 하프톤 마스크(400)를 사용하여 노광한다.

도 8을 참조하면, 상기 노광과정을 수행함으로써, 상기 드레인 전극(330b)을 노출시키는 제 1 비아홀 및 상기 제 1 도전막(330c)을 노출시키는 제 2 비아홀을 형성함과 동시에 상기 평탄화층(340) 내에 상기 회로 패드영역을 노출시키는 개구영역을 형성한다. 즉, 하프톤 마스크를 사용함으로써 상기 표시 영역(A) 상에는 평탄화층(340)이 남게 되고, 상기 측정 패드 영역(B) 상에는 평탄화막이 제거가 된다.

상기 제 1 비아홀 또는 제 2 비아홀의 테이퍼 각도(θ_1)는 50° 이하의 값을 가질 수 있다.

상기 제 1 비아홀 및 제 2 비아홀이 형성된 기판 상에 도전막을 적층하고 패터닝하여, 상기 제 1 비아홀 상에는 화소 전극(350a)을 형성하고, 제 2 비아홀 상에는 제 2 도전막(350b)을 형성한다.

상기 제 2 도전막(350b)이 형성된 회로 측정 패드부(B)의 전기적 특성을 체크하여 회로의 정상 구동 유무를 점검한다.

상기 제 1 실시예와 마찬가지로, 상기 화소 전극(350a)과 상기 평탄화막(340) 사이에는 반사막을 개재할 수 있다.

또한, 상기 화소 전극(350a) 및 제 2 도전막(350b)은 ITO 또는 IZO로 형성할 수 있으며, 상기 제 2 도전막(350b) 에지의 테이퍼 각도(θ_2)는 50° 이하일 수 있다.

도 6을 참조하면, 상기 화소 전극(350a) 및 상기 제 2 도전막(350b) 상부로는 절연막을 형성하고, 상기 절연막을 패터닝하여, 화소정의막(PDL, 360a, 360b)을 형성한다. 따라서, 상기 화소 정의막(360a)로 인해 상기 화소전극(360a)이 노출되고, 상기 제 2 도전막(350b)은 상기 화소 정의막으로 인해 보호된다.

상기 비아홀 테이퍼 각도(θ_1)와 제 2 도전막(350b) 에지의 테이퍼 각도(θ_2)로 인해 상기 회로 측정 패드 영역(B) 상의 상기 화소 정의막(360b)은 막의 끊어짐 없이 콘포말하게 형성될 수 있다.

상기 노출된 화소전극(250a) 상에 유기막(270)을 형성한다. 상기 유기막(270)은 발광층을 포함하여, 정공주입층, 정공 수송층, 정공 억제층, 및 전자 주입층으로 이루어진 군에서 선택된 하나 이상의 층들을 포함하여 형성할 수 있다.

상기 표시 영역(A)의 유기막(370) 및 상기 회로 측정 패드 영역(B)의 화소 정의막(360b) 상부로 대향 전극(280)이 형성되어 유기전계발광 표시장치가 형성된다.

따라서 막의 끊어짐 없이 콘포말하게 형성된 화소 정의막(360b)으로 인해 상기 측정 패드와 대향전극의 쇼트는 방지될 수 있다.

이로 인해, 박막의 화소 정의막을 가지는 유기전계발광표시장치를 구현할 수 있으며, 이는 박막의 화소 정의막이 필요한 유기전계발광표시장치의 레이저 열전사 공정을 용이하게 수행할 수 있는 장점을 지닌다.

또한, 상기의 쇼트 방지로 인해 유기전계발광표시장치의 신뢰성을 더욱 개선시킬 수 있다.

발명의 효과

본발명에 따른 유기전계발광표시장치는 테이퍼가 형성된 곳에서도 일정한 두께의 박막인 절연막을 가진 회로 측정용 패드로 인해 상기 측정 패드와 대향전극의 쇼트를 방지할 수 있는 효과가 있다. 또한, 박막의 화소 정의막을 가지는 유기전계발광표시장치를 구현할 수 있으며, 이는 유기전계발광표시장치의 레이저 열전사 공정의 특성을 개선시킬 수 있다. 또한, 상기의 쇼트 방지로 인해 유기전계발광표시장치의 신뢰성이 개선될 수 있다.

상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

(57) 청구의 범위

청구항 1.

표시 영역과 회로 측정패드 영역을 구비하는 기판;

상기 표시 영역 상에 위치하는 소스/드레인 전극과 동일층에 형성되는 상기 측정패드 영역 상의 제 1 도전막;

상기 소스/드레인 전극 및 제 1 도전막 상에 위치하는 제 1 절연막;

상기 제 1 절연막 상에 소스 전극 또는 드레인 전극을 노출하는 제 1 비아홀 및 상기 제 1 도전층을 노출하는 제 2 비아홀;

상기 제 1 비아홀을 통해 상기 소스 또는 드레인 전극과 콘택되는 화소전극 및 상기 제 2 비아홀을 통해 상기 제 1 도전막과 콘택되는 제 2 도전막; 및

상기 화소 전극을 노출시키고, 상기 제 2 도전막 상에 형성되는 화소 정의막을 포함하는 유기전계발광표시장치.

청구항 2.

제 1 항에 있어서,

상기 제 2 도전막의 두께는 100 내지 1000Å인 유기전계발광표시장치.

청구항 3.

제 1 항에 있어서,

상기 화소 정의막의 두께는 3000Å 이하인 유기전계발광표시장치.

청구항 4.

제 1 항에 있어서,

상기 제 2 비아홀의 테이퍼 각도는 50° 이하인 유기전계발광표시장치.

청구항 5.

제 1 항에 있어서,

상기 제 1 도전막 에지의 테이퍼 각도는 50° 이하인 유기전계발광표시장치.

청구항 6.

제 1 항에 있어서,

상기 제 1 절연막은 패시베이션막인 유기전계발광표시장치.

청구항 7.

제 6 항에 있어서,

상기 제 1 절연막은 상기 패시베이션막 상에 위치하는 평탄화층을 더욱 포함하는 유기전계발광표시장치.

청구항 8.

제 7 항에 있어서,

상기 제 2 비아홀의 테이퍼 각도는 50° 이하인 유기전계발광표시장치.

청구항 9.

제 7 항에 있어서,

상기 평탄화층은 상기 회로 측정패드 영역을 노출시키는 개구영역을 구비하고 상기 제 2 비아홀은 상기 패시베이션막 내에 구비되는 것을 특징으로하는 유기전계발광표시장치.

청구항 10.

표시 영역과 구동회로 측정패드 영역을 구비하는 기판을 준비하는 단계;

상기 기판 상에 도전막을 적층하고 패터닝함으로써, 상기 표시 영역 상에는 소스/드레인 전극을 상기 측정 패드 영역 상에는 제 1 도전막을 동시에 형성하는 단계;

상기 소스/드레인 전극 및 제 1 도전막 상에 제 1 절연막을 형성하는 단계;

상기 제 1 절연막 상에 소스 전극 또는 드레인 전극을 노출하는 제 1 비아홀 및 상기 제 1 도전막을 노출하는 제 2 비아홀을 동시에 형성하는 단계;

도전막을 적층하고 패터닝함으로써 상기 제 1 비아홀을 통해 상기 소스 또는 드레인 전극과 콘택되는 화소전극 및 상기 제 2 비아홀을 통해 상기 제 1 도전막과 콘택되는 제 2 도전층을 각각 형성하는 단계; 및

절연막을 적층하고 패터닝하여 상기 표시 영역 상에는 화소 전극을 노출시키고, 상기 측정 패드 영역 상에는 제 2 도전막을 덮는 화소 정의막을 형성하는 단계를 포함하는 유기전계발광표시장치의 제조방법.

청구항 11.

제 10 항에 있어서,

상기 제 1 절연막을 형성하는 것은 패시베이션막을 형성하는 것인 유기전계발광표시장치의 제조방법.

청구항 12.

제 11 항에 있어서,

상기 제 1 절연막을 형성하는 것은 상기 패시베이션막 상에 평탄화막을 형성하는 것을 더욱 포함하는 유기전계발광표시장치의 제조방법.

청구항 13.

제 12 항에 있어서,

상기 제 2 비아홀의 테이퍼 각도는 50° 이하가 되도록 형성하는 유기전계발광표시장치의 제조방법.

청구항 14.

제 12 항에 있어서,

하프톤 마스크를 사용하여 상기 제 1 및 제 2 비아홀들을 형성함과 동시에 상기 평탄화층 내에 상기 회로 패드영역을 노출시키는 개구영역을 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 15.

제 10 항에 있어서,

상기 노출된 화소 전극 상에 발광층을 포함한 유기층을 형성하고, 유기층이 형성된 상기 표시 영역 및 제 2 절연막이 형성된 상기 측정 패드 영역 상에 대향전극을 형성하는 것을 더욱 포함하는 유기전계발광표시장치의 제조방법.

청구항 16.

제 10 항에 있어서,

상기 제 2 도전막의 두께는 100 내지 1000Å인 유기전계발광표시장치의 제조방법.

청구항 17.

제 10 항에 있어서,

상기 화소 정의막의 두께는 3000Å 이하인 유기전계발광표시장치의 제조방법.

청구항 18.

제 10 항에 있어서,

상기 제 1 비아홀의 테이퍼 각도는 50° 이하인 유기전계발광표시장치의 제조방법.

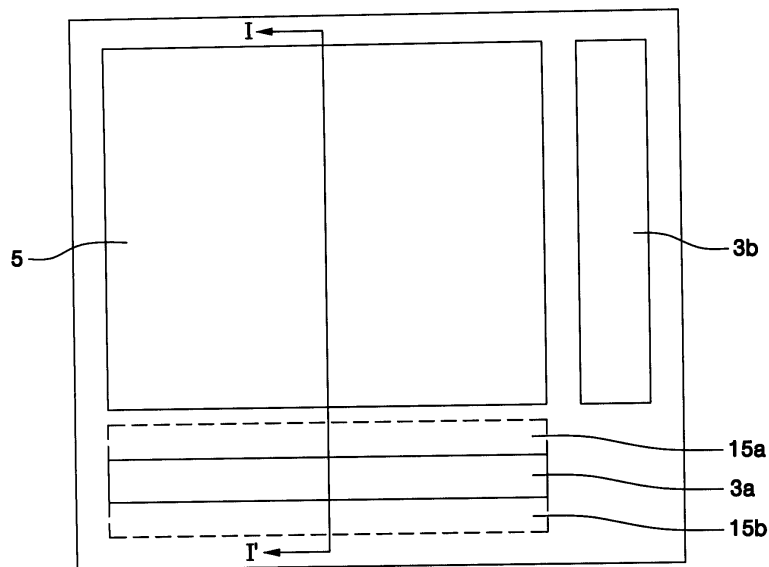
청구항 19.

제 10 항에 있어서,

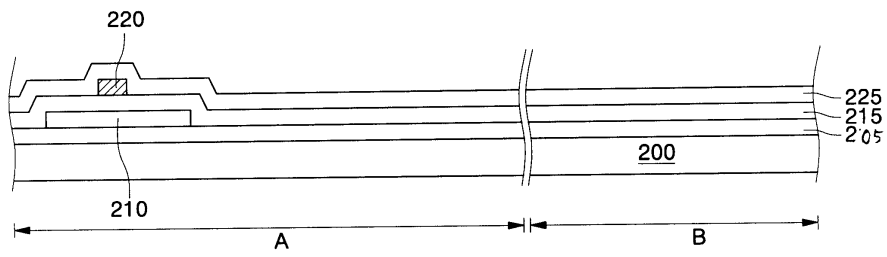
상기 제 1 도전막 에지의 테이퍼 각도는 50° 이하인 유기전계발광표시장치의 제조방법.

도면

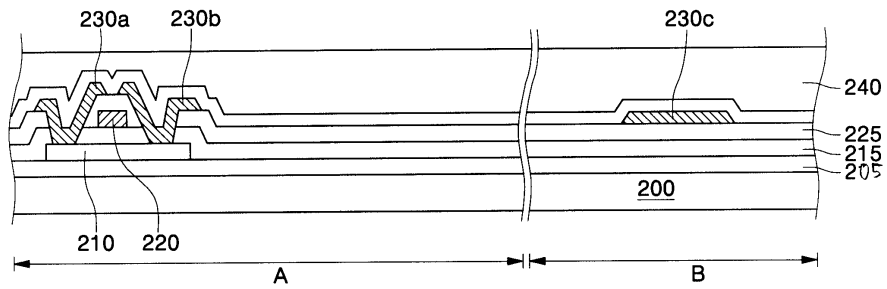
도면1



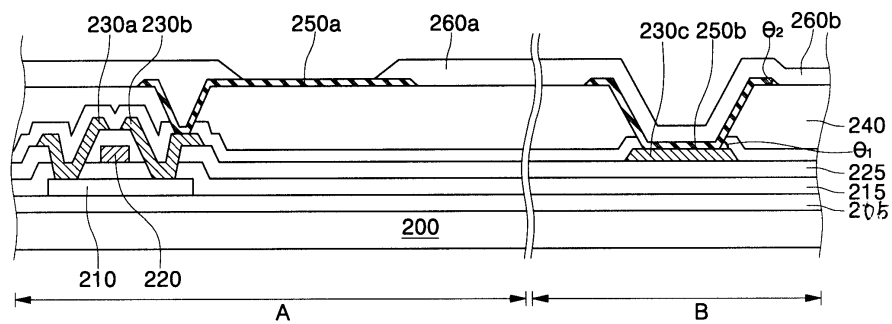
도면2



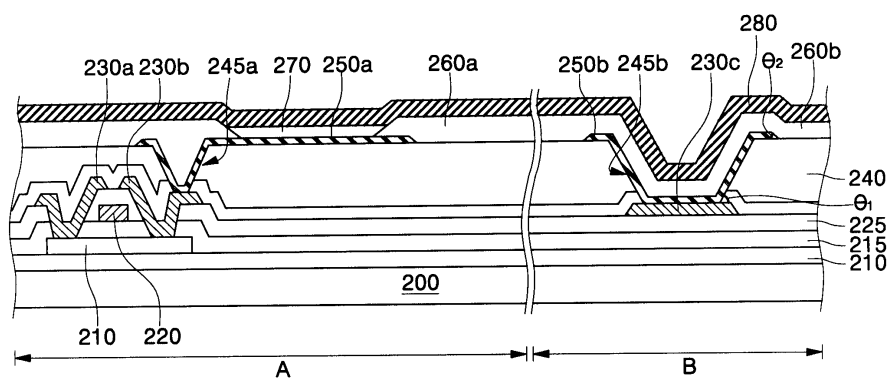
도면3



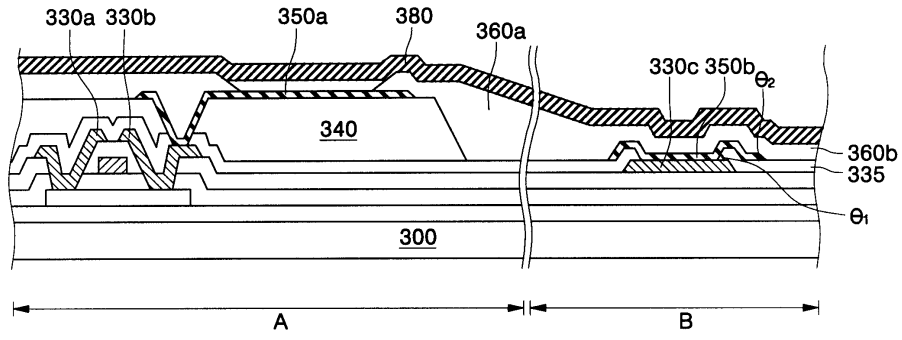
도면4



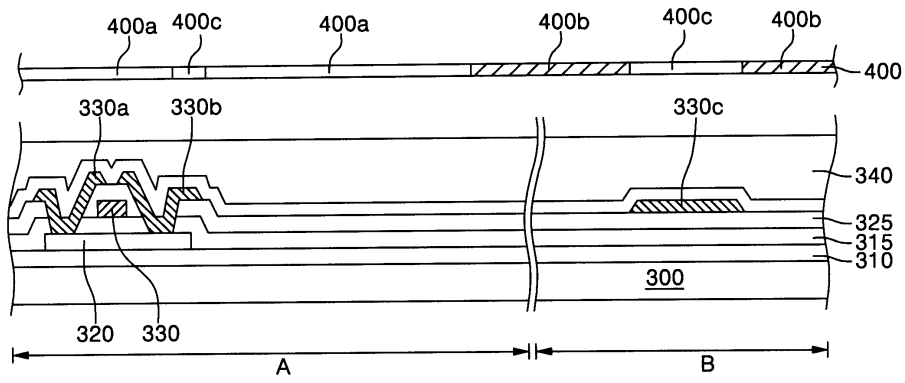
도면5



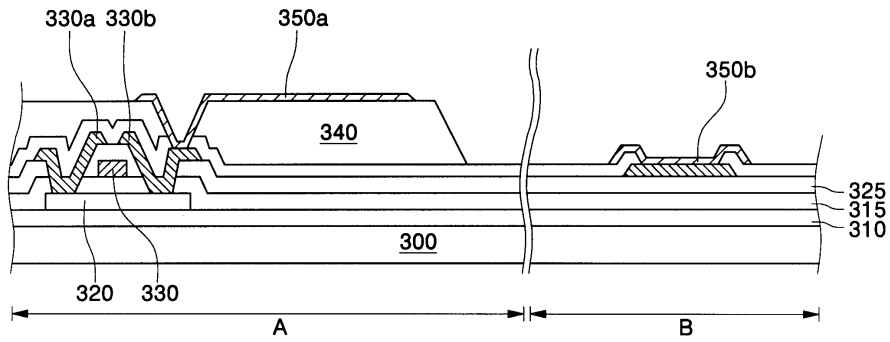
도면6



도면7



도면8



专利名称(译)	一种包括电路测量垫的有机发光显示装置及其制造方法		
公开(公告)号	KR1020060021214A	公开(公告)日	2006-03-07
申请号	KR1020040070087	申请日	2004-09-02
申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	KIM MUHYUN 김무현 KIM KEUMNAM 김금남		
发明人	김무현 김금남		
IPC分类号	H05B33/00 H05B33/10 H01L21/66 H01L27/32 H01L51/56		
CPC分类号	H01L27/3246 H01L27/3258 H01L27/3276 H01L51/56		
代理人(译)	Baksangsu		
其他公开文献	KR100699996B1		
外部链接	Espacenet		

摘要(译)

用途：提供包括电路测量垫的OLED（有机发光二极管）及其制造方法，以通过防止电路测量垫和对电极之间的短路来提高显示装置的可靠性。

组成：基板（200）包括显示区域和电路测量焊盘区域。测量焊盘区域上的第一导电膜（230c）形成在与位于显示区域上的源/漏电极（230a，230b）相同的层上。第一绝缘膜位于源/漏电极和第一导电膜上。第一通孔（245a）显示源电极或漏电极，第二通孔（245b）显示第一绝缘膜上的第一导电层。像素电极（250a）通过第一通孔与源电极或漏电极接触，第二导电膜（250b）通过第二通孔与第一导电膜接触。并且像素限定膜（260b）显示像素电极，并形成在第二导电膜上。©KIPO 2006

