

(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.<sup>8</sup>  
G09G 3/30 (2006.01)

(11) 공개번호 10-2006-0014966  
(43) 공개일자 2006년02월16일

(21) 출원번호 10-2004-0063752  
(22) 출원일자 2004년08월13일

(71) 출원인 엘지.필립스 엘시디 주식회사  
서울 영등포구 여의도동 20번지  
(72) 발명자 허진  
경상북도 구미시 선산읍 교리 1165번지 동우비봉 102-905  
(74) 대리인 허용록

심사청구 : 없음

(54) 유기 발광표시장치의 구동회로

요약

본 발명은 결정화된 실리콘 트랜지스터의 문턱 전압 불균일로 인하여 발생하는 휘도 불균일 불량을 방지하고, 프로그램 과정(초기화)에서 전류가 유기발광다이오드에 유입되는 것을 방지할 수 있는 유기 발광표시장치의 구동회로를 개시한다. 개시된 본 발명은 게이트 단자와 드레인 단자가 연결되어 데이터 전압과 문턱전압의 차를 공급하는 제 1 피모스 트랜지스터와; 구동신호에 따라 턴온되어 초기화 전압을 상기 제 1 피모스 트랜지스터의 드레인 단자에 공급하는 제 2 피모스 트랜지스터와; 제어 전류량에 따라 발광량이 조절되는 유기발광다이오드와; 상기 유기발광다이오드에 제어 전류를 공급하는 제 4 피모스 트랜지스터와; 상기 제 1 피모스 트랜지스터의 드레인 단자와 상기 제 4 피모스 트랜지스터의 게이트 단자에 연결되어 있는 제 3 피모스 트랜지스터를 포함하는 것을 특징으로 한다.

여기서, 상기 제 1 피모스 트랜지스터와 제 4 피모스 트랜지스터는 동일한 문턱 전압(Vth)을 갖고, 상기 제 4 피모스 트랜지스터의 드레인 단자에 흐르는 전류는 문턱 전압 성분에 관계없이 게이트 단자에 인가되는 데이터 전압과 소스 단자에 인가되는 전원 전압(VDD)의 차이 값으로만 제어되는 것을 특징으로 한다.

대표도

도 2

색인어

유기, OLED, 트랜지스터, 제어, 전류, 초기화

명세서

도면의 간단한 설명

도 1은 종래 기술에 따른 유기 발광표시장치의 구동회로를 도시한 회로도.

도 2는 본 발명에 따른 유기 발광표시장치의 구동회로와 구동 파형을 도시한 도면.

도 3 내지 도 8은 본 발명에 따른 다른 실시 예를 도시한 도면.

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 발광표시장치에 관한 것으로, 보다 구체적으로는 결정화된 실리콘 트랜지스터의 문턱 전압 불균일로 인하여 발생하는 휘도 불균일 불량을 방지하고, 프로그램 과정(초기화)에서 전류가 유기발광다이오드에 유입되는 것을 방지할 수 있는 유기 발광표시장치의 구동회로에 관한 것이다.

일반적으로 유기 전기발광 소자 또는 유기 발광소자로 지칭되는 표시소자는 유기물에서의 전기 흐름과 다른 하나는 발광하는 것이다. 유기물에서의 전기의 흐름은 크게 전자의 흐름과 정공의 흐름으로 나눌 수 있으며, 그 해석법으로 주로 반도체적인 해석 방법을 이용하는데 이는 유기물의 분자구조에 따라 지배적인 흐름이 될 수 있는 것이 달라지기 때문이다.

즉, 분자 구조에 따라 정공 또는 전자의 흐름이 지배적일 수 있다. 발광 과정은 분자내의 전자의 운동을 이용하는 것이며, 분자내의 전자는 여기 상태(excite state)라는 에너지 상태를 보일 수 있는데, 이는 방출될 수 있는 에너지를 전자가 보유하고 있는 상태를 말한다.

전자가 보유하고 있던 에너지를 방출하는 방법의 하나로서 빛이 관찰된다.

유기 전기발광소자의 개발과 응용에서 가장 중요한 것은 효율의 문제이다. 고휘도의 소자를 제작하더라도 이용하는 전기 에너지에 따른 효율이 저하된다면 상용 소자에 응용하는 것은 어렵다. 유기 전기 발광 소자는 소비 전력이 낮아 이전의 표시소자에 대하여 경쟁력이 있어 연구가 진행중이다.

유기 발광소자는 빛의 삼원색인 적(R), 녹(G), 청(B) 색을 구현하는 소자를 별도로 제작하여, 박막 트랜지스터 엘씨디(TFT-LCD)와는 다르게 칼라필터를 사용하지 않는다. 즉, 전압의 인가정도에 따라 각기 다른 휘도의 색을 출력하는 유기물질을 사용하여 RGB 각각의 색을 나타냄으로써, 후면(Back Light)과 칼라필터를 사용하지 않고도 화면을 표시할 수 있는 특징이 있다.

상기 RGB 각각을 나타내는 유기물질은 그 전압의 인가에 대한 특성의 차이를 나타낸다. 즉 전압 값에 따른 휘도의 특성이 모두 다르며, 그 효율 또한 차이가 있게 되며, 이와 같은 종래 유기발광소자를 구동하는 구동회로를 첨부한 도면을 참조하여 상세히 설명하면 다음과 같다.

도 1은 종래 기술에 따른 유기 발광표시장치의 구동회로를 도시한 회로도이다.

도 1에 도시된 바와 같이, 게이트 라인(Gate Line: GL)과 데이터 라인(DataLine: DL)이 수직으로 교차되는 영역에는 스위칭 소자인 피모스 트랜지스터(T1)가 배치되어 있다. 상기 피모스 트랜지스터(T1)의 게이트 단자는 상기 게이트 라인과 전기적으로 연결되어 있고, 상기 피모스 트랜지스터(T1)의 소스 단자는 상기 데이터 라인(DL)과 전기적으로 연결되어 있다.

그리고 상기 피모스 트랜지스터(T1)의 드레인 단자는 유기 발광다이오드(OLED)에 흐르는 전류를 제어하는 피모스 트랜지스터(T2)의 게이트 단자와 전기적으로 연결되어 있다.

상기 데이터 라인과 평행한 방향으로 배치되어 있는 전원라인(PL)은 상기 피모스 트랜지스터(T2)의 소스 단자와 전기적으로 연결되어 있고, 상기 피모스 트랜지스터(T2)의 소스 단자와 게이트 단자 사이에는 데이터 신호를 1 프레임동안 저장하는 커패시터(Cst)가 배치되어 있다.

그리고 상기 피모스 트랜지스터(T2)의 드레인 단자에는 유기발광다이오드(OLED)가 직렬로 연결되어 있다.

상기와 같은 회로 구성을 갖는 유기 발광표시장치의 구동방법은 다음과 같다.

먼저, 상기 게이트 라인을 통하여 구동 신호가 인가되면, 상기 게이트 라인과 전기적으로 연결되어 있는 피모스 트랜지스터(T1)가 턴온되어, 상기 피모스 트랜지스터(T1)의 소스 단자를 통하여 데이터 신호가 드레인 단자로 전달된다.

그래서 상기 X 노드에 데이터 전압이 인가되고, 이 데이터 전압은 유기발광다이오드를 제어하는 피모스 트랜지스터(T2)의 소스 단자에 연결되어 있는 VDD 전압과의 게이트/소스 전압(Vgs)을 발생시켜 상기 피모스 트랜지스터(T2)를 제어한다.

즉, 상기 피모스 트랜지스터(T2)의 게이트 단자에 인가되는 데이터 전압(Vdata)과 소스 단자에 인가된 Vdd가 커패시터(Cst)에 1 프레임 동안 충전되면서, 상기 피모스 트랜지스터(T2)의 드레인 단자로 흐르는 전류를 제어한다.

상기 드레인 단자로 흐르는 전류(I)의 공식은 일반적인 전계 트랜지스터(FET)의 전류 공식을 따른다.

$$I = K(V_{gs} - V_{th})^2 \text{ (여기서, } K = \frac{1}{2} \mu C_{ox} \left(\frac{W}{L}\right) \text{ 이다.)}$$

상기  $\mu$ 는 정공 또는 전자의 이동도를 나타내고,  $V_{th}$ 는 트랜지스터의 문턱 전압(Threshold Voltage)을 나타낸다.

그리고  $C_{ox}$ 는 산화물 커패시턴스(Oxide Capacitance)로서, 모스트랜지스터의 게이트 단자 영역의 단위 면적당 커패시턴스 값을 나타낸다.

그러므로 상기 피모스 트랜지스터(T2)의 전류는 게이트/소스 전압(Vgs)인 데이터 전압(Vdata)과 VDD 전압에 의해 제어되고, 제어된 전류는 상기 유기발광다이오드(OLED)를 컨트롤한다.

그러나, 상기와 같은 유기 발광표시장치의 스위칭 소자 또는 제어 소자의 폴리 실리콘 박막 트랜지스터는 결정화 공정 과정에서 엑시머 레이저(excimer laser)의 출력 파워 불안정으로 인해 패널 내부와 패널간에 소자 특성이 불균일해 지는 문제가 있다.

특히, 이와 같은 불균일은 동일한 데이터 전압에 대하여 구동 TFT의 출력 전류가 변화하는 현상을 유발한다.

따라서, 종래의 화소 구조는 패널 내부와 패널 간에 구동 TFT(T2)의 특성 불균일로 인해 발생하는 화질 불균일을 보상할 수 없는 문제가 있다.

### 발명이 이루고자 하는 기술적 과제

본 발명은, 유기 발광다이오드에 인가하는 전류를 제어하는 트랜지스터의 게이트/소스 전압을 트랜지스터의 문턱 전압에 상관 없이 데이터 전압과 VDD(파워전압)차로만 제어할 수 있도록 함으로써, 문턱 전압 불균일로 인하여 발생하는 휘도 불균일 불량을 방지할 수 있다.

또한, 구동 트랜지스터와 유기 발광다이오드 사이에 제어 트랜지스터를 삽입함으로써, 프로그램 과정에서 전류가 유기 발광다이오드에 유입되는 것을 방지할 수 있는 유기 발광표시장치의 구동회로를 제공함에 그 목적이 있다.

### 발명의 구성 및 작용

상기한 목적을 달성하기 위한, 본 발명에 따른 유기 발광표시장치의 구동회로는,

게이트 단자와 드레인 단자가 연결되어 데이터 전압과 문턱전압의 차를 공급하는 제 1 피모스 트랜지스터와;

구동신호에 따라 턴온되어 초기화 전압을 상기 제 1 피모스 트랜지스터의 드레인 단자에 공급하는 제 2 피모스 트랜지스터와;

제어 전류량에 따라 발광량이 조절되는 유기 발광다이오드와;

상기 유기 발광다이오드에 제어 전류를 공급하는 제 4 피모스 트랜지스터와;

상기 제 1 피모스 트랜지스터의 드레인 단자와 상기 제 4 피모스 트랜지스터의 게이트 단자에 연결되어 있는 제 3 피모스 트랜지스터를 포함하는 것을 특징으로 한다.

여기서, 상기 제 1 피모스 트랜지스터와 제 4 피모스 트랜지스터는 동일한 문턱 전압( $V_{th}$ )을 갖고, 상기 제 4 피모스 트랜지스터의 드레인 단자에 흐르는 전류는 문턱 전압 성분에 관계없이 게이트 단자에 인가되는 데이터 전압과 소스 단자에 인가되는 전원 전압(VDD)의 차이 값으로만 제어되는 것을 특징으로 한다.

본 발명의 다른 제 1 실시 예에 의한 유기 발광표시장치의 구동회로는,

게이트 단자와 드레인 단자가 연결되어 데이터 전압과 문턱전압의 차를 공급하는 제 1 피모스 트랜지스터와;

구동신호에 따라 턴온되어 초기화 전압을 상기 제 1 피모스 트랜지스터의 드레인 단자에 공급하는 제 2 피모스 트랜지스터와;

제어 전류량에 따라 발광량이 조절되는 유기 발광다이오드와;

상기 유기 발광다이오드에 제어 전류를 공급하는 제 4 피모스 트랜지스터와;

상기 유기 발광다이오드와 제 4 피모스 트랜지스터 사이에 초기화시 전류 흐름을 방지하기 위하여 배치된 스위칭 소자와;

상기 제 1 피모스 트랜지스터의 드레인 단자와 상기 제 4 피모스 트랜지스터의 게이트 단자에 연결되어 있는 제 3 피모스 트랜지스터를 포함하는 것을 특징으로 한다.

본 발명의 다른 제 2 실시 예에 따른 유기 발광표시장치의 구동회로는,

게이트 단자와 드레인 단자가 연결되어 데이터 전압과 문턱전압의 차를 공급하는 제 1 피모스 트랜지스터와;

구동신호에 따라 턴온되어 초기화 전압을 상기 제 1 피모스 트랜지스터의 드레인 단자에 공급하는 제 2 피모스 트랜지스터와;

제어 전류량에 따라 발광량이 조절되며, 애노드 단자가 상기 제 1 피모스 트랜지스터의 소스 단자에 연결되어 초기화 전압을 공급하는 유기 발광다이오드와;

상기 유기 발광다이오드에 제어 전류를 공급하는 제 4 피모스 트랜지스터와;

상기 유기 발광다이오드와 제 4 피모스 트랜지스터 사이에 초기화시 전류 흐름을 방지하기 위하여 배치된 스위칭 소자와;

상기 제 1 피모스 트랜지스터의 드레인 단자와 상기 제 4 피모스 트랜지스터의 게이트 단자에 연결되어 있는 제 3 피모스 트랜지스터를 포함하는 것을 특징으로 한다.

본 발명의 다른 제 3 실시 예에 따른 유기 발광표시장치의 구동회로는,

게이트 단자와 드레인 단자가 연결되어 데이터 전압과 문턱전압의 차를 공급하는 제 1 피모스 트랜지스터와;

구동신호에 따라 턴온되면서, 상기 구동신호를 초기화 전압으로 상기 제 1 피모스 트랜지스터의 드레인 단자에 공급하는 제 2 피모스 트랜지스터와;

제어 전류량에 따라 발광량이 조절되는 유기 발광다이오드와;

상기 유기 발광다이오드에 제어 전류를 공급하는 제 4 피모스 트랜지스터와;

상기 유기 발광다이오드와 제 4 피모스 트랜지스터 사이에 초기화시 전류 흐름을 방지하기 위하여 배치된 스위칭 소자와;

상기 제 1 피모스 트랜지스터의 드레인 단자와 상기 제 4 피모스 트랜지스터의 게이트 단자에 연결되어 있는 제 3 피모스 트랜지스터를 포함하는 것을 특징으로 한다.

여기서, 상기 스위칭 소자는 피모스 트랜지스터 또는 앤모스 트랜지스터이고, 상기 스위칭 소자가 앤모스 트랜지스터인 경우에는 상기 제 3 피모스 트랜지스터와 함께 CMOS 트랜지스터로 구현되며, 상기 스위칭 소자가 피모스 트랜지스터인 경우에는 상기 제 3 피모스 트랜지스터의 구동 신호와 동일한 주기를 갖고 반대 극성을 갖는 신호에 의해 상기 제 3 피모스 트랜지스터와 교대로 온/오프 동작을 하는 것을 특징으로 한다.

그리고 상기 스위칭 소자가 앤모스 트랜지스터인 경우에는 상기 제 3 피모스 트랜지스터의 구동 신호 라인에 공통으로 연결되어 상기 제 3 피모스 트랜지스터와 교대로 온/오프 동작을 하는 것을 특징으로 한다.

본 발명에 의하면, 유기 발광다이오드에 인가하는 전류를 제어하는 트랜지스터의 게이트/소스 전압을 트랜지스터의 문턱 전압에 상관 없이 데이터 전압과 VDD(파워전압)차로만 제어할 수 있도록 함으로써, 문턱 전압 불균일로 인하여 발생하는 휘도 불균일 불량을 방지할 수 있다.

또한, 구동 트랜지스터와 유기 발광다이오드 사이에 제어 트랜지스터를 삽입함으로써, 프로그램 과정에서 전류가 유기 발광다이오드에 유입되는 것을 방지할 수 있다.

이하, 첨부한 도면에 의거하여 본 발명의 바람직한 실시 예를 자세히 설명하도록 한다.

도 2는 본 발명에 따른 유기 발광표시장치의 구동회로와 구동 파형을 도시한 도면이다.

도 2에 도시된 바와 같이, 본 발명에서는 유기발광표시장치의 구동회로에 다이오드 연결 구조를 갖는 피모스 트랜지스터(T1), 두개의 스위칭 소자 역할을 하는 피모스 트랜지스터(T2, T3), 전류 제어를 위한 구동 소자 역할을 하는 피모스 트랜지스터(T4), 유기 발광다이오드(OLED)로 구성되어 있다.

이때, 상기 다이오드 연결 구조를 갖는 피모스 트랜지스터(T1)와 구동 소자 역할을 하는 피모스 트랜지스터(T4)의 결정 구조를 동일하게 함으로써, 두 트랜지스터의 문턱 전압을 같게 형성한다.( $V_{th1}=V_{th4}$ )

상기와 같은 구성을 갖는 유기발광표시장치의 구동회로의 동작은 다음과 같다.

먼저, 피모스 트랜지스터(T2)의 게이트 단자로 셀렉트(select) 2 구동 신호가 인가되고, 상기 피모스 트랜지스터(T2)가 턴온된다. 이때, 상기 피모스 트랜지스터(T2)의 소스 단자를 통하여 초기화 전압( $V_{int}$ )이 입력되어 노드 A1의 전압이 초기화된다.

이때, 계속해서 셀렉트(select) 1의 구동 신호가 피모스 트랜지스터(T3)의 게이트 단자로 인가되고 상기 피모스 트랜지스터(T3)는 턴온 상태가 된다. 상기 셀렉트 1, 2 신호에 의하여 피모스 트랜지스터(T2, T3)가 동시에 턴온 상태를 유지하는 상태에서 A1 노드의 전압이  $V_{data}-V_{th1}$ 로 초기화 된다.

만약, A1 노드의 전압이  $V_{data}-V_{th1}$ 의 전압보다 커질 경우에는 피모스 트랜지스터(T1)의  $V_{gs}$ 가 상기 피모스 트랜지스터(T1)의 문턱 전압보다 낮아지게 되어 오프 상태가 되므로 A1 노드의 전압은  $V_{data}-V_{th1}$ 으로 초기화된다.

그런 다음, 상기 피모스 트랜지스터(T3)가 턴온되는 상태에서 셀렉트 2 구동 신호에 의하여 턴온되는 피모스 트랜지스터(T2)가 오프 되면, 동시에 데이터 신호가 피모스 트랜지스터(T1)의 소스 단자를 통하여 인가된다.

상기 피모스 트랜지스터(T1)를 통하여 인가된 데이터 전압( $V_{data}$ )은 A1 노드에서 피모스 트랜지스터(T1)의 문턱 전압( $V_{th1}$ )만큼 전압 강하가 이루어져  $V_{data}-V_{th1}$  값으로 충전되게 된다.

상기 A1 노드의 전압이  $V_{data}-V_{th1}$  전압으로 충전되면, 셀렉트 1 구동 신호에 의하여 턴온된 피모스 트랜지스터(T3)를 통하여 B1 노드의 전압이  $V_{data}-V_{th1}$ 의 전압을 유지하게 된다.

이와 같은 상태에서 상기 피모스 트랜지스터(T3)가 오프되면 상기 피모스 트랜지스터(T3)의 게이트 전압이  $V_{data}-V_{th1}$  상태를 유지하게 된다.

그래서, 피모스 트랜지스터(T4)의 소스 단자에 연결되어 있는 VDD 전압과의 게이트/소스 전압(Vgs)은  $VDD-(Vdata-V_{th1})$ 이 커패시터(Cst)에 1 프레임 동안 충전된다.

상기 피모스 트랜지스터(T4)의 드레인 단자로 흐르는 전류(I)의 공식은 상기 도 1에서 설명한 공식에 따라  $I=K(V_{gs}-V_{th})^2$  (여기서,  $K=\frac{1}{2} \mu C_{ox}(\frac{W}{L})$ )에 따라 제어된다.

따라서, 상기 전류(I)의 괄호 안은  $V_{gs}-|V_{th}|=VDD-(Vdata-V_{th1})-|V_{th}|$ 가 되고, 상기 본 발명에서는 폴리실리콘 결정화 과정에서 상기 T1과 T2의 피모스 트랜지스터의 결정화 방향을 같게 하여  $V_{th1}=V_{th4}$ 가 되도록 하면,

$$V_{gs}=VDD-(Vdata-V_{th1})$$

$$V_{gs}-V_{th4}=VDD-(Vdata-V_{th1})-V_{th4}$$

$V_{gs}-V_{th4}=VDD-Vdata$ 가 유도된다.

윗식을 전류 공식에 대입하면, 피모스 트랜지스터에 흐르는 전류가 트랜지스터의 문턱 전압에 상관없이 오직 게이트 단자와 소스 단자에 걸리는 데이터 전압(Vdata)과 전원 전압(VDD)만으로 전류가 제어되도록 하였다.

이렇게 문턱 전압에 관계없이 제어된 피모스 트랜지스터의 전류를 이용하여 유기 발광다이오드(OLED)를 구동한다.

그래서 폴리 실리콘 결정화 과정에서 발생하는 문턱 전압 불균일에 의해서 발생하는 전류 제어 불량과 이로 인하여 발생하는 패널 내부와 패널간의 휘도 불량을 방지할 수 있다.

도 3 내지 도 8은 본 발명에 따른 다른 실시 예를 도시한 도면이다.

도 3은 A2 노드에 전압을 초기화 시킬 때 유기 발광다이오드에 전류가 흐르는 것을 방지하기 위한 본 발명의 다른 일 실시 예를 나타내었다.

도 3에 도시된 유기발광표시장치의 구동회로는 다이오드 연결 구조를 갖는 피모스 트랜지스터(T1), 두개의 스위칭 소자 역할을 하는 피모스 트랜지스터(T2, T3), 전류 제어를 위한 구동 소자 역할을 하는 피모스 트랜지스터(T4), 유기 발광다이오드(OLED), 상기 피모스 트랜지스터(T4)와 유기 발광다이오드(OLED) 사이에 배치된 피모스 트랜지스터(T5)로 구성되어 있다.

이때, 상기 다이오드 연결 구조를 갖는 피모스 트랜지스터(T1)와 구동 소자 역할을 하는 피모스 트랜지스터(T4)의 결정 구조를 동일하게 함으로써, 두 트랜지스터의 문턱 전압을 같게 형성한다.( $V_{th1}=V_{th4}$ )

상기와 같은 구성을 갖는 유기발광표시장치의 구동회로의 동작은 다음과 같다.

먼저, 피모스 트랜지스터(T2)의 게이트 단자로 셀렉트(select) 2 구동 신호가 인가되고, 상기 피모스 트랜지스터(T2)가 턴온된다. 이때, 상기 피모스 트랜지스터(T2)의 소스 단자를 통하여 초기화 전압(Vint)이 입력되어 노드 A2의 전압이 초기화된다.

이때, 계속해서 셀렉트(select) 1의 구동 신호가 피모스 트랜지스터(T3)의 게이트 단자로 인가되고 상기 피모스 트랜지스터(T3)는 턴온 상태가 된다. 상기 셀렉트 1, 2 신호에 의하여 피모스 트랜지스터(T2, T3)가 동시에 턴온 상태를 유지하는 상태에서 A2 노드의 전압이 초기화된다.

그런 다음, 상기 피모스 트랜지스터(T3)가 턴온되는 상태에서 셀렉트 2 구동 신호에 의하여 턴온되는 피모스 트랜지스터(T2)가 오프되면, 동시에 데이터 신호가 피모스 트랜지스터(T1)의 소스 단자를 통하여 인가된다.

이때, 상기 피모스 트랜지스터(T2, T3)가 턴온 상태에서 초기화가 이루어질 때, 즉 상기 셀렉트 2 구동 신호에 의해서 피모스 트랜지스터(T2)가 턴온된 다음, 피모스 트랜지스터(T3)를 턴온시키기 위한 셀렉트 1 구동 신호가 인가될 때, 셀렉트 3 구동 신호를 하이 레벨로 인가하여 상기 피모스 트랜지스터(T5)를 오프시킨다.

그러면, 상기 피모스 트랜지스터(T3)가 턴온되어 A2의 초기화 전압이 B2로 인가되어 상기 유기 발광다이오드에 전류를 흐르게 하는 것을 방지하였다.

상기 피모스 트랜지스터(T1)를 통하여 인가된 데이터 전압(Vdata)은 A2 노드에서 피모스 트랜지스터(T1)의 문턱 전압(Vth1)만큼 전압 강하가 이루어져 Vdata-Vth1 값으로 충전되게 된다.

상기 A2 노드의 전압이 Vdata-Vth1 전압으로 충전되면, 셀렉트 1 구동 신호에 의하여 턴온된 피모스 트랜지스터(T3)를 통하여 B2 노드의 전압이 Vdata-Vth1의 전압을 유지하게 된다.

이와 같은 상태에서 상기 피모스 트랜지스터(T3)가 오프가 되면 상기 피모스 트랜지스터(T3)의 게이트 전압이 Vdata-Vth1 상태를 유지하게 된다.

이때, 상기 피모스 트랜지스터(T3)가 오프되는 순간 셀렉트 3 구동 신호의 하이 레벨을 로우 레벨로 신호로 전환하여 상기 피모스 트랜지스터(T5)가 턴온 상태를 유지하도록 하였다.

즉, 상기 피모스 트랜지스터(T5)는 턴온 상태를 유지하고 있으면서, A2 노드의 초기화 전압을 설정할 때만 오프 상태를 유지시켜 유기 발광다이오드에 전류가 흐르는 것을 방지하였다.

그리고, 피모스 트랜지스터(T4)의 소스 단자에 연결되어 있는 VDD 전압과의 게이트/소스 전압( $V_{gs}$ )은  $VDD-(Vdata-Vth1)$ 이 커패시터(Cst)에 1 프레임 동안 충전된다.

상기 피모스 트랜지스터(T4)의 드레인 단자로 흐르는 전류(I)의 공식은 상기 도 1에서 설명한 공식에 따라  $I=K(V_{gs}-V_{th})^2$  (여기서,  $K=\frac{1}{2} \mu C_{ox}(\frac{W}{L})$ )에 따라 제어된다.

따라서, 상기 전류(I)의 괄호 안은  $V_{gs}-|V_{th}|=VDD-Vdata-Vth1-|V_{th4}|$ 가 되고, 상기 본 발명에서는 폴리실리콘 결정화 과정에서 상기 T1과 T2의 피모스 트랜지스터의 결정화 방향을 같게 하여  $V_{th1}=V_{th4}$ 가 되도록 하여  $V_{gs}-|V_{th4}|=VDD-(Vdata-Vth1)-|V_{th4}|$ 가 된다.

유도식을 보면 다음과 같다.

$$V_{gs}=VDD-(Vdata-Vth1)$$

$$V_{gs}-V_{th4}=VDD-(Vdata-Vth1)-V_{th4}$$

$$V_{gs}-V_{th4}=VDD-Vdata \text{가 유도된다.}$$

윗식을 전류 공식에 대입하면, 피모스 트랜지스터에 흐르는 전류가 트랜지스터의 문턱 전압에 상관없이 오직 게이트 단자와 소스 단자에 걸리는 데이터 전압(Vdata)과 전원 전압(VDD)만으로 전류가 제어되도록 하였다.

이렇게 문턱 전압에 관계없이 제어된 피모스 트랜지스터의 전류를 이용하여 유기 발광다이오드(OLED)를 구동한다.

그래서 폴리 실리콘 결정화 과정에서 발생하는 문턱 전압 불균일에 의해서 발생하는 전류 제어 불량과 이로 인하여 발생하는 패널 내부와 패널간의 휘도 불량을 방지할 수 있다.

또한, A2 노드에 초기화 전압을 설정할 때, 유기 발광다이오드(OLED)에 전류가 흐르는 것을 방지하여 화면 품질을 개선하였다.

도4는 상기 도3의 구동회로에서 피모스 트랜지스터(T5)와 유기 발광다이오드(OLED) 사이의 노드에 셀렉트 2 구동 신호에 의해 구동되는 피모스 트랜지스터(T2)의 소스 단자를 연결함으로써, 유기 발광다이오드의 나타나는 전압을 초기화 전압 사용하도록 상기 피모스 트랜지스터(T2)에 공급하였다.

기본적인 회로의 동작은 도3과 동일하고 이하 구별되는 부분만 설명한다.

유기발광표시장치의 구동회로를 초기화 시키기 위하여 셀렉트 2 구동신호가 인가되면, 피모스 트랜지스터(T2)가 턴온 상태가 된다.

상기 피모스 트랜지스터(T2)가 턴온된 상태에서 유기 발광다이오드(OLED)와 피모스 트랜지스터(T5) 사이의 노드의 전압이 A3으로 인가되어 초기화된다.

상기 유기 발광다이오드(OLED)와 피모스 트랜지스터(T5) 노드의 전압은 상기 유기 발광다이오드(OLED)의 전압이라고 할 수 있다.

이렇게 A3에 유기 발광다이오드 전압으로 초기화가 된 다음, 데이터 신호가 인가되고, 셀렉트 1 구동 신호에 의해 턴온된 피모스 트랜지스터(T3)를 통하여 B3에 Vdata-Vth1 전압이 인가된다. 이하 도 3의 구동 방식과 동일하고 그 효과도 동일하다.

이와 같이 도4에서는 초기화 전압을 별도로 인가하지 않고, 구동회로내의 유기 발광다이오드의 전압을 인가하도록 함으로써, 회로 구성이 단순화되고 신호 라인 수를 줄일 수 있는 이점이 있다.

도 5는 상기 도3의 구동회로에서 셀렉트 2 구동 신호를 피모스 트랜지스터의 턴온 신호로 사용하면서, 동시에 구동회로의 초기화 전압으로 사용하였다.

따라서, 상기 셀렉트 2 구동 신호에 따라 피모스 트랜지스터(T2)가 턴온 상태가 되면, 동시에 셀렉트 2의 구동 신호가 초기화 전압으로 상기 피모스 트랜지스터(T2)를 통해 노드 A4에 인가되도록 하였다.

기본적인 회로의 동작은 도3과 동일하고 이하 구별되는 부분만 설명한다.

유기발광표시장치의 구동회로를 초기화 시키기 위하여 셀렉트 2 구동신호가 인가되면, 피모스 트랜지스터(T2)가 턴온 상태가 된다.

이때, 상기 셀렉트 2 구동 신호는 피모스 트랜지스터(T2)의 소스 단자와도 공통으로 연결되어, 상기 피모스 트랜지스터(T2)가 턴온과 동시에 셀렉트 2 구동신호가 초기화 전압으로 A4에 인가된다.

이렇게 A4에 셀렉트 2 구동 신호로 초기화가 된 다음, 데이터 신호가 인가되고, 셀렉트 1 구동 신호에 의해 턴온된 피모스 트랜지스터(T3)를 통하여 B4에 Vdata-Vth1 전압이 인가된다. 이하 도 3의 구동 방식과 동일하고 그 효과도 동일하다.

이와 같이 도5에서는 초기화 전압을 별도로 인가하지 않고, 구동 회로내의 셀렉트 2 구동 신호를 피모스 트랜지스터의 구동 신호 및 초기화 전압으로 사용하여 회로 구성을 단순화시키고, 신호 라인 수를 줄일 수 있는 이점이 있다.

도 6은 상기 도3의 구동회로에서 초기화시에 유기 발광다이오드(OLED)에 전류가 흐르는 것을 방지하기 위하여 배치한 피모스 트랜지스터(도 3의 T5)를 앤모스 트랜지스터(T5)로 구성함으로써, 셀렉트 1 구동 신호에 따라 피모스 트랜지스터(T3)와 앤모스 트랜지스터(T5) 제어할 수 있도록 하였다.

즉, 회로 제작시 T3와 T5를 CMOS 트랜지스터를 제조하고, 게이트 단자를 셀렉트 1에 공통으로 연결함으로써, 상기 피모스 트랜지스터(T3)가 턴온될 때, 유기 발광다이오드에 전류가 흐르는 것을 방지하기 위하여 앤모스 트랜지스터(T5)는 오프상태가 되도록 하였다.

이하 A5에 인가된 초기전압과 피모스 트랜지스터(T3)가 셀렉트 1 신호에 의해 턴온되어 B5에 Vdata-Vth1의 전압이 걸려 피모스 트랜지스터(T4)를 제어하는 구동 동작은 도 3의 설명과 동일하며 그 효과도 동일하다.

도 7은 상기 도3의 구동회로에서 초기화시에 유기 발광다이오드(OLED)에 전류가 흐르는 것을 방지하기 위하여 배치한 피모스 트랜지스터(도 3의 T5)를 앤모스 트랜지스터(T5)로 구성함으로써, 셀렉트 1 구동 신호에 따라 피모스 트랜지스터(T3)와 앤모스 트랜지스터(T5) 제어할 수 있도록 하였다.

즉, 회로 제작시 T3와 T5를 CMOS 트랜지스터를 제조하고, 게이트 단자를 셀렉트 1에 공통으로 연결함으로써, 상기 피모스 트랜지스터(T3)가 턴온될 때, 유기 발광다이오드에 전류가 흐르는 것을 방지하기 위하여 앤모스 트랜지스터(T5)는 오프상태가 되도록 하였다.

그리고, 초기화 전압을 셀렉트 2 구동신호를 사용함으로써, 신호라인의 수를 절감하면서, 초기화시 유기 발광다이오드에 전류가 흐르는 것을 방지하였다.

이하 A6에 인가된 초기전압과 피모스 트랜지스터(T3)가 셀렉트 1 신호에 의해 턴온되어 B6에 Vdata-Vth1의 전압이 걸려 피모스 트랜지스터(T4)를 제어하는 구동 동작은 도 3의 설명과 동일하며 그 효과도 동일하다.

도 8은 상기 도3의 구동회로에서 초기화시에 유기 발광다이오드(OLED)에 전류가 흐르는 것을 방지하기 위하여 배치한 피모스 트랜지스터(도 3의 T5)를 앤모스 트랜지스터(T5)로 구성함으로써, 셀렉트 1 구동 신호에 따라 피모스 트랜지스터(T3)와 앤모스 트랜지스터(T5) 제어할 수 있도록 하였다.

즉, 회로 제작시 T3와 T5를 CMOS 트랜지스터를 제조하고, 게이트 단자를 셀렉트 1에 공통으로 연결함으로써, 상기 피모스 트랜지스터(T3)가 턴온될 때, 유기 발광다이오드에 전류가 흐르는 것을 방지하기 위하여 앤모스 트랜지스터(T5)는 오프상태가 되도록 하였다.

그리고 상기 초기화 전압을 앤모스 트랜지스터(T5)와 유기 발광다이오드(OLED) 사이의 노드 전압, 즉 유기 발광다이오드의 전압을 초기화 전압으로 피모스 트랜지스터(T2)의 소스 단자로 인가하도록 하였다.

이하 A7에 인가된 초기전압과 피모스 트랜지스터(T3)가 셀렉트 1 신호에 의해 턴온되어 B7에 Vdata-Vth1의 전압이 걸려 피모스 트랜지스터(T4)를 제어하는 구동 동작은 도 3의 설명과 동일하며 그 효과도 동일하다.

### 발명의 효과

이상에서 자세히 설명된 바와 같이, 본 발명은 유기 발광다이오드에 인가하는 전류를 제어하는 트랜지스터의 게이트/소스 전압을 트랜지스터의 문턱 전압에 상관 없이 데이터 전압과 VDD(파워전압)차로만 제어할 수 있도록 함으로써, 문턱 전압 불균일로 인하여 발생하는 휘도 불균일 불량을 방지하는 효과가 있다.

또한, 구동 트랜지스터와 유기 발광다이오드 사이에 제어 트랜지스터를 삽입함으로써, 프로그램 과정(초기화)에서 전류가 유기 발광다이오드에 유입되는 것을 방지하는 이점이 있다.

본 발명은 상기한 실시 예에 한정되지 않고, 이하 청구 범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 분야에서 통상의 지식을 가진 자라면 누구든지 다양한 변경 실시가 가능할 것이다.

### (57) 청구의 범위

#### 청구항 1.

게이트 단자와 드레인 단자가 연결되어 데이터 전압과 문턱전압의 차를 공급하는 제 1 피모스 트랜지스터와;

구동신호에 따라 턴온되어 초기화 전압을 상기 제 1 피모스 트랜지스터의 드레인 단자에 공급하는 제 2 피모스 트랜지스터와;

제어 전류량에 따라 발광량이 조절되는 유기 발광다이오드와;

상기 유기 발광다이오드에 제어 전류를 공급하는 제 4 피모스 트랜지스터와;

상기 제 1 피모스 트랜지스터의 드레인 단자와 상기 제 4 피모스 트랜지스터의 게이트 단자에 연결되어 있는 제 3 피모스 트랜지스터를 포함하는 것을 특징으로 하는 유기 발광표시장치의 구동회로.

## 청구항 2.

제 1 항에 있어서,

상기 제 1 피모스 트랜지스터와 제 4 피모스 트랜지스터는 동일한 문턱 전압( $V_{th}$ )을 갖는 것을 특징으로 하는 유기 발광표시장치의 구동회로.

## 청구항 3.

제 1 항에 있어서,

상기 제 4 피모스 트랜지스터의 드레인 단자에 흐르는 전류는 문턱 전압 성분에 관계없이 게이트 단자에 인가되는 데이터 전압과 소스 단자에 인가되는 전원 전압(VDD)의 차이 값으로만 제어되는 것을 특징으로 하는 유기 발광표시장치의 구동회로.

## 청구항 4.

게이트 단자와 드레인 단자가 연결되어 데이터 전압과 문턱전압의 차를 공급하는 제 1 피모스 트랜지스터와;

구동신호에 따라 턴온되어 초기화 전압을 상기 제 1 피모스 트랜지스터의 드레인 단자에 공급하는 제 2 피모스 트랜지스터와;

제어 전류량에 따라 발광량이 조절되는 유기 발광다이오드와;

상기 유기 발광다이오드에 제어 전류를 공급하는 제 4 피모스 트랜지스터와;

상기 유기 발광다이오드와 제 4 피모스 트랜지스터 사이에 초기화시 전류 흐름을 방지하기 위하여 배치된 스위칭 소자와;

상기 제 1 피모스 트랜지스터의 드레인 단자와 상기 제 4 피모스 트랜지스터의 게이트 단자에 연결되어 있는 제 3 피모스 트랜지스터를 포함하는 것을 특징으로 하는 유기 발광표시장치의 구동회로.

## 청구항 5.

제 4 항에 있어서,

상기 스위칭 소자는 피모스 트랜지스터 또는 앤모스 트랜지스터인 것을 특징으로 하는 유기 발광표시장치의 구동회로.

## 청구항 6.

제 5 항에 있어서,

상기 스위칭 소자가 앤모스 트랜지스터인 경우에는 상기 제 3 피모스 트랜지스터와 함께 CMOS 트랜지스터로 구현되는 것을 특징으로 하는 유기 발광표시장치의 구동회로.

### 청구항 7.

제 5 항에 있어서,

상기 스위칭 소자가 피모스 트랜지스터인 경우에는 상기 제 3 피모스 트랜지스터의 구동 신호와 동일한 주기를 갖고 반대 극성을 갖는 신호에 의해 상기 제 3 피모스 트랜지스터와 교대로 온/오프 동작을 하는 것을 특징으로 하는 유기 발광표시장치의 구동회로.

### 청구항 8.

제 5 항에 있어서,

상기 스위칭 소자가 앤모스 트랜지스터인 경우에는 상기 제 3 피모스 트랜지스터의 구동 신호 라인에 공통으로 연결되어 상기 제 3 피모스 트랜지스터와 교대로 온/오프 동작을 하는 것을 특징으로 하는 유기 발광표시장치의 구동회로.

### 청구항 9.

게이트 단자와 드레인 단자가 연결되어 데이터 전압과 문턱전압의 차를 공급하는 제 1 피모스 트랜지스터와;

구동신호에 따라 턴온되어 초기화 전압을 상기 제 1 피모스 트랜지스터의 드레인 단자에 공급하는 제 2 피모스 트랜지스터와;

제어 전류량에 따라 발광량이 조절되며, 앤노드 단자가 상기 제 1 피모스 트랜지스터의 소스 단자에 연결되어 초기화 전압을 공급하는 유기 발광다이오드와;

상기 유기 발광다이오드에 제어 전류를 공급하는 제 4 피모스 트랜지스터와;

상기 유기 발광다이오드와 제 4 피모스 트랜지스터 사이에 초기화시 전류 흐름을 방지하기 위하여 배치된 스위칭 소자와;

상기 제 1 피모스 트랜지스터의 드레인 단자와 상기 제 4 피모스 트랜지스터의 게이트 단자에 연결되어 있는 제 3 피모스 트랜지스터를 포함하는 것을 특징으로 하는 유기 발광표시장치의 구동회로.

### 청구항 10.

제 9 항에 있어서,

상기 스위칭 소자는 피모스 트랜지스터 또는 앤모스 트랜지스터인 것을 특징으로 하는 유기 발광표시장치의 구동회로.

### 청구항 11.

제 10 항에 있어서,

상기 스위칭 소자가 앤모스 트랜지스터인 경우에는 상기 제 3 피모스 트랜지스터와 함께 CMOS 트랜지스터로 구현되는 것을 특징으로 하는 유기 발광표시장치의 구동회로.

## 청구항 12.

제 10 항에 있어서,

상기 스위칭 소자가 피모스 트랜지스터인 경우에는 상기 제 3 피모스 트랜지스터의 구동 신호와 동일한 주기를 갖고 반대 극성을 갖는 신호에 의해 상기 제 3 피모스 트랜지스터와 교대로 온/오프 동작을 하는 것을 특징으로 하는 유기 발광표시장치의 구동회로.

## 청구항 13.

제 10 항에 있어서,

상기 스위칭 소자가 앤모스 트랜지스터인 경우에는 상기 제 3 피모스 트랜지스터의 구동 신호 라인에 공통으로 연결되어 상기 제 3 피모스 트랜지스터와 교대로 온/오프 동작을 하는 것을 특징으로 하는 유기 발광표시장치의 구동회로.

## 청구항 14.

게이트 단자와 드레인 단자가 연결되어 데이터 전압과 문턱전압의 차를 공급하는 제 1 피모스 트랜지스터와;

구동신호에 따라 턴온되면서, 상기 구동신호를 초기화 전압으로 상기 제 1 피모스 트랜지스터의 드레인 단자에 공급하는 제 2 피모스 트랜지스터와;

제어 전류량에 따라 발광량이 조절되는 유기 발광다이오드와;

상기 유기 발광다이오드에 제어 전류를 공급하는 제 4 피모스 트랜지스터와;

상기 유기 발광다이오드와 제 4 피모스 트랜지스터 사이에 초기화시 전류 흐름을 방지하기 위하여 배치된 스위칭 소자와;

상기 제 1 피모스 트랜지스터의 드레인 단자와 상기 제 4 피모스 트랜지스터의 게이트 단자에 연결되어 있는 제 3 피모스 트랜지스터를 포함하는 것을 특징으로 하는 유기 발광표시장치의 구동회로.

## 청구항 15.

제 14 항에 있어서,

상기 스위칭 소자는 피모스 트랜지스터 또는 앤모스 트랜지스터인 것을 특징으로 하는 유기 발광표시장치의 구동회로.

## 청구항 16.

제 15 항에 있어서,

상기 스위칭 소자가 앤모스 트랜지스터인 경우에는 상기 제 3 피모스 트랜지스터와 함께 CMOS 트랜지스터로 구현되는 것을 특징으로 하는 유기 발광표시장치의 구동회로.

## 청구항 17.

제 15 항에 있어서,

상기 스위칭 소자가 피모스 트랜지스터인 경우에는 상기 제 3 피모스 트랜지스터의 구동 신호와 동일한 주기를 갖고 반대 극성을 갖는 신호에 의해 상기 제 3 피모스 트랜지스터와 교대로 온/오프 동작을 하는 것을 특징으로 하는 유기 발광표시장치의 구동회로.

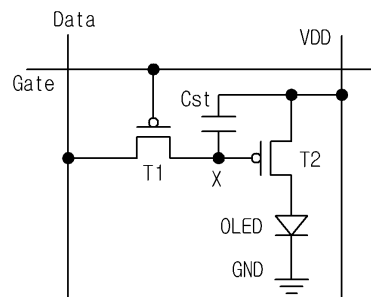
**청구항 18.**

제 15 항에 있어서,

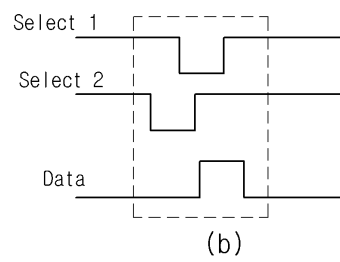
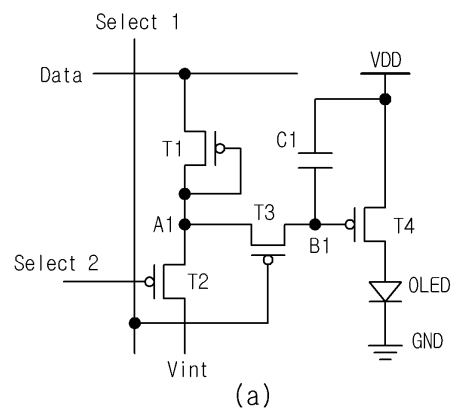
상기 스위칭 소자가 앤모스 트랜지스터인 경우에는 상기 제 3 피모스 트랜지스터의 구동 신호 라인에 공통으로 연결되어 상기 제 3 피모스 트랜지스터와 교대로 온/오프 동작을 하는 것을 특징으로 하는 유기 발광표시장치의 구동회로.

도면

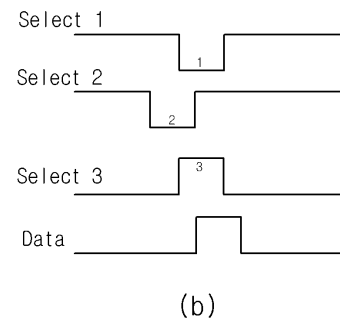
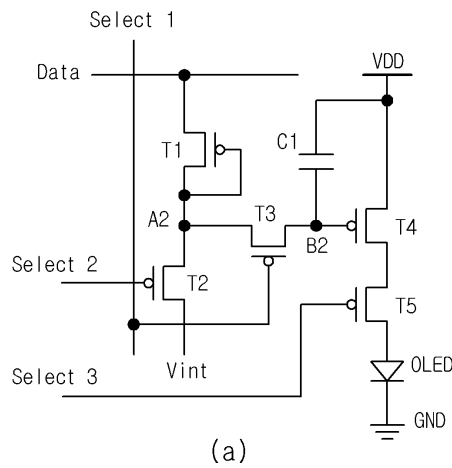
도면1



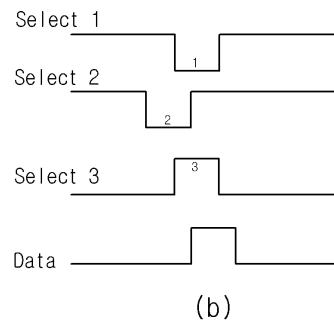
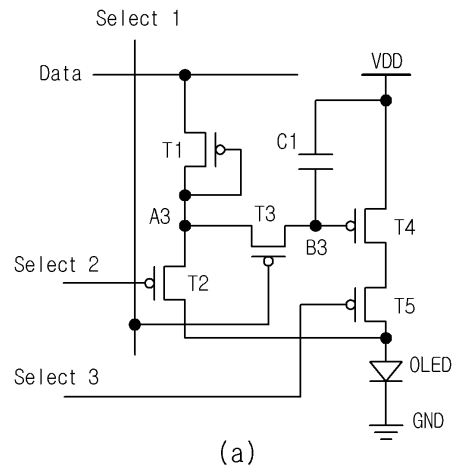
도면2



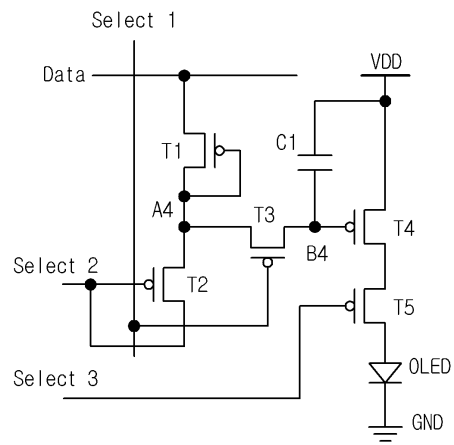
도면3



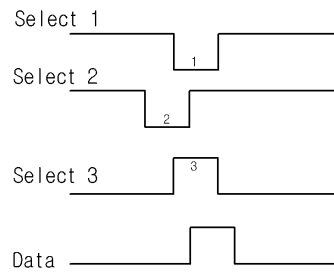
도면4



도면5

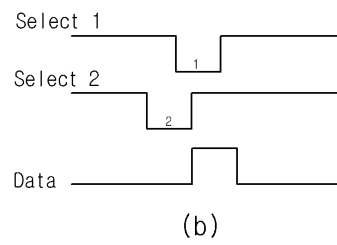
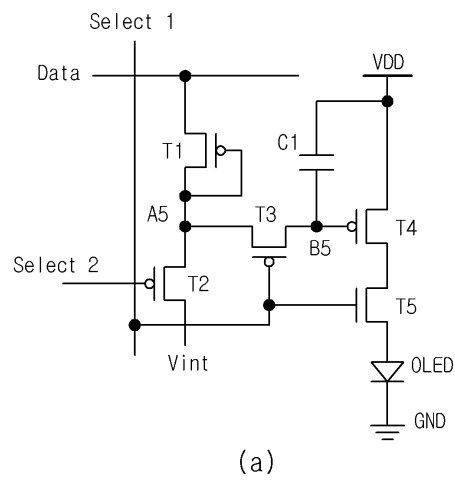


(a)

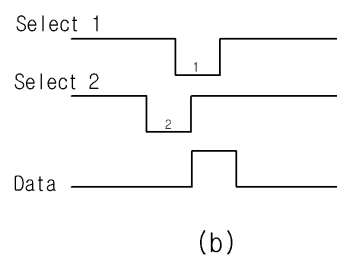
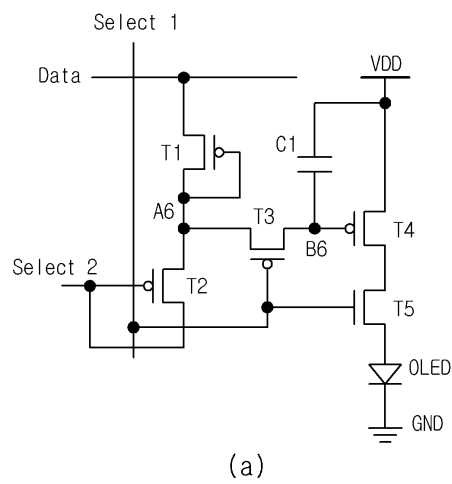


(b)

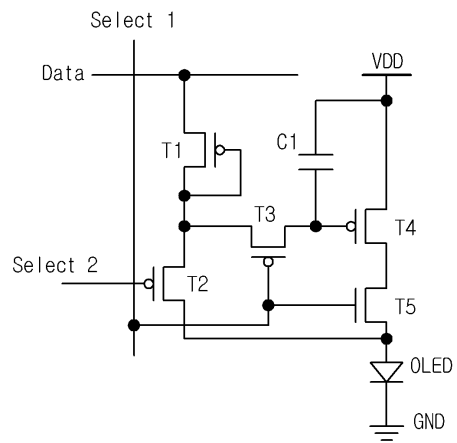
도면6



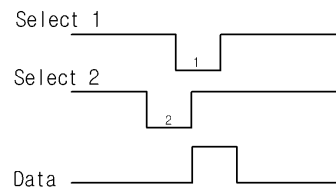
도면7



도면8



(a)



(b)

专利名称(译)	有机灯的驱动电路 -		
公开(公告)号	<a href="#">KR1020060014966A</a>	公开(公告)日	2006-02-16
申请号	KR1020040063752	申请日	2004-08-13
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	HUH JIN		
发明人	HUH,JIN		
IPC分类号	G09G3/30		
CPC分类号	G09G2300/0861 G09G2300/0842 G09G2310/0251 G09G3/3233 G09G2300/0819 H05B33/0896 H05B45/60		
其他公开文献	KR101087417B1		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

公开了本发明的驱动电路防止由于结晶硅晶体管的阈值电压的非均匀性，并在该程序过程中的电流（初始化），它可以从流入OLED显示器可以防止有机发光亮度的不均匀性缺陷的。第一PMOS晶体管，连接在栅极端子和漏极端子之间，以提供数据电压和阈值电压之间的差值；第二PMOS晶体管，其根据驱动信号导通，以向第一PMOS晶体管的漏极端子提供初始化电压；一种有机发光二极管，其发光量根据控制电流来控制；第四PMOS晶体管，用于向有机发光二极管提供控制电流；第三PMOS晶体管连接到第一PMOS晶体管的漏极端子和第四PMOS晶体管的栅极端子。第一PMOS晶体管和第四PMOS晶体管具有相同的阈值电压（ $V_{th}$ ），流到第四PMOS晶体管的漏极端的电流是施加到栅极端子的数据电压并且电源电压VDD施加到源极端子。2 指数方面 有机，OLED，晶体管，控制，电流，初始化

