

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
G09G 3/30
G09G 3/32
G09G 3/20

(11) 공개번호 10-2005-0073479
(43) 공개일자 2005년07월13일

(21) 출원번호 10-2005-7005911
(22) 출원일자 2005년04월06일
 번역문 제출일자 2005년04월06일
(86) 국제출원번호 PCT/IB2003/004026
 국제출원일자 2003년09월15일

(87) 국제공개번호 WO 2004/034364
 국제공개일자 2004년04월22일

(30) 우선권주장 0223304.7 2002년10월08일 영국(GB)

(71) 출원인 코닌클리케 필립스 일렉트로닉스 엔.브이.
네델란드왕국, 아인드호펜, 그로네보르스베그 1

(72) 발명자 스티어, 윌리암, 에이.
영국, 슈리 알에이치1 5에이치에이, 레드힐, 크로스 오우크 레인, 필립스
인텔렉추얼 프라퍼티 앤 스탠더드 내

(74) 대리인 문경진

심사청구 : 없음

(54) 전자발광 디스플레이 디바이스

명세서

기술분야

본 발명은 전자발광 디스플레이 디바이스에 관한 것이며, 보다 상세하게는 각 픽셀과 연관된 박막 스위칭 트랜지스터를 구비하는 능동 매트릭스 디스플레이 디바이스에 관한 것이다.

배경기술

전자 발광, 즉 광을 방출하는 디스플레이 요소를 사용하는 매트릭스 디스플레이 디바이스는 널리 알려져 있다. 이 디스플레이 요소는, 예를 들어, 중합체 물질을 사용하는 유기 박막 전자발광 요소 또는 전통적인 III-V 반도체 화합물을 사용하는 다른 발광 다이오드(LED)를 포함할 수 있다. 유기 전자발광 물질, 특히 중합체 물질에 있어서의 최근의 진전으로 인해 이들 물질이 실제 비디오 디스플레이 디바이스에 사용될 수 있는 능력이 검증되었다. 이들 물질은, 일반적으로 투명한 하나의 전극과, 중합체 층에 홀이나 전자를 주입하기에 적절한 물질로 된 다른 전극으로 구성된 한 쌍의 전극 사이에 끼여 있는 하나 이상의 반도체 콘주게이트 중합체(semiconducting conjugated polymer) 층을 포함한다.

이 중합체 물질은 화학적 기상 증착(CVD) 프로세스를 사용하여 제조되거나 또는 간단히 용해가능한 콘주게이트 중합체의 용액을 사용하는 스핀 코팅 기술에 의하여 제조될 수 있다. 잉크 제트 프린팅이 또한 사용될 수도 있다. 유기 전자발광 물질은 다이오드와 같은 I-V 특성을 나타내어, 이들 유기 전자발광 물질은 디스플레이 기능과 스위칭 기능을 모두 제공할 수 있으며 그리하여 수동 타입 디스플레이에 사용될 수 있다. 대안적으로, 또한 이들 물질은 각 픽셀이 디스플레이 요소와 이 디스플레이 요소를 통해 흐르는 전류를 제어하는 스위칭 디바이스를 포함하는 능동 매트릭스 디스플레이 디바이스에도 사용될 수 있다.

이 타입의 디스플레이 디바이스는, 전류 구동 디스플레이 요소를 구비하여, 종래의 아날로그 구동 구조가 제어가능한 전류를 디스플레이 요소에 공급하는 것을 수반한다. 전류 소스 트랜지스터를 픽셀 구성의 일부로서 제공하여, 이 전류 소스 트랜지스터에 공급되는 게이트 전압이 디스플레이 요소를 통과하는 전류를 결정하는 것으로 알려져 있다. 저장 커패시터는 어드레싱 시기 후에 게이트 전압을 유지(hold)한다.

도 1은 능동 매트릭스 어드레싱지정된 전자발광 디스플레이 디바이스를 위한 알려진 픽셀 회로를 도시한다. 이 디스플레이 디바이스는, 교차하는 행(선택) 및 열(데이터) 어드레스 전도체(4 및 6) 세트 사이의 교차 지점에 위치한, 연관된 스위칭

수단과 함께 전자발광 디스플레이 요소(2)를 포함하며 블록(1)으로 표시된, 규칙적으로 이격되어 있는 픽셀의 행과 열의 매트릭스 어레이를 구비하는 패널을 포함한다. 도 1에는 간략하게 하기 위해 단 몇 개의 픽셀만이 도시되어 있다. 실제로는 수백 개의 행과 열의 픽셀이 있을 수 있다. 이 픽셀(1)은, 각 전도체 세트의 단부에 연결된 행, 즉 스캐닝, 드라이버 회로(8)와, 열, 즉 데이터, 드라이버 회로(9)를 포함하는 주변 구동 회로에 의하여 행 및 열 어드레스 전도체 세트를 통해 어드레스 지정된다.

전자발광 디스플레이 요소(2)는 하나 이상의 유기 전자발광 물질 층이 사이에 끼여있는 한 쌍의 전극을 포함하며, 여기에 서 다이오드 요소(LED)로 표시된 유기 발광 다이오드를 포함한다. 이 어레이의 디스플레이 요소는 절연 지지체의 일 측에 연관된 능동 매트릭스 회로와 함께 지지된다. 디스플레이 요소의 캐소드 또는 애노드는 투명한 전도성 물질로 형성된다. 이 지지체는 유리나 같은 투명한 물질로 구성되며, 기판에 가장 인접한 디스플레이 요소(2)의 전극은 ITO와 같은 투명한 전도성 물질로 구성될 수 있으며, 그리하여 전자발광 층에 의해 생성된 광이 지지체의 타측에서 뷰어에게 보일 수 있도록 이들 전극과 지지체를 통해 투과될 수 있다. 일반적으로, 유기 전자발광 물질 층의 두께는 100nm 내지 200nm 범위이다. 요소(2)에 사용될 수 있는 적절한 유기 전자발광 물질의 일반적인 예는 EP-A-0 717446에 알려져 있고 서술되어 있다. WO 96/36959에 서술된 바와 같은 콘주게이트 중합체 물질이 또한 사용될 수 있다.

도 2는 전압 프로그래밍된 동작을 제공하는 알려진 픽셀 및 구동 회로 배열의 간략 개략도를 도시한다. 각 픽셀(1)은 EL 디스플레이 요소(2)와 이와 연관된 드라이버 회로를 포함한다. 이 드라이버 회로는 행 전도체(4) 상에 행 어드레스 펄스에 의해 턴온되는 어드레스 트랜지스터(16)를 가지고 있다. 어드레스 트랜지스터(16)가 턴온될 때, 열 전도체(6) 상의 전압은 나머지 픽셀로 통과할 수 있다. 특히, 어드레스 트랜지스터(16)는 열 전도체 전압을 전류 소스(20)에 공급하며, 이 전류 소스(20)는 구동 트랜지스터(22)와 저장 커패시터(24)를 포함한다. 열 전압은 구동 트랜지스터(22)의 게이트에 제공되며, 이 게이트는 행 어드레스 펄스가 종료된 후에도 저장 커패시터(24)에 의해 이 전압으로 유지된다. 구동 트랜지스터(22)는 전력 공급 라인(26)으로부터 전류를 이끌어낸다.

이 회로 내에 있는 구동 트랜지스터(22)는, 저장 커패시터(24)가 고정된 게이트 소스 전압을 유지하도록, PMOS TFT로 구현된다. 이것은 고정된 소스-드레인 전류가 트랜지스터를 통과하게 하며, 이로 픽셀의 원하는 전류 소스 동작을 제공할 수 있게 한다.

위 기본 픽셀 회로는 전압 프로그래밍된 픽셀이며 나아가 구동 전류를 샘플링하는 전류 프로그래밍된 픽셀이 또한 존재한다. 그러나, 모든 픽셀 구성은 각 픽셀에 전류가 공급될 것을 요구한다.

특히 폴리실리콘 박막 트랜지스터를 사용하는 전압 프로그래밍되는 픽셀에 따른 하나의 문제는, 기판 양단의 트랜지스터 특성(특히, 임계 전압)이 다른 것으로 인해 게이트 전압과 소스-드레인 전류 사이의 관계 또한 다르게 되며 이로 디스플레이 되는 이미지 결과에 결함을 유발시킨다는 것이다.

전류 프로그래밍되는 픽셀이 기판 양단의 트랜지스터 변동의 영향을 저감시키거나 제거할 수 있다는 것으로 인식되어왔다. 예를 들어, 전류 프로그래밍된 픽셀은, 원하는 픽셀 구동 전류가 구동되는 샘플링 트랜지스터 상에 있는 게이트-소스 전압을 샘플링하기 위해 전류 미러(mirror)를 사용할 수 있다. 샘플링된 게이트-소스 전압은 구동 트랜지스터를 어드레스 지정하는데 사용된다. 이것은, 샘플링 트랜지스터와 구동 트랜지스터가 기판 위에 서로 인접하게 존재하며 보다 정밀하게 서로 매칭될 수 있기 때문에, 디바이스의 균일성 문제를 부분적으로 완화시킨다. 또 하나의 전류 샘플링 회로는 샘플링과 구동을 위해 동일한 트랜지스터를 사용하며 그리하여 추가적인 트랜지스터와 어드레스 라인이 요구된다 하더라도 트랜지스터 매칭은 요구되지 않는다.

LED 디스플레이에 따른 다른 문제는 픽셀에 의해 유도되는 상당히 큰 전류로부터 비롯된다. 이 디스플레이는 능동 매트릭스 회로를 지지하는 기판을 통해 일반적으로 후방 발광(backward-emitting)이다. 이것은, EL 디스플레이 요소의 원하는 캐소드 물질이 불투명하기 때문에 선호되는 배열이며, 그리하여 EL 다이오드의 애노드 측으로부터 발광이 일어나며, 나아가 능동 매트릭스 회로에 이러한 선호되는 캐소드 물질을 배치하는 것은 바람직하지 않다. 금속 행 전도체는 전력 공급 라인을 한정하도록 형성되며, 이들 후방 발광 디스플레이에서 이들 금속 행 전도체는 불투명하기 때문에 디스플레이 영역 사이에 공간을 차지할 필요가 있다. 예를 들어, 휴대용 제품에 적절한 12.5cm(대각선 길이) 디스플레이에서, 행 전도체는 약 11cm 길이와 20 μ m 폭일 수 있다. 0.2 Ω /square의 일반적인 금속 면 저항(sheet resistance)에 대해, 이것은 1.1k Ω 의 금속 행 전도체에 대한 라인 저항(line resistance)을 제공한다. 밝은 픽셀은 약 8 μ A를 이끌어낼 수 있으며, 이 이끌어낸 전류는 행을 따라 분배된다. 상당한 큰 행 전도체 저항은 행 전도체를 따라 전압 강하(voltage drop)를 일으키며, 전력 공급 라인을 따른 이들 전압 변동은 구동 트랜지스터 상의 게이트-소스 전압을 변경시키며, 이에 의해 디스플레이의 브라이튼스를 변경시킨다. 나아가, 행 내에 있는 픽셀에서 이끌어지는 전류는 이미지에 따라 좌우되므로, 데이터 정정 기술에 의하여 픽셀 구동 레벨을 정정하는 것이 곤란하며, 그 왜곡으로 인해 필수적으로 다른 열에 있는 픽셀 사이에 누화가 존재할 수 있다.

이 전압 강하는 행의 두 단부로부터 전류를 이끌어내는 것에 의해 4의 인수만큼 저감될 수 있으며, EL 물질의 효율 개선 또한 이 이끌어지는 전류를 저감시킬 수 있다. 그럼에도 불구하고 상당히 큰 전압 강하가 여전히 존재한다. 이들 전압 강하는 또한 전류 미러 픽셀 회로에 성능 제한을 야기하며, 나아가 박막 트랜지스터는 내재적으로 이상적이지 않은 전류 소스 디바이스이다(그 출력 전류는 사실 게이트-소스 전압에만 아니라 소스와 드레인 전압에 모두 좌우될 수 있다).

발명의 상세한 설명

본 발명에 따라, 디스플레이 픽셀 어레이를 포함하는 능동 매트릭스 전자발광 디스플레이 디바이스로서, 여기서 각 픽셀은,

전자발광(EL) 디스플레이 요소(2)와,

상기 디스플레이 요소를 통해 전류를 구동하는 구동 트랜지스터와,

전류 샘플링 저항으로서, 상기 EL 디스플레이 요소와, 상기 구동 트랜지스터와, 상기 전류 샘플링 저항이 제 1 및 제 2 전압 라인 사이에 직렬 연결되는, 전류 샘플링 저항과,

상기 전류 샘플링 저항 양단의 전압 강하를 나타내는 피드백 신호나 신호들을 적어도 하나의 피드백 라인에 제공하는 회로

를 포함하며,

여기서 상기 디스플레이 디바이스는 상기 피드백 신호나 신호들에 따라 픽셀 구동 신호를 처리하기 위한 처리 수단을 더 포함하는,

능동 매트릭스 전자발광 디스플레이 디바이스가 제공된다.

이 배열에서, 피드백이 디스플레이 요소를 통해 구동되는 전류를 제어하는데 사용된다. 이것은 트랜지스터 임계 보상을 제공하면서 단일 전압으로 구동되는 구동 트랜지스터의 사용을 가능하게 한다.

상기 피드백 신호나 신호들을 제공하는 회로는 상기 전류 샘플링 저항의 일 단자와 제 1 피드백 라인 사이에 연결된 제 1 샘플링 트랜지스터를 포함할 수 있다. 상기 피드백 라인이 높은 입력 임피던스 회로에 연결되는 경우, 최소의 전류가 흐르게 되며, 상기 트랜지스터는 전압 탐침 기능을 제공할 수 있다. 상기 저항의 일 단자가 알려진 고정 전위에 있는 경우에는 하나의 전압 탐침만으로도 충분히 전압 강하를 결정할 수 있다. 그렇지 않을 경우, 상기 전류 샘플링 저항의 타 단자와 제 2 피드백 라인 사이에 제 2 샘플링 트랜지스터가 연결될 수 있다.

각 픽셀은, 데이터 입력 라인과 상기 구동 트랜지스터의 게이트 사이에 연결된 어드레스 트랜지스터를 더 포함할 수 있으며, 그리고 상기 어드레스 트랜지스터의 게이트와 상기 또는 각 샘플링 트랜지스터는 공유 어드레스 라인에 의해 제어된다. 이것은 픽셀의 제어를 간단하게 하며 피드백 기능과 픽셀의 구동을 동기화시키게 한다.

각 픽셀은 제 2 어드레스 트랜지스터를 더 포함할 수 있으며, 상기 제 2 어드레스 트랜지스터는 상기 전류 샘플링 저항의 상기 일 단자와 전류 드레인 라인 사이에 연결된다. 이 제 2 어드레스 트랜지스터는 디스플레이 요소를 우회할 수 있게 하며 알려진 전류가 전류 샘플링 저항을 통해 구동될 수 있게 해준다. 이것은, 저항 공차가 수용될 수 있도록, 교정 동작이 수행될 수 있게 해준다.

상기 제 2 어드레스 트랜지스터는 또한 상기 공유 어드레스 라인에 의해 제어될 수 있으며, 상기 전류 드레인 라인은 디스플레이 요소가 어드레스 지정 구간 동안 우회되는지를 결정하는데 사용될 수 있다.

(저항 변동에 대해 교정을 갖지 않는) 일 예에서, 상기 처리 수단은, 상기 피드백 신호나 신호들을 수신하며, 상기 신호들로부터 상기 전류 샘플링 저항을 통해 흐르는 전류에 따라 좌우되는 출력을 유도하는 제 1 증폭기와, 상기 전류 샘플링 저항을 통해 흐르는 전류와 상기 픽셀 구동 신호에 따라 좌우되는 상기 출력을 수신하며 수정된 픽셀 구동 신호를 제공하는 제 2 증폭기를 포함한다. 이것은, 수정된 픽셀 구동 신호가 전류 샘플링 저항을 통해 원하는 전류를 야기할 때 안정화되는 피드백 메커니즘을 제공한다. 이 피드백 구조는 픽셀 구동 트랜지스터의 다른 특성을 고려한다.

(저항 변동에 대해 교정을 갖는) 다른 예에서, 상기 처리 수단은, 상기 피드백 신호나 신호들을 수신하며 상기 신호들로부터 상기 전류 샘플링 저항을 통해 흐르는 전류에 따라 좌우되는 출력을 유도하는 제 1 증폭기와, 상기 출력 값을 유지(holding)하는 샘플 앤 홀드 회로(sample and hold circuit)와, 상기 유지된 출력값과 상기 전류 샘플링 저항을 통해 흐르는 전류에 따라 좌우되는 상기 출력을 수신하는 제 2 증폭기를 포함한다.

이 배열에서, 알려진 전류에 대해 이 저항 양단의 전압 강하는 샘플 앤 홀드 회로에 의해 저장된 값을 얻는데 사용된다. 이것은, 픽셀을 구동하는 경우 제 2 증폭기를 위한 기준 값으로 사용된다. 이 데이터 입력 라인은 전류 공급 라인 전압과 제 2 증폭기의 출력 사이를 스위칭가능할 수 있다. 이 데이터 입력 라인이 전류 공급 라인에 스위칭되는 경우, 이 샘플 앤 홀드 동작은 EL 디스플레이 요소를 구동하지 않고 수행될 수 있다. 이 데이터 입력 라인이 제 2 증폭기의 출력에 스위칭되는 경우, EL 디스플레이 요소는 피드백 제어로 구동된다.

그리하여, 상기 디바이스는, 2개의 모드, 즉

상기 전류 샘플링 저항과 상기 제 2 어드레스 트랜지스터를 통해 원하는 픽셀 구동 전류가 상기 전류 드레인 라인으로 구동되며, 상기 전류 샘플링 저항을 통해 흐르는 전류에 따라 좌우되는 상기 출력이 저장되는 제 1 모드와,

상기 구동 트랜지스터와 상기 EL 디스플레이 요소를 통해 전류가 구동되며, 상기 전류 샘플링 저항을 통해 흐르는 전류에 따라 좌우되는 출력이 상기 저장된 출력 값과 비교하기 위해 상기 제 2 증폭기에 제공되며, 상기 제 2 증폭기는 상기 데이터 입력 라인의 전압을 제공하는, 제 2 모드

에서 동작가능하다.

일 측면에서, 본 발명은, 또한, 디스플레이 픽셀 어레이를 포함하는 능동 매트릭스 전자발광 디스플레이 디바이스를 어드레스 지정하는 방법으로서,

각 픽셀은, 전자발광(EL) 디스플레이 요소와, 상기 디스플레이 요소를 통해 전류를 구동하는 구동 트랜지스터와, 상기 EL 디스플레이 요소와 상기 구동 트랜지스터와 직렬 연결된 전류 샘플링 저항을 포함하는, 능동 매트릭스 전자발광 디스플레이 디바이스를 어드레스지정하는 방법으로서,

각 픽셀에 대해,

픽셀에 원하는 전류를 나타내는 구동 신호를 인가하는 단계와,

상기 EL 디스플레이 요소와 직렬 연결된 상기 저항의 단자들 상에 있는 전압을 샘플링하는 것에 의해 상기 디스플레이 요소를 통해 흐르는 전류를 나타내는 피드백 신호를 획득하는 단계와,

상기 전류 흐름이 원하는 전류와 동일하도록 수정된 픽셀 구동 신호를 생성하기 위해 상기 구동 신호와 상기 피드백 신호를 사용하는 단계

를 포함하는, 능동 매트릭스 전자발광 디스플레이 디바이스를 어드레스지정하는 방법을 제공한다.

본 방법은, 알려진 저항 값에 기초하여, 디스플레이 요소를 통해 원하는 전류를 생성하도록 피드백을 사용한다.

다른 측면에서, 본 발명은, 디스플레이 픽셀 어레이를 포함하는 능동 매트릭스 전자발광 디스플레이 디바이스를 어드레스지정하는 방법으로서, 각 픽셀은, 전자발광(EL) 디스플레이 요소와, 상기 디스플레이 요소를 통해 전류를 구동하는 구동 트랜지스터와, 상기 EL 디스플레이 요소와 구동 트랜지스터와 직렬 연결된 전류 샘플링 저항을 포함하는, 능동 매트릭스 전자발광 디스플레이 디바이스를 어드레스지정하는 방법으로서,

각 픽셀에 대해,

상기 전류 샘플링 저항을 통해 그러나 상기 디스플레이 요소를 통하지는 않게 원하는 전류를 구동하는 단계와,

상기 전류 샘플링 저항 양단의 대응하는 전압 강하를 나타내는 피드백 신호를 획득하는 단계와,

상기 피드백 신호를 저장하는 단계와,

상기 구동 트랜지스터의 게이트에 전압을 인가하는 것에 의해 상기 디스플레이 요소를 통해 전류를 이후 구동하기 위해 피드백 제어 신호로서 상기 저장된 피드백 신호를 사용하는 단계로서, 상기 피드백 제어 신호는 상기 게이트 전압을 결정하는데 사용되는, 상기 저장된 피드백 신호를 사용하는 단계

를 포함하는, 능동 매트릭스 전자발광 디스플레이 디바이스를 어드레스지정하는 방법을 제공한다.

본 방법은 다시 디스플레이 요소를 통해 원하는 전류를 생성하도록 피드백을 사용하지만 저항 값의 공차 차이를 허용한다.

본 발명은 이제 첨부 도면을 참조하여 일례로서 기술될 것이다.

도면의 간단한 설명

도 1은 알려진 EL 디스플레이 디바이스를 도시하는 도면.

도 2는 입력 구동 전압을 사용하여 상기 EL 디스플레이 픽셀을 전류 어드레스 지정하는 알려진 픽셀 회로의 개략도.

도 3은 본 발명의 디스플레이 디바이스를 위한 픽셀 레이아웃의 제 1 예의 개략도.

도 4는 도 3의 픽셀을 사용하는 디스플레이를 위한 열 드라이버 구조를 보여주는 도면.

도 5는 본 발명의 디스플레이 디바이스를 위한 픽셀 레이아웃의 제 2 예의 개략도.

도 6은 도 5의 픽셀 레이아웃을 사용하는 디스플레이를 위한 열 드라이버 구조를 보여주는 도면.

도 7은 본 발명의 디스플레이 디바이스를 위한 픽셀 레이아웃의 제 3 예의 개략도.

실시예

본 발명은 디스플레이 요소의 주 전류 경로에 각 픽셀 내에 전류 샘플링 저항이 제공되는 능동 매트릭스 전자발광 디스플레이 디바이스를 제공한다. 이것은 저항(그리하여 디스플레이 요소)을 통해 흐르는 전류로부터 유도된 피드백 신호가 픽셀 구동을 제어하는데 사용될 수 있게 해준다.

여러 도면에서 동일한 참조 번호는 동일한 성분에 사용되었으며 이들 성분의 상세한 설명은 반복되지 않는다.

도 3은 본 발명에 따른 제 1 픽셀 배열을 도시한다. 도 2의 종래의 픽셀에서와 같이, 이 픽셀은 전압 어드레스지정되며, 저장 커패시터(24)는 픽셀 어드레스지정 구간 후에 구동 트랜지스터(22)의 게이트 상의 전압을 유지한다.

전류 샘플링 저항(30)은 구동 트랜지스터(22)와 디스플레이 요소(2)와 직렬 연결되며, 이들 요소들이 모두 전력 공급 라인(26)과 접지 단자(32) 사이에 직렬 배열되도록 연결된다. 저항(30)의 각 단자에서의 전압은 각 피드백 라인(34, 36)에 탭핑된다(tapped). 저항(30)의 각 단자에서의 전압을 탭핑하는 것에 의해, 2개의 피드백 신호가 제공되며, 이 신호는 함께 저항(30) 양단의 전압 강하를 얻는데 사용될 수 있다. 전류 흐름은 이때 저항(30)의 알려진 저항값에 기초하여 계산될 수 있다.

피드백 라인(34, 36)은, 무시가 가능한 전류가 유도되도록 높은 입력 임피던스 차동 증폭기(아래에서 더 설명됨)에 연결된다. 저항(30)의 각 단부는 각 샘플링 트랜지스터(38, 40)를 통해 피드백 라인에 탭핑된다. 이들 트랜지스터는 스위치로 동작되며, 이는 피드백 라인(34, 36)이 전압 탐침(voltage probe)으로 동작할 수 있게 한다.

이 픽셀 회로에서, 샘플링 트랜지스터(38, 40)는 4개의 포인트 탐침 동작(four-point probe operation)을 제공하여 저항(30)을 통해 흐르는 전류에 따라 좌우되는 피드백 신호가 유도될 수 있게 한다. 이 피드백 신호는, 이후, 구동 트랜지스터(22)에 대한 게이트 전압이 저항(30)을 통해 그리하여 디스플레이 요소(2)를 통한 원하는 전류 흐름에 대응하는 평형에 도달하기까지 열 전도체(6)에 제공되는 데이터를 수정하는데 사용된다. 이 평형은 어드레스지정 구간 동안에 도달되며, 구동 트랜지스터에 대한 게이트 전압은 이후 나머지 프레임 기간 동안 저장 커패시터(24)에 의해 유지된다. 열 전도체(6)에 제공되는 전압은 전류 샘플링 저항(30)을 통해 측정된 전류와, 열 드라이버의 입력에 제공되는 원하는 전류 레벨 "휘도 입력(Luminance input)"의 비교로부터 유도된다.

이 배열은, 픽셀의 후속 구동 동안과 정확히 동일한 전기적 환경 하에서 구동 트랜지스터(22)에 대한 게이트 전압의 피드백 프로그래밍을 제공한다. 이것은 픽셀 강도의 프로그래밍을 향상시킨다. 원하는 아날로그 전류(즉, 브라운니스 레벨)가 이 픽셀을 프로그래밍하는데 사용되며, 이것은 용이한 감마 곡선 정정을 허용한다. 도 3에 도시된 바와 같이, 어드레스 트랜지스터(16)와 구동 트랜지스터(22) 뿐만 아니라 샘플링 트랜지스터(38, 40)는 각각 PMOS TFT로 구현될 수 있다. 이것은 추가적인 픽셀 성분의 간단한 구현을 가능하게 한다.

도 4는, 이 피드백 신호가 구동 트랜지스터(22)의 게이트에 인가되는 전압을 제어하는 피드백 제어 루프를 구현하는데 사용되는 방법을 도시한다.

도시된 바와 같이, 2개의 전압 탐침 피드백 신호는 높은 입력 임피던스의 차동 증폭기(50)에 제공되며, 이 증폭기(50)의 출력은 전류 샘플링 저항(30)의 두 단부 상의 전압 사이의 차이에 따라 그리하여 전류 샘플링 저항(30)을 통해 흐르는 전류에 따라 좌우된다. 이 증폭기(50)는 낮은 이득 내지 적절한 이득을 갖는다. 차동 증폭기(50)의 이득은 전류 샘플링 저항(30)의 저항 값에 따라 선택되며, 그 출력은 입력 신호(52)가 원하는 휘도 값을 나타내는 것과 동일한 방식으로 휘도 값을 나타내도록 선택된다. 제 2 높은 이득의 차동 증폭기(54)는 이 측정된 휘도와 원하는 휘도를 비교하며, 이 차동 증폭기(54)의 출력은 구동 트랜지스터(22)를 구동하기 위해 열(6)에 제공된다. 열(6)에 대한 출력이 입력(52)에 제공되는 휘도에 대응하는 휘도로 상승하는 구동 트랜지스터(2)에 대한 게이트 전압일 때 도 4의 회로에 평형이 도달된다.

이 배열은, 높은 정밀도, 예를 들어 1%의 정밀도로 각 픽셀에 대해 전류 샘플링 저항(30)을 요구한다. 나아가, 차동 증폭기(50)에 대한 충분한 전압 강하를 제공하기 위해 높은 저항 값, 예를 들어, 50kΩ을 초과하는 저항값이 요구된다. 이들 저항은 각 픽셀 영역 내에서 제조될 필요가 있다. 이러한 저항은 현재 기술을 사용하여 제조될 수 있다. 예를 들어, 이 저항은, 1-2kΩ/square의 면 저항(surface resistivity)과 약 5μm의 최소 폭을 갖는 폴리실리콘으로 제조될 수 있다. 이때 200μm 길이의 저항은 약 50kΩ의 값을 가지며 1μA 전류에 대해 50mV의 전압 강하를 제공한다. 더 높은 값의 저항이 사용될 수 있으며, 이는 도 4의 드라이버 회로에 대한 요구를 저감시키지만, 정밀도와 균일성이 저하될 수 있다.

도 5는 전류 샘플링 저항(30)의 저항값의 차이가 허용될 수 있는 도 3의 픽셀 회로의 수정을 도시한다. 도 5의 회로에서, 제 2 어드레스 저항(60)이 전류 샘플링 저항(30)의 일 단자와 전류 드레인 라인(62) 사이에 연결되게 제공된다. 그리하여, 직렬 연결된 전류 샘플링 저항(30)과 제 2 어드레스 트랜지스터(60)를 통해 전압 공급 라인(26)과 전류 드레인 라인(62) 사이의 경로가 제공된다. 전류 드레인 라인(62)은 디스플레이 요소(2)를 우회시키면서 전류 샘플링 저항(30)을 통해 알려진 전류를 구동하는데 사용된다. 전류 샘플링 저항(30)을 통한 알려진 전류를 유도하는 것에 의해 교정 단계(calibration step)가 수행될 수 있으며, 이로 전류 샘플링 저항(30)의 저항값이 효과적으로 측정될 수 있다.

도 5에 도시된 바와 같이, 제 2 어드레스 트랜지스터(60)는 제 1 어드레스 트랜지스터(16)와 제 1 및 제 2 샘플링 트랜지스터(38, 40)와 동일한 제어 라인(4)에 의해 제어된다. 그리하여, 도 3 및 도 5 모두의 회로에서, 추가적인 트랜지스터가 제 1 어드레스 트랜지스터(16)와 동기적으로 제어된다.

도 5의 회로에서, 전류 샘플링 저항(30)을 통한 전류는 구동 트랜지스터(22)와 디스플레이 요소(2)(픽셀 구동 동안)를 통해 라우팅되거나 또는 그렇지 않으면 전류 샘플링 저항(30)과 제 2 어드레스 트랜지스터(60)(교정 동안)를 통해 라우팅된다. 이들 전류 경로 중 어느 것이 사용되는지를 제어하기 위해, 열 전도체(6) 상의 전압은 전압 공급 라인(26)의 높은 전압과 데이터 전압 사이에 스위칭될 수 있다. 열 전도체(6)의 전압이 높을 때, 구동 트랜지스터(22)는 턴오프되어, 전류 샘플링 저항(30)을 통한 모든 전류가 전류 드레인(62)으로 드레인될 수 있게 한다. 디스플레이 요소(2)를 구동할 때, 전류 드레인(62)은 개방 회로로 스위칭되어, 전류가 제 2 어드레스 트랜지스터(60)를 통해 유도되지 않게 할 수 있다. 이 방식으로, 열 전도체는, 여전히 제어 트랜지스터(2개의 어드레스 트랜지스터와 2개의 샘플링 트랜지스터)의 스위칭이 공유 제어 라인에 의해 동시에 제어될 수 있게 하면서, 어드레스 사이클의 구간들 사이를 스위칭하는데 사용될 수 있다.

도 6은 구동 트랜지스터(22)에 대해 요구되는 게이트 전압을 제공하기 위해 피드백 라인(34, 36) 상의 피드백 신호를 처리하는 열 드라이버 내 가능한 회로의 일례를 도시한다. 이 피드백 라인(34, 36) 상에 제공되는 전압 탐침 신호는 다시 측정된 휘도 값을 나타내는 신호를 제공하는 이득을 갖는 차동 증폭기(50)에 제공된다. 이 측정된 휘도 값은 제 2 차동 증폭기(70)의 하나의 입력에 제공되며, 증폭기(70)의 타 입력은 샘플앤 홀드 회로(72)로부터 제공된다. 이 샘플앤 홀드 회로(72)는 교정 단계 동안 얻어지는 출력을 제공한다. 그리하여, 도 6의 회로가 픽셀을 구동하는데 사용될 때, 제 2 차동 증폭기(70)는 제 1 차동 증폭기(50)로부터 측정된 휘도 값과 샘플앤홀드 회로(72)로부터 저장된 교정 값을 비교한다. 도 6에 도시된 바와 같이, 열 전도체(6)는 제 2 차동 증폭기(70)의 출력에 영구적으로 연결되지 않는다. 대신, 이 열은 전압 공급 라인(26)의 공급 전압(V_{SUPPLY})과 증폭기(70)의 출력 사이에서 스위칭가능하다. 전술된 바와 같이, 이 열을 공급 전압으로 스위칭하는 것에 의해, 구동 트랜지스터(22)는 교정이 수행될 수 있도록 턴오프된다.

픽셀을 프로그래밍하기 위해, 열 전도체(6)는, 전술된 바와 같이, 구동 트랜지스터(22)를 턴오프하기 위해 공급 전압에 스위칭된다. 이 어드레스 구간은, 어드레스 전도체(4)를 낮은 값으로 스위칭하며, 이에 의해 두 샘플링 트랜지스터(38, 40) 뿐만 아니라 두 어드레스 트랜지스터(16, 60)를 턴온하는 것에 의해 개시된다. 전류 소스는 전류 드레인 라인(62)으로부터 원하는 전류를 드레인하는데 사용되며, 이 전류는 전류 샘플링 저항(30)과 제 2 어드레스 트랜지스터(60)를 통해 유도된다. 이 시간 동안, 도 6의 회로는 제 1 차동 증폭기(50)의 출력에서의 측정된 휘도 값을 유도하기 위해 전압 탐침 측정값을 사용한다. 이 휘도 값은 회로(72)에 의해 샘플링 및 유지된다. 이 구간 동안, 제 2 차동 증폭기(70)의 출력이 플로우팅(floating)하며, 이 회로는 순수하게 샘플앤홀드 회로로 동작한다.

샘플앤홀드 동작 후에, 전류 소스는 턴오프되며, 전류 드레인 라인(62)이 높은 임피던스 상태로 스위칭되어, 더 이상의 전류가 제 2 어드레스 트랜지스터(60)를 통해 유도되지 않게 한다. 열 전도체(6)는 도 6의 회로의 출력으로 스위칭되어, 피드백 시스템은 열 전도체(6) 상의 전압을 조정하도록 동작하게 한다. 이 회로는 도 4의 것과 유사한 방식으로 동작한다. 그러나, 제 2 차동 증폭기(70)는 샘플링 및 유지된 값과 피드백 신호를 비교한다. 그리하여, 열 전도체 전압이 샘플앤 홀드 회로(72)에 저장된 샘플링된 값에 대응하는 측정된 휘도를 야기할 때 평형에 도달한다. 그리하여, 이 피드백 회로는 이전에 샘플링된 전류를 야기하는 열 전도체(6) 상의 전압을 제공하도록 동작한다. 어드레스 구간의 끝에, 어드레스 전도체(4)는 샘플링 트랜지스터 뿐만 아니라 어드레스 트랜지스터를 스위칭오프하도록 높다. 저장 커패시터(24)는 구동 트랜지스터(22)의 원하는 게이트 전압을 다시 저장하며, 이 어레이 내 다른 픽셀이 어드레스 지정될 수 있다.

이 배열은 전류 입력이 샘플링될 것을 요구하지만 전압 어드레스지정의 잊점을 유지한다. 전술된 예에서, 요구되는 LED 전류는 교정 전류로 사용되며, 이 교정 전류는 어드레스지정 구간 동안 흐르는 실제 전류에 매칭된다. 그 대신에, 알려진 교정 전류로 전류 샘플링 저항(30)을 교정하는 것이 가능하며, 이 교정 단계는 본질적으로 저항값을 측정하는 것이다. 이 저항 측정은 요구되는 피드백 특성을 제공하도록 도 4의 회로에서 제 1 차동 증폭기(50)의 이득을 제어하는데 사용될 수 있다. 이 방식으로 동작하는 다른 구조는 상세하게 설명되지 않는다.

전술된 예에서, 전압 탐침 측정은 전류 샘플링 저항(30)의 두 단부에 취해진다. 이것은, 피드백 시스템이 전력 공급 라인(26)의 전압에 상관없이 올바르게 동작하도록 보장한다. 전술된 바와 같이, 전류가 행 내의 픽셀에 의해 유도된 결과, 전력 공급 라인(26)을 따라 상당한 전압 강하가 존재할 수 있다. 그러나, 전력 공급 라인(26)의 저항값이 충분히 작아서, 이들 전압 강하가 전류 샘플링 저항(30) 양단의 최소 전압 강하보다 상당히 더 작은 경우, {본질적으로 샘플링 트랜지스터(38)의 동작인} 각 픽셀에서의 전력 공급 라인 전압의 측정이 요구되지 않을 수 있다. 도 7은, 샘플링 트랜지스터(38)와 피드백 라인(34)이 제거되는, 도 5의 회로의 수정을 도시한다. 그 대신에, 전류 샘플링 저항(30)과 구동 트랜지스터(22) 사이의 접합점에서의 전압은 임의의 주어진 디스플레이 요소 전류를 고유하게 한정할 수 있다.

위 회로는 PMOS 구동 트랜지스터를 사용한다. 또한, 물론 NMOS로 구현된다.

도 3, 도 5, 도 7에서, 저장 커패시터(24)는 전력 공급 라인(26)과 구동 트랜지스터의 게이트 사이에 제공된다. 구동 트랜지스터(22)의 게이트와 트랜지스터(22)의 소스 단자 사이에 저장 커패시터(24)를 두는 것도 가능하다. 이것은 이 회로의 동작에 거의 차이를 만들지 않는다.

전술된 예는 아날로그 열 드라이버 구현을 사용한다. 그러나, 본 발명의 픽셀 회로는 또한 디지털 드라이버 구조와 연관하여 사용될 수 있다. 이 회로의 샘플앤홀드 회로는 예를 들어 ADC-DAC로 구현될 수 있다. 저항은 적절한 메모리 저장소와 처리 능력을 사용하여 전류 투입시 교정될 수 있다. 그리하여, 본 발명의 픽셀 회로에 의해 생성된 피드백 신호의 처리는 위에 상세히 설명된 아날로그 구현으로만 아니라, 여러 방식으로 수행될 수 있다.

여러 다른 수정이 이 기술 분야에 숙련된 자에게는 명백할 것이다.

산업상 이용 가능성

전술된 바와 같이, 본 발명은 전자발광 디스플레이 디바이스 등에 이용가능하다.

(57) 청구의 범위

청구항 1.

디스플레이 픽셀(1) 어레이를 포함하는 능동 매트릭스 전자발광 디스플레이 디바이스로서,

각 픽셀은,

전자발광(EL) 디스플레이 요소(2)와,

상기 디스플레이 요소를 통해 전류를 구동하는 구동 트랜지스터(22)와,

전류 샘플링 저항(30)으로서, 상기 EL 디스플레이 요소(2)와, 상기 구동 트랜지스터(22)와, 상기 전류 샘플링 저항(30)이 제 1 및 제 2 전력 라인(26; 32) 사이에 직렬 연결되는, 전류 샘플링 저항(30)과,

상기 전류 샘플링 저항(30) 양단의 전압 강하를 나타내는 피드백 신호나 신호들을 적어도 하나의 피드백 라인(34, 36)에 제공하는 회로(38, 40)

를 포함하며,

여기서 상기 디스플레이 디바이스는 상기 피드백 신호나 신호들에 따라 픽셀 구동 신호(52)를 처리하기 위한 처리 수단을 더 포함하는,

능동 매트릭스 전자발광 디스플레이 디바이스.

청구항 2.

제 1 항에 있어서, 상기 피드백 신호나 신호들을 제공하는 회로는 상기 전류 샘플링 저항(30)의 일 단자와 제 1 피드백 라인(36) 사이에 연결된 제 1 샘플링 트랜지스터(40)를 포함하는, 능동 매트릭스 전자발광 디스플레이 디바이스.

청구항 3.

제 2 항에 있어서, 상기 피드백 신호나 신호들을 제공하는 회로는 상기 전류 샘플링 저항(30)의 타 단자와 제 2 피드백 라인(34) 사이에 연결된 제 2 샘플링 트랜지스터(38)를 더 포함하는, 능동 매트릭스 전자발광 디스플레이 디바이스.

청구항 4.

제 2 항 또는 제 3 항에 있어서, 각 픽셀은, 데이터 입력 라인(6)과 상기 구동 트랜지스터(22)의 게이트 사이에 연결된 어드레스 트랜지스터(16)를 더 포함하며, 그리고 상기 어드레스 트랜지스터(16)의 게이트와 상기 또는 각 샘플링 트랜지스터(38, 40)는 공유 어드레스 라인(4)에 의해 제어되는, 능동 매트릭스 전자발광 디스플레이 디바이스.

청구항 5.

제 4 항에 있어서, 각 픽셀은 제 2 어드레스 트랜지스터(60)를 더 포함하며, 상기 제 2 어드레스 트랜지스터는 상기 전류 샘플링 저항(30)의 상기 일 단자와 전류 드레인 라인(62) 사이에 연결되는, 능동 매트릭스 전자발광 디스플레이 디바이스.

청구항 6.

제 5 항에 있어서, 상기 제 2 어드레스 트랜지스터(60)는 상기 공유 어드레스 라인(4)에 의해 제어되는, 능동 매트릭스 전자발광 디스플레이 디바이스.

청구항 7.

제 1 항 내지 제 4 항 중 어느 한 항에 있어서, 상기 처리 수단은, 상기 피드백 신호나 신호들(34, 36)을 수신하며, 상기 신호들(34, 36)로부터 상기 전류 샘플링 저항(30)을 통해 흐르는 전류에 따라 좌우되는 출력을 유도하는 제 1 증폭기(50)와, 상기 전류 샘플링 저항을 통해 흐르는 전류와 상기 픽셀 구동 신호(52)에 따라 좌우되는 상기 출력을 수신하며 수정된 픽셀 구동 신호를 제공하는 제 2 증폭기(54)를 포함하는, 능동 매트릭스 전자발광 디스플레이 디바이스.

청구항 8.

제 5 항 또는 제 6 항에 있어서, 상기 처리 수단은, 상기 피드백 신호나 신호들(34, 36)을 수신하며 상기 신호들(34, 36)로부터 상기 전류 샘플링 저항(30)을 통해 흐르는 전류에 따라 좌우되는 출력을 유도하는 제 1 증폭기(50)와, 상기 출력 값을

유지(holding)하는 샘플 앤 홀드 회로(sample and hold circuit)(72)와, 상기 유지된 출력값과 상기 전류 샘플링 저항을 통해 흐르는 전류에 따라 좌우되는 상기 출력을 수신하는 제 2 증폭기(70)를 포함하는, 능동 매트릭스 전자발광 디스플레이 디바이스.

청구항 9.

제 8 항에 있어서, 상기 데이터 입력 라인(6)은 전력 공급 라인 전압(V_{SUPPLY})과 상기 제 2 증폭기(70)의 출력 사이를 스위칭가능한, 능동 매트릭스 전자발광 디스플레이 디바이스.

청구항 10.

제 8 항 또는 제 9 항에 있어서, 상기 디바이스는, 2개의 모드, 즉

상기 전류 샘플링 저항(30)과 상기 제 2 어드레스 트랜지스터(60)를 통해 원하는 픽셀 구동 전류가 상기 전류 드레인 라인(62)으로 구동되며, 상기 전류 샘플링 저항을 통해 흐르는 전류에 따라 좌우되는 상기 출력이 저장되는 제 1 모드와,

상기 구동 트랜지스터(22)와 상기 EL 디스플레이 요소(2)를 통해 전류가 구동되며, 상기 전류 샘플링 저항을 통해 흐르는 전류에 따라 좌우되는 출력이 상기 저장된 출력 값과 비교하기 위해 상기 제 2 증폭기(70)에 제공되며, 상기 제 2 증폭기는 상기 데이터 입력 라인(6)의 전압을 제공하는, 제 2 모드

에서 동작가능한, 능동 매트릭스 전자발광 디스플레이 디바이스.

청구항 11.

디스플레이 픽셀 어레이를 포함하는 능동 매트릭스 전자발광 디스플레이 디바이스를 어드레스지정하는 방법으로서,

각 픽셀은, 전자발광(EL) 디스플레이 요소(2)와, 상기 디스플레이 요소를 통해 전류를 구동하는 구동 트랜지스터(22)와, 상기 EL 디스플레이 요소와 상기 구동 트랜지스터와 직렬 연결된 전류 샘플링 저항(30)을 포함하는, 능동 매트릭스 전자발광 디스플레이 디바이스를 어드레스지정하는 방법으로서,

각 픽셀에 대해,

픽셀에 원하는 전류를 나타내는 구동 신호(52)를 인가하는 단계와,

상기 EL 디스플레이 요소와 직렬 연결된 상기 저항(30)의 단자들 상에 있는 전압을 샘플링하는 것에 의해 상기 디스플레이 요소를 통해 흐르는 전류를 나타내는 피드백 신호를 획득하는 단계와,

상기 전류 흐름이 원하는 전류와 동일하도록 수정된 픽셀 구동 신호를 생성하기 위해 상기 구동 신호(52)와 상기 피드백 신호를 사용하는 단계

를 포함하는, 능동 매트릭스 전자발광 디스플레이 디바이스를 어드레스지정하는 방법.

청구항 12.

제 11 항에 있어서, 상기 구동 신호와 상기 피드백 신호를 사용하는 단계는 상기 신호들을 차동적으로 증폭하는 단계를 포함하는, 능동 매트릭스 전자발광 디스플레이 디바이스를 어드레스지정하는 방법.

청구항 13.

제 11 항 또는 제 12 항에 있어서, 상기 EL 디스플레이 요소와 직렬 연결된 상기 저항(30)의 상기 단자들 상에 있는 전압을 샘플링하는 단계는 각 단자로부터 차동 증폭기로 이 전압을 탭핑(tapping)하는 단계를 포함하는, 능동 매트릭스 전자발광 디스플레이 디바이스를 어드레스지정하는 방법.

청구항 14.

제 11 항 또는 제 12 항에 있어서, 상기 EL 디스플레이 요소와 직렬 연결된 저항의 단자들 상에 있는 전압을 샘플링하는 단계는 일 단자로부터 이 전압을 탭핑하는 단계를 포함하며, 타 단자 상에 있는 전압은 알려진 공급 전압을 포함하는, 능동 매트릭스 전자발광 디스플레이 디바이스를 어드레스지정하는 방법.

청구항 15.

디스플레이 픽셀 어레이를 포함하는 능동 매트릭스 전자발광 디스플레이 디바이스를 어드레스지정하는 방법으로서, 각 픽셀은, 전자발광(EL) 디스플레이 요소(2)와, 상기 디스플레이 요소를 통해 전류를 구동하는 구동 트랜지스터(22)와, 상기 EL 디스플레이 요소와 구동 트랜지스터와 직렬 연결된 전류 샘플링 저항(30)을 포함하는, 능동 매트릭스 전자발광 디스플레이 디바이스를 어드레스지정하는 방법으로서,

각 픽셀에 대해,

상기 전류 샘플링 저항을 통해 그러나 상기 디스플레이 요소를 통하지는 않게 원하는 전류를 구동하는 단계와,

상기 전류 샘플링 저항 양단의 대응하는 전압 강하를 나타내는 피드백 신호를 획득하는 단계와,

상기 피드백 신호를 저장하는 단계와,

상기 구동 트랜지스터의 게이트에 전압을 인가하는 것에 의해 상기 디스플레이 요소를 통해 전류를 이후 구동하기 위해 피드백 제어 신호로서 상기 저장된 피드백 신호를 사용하는 단계로서, 상기 피드백 제어 신호는 상기 게이트 전압을 결정하는데 사용되는, 상기 저장된 피드백 신호를 사용하는 단계

를 포함하는, 능동 매트릭스 전자발광 디스플레이 디바이스를 어드레스지정하는 방법.

청구항 16.

제 15 항에 있어서, 상기 저장된 피드백 신호를 사용하는 단계는 상기 저장된 피드백 신호와 제 2 피드백 신호를 상기 디스플레이 요소를 구동하는 동안 차동 증폭기에 인가하는 단계와, 상기 구동 트랜지스터를 제어하기 위해 상기 차동 증폭기 출력을 사용하는 단계를 포함하는, 능동 매트릭스 전자발광 디스플레이 디바이스를 어드레스지정하는 방법.

청구항 17.

제 16 항에 있어서, 상기 제 2 피드백 신호는 상기 전류 샘플링 저항의 단자들 상의 전압을 샘플링하는 것에 의해 획득되는, 능동 매트릭스 전자발광 디스플레이 디바이스를 어드레스지정하는 방법.

요약

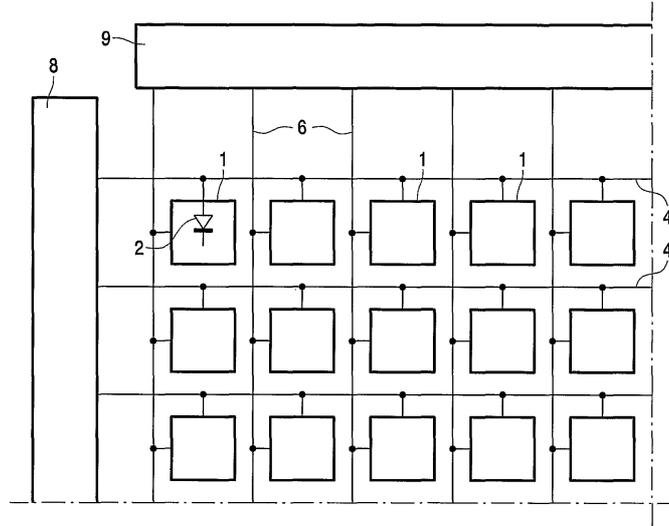
능동 매트릭스 전자발광 디스플레이 디바이스는 디스플레이 요소와 직렬 연결된 각 픽셀 내에 전류 샘플링 저항을 구비한다. 피드백 신호는 상기 전류 샘플링 저항 양단의 전압 강하를 나타내며, 픽셀 구동 신호는 이 피드백 신호에 따라 수정되어 디스플레이 요소를 통해 구동되는 전류를 제어한다. 이 방식으로, 임계값 보상이 제공되는 동시에 단일 전압으로 구동되는 구동 트랜지스터를 사용할 수 있다.

대표도

도 3

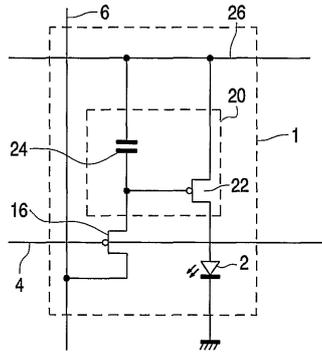
도면

도면1



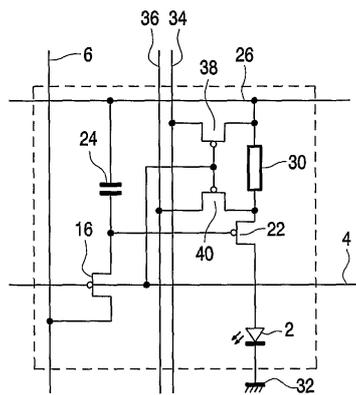
종래 기술

도면2

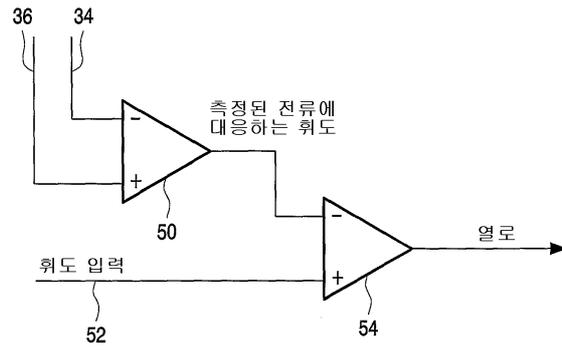


종래 기술

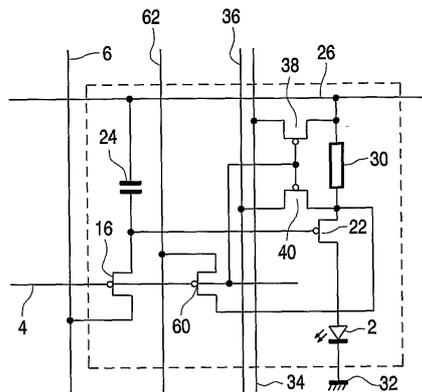
도면3



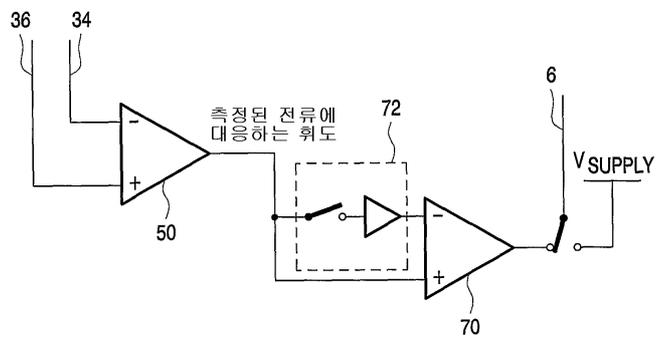
도면4



도면5



도면6



도면7

