(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.
G09G 3/30 (2006.01)

(45) 공고일자 2007년02월09일
(11) 등록번호 10-0681574
(24) 등록일자 2007년02월05일

(21) 출원번호 10-2004-0040760
(22) 출원일자 2004년06월04일
심사청구일자 2004년06월04일

(65) 공개번호 10-2004-0108615
(43) 공개일자 2004년12월24일

(30) 우선권주장 JP-P-2003-00161942 2003년06월06일 일본(JP)

(73) 특허권자 로무 가부시키가이샤
일본 교토시 우교구 사이잉 미조사키죠 21

(72) 발명자 기타하라신지
일본국 교토후 교토시 우교구 사이잉 미조사키쵸 21반지 로무 가부시키가이샤 내

(74) 대리인 특허법인태평양

(56) 선행기술조사문헌
JP2001092413 A
JP2003005714 A
KR100266166 B1
KR1020010100788 A
* 심사관에 의하여 인용된 문헌

심사관 : 조지은

전체 청구항 수 : 총 24 항

(54) 유기 E L 패널 구동 회로 및 이를 이용한 유기 E L 디스플레이 장치

(57) 요약

유기 EL 소자의 리셋 기간은 유기 EL 소자의 잔류 전하를 방전하는 디스차지(discharge) 기간과, 상기 유기 EL 소자를 소정 전위로 예비충전하는 프리차지(precharge) 기간으로 나눈다. R(적), G(녹), B(청) 디스플레이 컬러 각각에 제공된 제1 스위치 회로는 상기 디스차지 기간동안 온으로 켜져서 유기 EL 소자의 잔류 전하를 방전한다. R, G, B 디스플레이 컬러 각각에 제공된 제2 스위치 회로는 상기 프리차지 기간동안 온으로 켜져서 유기 EL 소자의 발광 전압 이하의 소정 전위로 유기 EL 소자를 예비충전한다. R, G, B 디스플레이 컬러에 대해 최종적으로 설정된 프리차지의 전압치는 다르게 설정하며 R 컬러에 대하여 G 또는 B 컬러의 구동 전류 파형의 피크 전류의 상승을 지연시킴으로써, G 또는 B 디스플레이 컬러의 발광 기간을 단축시킨다. 이에 따라, G 또는 B 컬러에 대한 유기 EL 소자의 발광 효율이 R 컬러의 효율보다 높은 경우에, G 또는 B 컬러의 휘도를 R 컬러의 휘도에 근접하도록 할 수 있다.

대표도

도 1

특허청구의 범위

청구항 1.

R, G, B 디스플레이 컬러에 대응하게 제공되며, 단자 핀을 통해 유기 EL 패널을 전류-구동하는 유기 EL 패널 구동 회로에 있어서,

R, G, B 디스플레이 컬러에 대한 단자 핀에 대응하게 제공되며, 상기 단자 핀에 접속된 애노드를 가진 유기 EL 소자의 잔류 전하를 방전하기 위하여 상기 단자 핀과 제1 전위에서의 제1 전위 라인과의 사이에 접속된 적어도 3개의 제1 스위치 회로;

R, G, B 디스플레이 컬러에 대한 단자 핀에 대응하게 제공되며, 상기 유기 EL 소자의 애노드를 유기 EL 소자의 발광 전위 이하의 소정 전위로 설정하기 위하여 상기 단자 핀과 제2 전위에서의 제2 전위 라인과의 사이에 접속된 적어도 3개의 제2 스위치 회로; 및

각각에 미리 설정된 소정 시간의 기간에 있어서 상기 제1 스위치 회로를 온으로 한 후에 제1 스위치 회로를 오프 하고 그 후의 프리차지(precharge) 기간 동안에 제2 스위치 회로를 온으로 하는 펄스를 생성하는 펄스 발생 회로를 구비하는 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 2.

제1항에 있어서,

상기 소정 시간의 기간은 리셋 기간이고,

상기 펄스 발생 회로에 의해 생성된 펄스는 상기 제2 전위에 의해 결정된 정전압으로 상기 유기 EL 소자를 리셋하고,

상기 제1 전위는 제2 전위보다 낮은 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 3.

제2항에 있어서,

상기 펄스 발생 회로에 의해 생성된 펄스 각각은 제1 펄스 및 제2 펄스로 구성되고,

상기 제1 펄스는 상기 제1 스위치 회로를 온으로 한 후에 오프로 하는 기능을 행하고,

상기 제2 펄스는 리셋 기간동안에 상기 제2 스위치 회로를 온으로 한 후에 오프로 하는 기능을 행하고,

상기 제1 전위는 접지 전위이고,

상기 제2 전위 라인은 접지 전위보다 높은 전위에 있는 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 4.

제3항에 있어서,

상기 리셋 기간은 상기 유기 EL 소자를 정전압으로 리셋하기 위하여 프리차지 기간과 디스차지(discharge) 기간을 포함하고,

상기 제1 펄스의 폭은 상기 디스차지 기간에 대응하고,

상기 제2 펄스의 폭은 상기 프리차지 기간에 대응하는 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 5.

제4항에 있어서,

상기 제2 전위 라인은 R 디스플레이 컬러에 대한 전위 라인과 G 또는 B 디스플레이 컬러에 대한 전위 라인을 포함하고,

상기 R 디스플레이 컬러에 대한 제2 전위 라인의 전위는 G 또는 B 디스플레이 컬러에 대한 제2 전위 라인의 전위와 다른 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 6.

제5항에 있어서,

상기 R 또는 G 또는 B 디스플레이 컬러에 대한 제2 전위 라인의 전위에 대응하는 프로그램형 전압을 생성하는 프로그램형 전압 발생 회로를 추가로 포함하고,

상기 R 디스플레이 컬러에 대한 제2 전위와 G 또는 B 디스플레이 컬러에 대한 제2 전위가 다른 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 7.

제6항에 있어서,

상기 펄스에 의해 생성된 펄스는 R, G, B 디스플레이 컬러 각각에 대응하게 제공되고,

상기 R, G, B 디스플레이 컬러에 대한 제2 전위가 다른 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 8.

제6항에 있어서,

상기 펄스 발생 회로는 상기 제1 펄스에 의해 제1 스위치 회로를 온으로 함으로써 상기 애노드를 접지 전위로 설정하고,

상기 R 디스플레이 컬러에 대한 제1 펄스의 폭은 G 및 B 디스플레이 컬러 각각에 대한 제1 펄스의 폭 미만이고,

상기 G 및 B 디스플레이 컬러 각각에 대한 유기 EL 소자의 소정 전위는 R 디스플레이 컬러에 대한 유기 EL 소자의 소정 전위 이하인 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 9.

제7항에 있어서,

상기 펄스 발생 회로는 상기 펄스의 폭을 선택할 수 있도록 한 프로그램형 펄스 발생 회로를 구비하고,

상기 R 디스플레이 컬러에 대한 제2 펄스의 폭은 G 및 B 디스플레이 컬러 각각에 대한 제2 펄스의 폭보다 큰 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 10.

R, G, B 디스플레이 컬러에 대응하게 제공되며, 단자 핀을 통해 유기 EL 패널을 전류-구동하는 유기 EL 패널 구동 회로에 있어서,

R, G, B 디스플레이 컬러에 대한 단자 핀에 대응하게 제공되며, 상기 단자 핀에 접속된 애노드를 가진 유기 EL 소자의 잔류 전하를 방전하기 위하여 상기 단자 핀과 제1 전위에서의 제1 전위 라인과의 사이에 접속된 적어도 3개의 제1 스위치 회로;

R, G, B 디스플레이 컬러에 대한 단자 핀에 대응하게 제공되며, 상기 유기 EL 소자의 애노드를 유기 EL 소자의 발광 전위 이하의 소정 전위로 설정하기 위하여 상기 단자 핀과 제2 전위에서의 제2 전위 라인과의 사이에 접속된 적어도 3개의 제2 스위치 회로; 및

각각에 미리 설정된 소정 시간의 기간에 있어서 상기 제1 스위치 회로를 온으로 한 후에 제1 스위치 회로를 오프 하고 그 후의 프리차지 기간 동안에 제2 스위치 회로를 온으로 하는 펄스를 생성하는 펄스 발생 회로를 구비하고,

상기 펄스 발생 회로에 의해 생성된 펄스는 R, G, B 디스플레이 컬러의 휘도를 조정하여 화이트 밸런스를 조정하기 위하여 상기 R, G, B 디스플레이 컬러 중에서 적어도 두개에 대한 소정 전위가 다르게 된 폭을 갖는 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 11.

제10항에 있어서,

상기 소정 시간의 기간은 리셋 기간이고,

상기 펄스 발생 회로에 의해 생성된 펄스는 상기 제2 전위에 의해 결정된 정전압으로 상기 유기 EL 소자를 리셋하고,

상기 제1 전위 라인의 전위는 제2 전위 라인의 전위보다 낮은 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 12.

제11항에 있어서,

상기 펄스 발생 회로에 의해 생성된 펄스 각각은 제1 펄스 및 제2 펄스로 구성되고,

상기 제1 펄스는 상기 제1 스위치 회로를 온으로 한 후에 오프로 하는 기능을 행하고,

상기 제2 펄스는 리셋 기간동안에 상기 제2 스위치 회로를 온으로 한 후에 오프로 하는 기능을 행하고,

상기 제1 전위 라인은 접지 전위에 있고,

상기 제2 전위 라인은 접지 전위보다 높은 전위에 있는 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 13.

제12항에 있어서,

상기 리셋 기간은 상기 유기 EL 소자를 정전압으로 리셋하기 위하여 프리차지 기간과 디스차지 기간을 포함하고,

상기 제1 펄스의 폭은 상기 디스차지 기간에 대응하고,

상기 제2 펄스의 폭은 상기 프리차지 기간에 대응하는 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 14.

제13항에 있어서,

상기 제2 전위 라인은 R 디스플레이 컬러에 대한 전위 라인과 G 또는 B 디스플레이 컬러에 대한 전위 라인을 포함하고,

상기 R 디스플레이 컬러에 대한 상기 전위 라인의 전위와 G 또는 B 디스플레이 컬러에 대한 상기 전위 라인의 전위가 다른 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 15.

제14항에 있어서,

상기 펄스 발생 회로는 상기 제1 펄스에 의해 제1 스위치 회로를 온으로 함으로써 상기 유기 EL 소자의 애노드를 접지 전위로 설정하고,

상기 R 디스플레이 컬러에 대한 제1 펄스의 폭은 G 및 B 디스플레이 컬러 각각에 대한 제1 펄스의 폭 미만이고,

상기 G 및 B 디스플레이 컬러 각각에 대한 유기 EL 소자의 소정 전위는 R 디스플레이 컬러에 대한 유기 EL 소자의 소정 전위 이하인 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 16.

제15항에 있어서,

상기 R, G, B 디스플레이 컬러 각각에 대해 제공된 기준 전류 형성 회로와 기준 전류 발생 회로를 추가로 포함하고,

상기 제2 전위 라인은 R, G, B 디스플레이 컬러 각각에 대해 제공되고,

상기 기준 전류 형성 회로는 상기 기준 전류 발생 회로에 의해 생성된 기준 전류에 대해 응답하고,

상기 단자 핀에 공급될 구동 전류나 또는 이 구동 전류를 기초로 하는 전류로서 외부 설정 데이터에 대응하는 값과, 상기 기준 전류 형성 회로에 의해 생성된 구동 전류의 값을 가진 전류를 형성하기 위한 외부 설정 데이터는 휘도 조정을 행하여 화이트 밸런스를 달성하기 위하여 R, G, B 디스프레이 컬러 각각에 대응하게 설정되는 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 17.

R, G, B 디스플레이 컬러에 대응하게 제공되며, 단자 핀을 통해 유기 EL 패널을 전류-구동하는 유기 EL 디스플레이 장치에 있어서,

R, G, B 디스플레이 컬러에 대한 단자 핀에 대응하게 제공되며, 상기 단자 핀에 접속된 애노드를 가진 유기 EL 소자의 잔류 전하를 방전하기 위하여 상기 단자 핀과 제1 전위 라인과의 사이에 접속된 적어도 3개의 제1 스위치 회로;

R, G, B 디스플레이 컬러에 대한 단자 핀에 대응하게 제공되며, 상기 유기 EL 소자의 애노드를 유기 EL 소자의 발광 전위 이하의 소정 전위로 설정하기 위하여 상기 단자 핀과 제2 전위 라인과의 사이에 접속된 적어도 3개의 제2 스위치 회로; 및

각각에 미리 설정된 소정 시간의 기간에 있어서 상기 제1 스위치 회로를 온으로 한 후에 제1 스위치 회로를 오프 하고 그 후의 프리차지 기간 동안에 제2 스위치 회로를 온으로 하는 펄스를 생성하는 펄스 발생 회로를 구비하는 것을 특징으로 하는 유기 EL 디스플레이 장치.

청구항 18.

제17항에 있어서,

상기 소정 시간의 기간은 리셋 기간이고,

상기 펄스 발생 회로에 의해 생성된 펄스는 상기 제2 전위에 의해 결정된 정전압으로 상기 유기 EL 소자를 리셋하고,

상기 제1 전위 라인의 전위는 제2 전위 라인의 전위보다 낮은 것을 특징으로 하는 유기 EL 디스플레이 장치.

청구항 19.

제18항에 있어서,

상기 펄스 발생 회로에 의해 생성된 펄스 각각은 제1 펄스 및 제2 펄스로 구성되고,

상기 제1 펄스는 상기 제1 스위치 회로를 온으로 한 후에 오프로 하는 기능을 행하고,

상기 제2 펄스는 리셋 기간동안에 상기 제2 스위치 회로를 온으로 한 후에 오프로 하는 기능을 행하고,

상기 제1 전위 라인은 접지 전위에 있고,

상기 제2 전위 라인은 접지 전위보다 높은 전위에 있는 것을 특징으로 하는 유기 EL 디스플레이 장치.

청구항 20.

제19항에 있어서,

상기 리셋 기간은 상기 유기 EL 소자를 정전압으로 리셋하기 위하여 프리차지 기간과 디스차지 기간을 포함하고,

상기 제1 펄스의 폭은 상기 디스차지 기간에 대응하고,

상기 제2 펄스의 폭은 상기 프리차지 기간에 대응하는 것을 특징으로 하는 유기 EL 디스플레이 장치.

청구항 21.

제20항에 있어서,

상기 제2 전위 라인은 R 디스플레이 컬러에 대한 전위 라인과 G 또는 B 디스플레이 컬러에 대한 전위 라인을 포함하고,

상기 R 디스플레이 컬러에 대한 상기 전위 라인의 전위는 G 또는 B 디스플레이 컬러에 대한 상기 전위 라인의 전위와 다른 것을 특징으로 하는 유기 EL 디스플레이 장치.

청구항 22.

R, G, B 디스플레이 컬러에 대응하게 제공되며, 단자 핀을 통해 유기 EL 패널을 전류-구동하는 유기 EL 디스플레이 장치에 있어서,

R, G, B 디스플레이 컬러에 대한 단자 핀에 대응하게 제공되며, 상기 단자 핀에 접속된 애노드를 가진 유기 EL 소자의 잔류 전하를 방전하기 위하여 상기 단자 핀과 제1 전위에서의 제1 전위 라인과의 사이에 접속된 적어도 3개의 제1 스위치 회로;

R, G, B 디스플레이 컬러에 대한 단자 핀에 대응하게 제공되며, 상기 유기 EL 소자의 애노드를 유기 EL 소자의 발광 전위 이하의 소정 전위로 설정하기 위하여 상기 단자 핀과 제2 전위 라인과의 사이에 접속된 적어도 3개의 제2 스위치 회로; 및

각각에 미리 설정된 소정 시간의 기간에 있어서 상기 제1 스위치 회로를 온으로 한 후에 제1 스위치 회로를 오프 하고 그 후의 프리차지 기간 동안에 제2 스위치 회로를 온으로 하는 펄스를 생성하는 펄스 발생 회로를 구비하고,

상기 펄스 발생 회로에 의해 생성된 펄스는 R, G, B 디스플레이 컬러의 휘도를 조정하여 화이트 밸런스를 조정하기 위하여 상기 R, G, B 디스플레이 컬러 중에서 적어도 두개에 대한 소정 전위가 다르게 된 폭을 갖는 것을 특징으로 하는 유기 EL 디스플레이 장치.

청구항 23.

제22항에 있어서,

상기 소정 시간의 기간은 상기 유기 EL 소자를 정전압으로 리셋하는 프리차지 기간과 디스차지 기간을 가진 리셋 기간이고,

상기 펄스 발생 회로에 의해 생성된 펄스는 상기 제2 전위에 의해 결정된 정전압으로 상기 유기 EL 소자를 리셋하고,

상기 제1 전위 라인의 전위는 제2 전위 라인의 전위보다 낮은 것을 특징으로 하는 유기 EL 디스플레이 장치.

청구항 24.

제23항에 있어서,

상기 펄스 발생 회로에 의해 생성된 펄스 각각은 제1 펄스 및 제2 펄스로 구성되고,

상기 제1 펄스는 상기 디스차지 기간에 대응하여 상기 제1 스위치 회로를 온으로 한 후에 오프로 하는 제1 폭을 가지고,

상기 제2 펄스는 상기 프리차지 기간에 대응하여 리셋 기간동안에 상기 제2 스위치 회로를 온으로 한 후에 오프로 하는 제2 폭을 가지고,

상기 제1 전위 라인은 접지 전위에 있고,

상기 제2 전위 라인은 접지 전위보다 높은 전위에 있는 것을 특징으로 하는 유기 EL 디스플레이 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 EL(Electro Luminescent) 패널 구동 회로 및 이를 이용한 유기 EL 디스플레이 장치에 관한 것으로, 보다 상세하게는 R, G, B 컬러 각각의 기준 전류치의 조절에 대한 동적 범위가 작은 경우에도 R, G, B 디스플레이 컬러 각각의 휘도를 조절함으로써 이동전화기 또는 PHS 등과 같은 전자 장치의 디스플레이 스크린상에서 화이트 밸런스(white balance)를 용이하게 조절할 수 있고, 유기 EL 소자의 디스플레이 휘도를 향상시킬 수 있는, 고휘도 컬러 디스플레이에 적절한 유기 EL 디스플레이 장치에 관한 것이다.

이동전화기, PHS, DVD 플레이어 또는 PDA(Personal Digital Assistance)에 장착되고, 396(132*3)개의 컬럼(column) 라인용 단자 핀 및 162개의 로우(row) 라인용 단자 핀을 갖는 유기 EL 디스플레이 장치의 유기 EL 디스플레이 패널이 제시되었다. 그러나, 이러한 유기 EL 디스플레이 패널의 컬럼 라인과 로우 라인의 수가 계속해서 증가되는 경향이 있었다.

이러한 유기 EL 디스플레이 패널의 전류 구동 회로의 출력단은 구동 전류 타입인 수동 매트릭스형(passive matrix type) 또는 능동 매트릭스형(active matrix type)과는 관계없이 상기 패널의 각 단자 핀에 상응하여 설치된, 예컨대 커런트-미러 회로를 구비한 출력 회로를 포함한다. 부수적으로, 수동 매트릭스형 커런트-미러 시스템의 경우에, 용량성 부하 특성을 갖는 유기 EL 소자를 발광 기간의 개시시에 초기 충전하여 보다 조기에 발광시키기 위하여 피크치를 갖는 구동 전류가 이용된다. 특히, 수동 매트릭스형 R, G, B 디스플레이 컬러의 휘도 변동을 억제하기 위하여, 전류 구동 기간 후에 리셋 기간을 설정하여 유기 EL 소자의 잔류 전하를 방전함으로써여 소정 정전압(예, 수 V) 또는 접지 전위까지 전류-구동되도록 한다. 상기 방식에서, 구동 전류 파형과 피크 전류치와 이의 파형은 상기 유기 EL 소자가 리셋 후에 발생된 피크 전류에 의해 전류-구동되는 경우 변동하지 않는다.

또한, JPH9-232074A에는 매트릭스로 배열된 유기 EL 소자가 전류-구동되고, 유기 EL 소자 각각의 단자 전압이 상기 유기 EL 소자의 애노드(anode) 및 캐소드(cathode)에 접지되어 리셋되는 유기 EL 소자용 구동 회로가 기술되어 있다. 또한, JP2001-143867A에는 DC-DC 컨버터를 사용하여 유기 EL 소자를 전류-구동함으로써 유기 EL 디스플레이 장치의 전력 소비를 절감하는 기술이 개시되어 있다.

통상의 유기 EL 디스플레이 장치의 문제점으로는, 상기 소정 리셋 기간이 필요하며, 스캔 주파수가 증가되는 경우에 발광 기간이 단축되기 때문에 휘도가 떨어진다는 점이 있다. 특히, 상기 잔류 전하는 유기 EL 소자의 발광이 종료된 후에 소정 정전압으로 방전되어야 한다. 또한, R, G, B 디스플레이 컬러 중 하나에 대한 최장의 방전 기간과 상기 리셋 기간을 매치하기 위하여, 상기 리셋 기간이 모든 수단에 의해 길어지게 된다. 즉, 유기 EL 소자의 리셋이 잔류 전하를 접지로 방전함으로써 행해지는 경우에 방전 기간을 단축시킬 수 있다. 그러나, 유기 EL 소자의 전위가 접지 전위에서부터 피크 전류까지 증가되어야 하는 시간 기간이 길어지게 된다. 그러므로, 상기 유기 EL 소자의 실질적인 발광 기간이 단축됨에 따라, 휘도가 떨어지게 된다.

통상의 유기 EL 디스플레이 장치의 다른 문제점으로는, 액정 디스플레이 장치와 같이 단자 핀을 구동하는데 전압 구동이 사용되는 경우에, R, G, B 디스플레이 컬러 사이의 감도상 차이로 인해 휘도 변동이 상당히 커지고 디스플레이의 조절이 어려워진다는 점이 있다. 이러한 이유 때문에, 유기 EL 디스플레이 장치는 전류-구동되어야 한다. 그러나, 전류-구동되는 경우에 R, G, B 컬러의 구동 전류의 발광 효율 비율이 유기 EL 소자의 재료에 따라 달라지며, 예를 들면 R:G:B=6:11:10이다.

이러한 측면에서, 유기 EL 컬러 디스플레이 장치의 전류-구동 회로에 있어서, R, G, B 컬러 각각에 대한 EL 소자의 재료에 따라 R, G, B 컬러 각각의 휘도를 조정함으로써 디스플레이 스크린상에서 화이트 밸런스가 달성된다. 이러한 화이트 밸런스 조정을 실현하기 위하여, 디스플레이 스크린상에서 R, G, B 컬러 각각의 휘도를 조정하는 조정 회로가 제공되어 있다.

일반적으로, 통상의 유기 EL 디스플레이 장치에서 유기 EL 디스플레이 장치의 전류-구동 회로는 R, G, B 디스플레이 컬러에 대한 기준 전류를 증폭함으로써 각 컬럼라인 핀에 접속된 유기 EL 소자를 구동하는 구동 전류를 생성한다. 또한, 화이트 밸런스를 달성하기 위한 구동 전류의 조정은 R, G, B 디스플레이 컬러 각각의 기준 전류를 조정함으로써 행해진다.

R, G, B 컬러 각각의 기준 전류를 조정하기 위하여, 통상의 구동 전류 조정 회로의 기준 전류 발생 회로 각각은, 예컨대 4 비트(bit)의 D/A 컨버터 회로를 포함한다. 또한, 각 R, G, B 디스플레이 컬러에 대한 기준 전류는 각 R, G, B 디스플레이 컬러에 대한 소정 비트의 데이터를, 예컨대 30㎂ 내지 50㎂의 범위내에서 5㎂ 간격으로 설정함으로써 조절된다. 최근 각종 유기 EL 재료가 개발되었으나, D/A 컨버터 회로를 이용하여 실현가능하며, 화이트 밸런스를 달성할 수 있는 휘도 조절은 조절의 동적 범위가 4 비트로 작기 때문에 충분하지 않았다.

그러나, R, G, B 디스플레이 컬러 각각의 휘도를 조절하기 위한 D/A 컨버터 회로의 비트 수가 6 내지 8 비트로 증가한다면, D/A 컨버터 회로가 각 R, G, B 디스플레이 컬러에 대해 설치되어야 하기 때문에 전류 구동 회로의 사이즈도 커지게 된다. 그러므로, 상기 전류 구동 회로를 하나의 칩에 조립하는 것이 어려워진다. 또한, 디스플레이 장치 부품의 소형화도 불가능하게 된다.

발명이 이루고자 하는 기술적 과제

본 발명의 제1 목적은 유기 EL 소자를 정전압으로 리셋하는데 필요한 리셋 기간을 단축함으로써 디스플레이 휘도를 향상시킬 수 있는 유기 EL 패널 구동 회로 및 이 유기 EL 패널 구동 회로를 이용한 유기 EL 디스플레이 장치를 제공하는 것이다.

본 발명의 제2 목적은 화이트 밸런스를 달성하기 위해 행해지는 R, G, B 디스플레이 컬러의 각 기준 전류치를 조정하는 동적 범위가 작은 경우에도 R, G, B 디스플레이 컬러의 정밀한 조정이 가능한 유기 EL 패널 구동 회로 및 이 유기 EL 패널 구동 회로를 이용한 유기 EL 디스플레이 장치를 제공하는 것을 목적으로 한다.

발명의 구성

본 발명의 제1 목적을 달성하기 위하여, 유기 EL 소자를 전류-구동하는 유기 EL 패널 구동 회로는 각 단자 핀에 접속된 애노드를 가진 유기 EL 소자의 잔류 전하를 방전하기 위하여 단자 핀과 제1 전위 라인과의 사이에 접속되며, R, G, B 디스플레이 컬러 각각에 대한 유기 EL 디스플레이 패널의 단자 핀에 대응하게 제공된 적어도 3개의 제1 스위치 회로와, 유기 EL 소자의 애노드를 유기 EL 소자 발광 전압 이하의 소정 전위로 설정하기 위하여 단자 핀과 제2 전위 라인과의 사이에 접속되며 R, G, B 디스플레이 컬러 각각에 대한 단자 핀에 대응하여 제공된 적어도 3개의 제2 스위치 회로와, 각각에 미리 설정된 소정 시간의 기간에 있어서 상기 제1 스위치 회로를 온으로 한 후에 제1 스위치 회로를 오프 하고 그 후의 프리차지 기간 동안에 제2 스위치 회로를 온으로 하는 펄스를 생성하는 펄스 발생 회로를 구비하는 것을 특징으로 한다.

본 발명의 제2 목적을 달성하기 위하여, 상기 펄스 발생 회로에 의해 발생된 펄스는 R, G, B 디스플레이 컬러의 적어도 2개에 대하여 소정 전위를 다르게 하여 화이트 밸런스를 달성하는데 필요한 R, G, B 디스플레이 컬러의 휘도 조정을 행하도록 하는 폭을 가진다.

본 발명의 실시예에서, 상기 리셋 기간은 디스차지 기간 및 프리차지 기간으로 나누어진다. 상기 제1 스위치 회로는 프리차지 기간동안 온으로 되고, 상기 제2 스위치 회로도 프리차지 기간동안 온으로 됨에 따라, 유기 EL 소자의 발광 전압 이하의 소정 전위는 R, G, B 디스플레이 컬러에 대한 유기 EL 소자의 잔류 전하를 접지하여 방전한 후에 유기 EL 소자에서 설정되도록 한다. 그 결과, 유기 EL 소자의 잔류 전하의 방전에 따른 전위차가 유기 EL 소자를 정전압으로 리셋하는 경우보다 커지게 된다. 또한, 유기 EL 소자의 잔류 전하는 단시간내에 급속히 제거된다. 접지 전위에서부터 유기 EL 소자의 발광 전압 이하의 소정 전압까지의 유기 EL 소자를 예비충전한 것이 수 V로 낮기 때문에, 접지 전위에서부터 소정 전압까지 유기 EL 소자를 예비충전하는데 필요한 시간이 짧다. 그 결과, 디스차지 기간과 프리차지 기간의 합인 리셋 시간 기간이 단축된다.

보다 구체적으로, 도 3(a)에 도시된 바와 같이, 유기 EL 구동 회로의 각 컬럼 핀에 접속된 유기 EL 소자를 구동하는 전류의 파형은 통상의 구동 회로와 동일하게 유기 EL 소자가 발광할 수 있도록 예비충전된 전압 이하의 소정 전압에서부터 시작하는 피크 P를 포함한다. 도 3(a)의 경우, 상기 소정 전압은 접지 전위인, 즉 0 V이다.

그러므로, 도 3(a)에 도시된 파형을 가진 구동 전류가 발생되기 전에 유기 EL 소자 각각의 애노드에 대하여 방전 및 예비충전이 행해진다. 이 디스차지 기간 td와 프리차지 기간의 합은 도 3(a)에 도시된 바와 같이 상기 유기 EL 소자를 정전압으로 리셋하는 리셋 기간 T이다. 상기 유기 EL 소자는 상기 기간 T를 거친 후에 디스플레이 기간 D로 진입한다. 피크 구동 전류 P가 디스플레이 기간 D의 초기에 발생되고, 그 후에 정전류 S가 발생된다. 또한, 로우측상에서 스캔 라인의 스위칭은 시간 기간 C에서 실행된다.

또한, 상기 시간 기간 C와 리셋 기간 T와 합은 수평 스캔의 귀선 기간에 대응하는 리셋 기간이다. 상기 디스플레이 기간 D와 리셋 기간의 구획은 (디스플레이 기간 D + 리셋 기간)에 대응하는 (수평 스캔 주파수에 대응하는) 기간을 가진 타이밍 제어 펄스(리셋 제어 펄스)에 의해 실행된다.

도 3(b) 및 도 3(c)에 도시된 바와 같이, 상기 리셋 기간 T는 디스차지 기간 td와 프리차지 기간 (T-td)의 합이다. 상기 디스차지 기간 td에서, 유기 EL 소자의 컬럼측 핀이 디스차지 펄스 Pd에 의해 접지된다. 상기 프리차지 시간 (T-td)에서, 유기 EL 소자의 애노드는 프리차지 펄스 PC에 의해 정전압 VPR로 설정된다. 상기 구동 전류는 유기 EL 소자의 애노드가 정전압 VPR에 설정된 상태에서, 리셋 기간 T후의 다음 디스플레이 기간 D에서 발생된다.

상기 디스플레이 기간 D의 초기에서, 도 3(d)에 도시된 피크 전류 발생 펄스 Pp가 생생된다. 상기 피크 전류 P는 상기 펄스 Pp에 생성되며, 상기 유기 EL 소자의 애노드에 공급된다.

또한, 상기 유기 EL 소자의 캐소드는 로우측 스캔 회로에 의해 스캔됨으로써, 상기 유기 EL 소자의 캐소드의 한 수평 라인이 스캔 대상이 될 때 접지된다. 상기 로우측 스캔에서, 스캔 대상이 아닌 로우 라인은 일반적으로 H(high) 레벨로 설정되어, 이 라인에 접속된 유기 EL 소자가 역바이어스된다.

그 결과, 리셋 기간 T를 단축함으로써 발광 기간을 연장할 수 있게 된다. 그러므로, R, G, B 디스플레이 컬러의 휘도를 향상시킬 수 있고, 고속 디스플레이 스캔에 적합한 디스플레이 장치를 실현할 수 있다.

또한, 상기 리셋 기간 T를 모든 디스플레이 컬러에 대한 디스차지 기간 및 프리차지 기간으로 분할한 후, 상기 디스차지 기간 및 프리차지 기간을 실행함으로써, 유기 EL 소자가 정전압으로 리셋되거나 또는 유기 EL 소자가 접지된 후에 전류 구동이 시작하는 유기 EL 소자의 통상적인 전류-구동 시스템에 비해 상기 리셋 기간을 더욱 단축할 수 있다.

본 발명의 다른 실시예에서, 모든 디스플레이 컬러에 대한 디스차지 기간 및 상기 프리차지 기간은 분리되고, 상기 프리차지 전압은 각 R, G, B 디스플레이 컬러에 대해 각각 다르게 설정된다.

즉, R, G, B 디스플레이 컬러에 대한 디스차지 기간이 다르게 설정됨으로써, R, G, B 디스플레이 컬러 각각에 대한 프리차지 기간 (T-td)내에서 유기 EL 소자가 개별적으로 충전된다. 그러므로, 최종 프리차지 전압이 각 R, G, B 디스플레이 컬러에 대해 다르게 설정된다. 도 3(a), (e), (f)에서 점선은 각각의 구동 전류 파형에 대응하는 구동 전압 파형이다.

구체적으로, 발광 효율이 낮은 R 디스플레이 컬러에 대한 유기 EL 소자의 프리차지 기간 (T-td)은 도 3(c)에 도시된 통상의 프리차지 펄스 Pc를 통해 제공된다. 그러므로, 유기 EL 소자는 유기 EL 소자의 애노드가 정전압 VPR로 설정된 후에 디스플레이 기간 D로 진입한다. 상기 R 디스플레이 컬러에 대한 유기 EL 소자는 소정 피크 전류에 의해 구동된다. 발광 효율이 R 디스플레이 컬러보다 높은 G 또는 B 디스플레이 컬러에 대한 유기 EL 소자의 구동을 위해서는, 도 3(e) 및 (f)에 도시된 바와 같이, 프리차지 기간 tg 또는 tb 후에 프리차지 기간 tg 또는 tb를 더욱 연장한 상태에서 프리차지 펄스 Pcg 또는 Pcb를 통해 기간 (T-tg) 또는 (T-tb) 동안에 예비충전을 실행한다.

그 결과, G, B 디스플레이 컬러에 대한 유기 EL 소자를 구동하기 위한 구동 전류 파형은 각각 도 3(e) 및 (f)에 도시된 바와 같이 된다. 각 프리차지 전압은 정전압 VPR보다 낮게 된다. 그러므로, G 또는 B 디스플레이 컬러에 대한 구동 전류의 피크 전류 P의 상승 엣지(rising edge)는 R 디스플이 컬러의 상승 엣지로부터 지연된다. G 또는 B 디스플레이 컬러에 대한 피크 전류의 폭은 R 디스플레이 컬러의 폭보다 좁아진다. 그 결과, 피크 전류의 기간이 짧아짐에 따라, 발광 기간도 단축된다.

그러므로, G 또는 B 디스플레이 컬러에 대한 유기 EL 소자의 발광 효율이 R 디스플레이 컬러에 대한 발광 효율보다 높을 때, G 또는 B의 휘도가 내려가서, G 또는 B 디스플레이 컬러에 대한 유기 EL 소자의 발광 세기가 R 디스플레이 컬러에 대한 발광 세기에 근접하게 될 수 있다.

이와 같은 측면에서, R, G, B 디스플레이 컬러에 대한 기준 전류의 조정에 있어서 동적 범위가 작은 경우에도 R, G, B 디스플레이 컬러 각각의 프리차지 전압을 조정함으로써, R, G, B 디스플레이 컬러의 화이트 밸런스를 정밀하게 조정할 수 있게 된다.

또한, G 및 B 디스플레이 컬러 사이의 발광 효율의 차가 작기 때문에, G 및 B 디스플레이 컬러에 대한 프리차지 전압의 조정이 동일하게 행해져도 된다. 또한, 추후에 개발될 발광 재료에 따라 달라지므로, R, G, B 디스플레이 컬러에 대한 유기 EL 소자의 발광 효율의 차가 커질 수도 있다. 이 경우, 본 발명에 따라, 펄스 발생 회로는 R, G, B 디스플레이 컬러의 화이트 밸런스를 실현하기 위하여 R, G, B 디스플레이 컬러 중에서 적어도 두개에 대한 소정 전위를 다르게 한 상이한 폭을 가진 펄스를 생성하면 된다.

상술한 목적, 특징 및 장점은 첨부된 도면과 관련한 다음의 상세한 설명을 통하여 보다 분명해 질 것이다. 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하면 다음과 같다.

도 2에 도시된 컬럼 드라이버(10)는 유기 EL 패널의 유기 EL 구동 회로의 역할을 행하는 컬럼 IC 칩으로 형성된다. 상기 컬럼 드라이버(10)는 기준 전류 발생 회로(1)와, R 디스플레이 컬러에 대해 제공된 기준 전류 형성 회로(R-기준 전류 형성 회로) 2R과, G 디스플레이 컬러에 대해 제공된 기준 전류 형성 회로(G-기준 전류 형성 회로) 2G과, B 디스플레이 컬러에 대해 제공된 기준 전류 형성 회로(B-기준 전류 형성 회로) 2B를 구비한다.

각 기준 전류 형성 회로 2R, 2G, 2B는 기준 전류 형성 회로의 입력단으로서 제공된 커런트 미러 회로를 구비한다. 상기 기준 전류 형성 회로 2R, 2G, 2B의 커런트 미러 회로는 기준 전류 발생 회로(1)에 의해 발생된 기준 전류 Iref를 수용하고, 각 R, G, B 디스플레이 컬러에 대응하는 기준 전류 Ir, Ig, Ib를 형성한다. 상기 컬럼 IC 드라이버(10)는 R, G, B, 디스플레이 컬러 각각에 대응하게 제공된 커런트 미러 회로 3R, 3G, 3B를 추가로 포함한다. 상기 커런트 미러 회로 3R, 3G, 3B는 기준 전류 분배기의 역할을 행한다. 각 커런트 미러 회로 3R, 3G, 3B는 기준 전류 Ir, Ig, Ib 중 하나에 의해 구동되는 하나의 입력측 트랜지스터와, 상기 기준 전류를 각 단자 핀에 분배하는 복수의 출력측 트랜지스터를 구비한다.

또한, 기준 전류 형성 회로 2G에 접속된 커런트 미러 회로 3G와, 기준 전류 형성 회로 2B에 접속된 커런트 미러 회로 3B가 기준 전류 형성 회로 2R에 접속된 커런트 미러 회로 3R과 동일한 구성이기 때문에, 각 G 및 B 디스플레이 컬러에 대한 커런트 미러 회로 3G 및 3B는 도 2에 도시되지 않으며, R 디스플레이 컬러에 대한 커런트 미러 회로 3R만의 구성 및 작동을 기술할 것이다.

또한, 각 기준 전류 형성 회로 2R, 2G, 2B는 수 비트, 본 실시예에서는 4 비트의 D/A 컨버터 회로(2)를 구비한다. 화이트 밸런스를 조정하기 위하여, R, G, B 디스플레이 컬러에 대한 유기 EL 소자의 기준 구동 전류 Ir, Ig, Ib의 값은 각 D/A 컨버터 회로(2)에 설정된 데이터에 기초하여 조정된다. 상기 4-비트의 데이터는 장치 외부로부터 입력 데이터로서 MPU(7)에 공급되고, MPU(7)로부터 레지스터(미도시)를 통해 각 D/A 컨버터(2)에 설정된다.

상기 기준 전류 형성 회로 2R은 기준 전류 발생 회로(1)로 인해 발생된 기준 전류 Iref에 의해 구동되으로써, R 디스플레이 컬러에 대한 유기 EL 소자의 기준 구동 전류 Ir을 형성한다. 즉, 커런트 미러 회로 3R의 입력측 트랜지스터 Tra는 상기 기준 전류 Iref에 의해 구동됨으로써, 본 실시예에서는 P채널 MOSFET이며 상기 입력측 트랜지스터 Tra에 커런트-미러 접속된 출력측 트랜지스터 Trb 내지 Trn에서 기준 구동 전류 Ir을 형성한다. 상기 출력측 트랜지스터 Trb 내지 Trn의 소스는 전원 라인 + VDD(=+ 3V)에 접속된다.

상기 트랜지스터 Trb 내지 Trn의 드레인은 각 D/A 컨버터 회로 4R에 접속된다. 상기 트랜지스터 Trb 내지 Trn의 드레인으로부터의 기준 구동 전류는 각 D/A 컨버터 4R을 구동한다. 또한, 기준 전류 형성 회로 3G 및 3B는 기준 구동 전류 Ig 및 Ib를 각각 생성한다.

상기 MPU(7)로부터 제공된 디스플레이 데이터에 응답하여, 각 D/A 컨버터 회로 4R이 기준 전류 형성 회로 2R에 의해 생성된 기준 구동 전류를 증폭함으로써 매 순간마다 휘도에 대응하게 구동 전류 i를 생성한다. 각 D/A 컨버터 회로 4R에 접속된 출력단 전류원 5R은 상기 구동 전류 i에 의해 구동된다. 출력단 전원 5R 각각은 한쌍의 트랜지스터를 가진 커런트 미러 회로(도 1)로 구성되며, R 디스플레이 컬러에 대한 컬럼측 출력 단자 X1 내지 Xm을 통해 상기 구동 전류 i를 R 디스플레이 컬러에 대한 유기 EL 소자의 애노드에 출력한다.

상기 커런트 미러 회로 3R의 최종단 트랜지스터 Trn의 드레인은 그 다음을 구동하도록 연결된 D/A 컨버터 회로 4R에 접속된다. 즉, 상기 D/A 컨버터 회로 4R은 디스플레이 데이터에 따른 출력단 전류원 5R을 구동한다. 상기 출력단 전류원 5R은 IC 칩의 외부 출력 단자(1Ob)에서부터 외부로 공급되는 출력 전류 Iout을 생성한다. 상기 출력 전류 Iout은 다음단에 설치된 컬럼 IC 드라이버에 공급되고, 동일한 구동 전류를 발생하는 모니터 전류에 접속된다. 상기 모니터 전류는 G 또는 B 컬러측상에 제공된 출력단 전류원 중 하나로부터 출력될 수도 있다.

도 1은 상기 컬럼 드라이버(10)와 유기 EL 소자의 단자 전압 리셋 회로(8)와의 관계를 나타내는 도면이다.

도 1에서 G 컬러의 D/A 컨버터 회로 4G와 B 컬러의 D/A 컨버터 회로 4B는 도 2의 D/A 컨버터 회로 4R과 각각 대응한다. 동일하게, G 컬러의 출력단 전류원 5G는 도 2의 R 컬러의 출력단 전류원 5R에 각각 대응한다. 컬럼 핀 9G1, 9R1, 9B1, 9G2, 9R2, ・・・, 9Gm, 8Rm, 9Bm은 컬럼 드라이버(10)의 출력 단자이다. 동일하게, 컬럼 핀 9R1 내지 9Rm은 도 2의 출력 단자 X1 내지 Xm에 대응한다. 상기 컬럼 핀은 로우측 스캔 회로(미도시)에 접속된 캐소드를 가진 유기 EL 소자(11)의 애노드에 접속된다.

상기 단자 전압 리셋 회로(8)는 유기 EL 소자의 애노드의 단자 전압을 정전압에 리셋하는 기능을 행한다. 상기 단자 전압 리셋 회로(8)는 리셋 펄스 발생 회로(81)와, 프로그램형 폭을 가진 리셋 펄스를 생성하는 리셋 펄스 발생 회로(82, 83)와, R, G, B 디스플레이 컬러 각각에 대응하는 프로그램형 정전압 VPR, VPG, VPB를 발생하는 프로그램형 3-단자 정전압 발생 회로(84)와, 리셋 스위치 회로 SR1G, SR1R, SR1B, ・・・SRmG, SRmR, SRmB와, 프리차지 스위치 회로 SP1G, SP1, SP1B, ・・・, SPmG, SPmR, SPmB를 구비한다. 상기 정전압 VPR, VPG, VPB는 VPG<VPR 및 VPB<VPR의 조건을 만족한다.

상기 리셋 펄스 발생 회로(81)는 리셋 기간 T내에서 디스차지 펄스 Pd와 프리차지 펄스 Pc를 생성한다. 상기 프로그램형 리셋 펄스 발생 회로(82)는 상기 리셋 기간 T내에서 디스차지 펄스 PdG와 프리차지 펄스 PcB를 생성한다. 상기 프로그램형 리셋 펄스 발생 회로(83)는 리셋 기간 T내에서 디스차지 펄스 PdB와 프리차지 펄스 PcB를 생성한다.

상기 프로그램형 3-단자 정전압 발생 회로(84)는 3개의 3-단자 정전압 레귤레이터와, R, G, B 디스플레이 컬러 각각에 대응하여 제공된 3개의 D/A로 구성된다. 상기 3-단자 정전압 레귤레이터는 전압 형성 D/A를 수용함으로써 정전압 VPR, VPG, VPB를 각각 생성한다.

상기 프로그램형 3-단자 정전압 발생 회로(84)에 의해 생성된 정전압 VPR, VPG, VPB는 프로그램형 3-단자 정전압 발생 회로(84)에 제공된 MPU 등에 설정된 전압 데이터에 따라 달라진다. 3개의 정전압은 전압 데이터에 대응하게 추후에 조정할 수 있다. 또한, 능동 전류가 증폭기를 가진 3-단자 레귤레이터를 통해 공급될 수 있기 때문에, 큰 프리차지 전류를 생성할 수 있고, 이러한 프리차지 전류의 증가에 대응하게 프리차지 기간을 단축시킬 수 있게 된다.

또한, 프로그램형 3-단자 정전압 발생 회로(84)에 설정된 데이터는 MPU의 불-휘발성 메모리 등에 저장되고, 전원이 온으로 켜진 경우 상기 프로그램형 3-단자 정전압 발생 회로(84)에 설정된다. 이러한 데이터는 외부 MPU로부터의 입력 데이터에 따라 불-휘발성 메모리에 저장된다. 특히, 상기 데이터 입력은 MPU에 실행하고, 불-휘발성 메모리에서의 데이터 기록은 제품 출하시 테스트 단계에서 키보드를 통해 실행함으로써 화이트 밸런스를 조정하는 것이 바람직하다.

모든 리셋 스위치 회로 SR1G, SR1R, SR1B, SR2G, SR2R, SR2B, ・・・, SRmG, SRmR, SRmB의 한 단부는 접지된다. G 디스플레이 컬러에 대한 리셋 스위치 회로 SR1G, SR2G, SR3G, ・・・, SRmG의 다른 단부는 G 컬러에 대한 컬럼 핀 9G1, 9G2, ・・・, 9Gm에 각각 접속된다. 상기 R 컬러에 대한 리셋 스위치 회로 SR1R, SR2R, SR3R, ・・・, SRmR의 다른 단부는 R 컬러에 대한 컬럼 핀 9R1, 9R2, ・・・, 9Rm에 각각 접속된다. 동일하게, B 컬러에 대한 리셋 스위치 회로 SR1B, SR2B, SR3B, ・・・, SRmB의 다른 단부는 B 컬러에 대한 컬럼 핀 9B1, 9B2, ・・・, 9Bm에 각각 접속된다.

G 컬러에 대한 프리차지 스위치 회로 SP1G, SP2G, SP3G, ・・・, SPmG의 한 단부는 프로그램형 3-단자 정전압 발생 회로(84)의 정전압 VPG에 있는 전압 라인 84G에 접속된다. 또한, 상기의 다른 단부는 G 컬러에 대한 컬럼 핀 9G1, 9G2, ・・・, 9Gm에 각각 접속된다.

R 컬러에 대한 프리차지 스위치 회로 SP1R, SP2R, SP3R, ・・・, SPmR의 한 단부는 프로그램형 3-단자 정전압 발생 회로(84)의 정전압 VPR에 있는 전압 라인 84R에 접속된다. 또한, 상기의 다른 단부는 R 컬러에 대한 컬럼 핀 9R1, 9R2, ・・・, 9Rm에 각각 접속된다.

B 컬러에 대한 프리차지 스위치 회로 SP1B, SP2B, SP3B, ・・・, SPmB의 한 단부는 프로그램형 3-단자 정전압 발생 회로(84)의 정전압 VPB에 있는 전압 라인 84B에 접속된다. 또한, 상기의 다른 단부는 B 컬러에 대한 컬럼 핀 9B1, 9B2, ・・・, 9Bm에 각각 접속된다.

상기 리셋 펄스 발생 회로(81)는 상기 디스플레이 펄스 Pd를 R 컬러에 대한 리셋 스위치 회로 SR1R, ・・・, SRmR에 공급하고, 프리차지 펄스 Pc를 R 컬러에 대한 프리차지 스위치 회로 SP1R, SP2R, ・・・, SPmR에 공급한다. 상기 프로그램형 리셋 펄스 발생 회로(82)는 디스플레이 펄스 PdG를 G 컬러에 대한 리셋 스위치 회로 SR1G, ・・・, SRmG에 공급하고, 프리차지 펄스 PcG를 G 컬러에 대한 프리차지 스위치 회로 SP1G, SP2G, ・・・, SPmG에 공급한다. 상기 프로그램형 리셋 펄스 발생 회로(83)는 디스플레이 펄스 PdB를 B 컬러에 대한 리셋 스위치 회로 SR1B, ・・・, SRmB에 공급하고, 프리차지 펄스 PcB를 B 컬러에 대한 프리차지 스위치 회로 SP1B, SP2B, ・・・, SPmB에 공급한다.

이러한 스위치 회로는 디스차지 펄스 및 프리차지 펄스의 폭에 따른 기간내에서 온으로 된다.

도 3(a)에 도시된 바와 같이, 귀선 기간에 따른 리셋 기간(기간 C+ 리셋 기간 T)과 디스플레이 기간 D에서, R 컬러에 대한 프리차지 펄스 Pd의 펄스폭은 디스차지 기간 td에 대응한다. 상기 리셋 스위치 회로 SR1R, SR2R, ・・・, SRmR은 디스차지 펄스 Pd 동안 온으로 된다. 프리차지 펄스 Pc와 프리차지 스위치 회로 SP1R, ・・・, SPmR의 폭에 대응하는 나머지 기간 (T-td)은 기간 (T-td) 동안에 온으로 된다.

그 결과, 유기 EL 소자의 애노드 단자는 상기 애노드 단자가 접지된 후에 프리차지 전압 VPR로 설정된다.

한편, G 컬러에 대응하는 디스차지 펄스 PdG의 펄스폭은 디스차지 기간 tg에 대응한다. 상기 리셋 스위치 회로 SR1G, SR2G, ・・・, SRmG는 디스차지 펄스 Pd 동안 온으로 된다. 나머지 기간 (T-tg)는 tg>td 인 프리차지 펄스 PcG의 폭에 대응한다.

그 결과, 도 3(e)에 도시된 바와 같이, 프리차지 기간 (T-tg)에 의해 결정되며 프리차지 전압보다 낮은 소정 전압 또는 프리차지 전압 VPG는 유기 EL 소자의 애노드가 접지된 후에 결정된다. 상기 프리차지 전압 VPG는 프리차지 전압 VPR보다 낮다.

B 컬러에 대한 디스차지 펄스 PdB의 펄스폭은 디스차지 기간 tb에 대응한다. 상기 리셋 스위치 회로 SR1B, SR2B, ・・・, SRmB는 디스차지 펄스 PdB 동안 온으로 된다. 나머지 기간 (T-tb)은 프리차지 펄스 PcB의 펄스폭에 대응한다. 상기 프리차지 스위치 회로 SP1B, ・・・, SPmB는 기간 (T-tb) 동안 온으로 된다.

그 결과, 도 3(f)에 도시된 바와 같이, 프리차지 기간 (T-tb)에 의해 결정되며, 프리차지 전압보다 낮은 소정 전압 또는 프리차지 전압 VPB는 유기 EL 소자의 애노드가 접지된 후에 결정된다. 상기 프리차지 전압 VPB는 프리차지 전압 VPR보다 낮다.

상술된 바와 같이, B 또는 G 컬러에 대한 프리차지 전압이 R 컬러에 대한 프리차지 전압보다 낮기 때문에, B 또는 G 컬러에 대한 피크 전류의 상승은 R 컬러에 대한 상승에 대해 지연된다. 그러므로, B 또는 G 컬러에 대한 발광 기간이 R 컬러에 대한 발광 기간보다 단축됨에 따라, G 또는 B 컬러에 대한 유기 EL 소자의 발광 효율이 R 컬러보다 높은 경우에 G 또는 B 컬러의 휘도를 낮출 수 있게 된다. 그 결과, G 또는 B 컬러에 대한 휘도를 R 컬러에 대한 휘도에 근접시킬 수 있게 되고, 이에 따라 R, G, B 컬러에 대한 기준 전류의 동적 범위가 작은 경우에도 R, G, B 디스플레이 컬러에 대한 휘도에 근거한 화이트 밸런스 조정이 용이하게 행해질 수 있다.

상술된 바와 같이, 본 발명에 따른 유기 EL 구동 회로의 프로그램형 3-단자 정전압 발생 회로(84)는 3개의 프로그램형 레귤레이터가 구비된다. 그러나, 상기 프로그램형 3-단자 정전압 발생 회로(84)는 단일의 프로그램형 3-단자 레귤레이터로 구성되어 R, G, B 컬러에 대한 프리차지 전압을 동일하게 한다. 이와 같은 경우에, 도 3(a)에 도시된 구동 전류 파형이 적용된다.

G 및 B 디스플레이 컬러에 대한 프리차지 펄스와 디스차지 펄스가 독립형 회로로 제공되는 경우에도, G 및 B의 발광 재료에 따라 달라지는 G 및 B 디스플레이 컬러 사이의 발광 효율의 차가 상당히 작기 때문에 단일의 프로그램형 정전압 발생 회로를 이용하여 상기 프리차지 펄스와 디스차지 펄스를 제어할 수 있다.

또한, R 컬러에 대한 프리차지 전압이 결정된 정전압 VPR은 R 컬러의 발광 효율에 따라 유기 EL 소자가 발광하지 않는 정도의 높은 전압치로 설정될 수도 있다.

또한, 상기 프로그램형 3-단자 정전압 발생 회로(84)는 단순한 정전압 발생 회로이기도 한다.

또한, 유기 EL 패널의 단자 핀과 이 단자 핀에 접속된 컬럼 드라이버 IC의 출력 핀은 본래 입체화되어 있기 때문에, 상기 단자들은 상술한 명세서 및 첨부한 청구항에서 개별적으로 기술하지 않는다.

본 발명의 바람직한 실시예들은 예시의 목적을 위해 개시된 것이며, 당업자라면 본 발명의 사상과 범위안에서 다양한 수정, 변경, 부가 등이 가능할 것이며, 이러한 수정 변경 등은 이하의 청구항의 범위에 속하는 것으로 보아야 할 것이다.

발명의 효과

본 발명에 따르면, 발광 기간을 단축함으로써, R, G, B 컬러의 휘도를 향상시킬 수 있게 되고, 특히 고속 디스플레이 스캔에 적합한 디스플레이 장치를 실현할 수 있다.

또한, R, G, B 컬러에 대한 기준 전류의 조정 범위의 동적 범위가 작은 경우에도, R, G, B 컬러의 화이트 밸런스 조정을 용이하게 행할 수 있다.

도면의 간단한 설명

도 1은 본 발명의 실시예에 따른 유기 EL 패널의 유기 EL 구동 회로를 나타내는 블록 회로도.

도 2는 도 1에 도시된 유기 EL 패널의 컬럼 드라이버를 나타내는 블록 회로도.

도 3(a) 내지 3(f)은 상기 유기 EL 패널의 단자 핀을 구동하는 전류의 파형을 나타내는 도면.

<도면의 주요 부분에 대한 부호의 설명>

1 : 기준 전류 발생 회로 2R, 2G, 2B : 기준 전류 형성 회로

3 : 커런트 미러 회로 4R, 4G, 4B : D/A 컨버터 회로

5R, 5G, 5B : 출력단 전류원 6 : 레지스터

7 : MPU 8 : 단자 전압 리셋 회로

81 : 리셋 펄스 발생 회로

82, 83 : 프로그램형 리셋 펄스 발생 회로

84 : 프로그램형 정전압 발생 회로

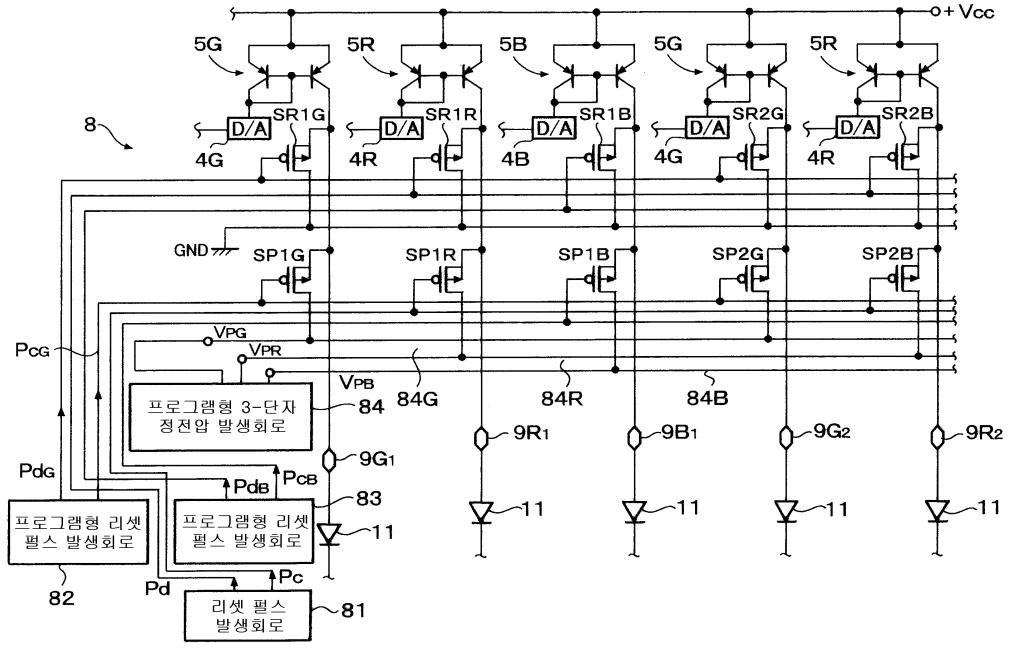
SR1G, SR1R, SR1B, SR2G, SR2R, SR2B, ・・・, SRmG, SRmR, SRmB : 리셋 스위치 회로

SP1G, SP1R, SP1B, SP2G, SP2R, SP2B, ・・・, SPmG, SPmR, SPmB : 프리차지 스위치 회로

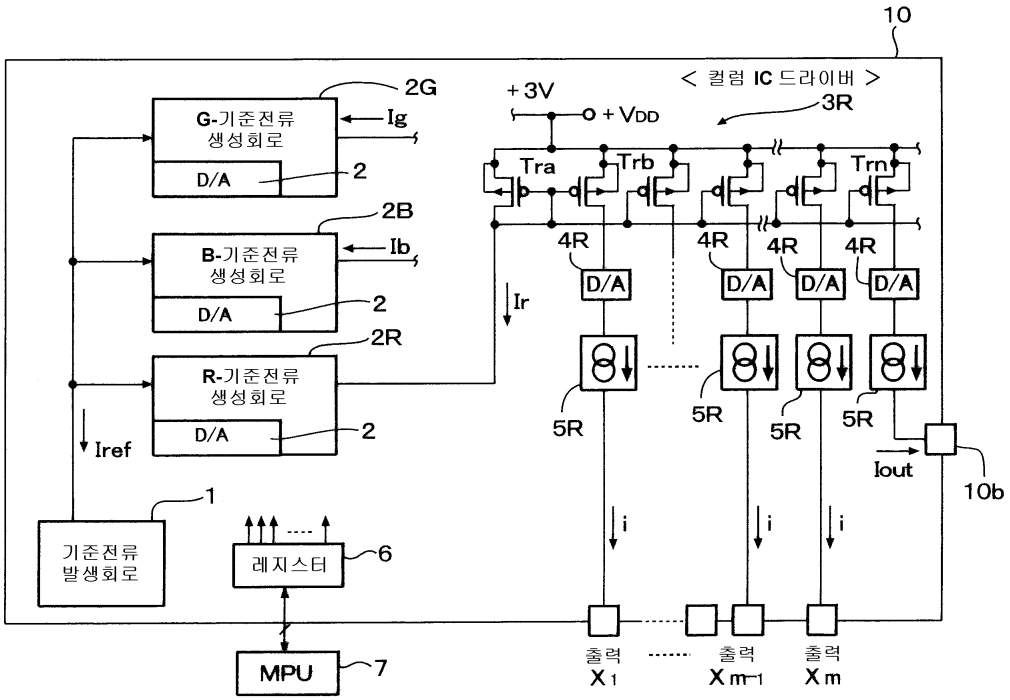
10 : 컬럼 IC 드라이버 Tr1～Trk, Tra～Trn : 트랜지스터

도면

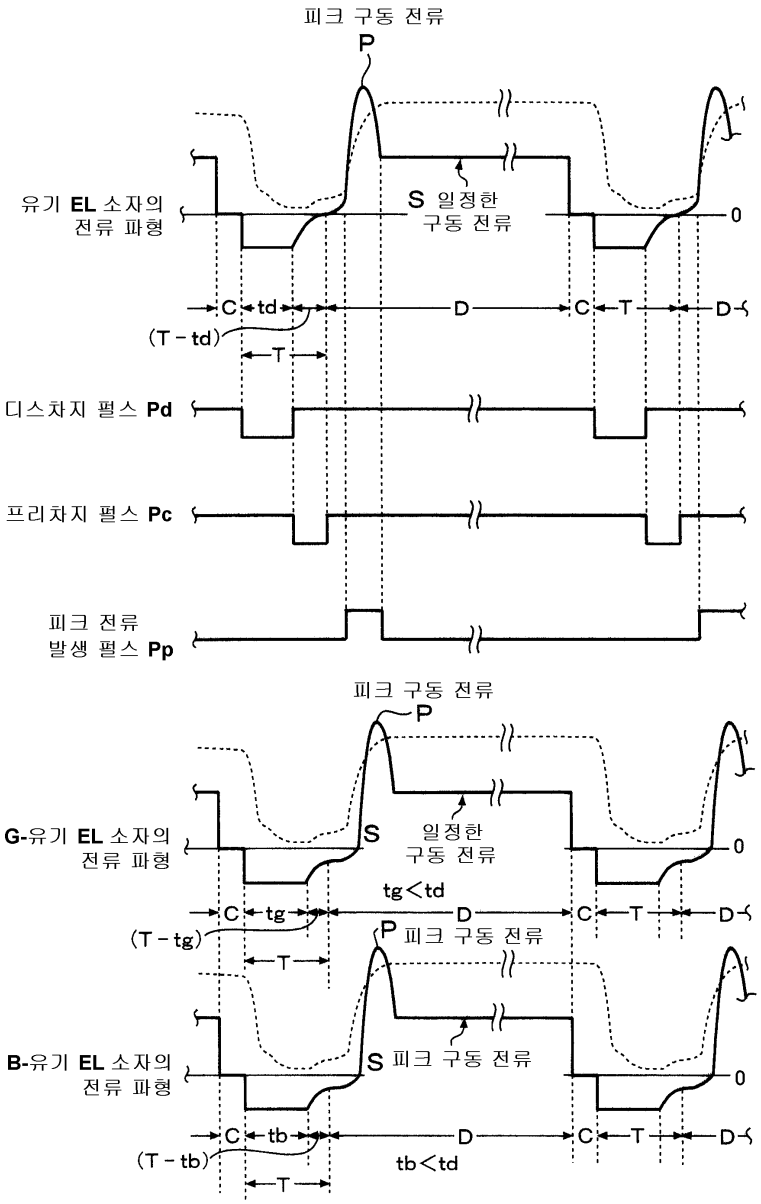
도면1


+Vcc
5G
5R
5B
5G
5R
8
D/A
SR1G
SR1R
SR1B
SR2G
SR2B
4G
4R
4B
4G
4R
GND
SP1G
SP1R
SP1B
SP2G
SP2B
VPG
VPR
VPB
PCG
84G
84R
84B
프로그램형 3-단자 정전압 발생회로
84
9G1
9R1
9B1
9G2
9R2
PdG
PdB
PCB
83
11
프로그램형 리셋 펄스 발생회로
프로그램형 리셋 펄스 발생회로
82
Pd
Pc
리셋 펄스 발생회로
81

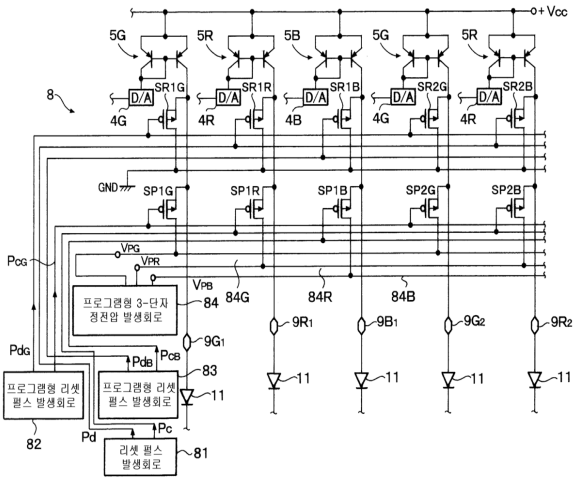
도면2


10
< 컬럼 IC 드라이버 >
+3V
+VDD
3R
2G
G-기준전류 생성회로
Ig
D/A
2
2B
B-기준전류 생성회로
Ib
2R
R-기준전류 생성회로
Tra
Trb
Trn
4R
Ir
Iref
5R
Iout
10b
1
기준전류 발생회로
레지스터
6
MPU
7
i
출력 X1
출력 Xm-1
출력 Xm

도면3


피크 구동 전류
P
유기 EL 소자의
전류 파형
S 일정한
구동 전류
0
C
td
D
C
T
D
(T - td)
T
디스차지 펄스 Pd
프리차지 펄스 Pc
피크 전류
발생 펄스 Pp
피크 구동 전류
P
G-유기 EL 소자의
전류 파형
S
일정한
구동 전류
0
tg < td
C
tg
D
C
T
D
(T - tg)
T
P 피크 구동 전류
B-유기 EL 소자의
전류 파형
S 피크 구동 전류
0
C
tb
D
C
T
D
(T - tb)
T
tb < td

专利名称(译)	有机EL面板驱动电路和使用其的有机EL显示装置		
公开(公告)号	KR100681574B1	公开(公告)日	2007-02-09
申请号	KR1020040040760	申请日	2004-06-04
[标]申请(专利权)人(译)	罗姆股份有限公司 罗穆亚尔德是部分株式会社		
申请(专利权)人(译)	罗穆亚尔德株式会社		
当前申请(专利权)人(译)	罗穆亚尔德株式会社		
[标]发明人	KITAHARA SHINJI		
发明人	KITAHARA,SHINJI		
IPC分类号	G09G3/30 G09G3/32		
CPC分类号	G09G2310/061 G09G2310/0251 G09G2310/027 G09G3/3283 G09G2320/0606 G09G2320/0666		
优先权	2003161942 2003-06-06 JP		
其他公开文献	KR1020040108615A		
外部链接	Espacenet		

摘要(译)

目的：提供一种用于驱动有机EL（电致发光）面板的电路和一种使用该驱动有机EL面板的电路的有机EL显示装置，其具有改善的发光性，以通过缩短复位有机EL器件所需的复位周期来改善显示发光。恒定电压。