

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/30 (2006.01) G09G 3/20 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년09월15일 10-0624115 2006년09월07일
---	-------------------------------------	--

(21) 출원번호 (22) 출원일자	10-2005-0074968 2005년08월16일	(65) 공개번호 (43) 공개일자
------------------------	--------------------------------	------------------------

(73) 특허권자	삼성에스디아이 주식회사 경기 수원시 영통구 신동 575
(72) 발명자	정보용 경기 용인시 기흥읍 공세리 삼성SDI중앙연구소
(74) 대리인	박상수

심사관 : 최정운

(54) 유기전계발광장치의 발광제어 구동장치

요약

유기전계발광장치에 사용되는 발광제어 구동장치가 개시된다. 발광제어 구동장치는 다수개의 플립플롭들을 가진다. 각각의 플립플롭은 2개의 입력을 선택적으로 수신하고, 수신된 입력 레벨을 시프트한다. 또한, 시프트된 신호를 인접하는 플립플롭에 공급하며, 이를 반전하여 발광제어신호로 사용한다. 수신된 입력 레벨을 시프트하기 위해 상기 발광제어 구동장치는 동일한 전도 타입의 트랜지스터들로 구성된 레벨 시프트를 가진다. 따라서, 소비 전력을 절감할 수 있다.

대표도

도 1

명세서

도면의 간단한 설명

도 1은 본 발명의 바람직한 실시예에 따른 발광제어 구동장치를 도시한 회로도이다.

도 2는 본 발명의 바람직한 실시예에 따라 상기 도 1에 도시된 레벨시프트를 도시한 회로도이다.

도 3은 본 발명의 바람직한 실시예에 따라 상기 도 1에 도시된 발광제어 구동장치의 동작을 설명하기 위한 타이밍도이다.

* 도면의 주요부분에 대한 부호의 설명 *

110 : 제1 플립플롭 111 : 제1 스위칭부

113 : 레벨 시프트 115 : 제2 스위칭부

117 : 인버터

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기전계발광장치에 관한 것으로, 더욱 상세하게는 유기전계발광장치에 구비되는 발광제어 구동장치에 관한 것이다.

발광제어 구동장치는 능동 매트릭스 방식의 화소에 발광 제어 신호를 공급한다. 즉, 데이터 라인을 통해 데이터 신호가 화소에 저장되고, 발광 제어 신호의 공급에 의해 데이터 신호에 반응하는 구동 전류가 유기전계발광소자를 흐르게 된다. 따라서, 발광 제어 신호는 유기 발광층을 가지는 유기전계발광소자의 발광 동작을 제어하며, 발광 시간을 제어하는 역할을 수행한다.

상기 발광제어 구동장치는 통상적으로 시프트 레지스터로 이루어진다. 시프트 레지스터는 다수의 플립플롭들을 가지며, 각각의 플립플롭에 저장된 데이터를 클럭신호에 동기하여 좌측 또는 우측에 연결된 플립플롭에 전달한다.

시프트 레지스터는 일본 공개 특허 제2001-083941호, 일본 등록 특허 제 1994-138838호 및 일본 공개 특허 2004-152482호에 개시되어 있다.

상기 일본 공개 특허 제2001-083941호는 액정표시장치에 사용되는 시프트 레지스터를 개시한다. 액정표시장치에 제공되는 시프트 레지스터는 콘트라스트의 감소를 방지하기 위한 구조를 취하고 있다. 또한, 일본 등록 특허 제1994-138838호는 액정표시장치에 사용되는 시프트 레지스터를 개시한다. 개시된 시프트 레지스터는 소비전력을 감소시키고, 신호의 전송시간을 감소시키기 위해 구비된다. 상기 일본 공개 특허 제2004-152482호는 화상표시장치에 사용되는 시프트 레지스터를 개시한다. 상기 시프트 레지스터는 출력신호의 펄스폭을 임의로 변경되도록 구비된다.

상술한 시프트 레지스터들은 액정표시장치에 주사 신호를 공급하기 위해 구비되는 것이므로, 그 적용범위가 액정표시장치로 한정된다.

자발광 소자인 유기전계발광장치는 주사신호를 각각의 화소에 공급하며, 주사신호에 의해 선택된 화소에 대해 데이터 신호를 인가하여 유기전계발광소자에 흐르는 구동전류를 설정할 수 있다. 또한, 구동전류가 상기 유기전계발광소자를 흐르는지의 여부는 발광 제어 신호에 따라 결정된다. 상기 발광 제어 신호는 발광제어 구동장치로부터 각각의 화소에 공급된다.

데이터 신호의 저장 및 발광 제어 신호에 따른 발광 동작의 제어를 위해 각각의 화소는 능동 회로를 구비한다. 상기 능동 회로는 PMOS 트랜지스터로 구성됨이 일반적이다. 경우에 따라서는 능동 회로가 NMOS 트랜지스터로 구성될 수도 있다. 다만, 능동 회로를 구성하는 트랜지스터들은 동일한 전도타입을 가진다.

또한, 발광제어 구동장치는 단결정 실리콘 기판상에 형성될 수도 있으며, 유기전계발광장치와 동일한 기판상에 형성될 수도 있다. 단결정 실리콘 기판상에 형성되는 발광제어 구동장치는 CMOS 트랜지스터들을 이용하는 것이 일반적이므로, 동작시의 전력소모가 최소화된다. 그러나, 유기전계발광장치와 동일한 기판상에 형성되는 발광제어 구동장치의 경우, 동일한 전도타입을 가지는 다수의 트랜지스터들로 구성되어야 하므로, 소비전력이 문제가 된다.

발명이 이루고자 하는 기술적 과제

상기와 같은 문제점을 해결하기 위한 본 발명의 목적은 단순한 구성을 가지면서 동일한 전도타입을 가지는 발광제어 구동장치를 제공하는데 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위한 본 발명은, 다수의 플립플롭들로 구성된 유기전계발광장치의 발광제어 구동장치에 있어서, 각각의 플립플롭은, 반전된 클럭 신호에 따라 입력신호 및 반전된 입력신호를 수신하기 위한 제1 스위칭부; 상기 제1 스위칭부로부터 전송되는 입력신호 및 반전된 입력신호를 수신하고, 입력신호의 레벨을 반전하기 위한 레벨시프트; 클럭 신호에 따라 상기 레벨시프트의 출력신호를 수신하고, 상기 수신된 레벨시프트의 출력신호를 인접한 플립플롭에 전송하기 위한 제2 스위칭부; 및 상기 제2 스위칭부의 출력신호를 반전하여 상기 플립플롭의 출력신호를 생성하고, 상기 출력신호를 상기 인접한 플립플롭에 전송하기 위한 인버터를 포함하는 것을 특징으로 하는 유기전계발광장치의 발광제어 구동장치를 제공한다.

이하, 본 발명에 따른 바람직한 실시예를 첨부된 도면을 참조하여 상세하게 설명한다.

실시예

도 1은 본 발명의 바람직한 실시예에 따른 발광제어 구동장치를 도시한 회로도이다.

도 1을 참조하면, 발광제어 구동장치는 다수의 플립플롭들을 가진다. 즉, 제1 플립플롭(110)은 입력신호 IN 및 반전된 입력신호 /IN을 수신하고, 수신된 신호를 클럭신호 CLK 및 반전된 클럭신호 /CLK에 동기하여 출력한다. 제1 플립플롭(110)의 출력신호 OUT1은 제2 플립플롭(130)에 입력된다.

제2 플립플롭(130)은 제1 플립플롭(110)의 출력신호 OUT1 및 반전된 출력신호 /OUT1을 수신하고, 클럭신호 CLK 및 반전된 클럭신호 /CLK에 동기하여 출력한다. 상술한 제2 플립플롭(130)의 시프트 동작은 제3 플립플롭(150)에도 동일하게 적용된다.

또한, 상기 도 1에서는 발광제어 구동장치가 3개의 플립플롭들(110, 130, 150)로 구성된 것으로 도시되었으나, 플립플롭의 수는 요구되는 발광 제어 신호의 수에 상응하여 구비된다.

각각의 플립플롭은 제1 스위칭부(111), 레벨시프트(113), 제2 스위칭부(115) 및 인버터(117)를 가진다.

제1 스위칭부(111)는 2개의 트랜지스터들로 구성된다. 또한, 상기 트랜지스터들은 PMOS 트랜지스터들이 바람직하다. 각각의 트랜지스터의 게이트 단자에는 반전된 클럭신호 /CLK가 인가된다. 반전된 클럭신호 /CLK가 로우 레벨인 경우, 제1 스위칭부(111)의 트랜지스터들은 턴온된다. 예컨대, 제1 플립플롭(110)은 반전된 클럭신호 /CLK가 로우 레벨인 경우, 입력신호 IN 및 반전된 입력신호 /IN을 수신하고, 이를 레벨시프트(113)에 전달한다.

레벨시프트(113)는 제1 스위칭부(111)로부터 전달되는 신호를 수신하고, 이를 반전하여 출력한다. 제1 플립플롭(110)의 경우, 반전된 클럭신호 /CLK의 로우 레벨에서 입력된 입력신호 IN 및 반전된 입력신호 /IN은 레벨시프트(113)로 입력된다. 반전된 입력신호 /IN은 레벨시프트(113)의 출력 임피던스를 조절하는데 이용되며, 상기 레벨시프트(113)는 입력신호 IN을 반전하여 출력한다.

제2 스위칭부(115)는 1개의 트랜지스터로 구성된다. 제2 스위칭부(115)를 이루는 트랜지스터의 게이트 단자에는 클럭신호 CLK가 인가된다. 제1 플립플롭(110)에서 클럭신호 CLK가 로우 레벨인 경우, 제2 스위칭부(115)의 트랜지스터는 턴온되고, 레벨시프트(113)의 출력을 인버터(117)에 공급한다.

또한, 상기 제1 스위칭부(111)의 트랜지스터들의 게이트 단자들에 인가되는 신호와 제2 스위칭부(115)의 게이트 단자에 인가되는 신호는 서로 교환되어 인가될 수 있다. 즉, 제1 스위칭부(111)의 트랜지스터들의 게이트 단자들에 클럭신호 CLK가 인가되고, 제2 스위칭부(115)의 트랜지스터의 게이트 단자에는 반전된 클럭신호 /CLK가 인가될 수도 있다.

제1 플립플롭(110)에서, 제2 스위칭부(115)의 출력신호는 인버터(117)로 인가되며, 제2 플립플롭(130)에 인가된다. 인버터(117)로 인가된 신호는 반전되어 출력된다. 인버터(117)의 출력은 제2 플립플롭(130)의 입력신호로서 사용된다. 즉, 제1 플립플롭(110)의 제2 스위칭부(115)의 출력은 제2 플립플롭(130)의 반전된 입력신호로 사용되며, 제1 플립플롭(110)의 인버터(117)의 출력은 제2 플립플롭(130)의 입력신호로 사용된다. 또한, 제1 플립플롭(110)의 제2 스위칭부(115)의 출력신호와 인버터(117)의 출력신호는 서로 반전된 관계에 있다.

제2 플립플롭(130)의 구성은 제1 플립플롭(110)의 구성과 동일하다. 다만, 제2 플립플롭(130)의 입력신호 및 반전된 입력신호는 제1 플립플롭(110)으로부터 공급된다. 따라서, 제1 플립플롭(110)의 출력에 비해 제2 플립플롭(130)은 1클럭 지연된 신호를 출력한다.

도 2는 본 발명의 바람직한 실시예에 따라 상기 도 1에 도시된 레벨시프트를 도시한 회로도이다.

도 2를 참조하면, 상기 레벨시프트는 양의 전원 전압인 VDD 레일과 음의 전원 전압인 VSS 레일 사이에 배치된다. 또한, 레벨시프트는 4개의 트랜지스터들 Q1, Q2, Q3 및 Q4를 가진다.

트랜지스터 Q1은 VDD 레일과 노드 N1 사이에 연결된다. 또한, 트랜지스터 Q1의 게이트 단자에는 입력 신호 IN이 인가된다. 트랜지스터 Q2는 노드 N1 및 노드 N2 사이에 연결된다. 또한, 트랜지스터 Q2의 게이트 단자에는 입력 신호 IN이 인가된다. 즉, 입력 신호 IN은 트랜지스터 Q1의 게이트 단자 및 트랜지스터 Q2의 게이트 단자에 공통으로 인가된다. 트랜지스터 Q3은 노드 N1과 VSS 레일 사이에 연결된다. 또한, 트랜지스터 Q3의 게이트 단자는 노드 N2에 연결된다. 트랜지스터 Q4는 노드 N2와 VSS 레일 사이에 연결된다. 또한, 트랜지스터 Q4의 게이트 단자에는 반전된 입력 신호 /IN이 인가된다.

또한, 상기 도 2에 도시된 레벨시프트는 노드 N1과 노드 N2 사이에 연결된 커패시터 C를 더 구비할 수 있다. 상기 커패시터 C는 노드 N1 및 노드 N2의 전압을 일시 저장하는 역할을 수행한다.

예컨대, 입력 신호 IN이 하이 레벨이고, 반전된 입력 신호 /IN이 로우 레벨인 경우, 트랜지스터 Q1 및 트랜지스터 Q2는 오픈된다. 또한, 로우 레벨을 가지는 반전된 입력 신호 /IN에 의해 트랜지스터 Q4는 턴온된다. 트랜지스터들 Q1 및 Q2가 오픈된 상태이므로, VDD 레일로부터의 전류 공급은 차단된 상태이다. 따라서, 트랜지스터 Q4는 트라이오드 영역에서 동작하며, 소스-드레인 사이의 전압차는 실질적으로 0V가 된다. 노드 N2의 전압은 VSS가 되며, 트랜지스터 Q3은 다이오드 연결된 구조가 된다. 다이오드 연결된 트랜지스터 Q3에 의해 노드 N1은 로우 레벨이 된다. 노드 N1의 로우 레벨 전압값은 $VSS + |V_{th}|$ 가 된다. 상기 $|V_{th}|$ 는 트랜지스터 Q3의 문턱 전압의 절대치이다.

또한, 입력 신호 IN이 로우 레벨이고, 반전된 입력 신호 /IN이 하이 레벨인 경우, 트랜지스터 Q1 및 트랜지스터 Q2는 턴온된다. 또한, 하이 레벨을 가지는 반전된 입력 신호 /IN에 의해 트랜지스터 Q4는 턴오프된다. 턴온된 트랜지스터 Q1에 의해 노드 N1은 하이 레벨을 유지하고, 턴온된 트랜지스터 Q2에 의해 노드 N2 또한 하이 레벨을 가진다. 노드 N2에 하이 레벨이 인가되므로 트랜지스터 Q3은 턴오프된다. 따라서, VSS 레일로 유입되는 전류 경로는 턴오프된 트랜지스터 Q3 및 트랜지스터 Q4에 의해 차단된다. 또한 노드 N1이 하이 레벨을 가지므로, 입력 신호 IN이 로우 레벨인 경우, 레벨시프트는 하이 레벨을 출력한다. 또한, 트랜지스터 Q1은 트라이오드 영역에서 동작하므로 하이 레벨이 가지는 전압값은 실질적으로 VDD와 동일하다.

상술한 레벨시프트의 동작을 살펴보면, 출력이 로우 레벨을 유지하거나 하이 레벨을 유지하더라도, VDD 레일과 VSS 레일 사이의 전류 경로는 차단된다. 따라서, CMOS로 레벨시프트를 구성하는 경우처럼 레벨시프트의 전력소모는 감소될 수 있다.

또한, 반전된 입력 신호 /IN은 출력단인 노드 N1의 임피던스를 조절하는데 사용된다. 즉, 반전된 입력 신호 /IN이 로우 레벨인 경우, 트랜지스터들 Q3, Q4가 턴온되고, 트랜지스터들 Q1, Q2가 턴오프된다. 턴오프된 트랜지스터들에 의해 출력단에서 바라보는 임피던스는 매우 높은 값을 유지하게 된다. 또한, 반전된 입력 신호 /IN이 하이 레벨인 경우, 트랜지스터들 Q3, Q4는 턴오프되므로, 출력단에서 바라보는 임피던스는 높은 값을 유지하게 된다.

도 3은 본 발명의 바람직한 실시예에 따라 상기 도 1에 도시된 발광제어 구동장치의 동작을 설명하기 위한 타이밍도이다.

도 1 및 도 3을 참조하면, 반전된 클럭 /CLK의 제1주기 로우 레벨에서 제1 스위칭부(111)는 입력 신호 IN 및 반전된 입력 신호 /IN을 수신한다. 또한, 제1 스위칭부(111)를 통과한 신호들은 레벨 시프트(113)에 입력된다. 레벨 시프트(113)는 입력 신호 IN을 반전하여 출력한다. 반전된 클럭 신호 /CLK의 로우 레벨에서 수신된 입력신호 IN은 레벨 시프트(113)에 의해 반전되고, 클럭 신호 CLK의 제2주기 하강 에지에서 샘플링된다. 예컨대, 입력 신호 IN이 클럭 신호 CLK의 제2주기 하강 에지에서 로우 레벨을 가지는 경우, 제2 스위칭부(115)는 레벨 시프트(113)의 출력을 샘플링한다. 샘플링된 신호는 제2 플립플롭(130) 및 인버터(117)에 입력된다. 인버터(117)에 입력된 신호는 반전되어 제1 발광 제어 신호 OUT1이 된다.

반전된 클럭 신호 /CLK의 제2주기의 로우 레벨 기간동안, 입력 신호 IN은 하이 레벨을 유지한다. 하이 레벨의 입력신호 IN은 레벨 시프트(113)에 의해 로우 레벨을 가진 신호로 제2 스위칭부(115)에 인가된다. 제2 스위칭부(115)는 클럭 신호

CLK의 제3주기 하강 에지에서 로우 레벨을 가지는 레벨 시프트(113)의 출력신호를 샘플링한다. 따라서, 클럭 신호 CLK의 제3주기 하강 에지에서 제2 스위칭부(115)는 로우 레벨을 출력하고, 제1 플립플롭(110)의 출력신호 OUT1은 클럭 신호 CLK의 하강에지에서 하이 레벨로 변환한다.

제1 플립플롭(110)의 제2 스위칭부(115)의 출력신호 및 제1 플립플롭(110)의 출력신호 OUT1은 제2 플립플롭(130)에 입력된다. 즉, 제2 스위칭부(115)의 출력신호는 제2 플립플롭(130)의 반전된 입력신호가 되며, 제1 플립플롭(110)의 출력신호 OUT1은 상기 제2 플립플롭(130)의 입력신호가 된다. 제2 플립플롭(130)은 반전된 클럭신호 /CLK의 제2주기 로우 레벨 기간동안 출력신호 OUT1을 수신하고, 클럭신호 CLK의 제3주기 로우 레벨에서 출력신호 OUT1의 반전된 신호를 샘플링하고, 출력한다. 따라서, 제2 플립플롭의 출력신호 OUT2는 상기 제1 플립플롭의 출력신호 OUT1보다 1주기 지연되어 출력된다.

상술한 동작은 제3 플립플롭에도 동일하게 설명될 수 있다. 즉, 제3 플립플롭은 제2 플립플롭의 출력신호 OUT2에 비해 1주기 지연된 출력신호 OUT3을 출력한다.

순차적으로 1주기씩 지연되어 출력된 신호들은 발광 제어 신호들로 이용된다.

각각의 플립플롭에 구비된 레벨시프트는 소비전력을 최소화하도록 구비된다. 즉, 단일한 전도 타입의 트랜지스터들로 구성됨에도 불구하고, CMOS 트랜지스터 구조를 가지는 레벨시프트와 실질적으로 동일한 소모전력의 절감 효과를 가져올 수 있다.

또한, 본 실시예에서는 각각의 플립플롭에 인버터가 구비되는 것으로 개시되었으나, 상기 인버터는 래치의 형태로 구비될 수도 있다. 즉, 인버터와 병렬로 역방향의 인버터가 구비된 래치가 인버터 대신 제공될 수도 있다.

또한, 본 실시예에서 각각의 플립플롭의 출력신호가 1클럭 주기의 듀티를 가지는 것으로 도시되었으나, 이는 입력 신호 IN에 따라 얼마든지 변경가능하다. 즉, 입력 신호의 로우 레벨이 가지는 듀티를 조절하여 플립플롭의 출력신호가 가지는 듀티를 조절할 수 있다.

발명의 효과

상기와 같은 본 발명에 따르면, 동일한 전도 타입을 가지는 트랜지스터들을 이용하여 유기전계발광장치의 발광제어 구동장치를 구성할 수 있다. 또한, 동일한 전도 타입을 가진 트랜지스터들로 구성된다 하더라도 소비 전력은 최소화 될 수 있다. 특히, 과도한 전력 소모의 우려가 있는 레벨 시프트를 본 발명에서 개시된 바와 같이 구성하는 경우, CMOS로 회로를 구성하는 것과 실질적으로 동일한 소모 전력 감소의 효과를 얻을 수 있다.

상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

(57) 청구의 범위

청구항 1.

다수의 플립플롭들로 구성된 유기전계발광장치의 발광제어 구동장치에 있어서, 각각의 플립플롭은,

반전된 클럭 신호에 따라 입력신호 및 반전된 입력신호를 수신하기 위한 제1 스위칭부;

상기 제1 스위칭부로부터 전송되는 입력신호 및 반전된 입력신호를 수신하고, 입력신호의 레벨을 반전하기 위한 레벨시프트;

클럭 신호에 따라 상기 레벨시프트의 출력신호를 수신하고, 상기 수신된 레벨시프트의 출력신호를 인접한 플립플롭에 전송하기 위한 제2 스위칭부; 및

상기 제2 스위칭부의 출력신호를 반전하여 발광제어신호를 생성하고, 상기 발광제어신호를 상기 인접한 플립플롭에 전송하기 위한 인버터를 포함하는 것을 특징으로 하는 유기전계발광장치의 발광제어 구동장치.

청구항 2.

제1항에 있어서, 상기 제2 스위칭부의 출력 신호는 상기 인접한 플립플롭의 반전된 입력신호이며, 상기 인버터로부터 출력되는 상기 발광제어신호는 상기 인접한 플립플롭의 입력신호인 것을 특징으로 하는 유기전계발광장치의 발광제어 구동장치.

청구항 3.

제2항에 있어서, 상기 레벨시프트는,

상기 입력신호를 수신하고, VDD 레일과 출력단자인 제1 노드 사이에 연결된 제1 트랜지스터;

상기 입력신호에 따라 온/오프되고, 상기 제1 노드와 제2 노드 사이에 연결된 제2 트랜지스터;

상기 제2 노드의 레벨에 따라 온/오프되고, 상기 제1 노드와 VSS 레일 사이에 연결된 제3 트랜지스터; 및

상기 반전된 입력신호에 따라 온/오프되고, 상기 제2 노드와 상기 VSS 레일 사이에 연결된 제4 트랜지스터를 포함하는 것을 특징으로 하는 유기전계발광장치의 발광제어 구동장치.

청구항 4.

제3항에 있어서, 상기 제1 트랜지스터, 제2 트랜지스터, 제3 트랜지스터 및 제4 트랜지스터는 동일한 전도 타입을 가지는 것을 특징으로 하는 유기전계발광장치의 발광제어 구동장치.

청구항 5.

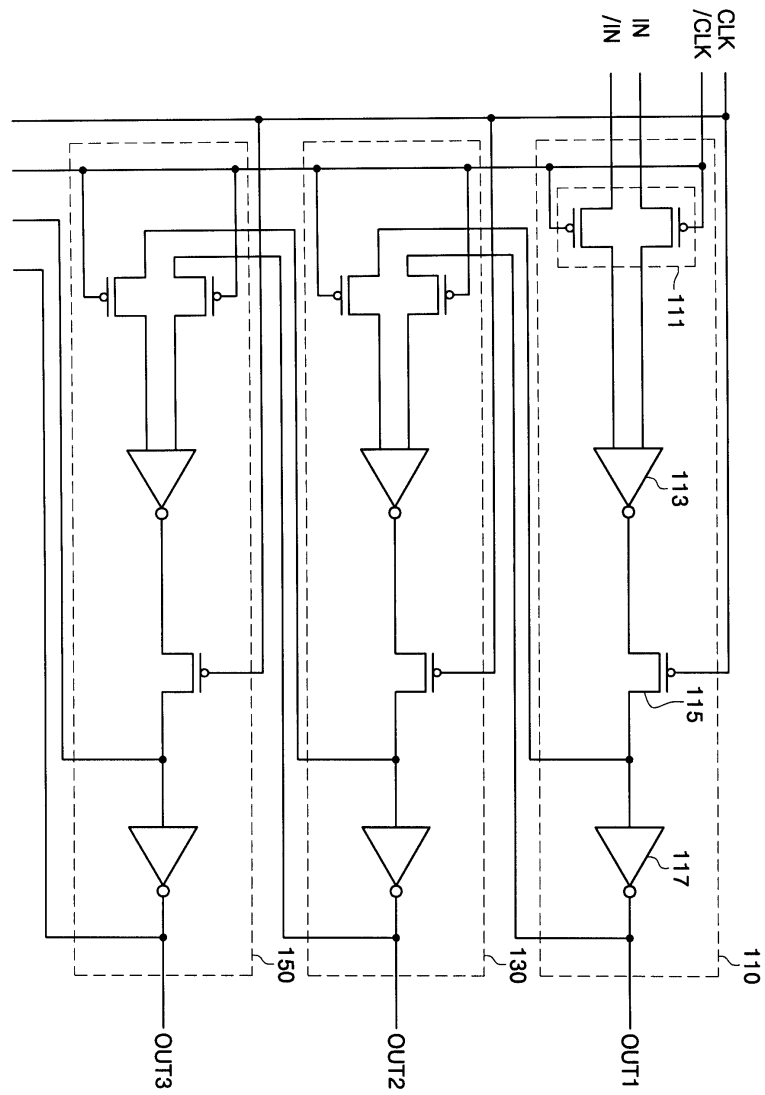
제4항에 있어서, 상기 레벨시프트는 상기 제1 노드 와 상기 제2 노드 사이에 연결된 커패시터를 더 포함하는 것을 특징으로 하는 유기전계발광장치의 발광제어 구동장치.

청구항 6.

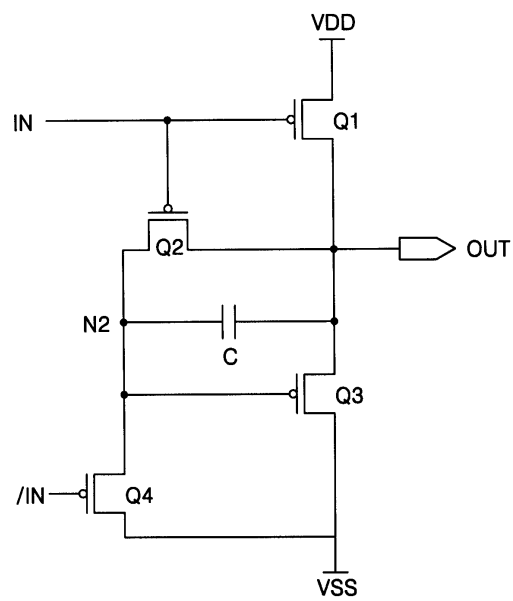
제2항에 있어서, 상기 제1 스위칭부 및 제2 스위칭부는 상기 레벨시프트를 구성하는 트랜지스터들과 동일한 전도 타입을 가지는 것을 특징으로 하는 유기전계발광장치의 발광제어 구동장치.

도면

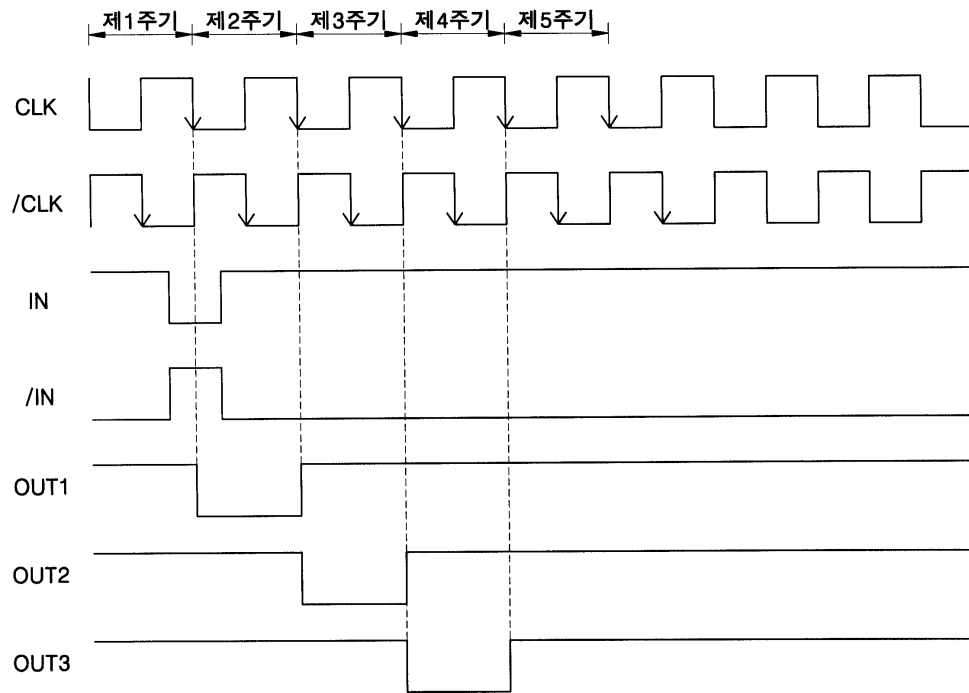
도면1



도면2



도면3



专利名称(译)	一种有机电致发光器件的发光控制驱动装置		
公开(公告)号	KR100624115B1	公开(公告)日	2006-09-15
申请号	KR1020050074968	申请日	2005-08-16
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	CHUNG BO YONG		
发明人	CHUNG BO YONG		
IPC分类号	G09G3/30 G09G3/20		
CPC分类号	G11C19/28 G09G3/3225 G09G2310/0289 G09G3/3266		
代理人(译)	PARK, 常树		
外部链接	Espacenet		

摘要(译)

目的：提供一种有机EL（电致发光）器件的发光控制驱动装置，以在包括具有相同导电类型的晶体管的同时使功耗最小化。组成：在包括多个触发器（110）的有机EL器件的发射控制驱动装置中，每个触发器包括接收输入信号（IN）和反相输入信号（/IN）的第一开关单元（111）。根据反相时钟信号（/CLK）；电平移位（113）接收从第一开关单元发送的输入信号和反相输入信号并反转输入信号的电平；第二开关单元（115），根据时钟信号（CLK）接收电平移位的输出信号，并将电平移位的输出信号传送到相邻的触发器；反相器（117）通过反相第二开关单元的输出信号并将发光控制信号发送到相邻的触发器来产生发光控制信号。

