



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0131800
(43) 공개일자 2010년12월16일

(51) Int. Cl.

H01L 51/52 (2006.01) H05B 33/22 (2006.01)

(21) 출원번호 10-2009-0050577

(22) 출원일자 2009년06월08일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

방희석

경기 평택시 이충동 현대아파트 112동 1406호

(74) 대리인

특허법인로얄

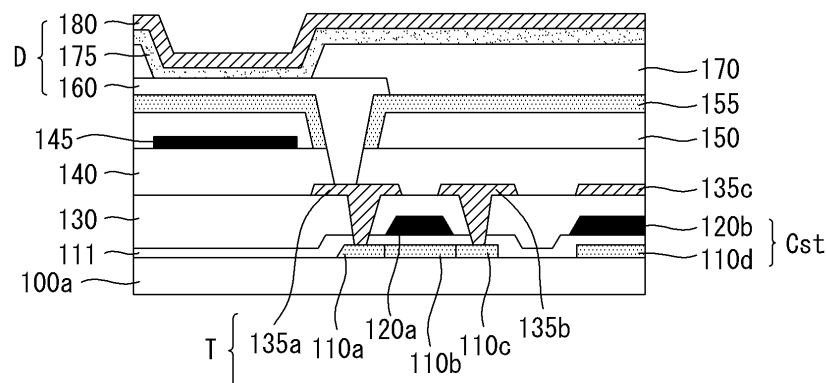
전체 청구항 수 : 총 10 항

(54) 유기전계발광표시장치와 이의 제조방법

(57) 요약

본 발명은, 기판 상에 형성된 트랜지스터들; 트랜지스터들 상에 형성된 보호막; 보호막 상에 형성된 색변환필터들; 보호막 상에 위치하며 색변환필터들을 덮도록 형성된 무기막; 무기막 상에 위치하는 유기코팅막; 유기코팅막 상에 위치하며 트랜지스터들의 소오스 전극 또는 드레인 전극에 연결된 제1전극들; 제1전극들 상에 위치하며 색변환필터들이 위치하는 영역에 대응하여 제1전극들을 노출하는 개구부를 갖는 बैं크층; 제1전극들 상에 형성된 유기 발광층들; 및 유기 발광층들 상에 형성된 제2전극들을 포함하는 유기전계발광표시장치를 제공한다.

대표도 - 도12



특허청구의 범위

청구항 1

기관 상에 형성된 트랜지스터들;

상기 트랜지스터들 상에 형성된 보호막;

상기 보호막 상에 형성된 색변환필터들;

상기 보호막 상에 위치하며 상기 색변환필터들을 덮도록 형성된 무기막;

상기 무기막 상에 위치하는 유기코팅막;

상기 유기코팅막 상에 위치하며 상기 트랜지스터들의 소오스 전극 또는 드레인 전극에 연결된 제1전극들;

상기 제1전극들 상에 위치하며 상기 색변환필터들이 위치하는 영역에 대응하여 상기 제1전극들을 노출하는 개구부를 갖는 बैं크층;

상기 제1전극들 상에 형성된 유기 발광층들; 및

상기 유기 발광층들 상에 형성된 제2전극들을 포함하는 유기전계발광표시장치.

청구항 2

기관 상에 형성된 트랜지스터들;

상기 트랜지스터들 상에 형성된 보호막;

상기 보호막 상에 형성된 색변환필터들;

상기 보호막 상에 위치하며 상기 색변환필터들을 덮도록 형성된 유무기복층막;

상기 유무기복층막 상에 위치하는 유기코팅막;

상기 유기코팅막 상에 위치하며 상기 트랜지스터들의 소오스 전극 또는 드레인 전극에 연결된 제1전극들;

상기 제1전극들 상에 위치하며 상기 색변환필터들이 위치하는 영역에 대응하여 상기 제1전극들을 노출하는 개구부를 갖는 बैं크층;

상기 제1전극들 상에 형성된 유기 발광층들; 및

상기 유기 발광층들 상에 형성된 제2전극들을 포함하는 유기전계발광표시장치.

청구항 3

제1항에 있어서,

상기 무기막은,

상기 보호막 상에 위치하는 제1무기막과,

상기 제1무기막 상에 위치하며 상기 제1무기막보다 경도가 무른 제2무기막을 포함하는 유기전계발광표시장치.

청구항 4

제2항에 있어서,

상기 유무기복층막은,

상기 보호막 상에 위치하는 제1무기막과,

상기 제1무기막 상에 위치하는 유기막과,

상기 유기막 상에 위치하는 제2무기막을 포함하는 유기전계발광표시장치.

청구항 5

제1항에 있어서,
상기 유기코팅막의 두께는,
 $1\mu\text{m} \sim 10\mu\text{m}$ 인 것을 특징으로 하는 유기전계발광표시장치.

청구항 6

기관 상에 트랜지스터들을 형성하는 단계;
상기 트랜지스터들 상에 보호막을 형성하는 단계;
상기 보호막 상에 색변환필터들을 형성하는 단계;
상기 색변환필터들을 덮도록 상기 보호막 상에 무기막을 형성하는 단계;
상기 무기막 상에 유기코팅막을 형성하는 단계;
상기 트랜지스터들의 소오스 전극 또는 드레인 전극에 연결되도록 상기 유기코팅막 상에 제1전극들을 형성하는 단계;
상기 색변환필터들이 위치하는 영역에 대응하여 상기 제1전극들을 노출하는 개구부를 갖도록 상기 제1전극들 상에 뱅크층을 형성하는 단계;
상기 제1전극들 상에 유기 발광층들을 형성하는 단계; 및
상기 유기 발광층들 상에 제2전극들을 형성하는 단계를 포함하는 유기전계발광표시장치의 제조방법.

청구항 7

기관 상에 트랜지스터들을 형성하는 단계;
상기 트랜지스터들 상에 보호막을 형성하는 단계;
상기 보호막 상에 색변환필터들을 형성하는 단계;
상기 색변환필터들을 덮도록 상기 보호막 상에 유무기복층막을 형성하는 단계;
상기 유무기복층막 상에 유기코팅막을 형성하는 단계;
상기 트랜지스터들의 소오스 전극 또는 드레인 전극에 연결되도록 상기 유기코팅막 상에 제1전극들을 형성하는 단계;
상기 색변환필터들이 위치하는 영역에 대응하여 상기 제1전극들을 노출하는 개구부를 갖도록 상기 제1전극들 상에 뱅크층을 형성하는 단계;
상기 제1전극들 상에 유기 발광층들을 형성하는 단계; 및
상기 유기 발광층들 상에 제2전극들을 형성하는 단계를 포함하는 유기전계발광표시장치의 제조방법.

청구항 8

제6항 또는 제7항에 있어서,
상기 제1전극들을 형성하는 단계는,
상기 유기코팅막 상에 수소(H_2) 플라즈마 표면처리 후 상기 제1전극들을 형성하는 것을 포함하는 유기전계발광표시장치의 제조방법.

청구항 9

제6항에 있어서,
상기 무기막은,
상기 보호막 상에 위치하는 제1무기막과,

상기 제1무기막 상에 위치하며 상기 제1무기막보다 경도가 무른 제2무기막을 포함하는 유기전계발광표시장치의 제조방법.

청구항 10

제7항에 있어서,

상기 유무기복층막은,

상기 보호막 상에 위치하는 제1무기막과,

상기 제1무기막 상에 위치하는 유기막과,

상기 유기막 상에 위치하는 제2무기막을 포함하는 유기전계발광표시장치의 제조방법.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 유기전계발광표시장치와 이의 제조방법에 관한 것이다.

배경 기술

[0002] 유기전계발광표시장치에 사용되는 유기전계발광소자는 기관 상에 위치하는 두 개의 전극 사이에 발광층이 형성된 자발광소자였다. 유기전계발광표시장치는 빛이 방출되는 방향에 따라 전면발광(Top-Emission) 방식, 배면발광(Bottom-Emission) 방식 또는 양면발광(Dual-Emission) 방식 등이 있다. 그리고, 구동방식에 따라 수동매트릭스형(Passive Matrix)과 능동매트릭스형(Active Matrix) 등으로 나누어져 있다.

[0003] 유기전계발광표시장치에 배치된 서브 픽셀은 스위칭 트랜지스터, 구동 트랜지스터 및 커패시터를 포함하는 트랜지스터부와 트랜지스터부에 포함된 구동 트랜지스터에 연결된 제1전극, 유기 발광층들 및 제2전극을 포함하는 유기 발광다이오드를 포함한다. 유기전계발광표시장치는 매트릭스 형태로 배치된 복수의 서브 픽셀에 스캔 신호, 데이터 신호 및 전원 등이 공급되면, 선택된 서브 픽셀이 발광을 하게 됨으로써 영상을 표시할 수 있다.

[0004] 한편, 유기전계발광표시장치에는 색변환필터를 이용하여 발광층에서 발광된 빛을 적색, 녹색 및 청색으로 변환시키는 방식이 있다. 이 방식의 경우 색변환필터로부터 발생된 아웃게싱으로 서브 픽셀이 수축하거나 소자의 수명이 단축되는 문제와 더불어 유기 발광다이오드의 제1전극의 균일도 저하로 구동전압이 상승하는 문제가 있어 이의 개선이 요구된다.

발명의 내용

해결 하고자하는 과제

[0005] 상술한 배경기술의 문제점을 해결하기 위한 본 발명은, 유기 발광다이오드의 수명을 향상시킴과 아울러 전극의 러프니스(roughness)를 개선하고 구동전압을 감소시킬 수 있는 유기전계발광표시장치를 제공하는 것이다. 아울러, 본 발명은 유기 재료에 잔존하는 잔류수분에 의해 서브 픽셀이 수축하는 문제를 방지하는 것이다.

과제 해결수단

[0006] 상술한 과제 해결 수단으로 본 발명은, 기관 상에 형성된 트랜지스터들; 트랜지스터들 상에 형성된 보호막; 보호막 상에 형성된 색변환필터들; 보호막 상에 위치하며 색변환필터들을 덮도록 형성된 무기막; 무기막 상에 위치하는 유기코팅막; 유기코팅막 상에 위치하며 트랜지스터들의 소오스 전극 또는 드레인 전극에 연결된 제1전극들; 제1전극들 상에 위치하며 색변환필터들이 위치하는 영역에 대응하여 제1전극들을 노출하는 개구부를 갖는 बैं크층; 제1전극들 상에 형성된 유기 발광층들; 및 유기 발광층들 상에 형성된 제2전극들을 포함하는 유기전계발광표시장치를 제공한다.

[0007] 또한 본 발명은, 기관 상에 형성된 트랜지스터들; 트랜지스터들 상에 형성된 보호막; 보호막 상에 형성된 색변

환필터들; 보호막 상에 위치하며 색변환필터들을 덮도록 형성된 유기복층막; 유기복층막 상에 위치하는 유기코팅막; 유기코팅막 상에 위치하며 트랜지스터들의 소오스 전극 또는 드레인 전극에 연결된 제1전극들; 제1전극들 상에 위치하며 색변환필터들이 위치하는 영역에 대응하여 제1전극들을 노출하는 개구부를 갖는 बैं크층; 제1전극들 상에 형성된 유기 발광층들; 및 유기 발광층들 상에 형성된 제2전극들을 포함하는 유기전계발광표시장치를 제공한다.

- [0008] 무기막은, 보호막 상에 위치하는 제1무기막과, 제1무기막 상에 위치하며 제1무기막보다 경도가 무른 제2무기막을 포함할 수 있다.
- [0009] 유기복층막은, 보호막 상에 위치하는 제1무기막과, 제1무기막 상에 위치하는 유기막과, 유기막 상에 위치하는 제2무기막을 포함할 수 있다.
- [0010] 유기코팅막의 두께는, $1\mu\text{m} \sim 10\mu\text{m}$ 일 수 있다.
- [0011] 또한 본 발명은, 기판 상에 트랜지스터들을 형성하는 단계; 트랜지스터들 상에 보호막을 형성하는 단계; 보호막 상에 색변환필터들을 형성하는 단계; 색변환필터들을 덮도록 보호막 상에 무기막을 형성하는 단계; 무기막 상에 유기코팅막을 형성하는 단계; 트랜지스터들의 소오스 전극 또는 드레인 전극에 연결되도록 유기코팅막 상에 제1전극들을 형성하는 단계; 색변환필터들이 위치하는 영역에 대응하여 제1전극들을 노출하는 개구부를 갖도록 제1전극들 상에 बैं크층을 형성하는 단계; 제1전극들 상에 유기 발광층들을 형성하는 단계; 및 유기 발광층들 상에 제2전극들을 형성하는 단계를 포함하는 유기전계발광표시장치의 제조방법을 제공한다.
- [0012] 또한, 본 발명은, 기판 상에 트랜지스터들을 형성하는 단계; 트랜지스터들 상에 보호막을 형성하는 단계; 보호막 상에 색변환필터들을 형성하는 단계; 색변환필터들을 덮도록 보호막 상에 유기복층막을 형성하는 단계; 유기복층막 상에 유기코팅막을 형성하는 단계; 트랜지스터들의 소오스 전극 또는 드레인 전극에 연결되도록 유기코팅막 상에 제1전극들을 형성하는 단계; 색변환필터들이 위치하는 영역에 대응하여 제1전극들을 노출하는 개구부를 갖도록 제1전극들 상에 बैं크층을 형성하는 단계; 제1전극들 상에 유기 발광층들을 형성하는 단계; 및 유기 발광층들 상에 제2전극들을 형성하는 단계를 포함하는 유기전계발광표시장치의 제조방법을 제공한다.
- [0013] 제1전극들을 형성하는 단계는, 유기코팅막 상에 수소(H_2) 플라즈마 표면처리 후 제1전극들을 형성할 수 있다.
- [0014] 무기막은, 보호막 상에 위치하는 제1무기막과, 제1무기막 상에 위치하며 제1무기막보다 경도가 무른 제2무기막을 포함할 수 있다.
- [0015] 유기복층막은, 보호막 상에 위치하는 제1무기막과, 제1무기막 상에 위치하는 유기막과, 유기막 상에 위치하는 제2무기막을 포함할 수 있다.

효 과

- [0016] 본 발명은 색변환필터들로부터 발생된 아웃게싱을 저지 및 차폐하여 유기 발광다이오드의 수명을 향상시킴과 아울러 제1전극들의 기반층을 유기코팅막으로 형성하여 제1전극들의 러프니스(roughness)를 개선하고 구동전압을 감소시키는 효과가 있다. 그리고 제1전극들의 하부에 위치하는 유기 재료에 잔존하는 잔류수분을 제거하여 서브픽셀이 수축하는 문제를 방지하는 효과가 있다.

발명의 실시를 위한 구체적인 내용

- [0017] 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.
- [0018] <제1실시예>
- [0019] 도 1은 본 발명의 제1실시예에 따른 유기전계발광표시장치의 개략적인 블록도이고, 도 2는 도 1에 도시된 서브픽셀의 회로구성 예시도 이다.
- [0020] 도 1 및 도 2를 참조하면, 본 발명의 제1실시예에 따른 유기전계발광표시장치는 매트릭스형태로 배치된 서브픽셀(SP)을 포함하는 패널(PNL), 서브 픽셀(SP)의 스캔배선(SL1..SLm)에 스캔신호를 공급하는 스캔구동부(SDRV) 및 서브 픽셀(SP)의 데이터배선(DL1..DLn)에 데이터신호를 공급하는 데이터구동부(DDRV)를 포함한다.

- [0021] 서브 픽셀(SP)은 스위칭 트랜지스터(S), 구동 트랜지스터(T), 커패시터(Cst) 및 유기 발광다이오드(D)를 포함하는 2T(Transistor)1C(Capacitor) 구조로 구성되거나 트랜지스터 또는 커패시터가 더 추가된 구조로 구성될 수도 있다.
- [0022] 2T1C 구조의 경우, 서브 픽셀(SP)에 포함된 소자들은 다음과 같이 연결될 수 있다. 스위칭 트랜지스터(S)는 스캔신호가 공급되는 스캔배선(SL1)에 게이트가 연결되고 데이터신호가 공급되는 데이터배선(DL1)에 일단이 연결되며 제1노드(A)에 타단이 연결된다. 구동 트랜지스터(T)는 제1노드(A)에 게이트가 연결되고 고 전위의 전원이 공급되는 제1전원 배선(VDD) 및 제2노드(B)에 일단이 연결되며 제3노드(C)에 타단이 연결된다. 커패시터(Cst)는 제1노드(A)에 일단이 연결되고 제2노드(B)에 타단이 연결된다. 유기 발광다이오드(D)는 제3노드(C)에 애노드가 연결되고 저 전위의 전원이 공급되는 제2전원 배선(VSS)에 캐소드가 연결된다.
- [0023] 위의 설명에서는 서브 픽셀(SP)에 포함된 트랜지스터들(S, T)이 N-Type으로 구성된 것을 일례로 설명하였으나 본 발명의 실시예는 이에 한정되지 않는다. 그리고 제1전원 배선(VDD)을 통해 공급되는 고 전위의 전원은 제2전원 배선(VSS)을 통해 공급되는 저 전위의 전원보다 높을 수 있으며, 제1전원 배선(VDD) 및 제2전원 배선(VSS)을 통해 공급되는 전원의 레벨은 구동방법에 따라 스위칭이 가능하다.
- [0024] 앞서 설명한 서브 픽셀(SP)은 다음과 같이 동작할 수 있다. 스캔배선(SL1)을 통해 스캔신호가 공급되면 스위칭 트랜지스터(S)가 턴온된다. 데이터배선(DL1)을 통해 공급된 데이터신호가 턴온된 스위칭 트랜지스터(S)를 거쳐 제1노드(A)에 공급되면 데이터신호는 커패시터(Cst)에 데이터전압으로 저장된다. 스캔신호가 차단되고 스위칭 트랜지스터(S)가 턴오프되면 구동 트랜지스터(T)는 커패시터(Cst)에 저장된 데이터전압에 대응하여 구동된다. 제1전원 배선(VDD)을 통해 공급된 고 전위의 전원이 제2전원 배선(VSS)을 통해 흐르게 되면 유기 발광다이오드(D)는 빛을 발광하게 된다. 그러나 이는 구동방법의 일례에 따른 것일 뿐, 본 발명의 실시예는 이에 한정되지 않는다.
- [0025] 앞서 설명한 바와 같은 유기전계발광표시장치는 다음과 같이 구성된다.
- [0026] 도 3은 본 발명의 제1실시예에 따른 유기전계발광표시장치의 개략적인 구성도이다.
- [0027] 도 3을 참조하면, 본 발명의 제1실시예에 따른 유기전계발광표시장치는 기판(100a) 상에 형성된 트랜지스터들(TFT), 색변환필터들(145R, 145G, 145B) 및 유기 발광다이오드들(D)을 포함한다.
- [0028] 트랜지스터들(TFT)은 앞서 설명한 바와 같이 스위칭 트랜지스터, 구동 트랜지스터 및 커패시터를 포함한다. 색변환필터들(145R, 145G, 145B)은 적색필터(145R), 녹색필터(145G) 및 청색필터(145B)를 포함한다. 유기 발광다이오드들(D)은 백색을 발광하는 유기 발광층들을 포함한다. 이와 같은 구성에 의해 각 서브 픽셀에 형성된 유기 발광다이오드가 백색을 발광하게 되면 색변환필터들(145R, 145G, 145B)을 통해 각각 적색, 녹색 및 청색으로 변환된 빛이 기판(100a)을 통해 출사된다.
- [0029] 실시예에서는 기판(100a) 상에 형성된 소자들을 수분이나 산소 등으로부터 보호하기 위해 기판(100a)과 밀봉기판(100b)이 접착부재(190)에 의해 밀봉 합착된 것을 일례로 설명한다. 그러나 실시예는 이에 한정되지 않고 기판(100a) 상에 형성된 소자들을 보호하기 위한 보호부재 예컨대, 필름 등으로 밀봉될 수도 있다. 그리고 구조에 따라 기판(100a)과 밀봉기판(100b) 사이에는 흡습부재가 개재될 수도 있다.
- [0030] 이하, 본 발명의 제1실시예에 따른 유기전계발광표시장치는 서브 픽셀을 형성하는 제조방법을 통해 더욱 자세히 설명한다.
- [0031] 도 4 내지 도 12는 본 발명의 제1실시예에 따른 서브 픽셀을 설명하기 위한 단면도이다.
- [0032] 도 4에 도시된 바와 같이, 기판(100a) 상에 트랜지스터들을 형성하는 단계를 실시한다. 실시예에서는 구동 트랜지스터(T)와 커패시터(Cst)만 도시하고 스위칭 트랜지스터는 생략한다.
- [0033] 기판(100a) 상에는 액티브층(110a, 110b, 110c)과 커패시터(Cst)의 하부전극(110d)이 형성된다. 액티브층(110a, 110b, 110c)은 비정질 실리콘 또는 이를 결정화한 다결정 실리콘으로 형성될 수 있다. 액티브층(110a, 110b, 110c)은 소오스 영역(110a), 채널 영역(110b) 및 드레인 영역(110c)을 포함할 수 있다. 커패시터(Cst)의 하부전극(110d)은 액티브층(110a, 110b, 110c)과 동일한 재료로 형성될 수 있으나 이에 한정되지 않는다.
- [0034] 액티브층(110a, 110b, 110c) 및 커패시터(Cst)의 하부전극(110d) 상에는 제1절연막(111)이 형성된다. 제1절연막(111)은 실리콘 산화물(SiO_x) 및 실리콘 질화물(SiN_x) 중 어느 하나의 재료로 이루어진 단일층 또는 이들의 다중층일 수 있으나 이에 한정되지 않는다.

- [0035] 제1절연막(111) 상에는 구동 트랜지스터(T)의 게이트 전극(120a)과 커패시터(Cst)의 상부전극(120b)이 형성된다. 게이트 전극(120a)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나의 재료로 이루어진 단일층 또는 이들의 합금으로 이루어진 다중층일 수 있으나 이에 한정되지 않는다. 게이트 전극(120a) 및 상부전극(120b)은 동일한 재료로 형성될 수 있으나 이에 한정되지 않는다.
- [0036] 게이트 전극(120a) 및 커패시터(Cst)의 상부전극(120b) 상에는 제2절연막(130)이 형성된다. 제2절연막(130)은 실리콘 산화물(SiO_x) 및 실리콘 질화물(SiN_x) 중 어느 하나의 재료로 이루어진 단일층 또는 이들의 다중층일 수 있으나 이에 한정되지 않는다.
- [0037] 제2절연막(130) 상에는 구동 트랜지스터(T)의 소오스 전극(135a) 및 드레인 전극(135b)과 소오스/드레인 금속(135c)이 형성된다. 소오스 전극(135a) 및 드레인 전극(135b)은 단일층 또는 다중층으로 이루어질 수 있다. 소오스 전극(135a) 및 드레인 전극(135b)이 단일층일 경우, 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 이와 달리, 소오스 전극(135a) 및 드레인 전극(135b)이 다중층일 경우, 몰리브덴/알루미늄-네오디뮴의 2중층, 몰리브덴/알루미늄/몰리브덴 또는 몰리브덴/알루미늄-네오디뮴/몰리브덴의 3중층으로 이루어질 수 있다.
- [0038] 다음, 도 5에 도시된 바와 같이 트랜지스터들 상에 보호막(140)을 형성하는 단계를 실시한다.
- [0039] 소오스 전극(135a) 및 드레인 전극(135b)과 소오스/드레인 금속(135c) 상에는 보호막(140)이 형성된다. 보호막(140)은 실리콘 산화물(SiO_x) 및 실리콘 질화물(SiN_x) 중 어느 하나의 재료로 이루어진 단일층 또는 이들의 다중층일 수 있으나 이에 한정되지 않는다. 이상의 공정으로 기관(100a) 상에는 구동 트랜지스터(T)와 커패시터(Cst)가 형성된다. 도시하지 않았지만, 기관(100a) 상에는 스위칭 트랜지스터, 데이터배선, 스캔배선, 제1전원배선 및 제2전원배선 등이 형성된다.
- [0040] 다음, 도 6에 도시된 바와 같이 보호막(140) 상에 색변환필터들(145)을 형성하는 단계를 실시한다.
- [0041] 색변환필터들(145)은 앞서 설명한 바와 같이 입사된 빛을 적색, 녹색 및 청색으로 변환하도록 정의된 서브 픽셀 영역 내에 각각 형성된다. 색변환필터들(145)을 형성한 후에는 열경화(thermal curing) 방법 등으로 디게싱(degassing) 공정을 실시하여 색변환필터들(145)로부터 아웃게싱(out gassing)이 발생하는 것을 저지할 수 있다. 이와 같이, 디게싱 공정을 실시하면 어닐링(annealing) 효과가 증대되어 유기 재료에 남아 있는 잔류수분을 모두 제거할 수 있게 된다.
- [0042] 다음, 도 7에 도시된 바와 같이 색변환필터들(145)을 덮도록 보호막(140) 상에 무기막(150)을 형성하는 단계를 실시한다.
- [0043] 무기막(150)은 보호막(140) 상에 형성된 색변환필터들(145)을 덮도록 형성된다. 무기막(150)은 실리콘 질화물(SiN_x)로 선택될 수 있으나 이에 한정되지 않는다. 무기막(150)은 소오스 전극(135a) 또는 드레인 전극(135b)과 대응되는 영역에 콘택홀(CH)이 위치하도록 패턴될 수 있다.
- [0044] 다음, 도 8에 도시된 바와 같이 무기막(150) 상에 유기코팅막(155)을 형성하는 단계를 실시한다.
- [0045] 유기코팅막(155)은 무기막(150)을 덮도록 형성된다. 유기코팅막(155)은 포토아크릴(photo acryl) 폴리 실록산(poly siloxane) 또는 에폭시(epoxy)로 선택될 수 있으나 이에 한정되지 않는다. 유기코팅막(155)을 형성한 후에는 광경화 또는 열경화 방법 등으로 디게싱(degassing) 공정을 실시하여 유기코팅막(155)으로부터 아웃게싱(out gassing)이 발생하는 것을 저지할 수 있다. 이때, 유기코팅막(155)에 가해지는 온도는 260°C 이하가 되도록 실시한다. 이와 같이, 디게싱 공정을 실시하면 어닐링 효과가 증대되어 유기 재료에 남아 있는 잔류수분을 모두 제거할 수 있게 된다.
- [0046] 한편, 유기코팅막(155)의 두께는 $1\mu\text{m} \sim 10\mu\text{m}$ 로 형성된다. 유기코팅막(155)의 두께를 $1\mu\text{m}$ 이상으로 형성하면, 무기막(150) 상에 고른 균일도를 갖고 형성되므로 이후에 형성되는 제1전극들(160)의 러프니스를 개선할 수 있게 된다. 유기코팅막(155)의 두께를 $10\mu\text{m}$ 이하로 형성하면, 투과율 70% 이상 유지하며 무기막(150) 상에 고른 균일도를 갖고 형성된다. 한편, 실시예에서는 제1전극들(160)을 형성하기 전에 수소(H_2) 플라즈마로 유기코팅막(155)의 표면을 전처리한다.
- [0047] 다음, 도 9에 도시된 바와 같이 트랜지스터들의 소오스 전극(135a) 또는 드레인 전극(135b)에 연결되도록 유기

코팅막(155) 상에 제1전극들(160)을 형성하는 단계를 실시한다.

[0048] 제1전극들(160)은 애노드로 선택될 수 있다. 애노드로 선택된 제1전극들(160)은 투명한 산화물전극 예컨대, ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin Zinc Oxide), AZO(Al₂O₃ doped ZnO) 중 어느 하나로 형성될 수 있으나 이에 한정되지 않는다.

[0049] 다음, 도 10에 도시된 바와 같이 색변환필터들(145)이 위치하는 영역에 대응하여 제1전극들(160)을 노출하는 개구부(OPN)를 갖도록 제1전극들(160) 상에 बैं크층(170)을 형성하는 단계를 실시한다.

[0050] बैं크층(170)은 벤조사이클로부텐(benzocyclobutene, BCB)계 수지, 아크릴계 수지 또는 폴리이미드 수지 등의 유기 재료로 선택될 수 있으나 이에 한정되지 않는다.

[0051] 다음, 도 11에 도시된 바와 같이 제1전극들(160) 상에 유기 발광층들(175)을 형성하는 단계를 실시한다.

[0052] 유기 발광층들(175)은 백색을 발광한다. 유기 발광층들(175)은 정공주입층, 정공수송층, 발광층, 전자수송층 및 전자주입층을 포함할 수 있으나 이에 한정되지 않는다.

[0053] 다음, 도 12에 도시된 바와 같이 유기 발광층들(175) 상에 제2전극들(180)을 형성하는 단계를 실시한다.

[0054] 제2전극들(180)은 캐소드로 선택될 수 있다. 캐소드로 선택된 제2전극들(180)은 알루미늄(Al), 알루미늄(Al)Nd) 등으로 선택될 수 있으나 이에 한정되지 않는다. 이상의 공정으로 트랜지스터들 상에는 색변환필터들(145), 유기 발광다이오드들(D)이 형성된다.

[0055] 실시예에 따른 서브 픽셀은 제1전극들(160)의 러프니스(roughness)를 개선하고 구동전압을 감소시키기 위해 기반층을 유기코팅막(155)을 한다. 그리고 제1전극들(160)의 하부에 위치하는 유기코팅막(155)과 색변환필터들(145)로부터 발생하는 아웃게싱 문제를 해결하기 위해 디게싱 공정을 실시한다. 그리고 무기막(150)으로 색변환필터들(145)을 덮어 아웃게싱이 발생하지 않도록 차폐한다.

[0056] 한편, 실시예에서는 기관 상에 표 1의 (1) 내지 (4) 구조를 각각 형성하고 이들을 220℃에서 30분간 가열한 후 이들에서 발생된 "Fume(유기 재료에 의한)"을 포집하여 분석하였더니 표 2와 같은 결과가 나타났다.

표 1

구조
(1)색변환필터
(2)유기코팅막
(3)색변환필터/유기코팅막/무기막
(4)색변환필터/무기막/유기코팅막

표 2

	(1)번 구조	(2)번 구조	(3)번 구조	(4)번 구조
Fume 발생량(ng/cm ²)	676	1997	68	68

[0059] 표 1 및 표 2와 같이, (1)번과 (2)번 구조의 경우 색변환필터와 유기코팅막이 유기 재료로 구성되어 있기 때문에 "Fume"의 발생량이 높게 나타났다. 따라서, 실시예에서는 유기 재료와 무기 재료를 이용하여 색변환필터를 덮는 (3)번과 (4)번의 구조로 절연막을 형성하였다. 이 결과, (3)번과 (4)번의 구조는 유기 재료에 의한 "Fume"의 발생량이 현저히 낮게 나타났다. 그런데, (3)번과 (4)번의 구조의 경우 동일한 조건으로 제1전극들(160)을 형성했을 때 (4)번의 구조는 제1전극들(160)의 러프니스(roughness)가 양호하게 나타난 반면 (3)번의 구조는 (4)번의 구조보다 현저히 낮게 나타났다. 제1전극들(160)의 러프니스가 양호하게 나타나면 구동전압을 감소시킬 수 있게 된다.

[0060] 위의 실험결과, 제1전극들(160)의 러프니스(roughness)를 개선하고 구동전압을 감소시키고 아울러, 하부에 위치하는 유기 재료들에 의한 아웃게싱 문제를 해결하기 위해서는 실시예와 같이 (4)번의 구조로 서브 픽셀을 형성하는 것이 유리하다는 것을 알 수 있게 된다.

- [0061] <제2실시예>
- [0062] 도 13은 본 발명의 제2실시예에 따른 서브 픽셀의 단면도이다.
- [0063] 도 13에 도시된 바와 같이, 본 발명의 제2실시예에 따른 유기전계발광표시장치는 트랜지스터들 상에 위치하는 무기막의 구조를 제외하고 앞서 설명한 제1실시예와 유사한 구조를 갖는다. 따라서, 제2실시예에서는 설명의 중복을 피하고자 구조적 특징 부인 무기막의 구조를 비중 있게 설명한다.
- [0064] 도 13에 도시된 바와 같이, 기판(200a) 상에 트랜지스터들을 형성하는 단계를 실시한다. 그러면, 기판(200a) 상에는 액티브층(210a, 210b, 210c)과 커패시터(Cst)의 하부전극(210d)이 형성된다. 액티브층(210a, 210b, 210c) 및 커패시터(Cst)의 하부전극(210d) 상에는 제1절연막(211)이 형성된다. 제1절연막(211) 상에는 구동 트랜지스터(T)의 게이트 전극(220a)과 커패시터(Cst)의 상부전극(220b)이 형성된다. 게이트 전극(220a) 및 커패시터(Cst)의 상부전극(220b) 상에는 제2절연막(230)이 형성된다. 제2절연막(230) 상에는 구동 트랜지스터(T)의 소오스 전극(235a) 및 드레인 전극(235b)과 소오스/드레인 금속(235c)이 형성된다. 이상의 공정으로 기판(200a) 상에는 구동 트랜지스터(T)와 커패시터(Cst)가 형성된다. 도시하지 않았지만, 기판(200a) 상에는 스위칭 트랜지스터, 데이터배선, 스캔배선, 제1전원배선 및 제2전원배선 등이 형성된다.
- [0065] 다음, 트랜지스터들 상에 보호막(240)을 형성하는 단계를 실시한다. 그러면, 소오스 전극(235a) 및 드레인 전극(235b)과 소오스/드레인 금속(235c) 상에는 보호막(240)이 형성된다.
- [0066] 다음, 보호막(240) 상에 색변환필터들(245)을 형성하는 단계를 실시한다. 그러면, 정의된 서브 픽셀 영역 내에 입사된 빛을 적색, 녹색 및 청색으로 변환하는 색변환필터들(245)이 형성된다. 색변환필터들(245)을 형성한 후에는 열경화(thermal curing) 방법 등으로 디게싱(degassing) 공정을 실시하여 색변환필터들(245)로부터 아웃게싱(out gassing)이 발생하는 것을 저지할 수 있다.
- [0067] 다음, 색변환필터들(245)을 덮도록 보호막(240) 상에 무기막(250)을 형성하는 단계를 실시한다. 그러면, 무기막(250)은 색변환필터들(245)을 덮도록 형성된다. 무기막(250)은 실리콘 질화물(SiNx)로 선택될 수 있으나 이에 한정되지 않는다. 무기막(250)은 보호막(240) 상에 위치하는 제1무기막(251)과, 제1무기막(251) 상에 위치하며 제1무기막보다 경도가 무른 제2무기막(252)을 포함할 수 있다. 무기막(250)을 이와 같은 구조로 형성하면, 무기막(250)의 핀홀(pin hole) 경로를 달리할 수 있으므로 색변환필터들(245)로부터 아웃게싱이 발생하더라도 이에 대한 차폐효과를 증대시킬 수 있게 된다.
- [0068] 다음, 무기막(250) 상에 유기코팅막(255)을 형성하는 단계를 실시한다. 그러면, 유기코팅막(255)은 무기막(250)을 덮도록 형성된다. 유기코팅막(255)은 포토아크릴(photo acryl) 폴리 실록산(poly siloxane) 또는 에폭시(epoxy)로 선택될 수 있으나 이에 한정되지 않는다. 유기코팅막(255)을 형성한 후에는 광경화 또는 열경화 방법 등으로 디게싱(degassing) 공정을 실시하여 유기코팅막(255)으로부터 아웃게싱(out gassing)이 발생하는 것을 저지할 수 있다. 이때, 유기코팅막(255)에 가해지는 온도는 260℃ 이하가 되도록 실시한다. 한편, 유기코팅막(255)의 두께는 1 μ m ~ 10 μ m로 형성된다. 유기코팅막(255)의 두께를 1 μ m 이상으로 형성하면, 무기막(250) 상에 고른 균일도를 갖고 형성되므로 이후에 형성되는 제1전극들(260)의 러프니스를 개선할 수 있게 된다. 유기코팅막(255)의 두께를 10 μ m 이하로 형성하면, 투과율 70% 이상 유지하며 무기막(250) 상에 고른 균일도를 갖고 형성된다. 실시예에서는 수소(H₂) 플라즈마로 유기코팅막(255)의 표면을 전처리한다.
- [0069] 다음, 트랜지스터들의 소오스 전극(235a) 또는 드레인 전극(235b)에 연결되도록 유기코팅막(255) 상에 제1전극들(260)을 형성하는 단계를 실시한다. 그러면, 유기코팅막(255) 상에는 소오스 전극(235a) 또는 드레인 전극(235b)에 연결된 제1전극들(260)이 형성된다. 제1전극들(260)은 애노드로 선택될 수 있다.
- [0070] 다음, 색변환필터들(245)이 위치하는 영역에 대응하여 제1전극들(260)을 노출하는 개구부를 갖도록 제1전극들(260) 상에 뱅크층(270)을 형성하는 단계를 실시한다. 그러면, 제1전극들(260) 상에는 개구부를 갖는 뱅크층(270)이 형성된다.
- [0071] 다음, 제1전극들(260) 상에 유기 발광층들(275)을 형성하는 단계를 실시한다. 그러면, 제1전극들(260) 상에는 백색을 발광하는 유기 발광층들(275)이 형성된다.
- [0072] 다음, 유기 발광층들(275) 상에 제2전극들(280)을 형성하는 단계를 실시한다. 그러면, 유기 발광층들(275) 상에는 제2전극들(280)이 형성된다. 제2전극들(280)은 캐소드로 선택될 수 있다. 이상의 공정으로 트랜지스터들 상에는 색변환필터들(245), 유기 발광다이오드들(D)이 형성된다.
- [0073] 제2실시예도 제1실시예와 같이 제1전극들(260)의 러프니스(roughness)를 개선하고 구동전압을 감소시키기 위해

기반층을 유기코팅막(255)을 한다. 그리고 제1전극들(260)의 하부에 위치하는 유기코팅막(255)과 색변환필터들(245)로부터 발생하는 아웃게싱 문제를 해결하기 위해 디게싱 공정을 실시한다. 그리고 무기막(250)으로 색변환필터들(245)을 덮어 아웃게싱이 발생하지 않도록 차폐한다. 다만, 제2실시예는 무기막(250)의 구조를 단단한 제1무기막(251)과 무른 제2무기막(252)의 구조로 형성함으로써 색변환필터들(245)로부터 발생된 아웃게싱의 영향을 더욱 효과적으로 차폐할 수 있게 된다.

[0074] <제3실시예>

[0075] 도 14는 본 발명의 제3실시예에 따른 서브 픽셀의 단면도이다.

[0076] 도 14에 도시된 바와 같이, 본 발명의 제3실시예에 따른 유기전계발광표시장치는 트랜지스터들 상에 위치하는 유무기복층막의 구조를 제외하고 앞서 설명한 제1실시예와 유사한 구조를 갖는다. 따라서, 제3실시예에서는 설명의 중복을 피하고자 구조적 특징 부인 무기막의 구조를 비중 있게 설명한다.

[0077] 기관(300a) 상에 트랜지스터들을 형성하는 단계를 실시한다. 그러면, 기관(300a) 상에는 액티브층(310a, 310b, 310c)과 커패시터(Cst)의 하부전극(310d)이 형성된다. 액티브층(310a, 310b, 310c) 및 커패시터(Cst)의 하부전극(310d) 상에는 제1절연막(311)이 형성된다. 제1절연막(311) 상에는 구동 트랜지스터(T)의 게이트 전극(320a)과 커패시터(Cst)의 상부전극(320b)이 형성된다. 게이트 전극(320a) 및 커패시터(Cst)의 상부전극(320b) 상에는 제2절연막(330)이 형성된다. 제2절연막(330) 상에는 구동 트랜지스터(T)의 소오스 전극(335a) 및 드레인 전극(335b)과 소오스/드레인 금속(335c)이 형성된다. 이상의 공정으로 기관(300a) 상에는 구동 트랜지스터(T)와 커패시터(Cst)가 형성된다. 도시하지 않았지만, 기관(300a) 상에는 스위칭 트랜지스터, 데이터배선, 스캔배선, 제1전원배선 및 제2전원배선 등이 형성된다.

[0078] 다음, 트랜지스터들 상에 보호막(340)을 형성하는 단계를 실시한다. 그러면, 소오스 전극(335a) 및 드레인 전극(335b)과 소오스/드레인 금속(335c) 상에는 보호막(340)이 형성된다.

[0079] 다음, 보호막(340) 상에 색변환필터들(345)을 형성하는 단계를 실시한다. 그러면, 정의된 서브 픽셀 영역 내에 입사된 빛을 적색, 녹색 및 청색으로 변환하는 색변환필터들(345)이 형성된다. 색변환필터들(345)을 형성한 후에는 열경화(thermal curing) 방법 등으로 디게싱(degassing) 공정을 실시하여 색변환필터들(345)로부터 아웃게싱(out gassing)이 발생하는 것을 저지할 수 있다.

[0080] 다음, 색변환필터들(345)을 덮도록 보호막(340) 상에 유무기복층막(350)을 형성하는 단계를 실시한다. 그러면, 유무기복층막(350)은 색변환필터들(345)을 덮도록 형성된다. 유무기복층막(350)은 보호막(340) 상에 위치하는 제1무기막(351)과, 제1무기막(251) 상에 위치하는 유기막(352)과, 유기막(352) 상에 위치하는 제2무기막(353)을 포함할 수 있다. 유무기복층막(350)을 구성하는 막들(351, 352, 353)의 재료는 실시예에 설명된 유기 재료 또는 무기 재료로 선택될 수 있으나 이에 한정되지 않는다. 유무기복층막(350)을 이와 같은 구조로 형성하면, 유무기복층막(350)에 의해 핀홀(pin hole)의 경로를 달리할 수 있으므로 색변환필터들(345)로부터 아웃게싱이 발생하더라도 이에 대한 차폐효과를 증대시킬 수 있게 된다.

[0081] 다음, 유무기복층막(350) 상에 유기코팅막(355)을 형성하는 단계를 실시한다. 그러면, 유기코팅막(355)은 유무기복층막(350)을 덮도록 형성된다. 유기코팅막(355)은 포토아크릴(photo acryl) 폴리 실록산(poly siloxane) 또는 에폭시(epoxy)로 선택될 수 있으나 이에 한정되지 않는다. 유기코팅막(355)을 형성한 후에는 광경화 또는 열경화 방법 등으로 디게싱(degassing) 공정을 실시하여 유기코팅막(355)으로부터 아웃게싱(out gassing)이 발생하는 것을 저지할 수 있다. 이때, 유기코팅막(355)에 가해지는 온도는 260℃ 이하가 되도록 실시한다. 한편, 유기코팅막(355)의 두께는 1 μ m ~ 10 μ m로 형성된다. 유기코팅막(355)의 두께를 1 μ m 이상으로 형성하면, 유무기복층막(350) 상에 고른 균일도를 갖고 형성되므로 이후에 형성되는 제1전극들(360)의 러프니스를 개선할 수 있게 된다. 유기코팅막(355)의 두께를 10 μ m 이하로 형성하면, 투과율 70% 이상 유지하며 유무기복층막(350) 상에 고른 균일도를 갖고 형성된다. 실시예에서는 수소(H₂) 플라즈마로 유기코팅막(355)의 표면을 전처리한다.

[0082] 다음, 트랜지스터들의 소오스 전극(335a) 또는 드레인 전극(335b)에 연결되도록 유기코팅막(355) 상에 제1전극들(360)을 형성하는 단계를 실시한다. 그러면, 유기코팅막(355) 상에는 소오스 전극(335a) 또는 드레인 전극(335b)에 연결된 제1전극들(360)이 형성된다. 제1전극들(360)은 애노드로 선택될 수 있다.

[0083] 다음, 색변환필터들(345)이 위치하는 영역에 대응하여 제1전극들(360)을 노출하는 개구부를 갖도록 제1전극들(360) 상에 뱅크층(370)을 형성하는 단계를 실시한다. 그러면, 제1전극들(360) 상에는 개구부를 갖는 뱅크층

(370)이 형성된다.

[0084] 다음, 제1전극들(360) 상에 유기 발광층들(375)을 형성하는 단계를 실시한다. 그러면, 제1전극들(360) 상에는 백색을 발광하는 유기 발광층들(375)이 형성된다.

[0085] 다음, 유기 발광층들(375) 상에 제2전극들(380)을 형성하는 단계를 실시한다. 그러면, 유기 발광층들(375) 상에는 제2전극들(380)이 형성된다. 제2전극들(380)은 캐소드로 선택될 수 있다. 이상의 공정으로 트랜지스터들 상에는 색변환필터들(345), 유기 발광다이오드들(D)이 형성된다.

[0086] 제3실시예도 제1실시예와 같이 제1전극들(360)의 러프니스(roughness)를 개선하고 구동전압을 감소시키기 위해 기반층을 유기코팅막(355)을 한다. 그리고 제1전극들(360)의 하부에 위치하는 유기코팅막(355)과 색변환필터들(345)로부터 발생하는 아웃게싱 문제를 해결하기 위해 디게싱 공정을 실시한다. 그리고 유무기복층막(350)으로 색변환필터들(345)을 덮어 아웃게싱이 발생하지 않도록 차폐한다. 다만, 제3실시예는 유무기복층막(350)의 구조를 제1무기막(351), 유기막(352) 및 제2무기막(353)의 구조로 형성함으로써 색변환필터들(345)로부터 발생된 아웃게싱의 영향을 더욱 효과적으로 차폐할 수 있게 된다.

[0087] 이상 본 발명의 실시예들은 색변환필터들로부터 발생된 아웃게싱을 저지 및 차폐하여 유기 발광다이오드의 수명을 향상시키고 아울러 제1전극들의 기반층을 유기코팅막으로 형성하여 제1전극들의 러프니스(roughness)를 개선하고 구동전압을 감소시키는 효과가 있다. 그리고 제1전극들의 하부에 위치하는 유기 재료에 잔존하는 잔류수분을 제거하여 서브 픽셀이 수축하는 문제를 방지하는 효과가 있다.

[0088] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

도면의 간단한 설명

[0089] 도 1은 본 발명의 제1실시예에 따른 유기전계발광표시장치의 개략적인 블록도.

[0090] 도 2는 도 1에 도시된 서브 픽셀의 회로구성 예시도.

[0091] 도 3은 본 발명의 제1실시예에 따른 유기전계발광표시장치의 개략적인 구성도.

[0092] 도 4 내지 도 12는 본 발명의 제1실시예에 따른 서브 픽셀을 설명하기 위한 단면도.

[0093] 도 13은 본 발명의 제2실시예에 따른 서브 픽셀의 단면도.

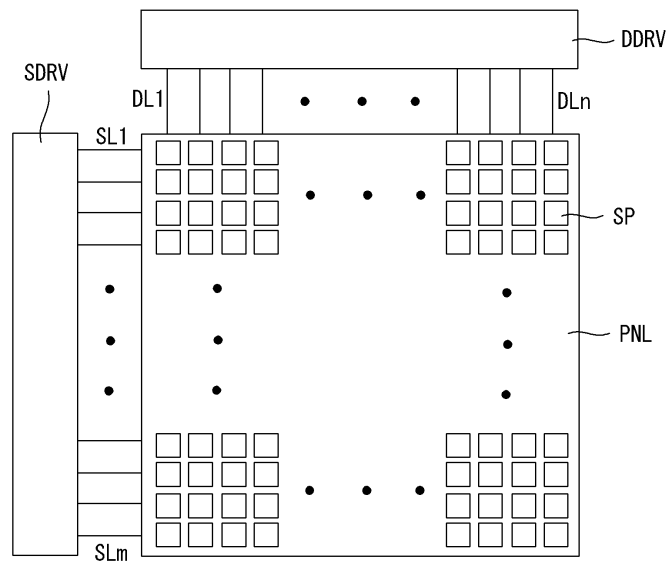
[0094] 도 14는 본 발명의 제3실시예에 따른 서브 픽셀의 단면도.

[0095] <도면의 주요 부분에 관한 부호의 설명>

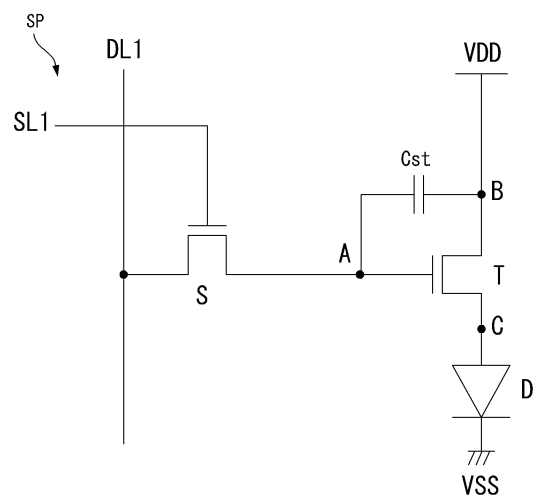
[0096]	100a, 200a, 300a: 기판	100b: 밀봉기판
[0097]	111, 211, 311: 제1절연막	130, 230, 330: 제2절연막
[0098]	140, 240, 340: 제3절연막	145, 245, 345: 색변환필터들
[0099]	150, 250: 무기막	350: 유무기복층막
[0100]	155, 255, 355: 유기코팅막	160, 260, 360: 제1전극들
[0101]	175, 275, 375: 유기 발광층들	180, 280, 380: 제2전극들

도면

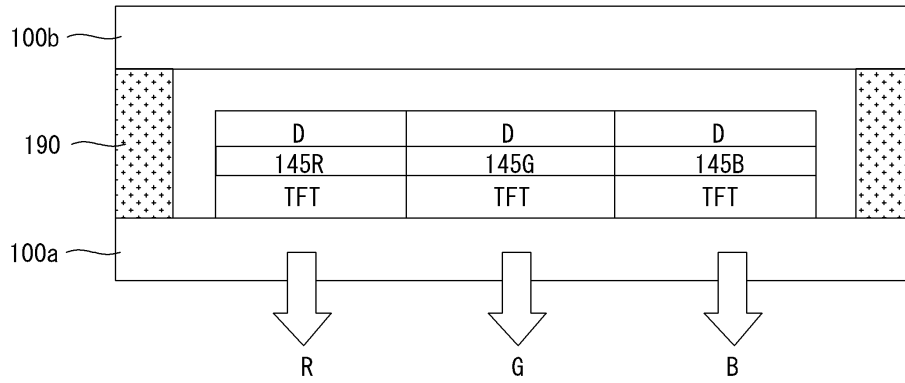
도면1



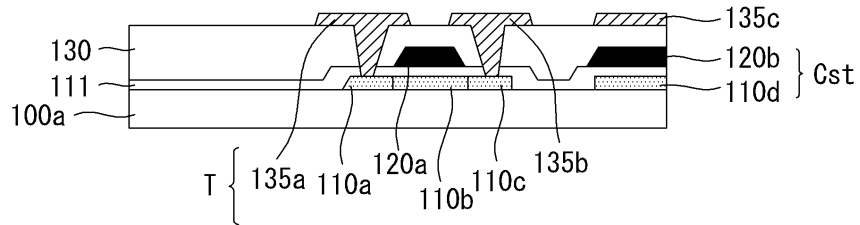
도면2



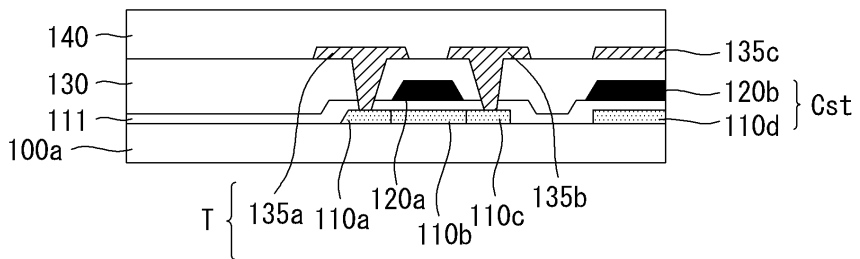
도면3



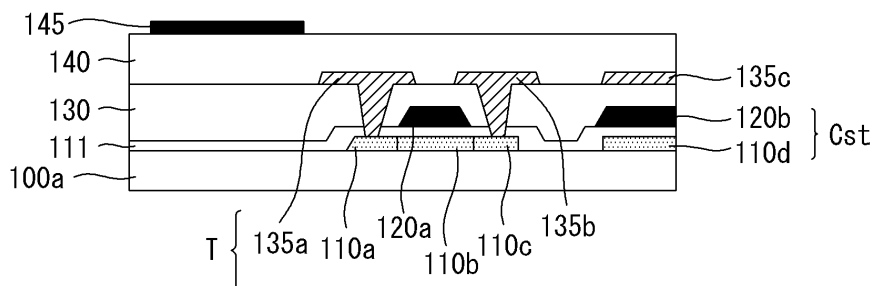
도면4



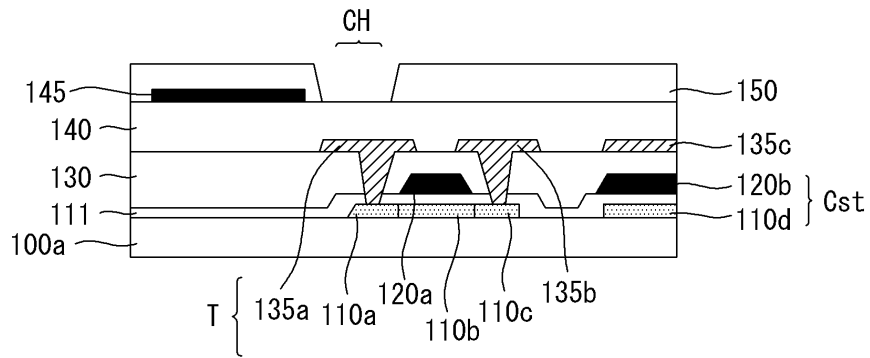
도면5



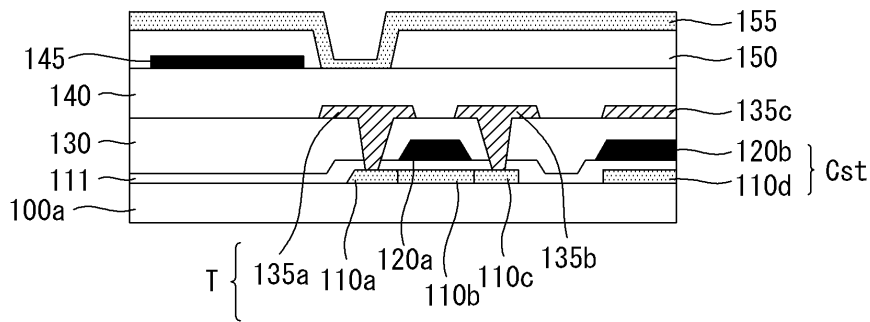
도면6



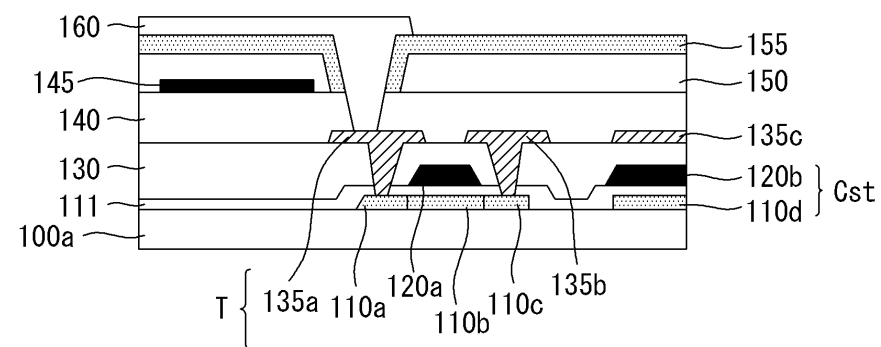
도면7



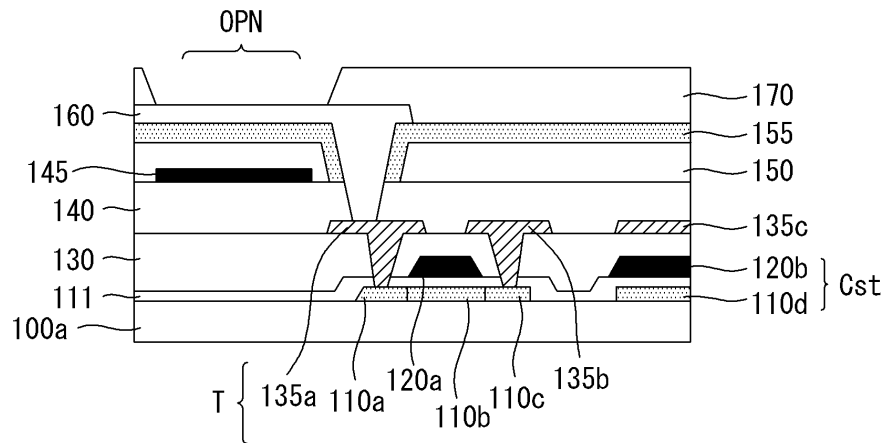
도면8



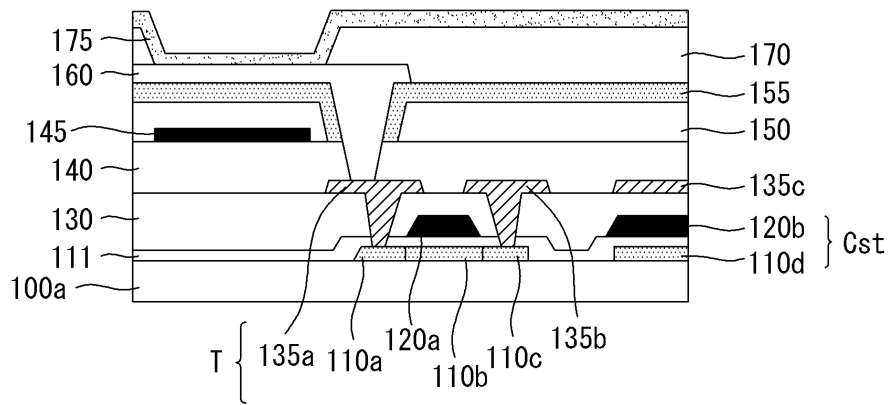
도면9



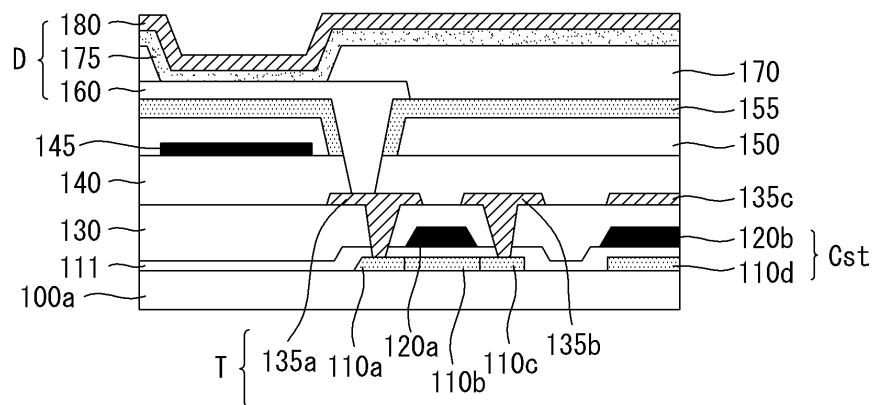
도면10



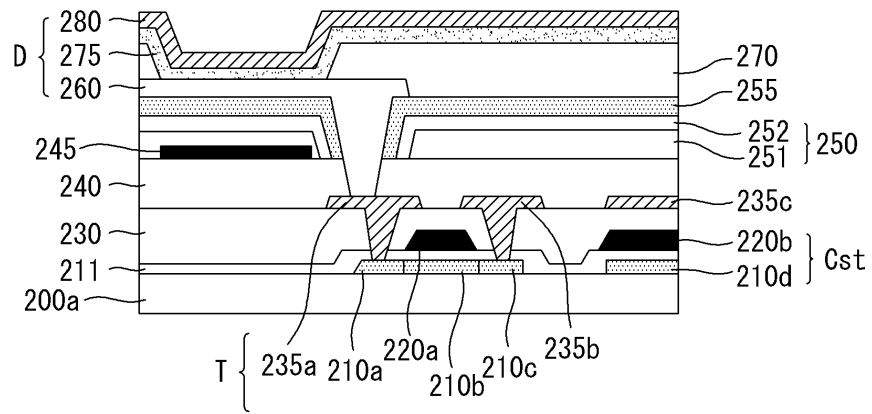
도면11



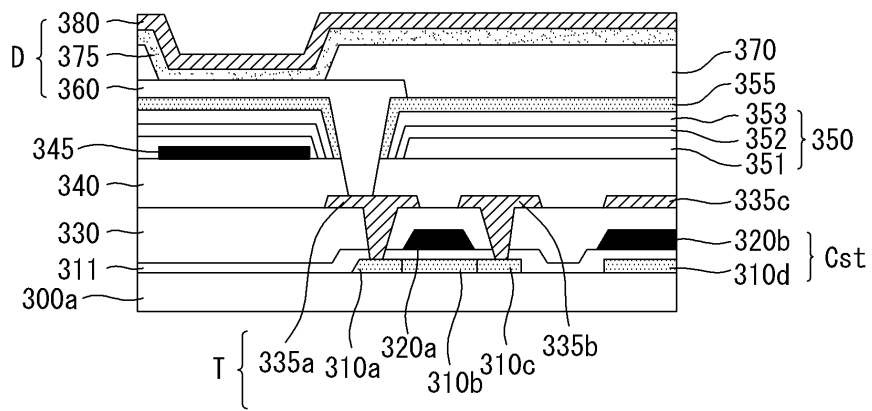
도면12



도면13



도면14



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	KR1020100131800A	公开(公告)日	2010-12-16
申请号	KR1020090050577	申请日	2009-06-08
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PANG HEE SUK 방희석		
发明人	방희석		
IPC分类号	H01L51/52 H05B33/22		
CPC分类号	H01L27/322 H01L27/3246 H05B33/22		
其他公开文献	KR101560411B1		
外部链接	Espacenet		

摘要(译)

本发明提供一种半导体器件，包括：形成在衬底上的晶体管；在晶体管上形成保护膜；保护膜上形成颜色转换滤光片；无机膜形成在钝化膜上并构造覆盖颜色转换滤光器；无机膜上的有机涂膜；第一电极设置在有机涂膜上并连接到晶体管的源电极或漏电极；银行层位于第一电极上并具有开口，该开口暴露出与颜色转换滤光器所在区域相对应的第一电极；在第一电极上形成有机发光层；并且第二电极形成在有机发光层上。

