

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl. (11) 공개번호 10-2006-0045703
H05B 33/26 (2006.01) (43) 공개일자 2006년05월17일

(21) 출원번호 10-2005-0031022
(22) 출원일자 2005년04월14일

(30) 우선권주장 0404037 2004년04월16일 프랑스(FR)

(71) 출원인 톰슨 라이센싱
프랑스 세데 볼로뉴 께아 르 갈로 46

(72) 발명자 페리, 크리스토프
프랑스, 르네 에프-35000, 뒤 장 마세 7
다고와, 장-폴
프랑스, 세송 세비뉴 에프-35510, 루뜨 드 푸게르 25

(74) 대리인 문경진
김학수

심사청구 : 없음

(54) 3개의 전극 어레이를 갖는 쌍안정 전계 발광 패널

요약

패널은, 기관 상에 배치되며,

- 전계 발광 셀($C_{n,p}$) 어레이 및 각각 하나의 셀과 연관되고 제어 수단을 갖는 쌍안정 요소($B_{n,p}$) 어레이와,

- 전력 공급에 사용된 전극 어레이(X_p)와,

어드레싱, 및 다른 어레이(X_p)의 전극에 전력 공급하고 이에 횡단하여 연장하는데 모두 사용된 전극 어레이(Y_n)를 포함한다.

바람직하게, 전극 어레이(A_p)는 제 1 전원 전극 어레이(X_p)보다 더 좁다. 패널의 어드레싱 단계에서의 용량성 손실은 이에 따라 셀 전원 회로에서 전하 손실을 증가시키지 않고도 제한된다.

대표도

도 1

명세서

도면의 간단한 설명

도 1은 본 발명에 특정한 3개의 전극 어레이를 도시한 도면으로서, 본 발명의 일실시예에 따른 패널의 개략적인 평면도.

도 2는 도 1의 패널의 픽셀에 대한 도 1의 AA'를 가로지른 횡단면도.

도 3은 본 발명의 제 2 실시예에 대응하는 도면으로서, 도 2의 구조의 변형을 도시한 도면.

도 4는 도 1의 실시예에 따라 패널을 구동하는데 인가된 전압 신호의 타이밍도.

<도면 주요 부분에 대한 부호의 설명>

$B_{n,p}$: 쌍안정 요소 $C_{n,p}$: 전기 발광 셀

2: 광전도성 층 3: 투명 중간 전극

4: 유기 전계 발광 층

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 이미지를 디스플레이하기 위한 쌍안정 전계 발광 패널에 관한 것으로, 상기 패널은, 기판 상에 배치되며,

- 전계 발광 셀 어레이 및 각각 하나의 셀과 연관되고 제어 수단을 갖는 쌍안정 요소 어레이와,
- 전력 공급용으로만 사용된 전극 어레이와,
- 어드레싱, 전력 공급용으로 사용되고, 다른 어레이의 전극에 횡단하여 연장하는 전극 어레이를 포함하며,

여기서 각 전계 발광 셀은, 전원 어레이 중 하나의 전극과 다른 전원 어레이의 전극 사이에 그것과 연관되는 쌍안정 요소와 직렬로 링크된다.

예를 들어 다결정 실리콘을 주원료로 한 반도체 기판에서 에칭된 픽셀 제어 회로의 어레이 상에 배치된 전계 발광 셀 어레이를 포함하는 능동 매트릭스 전계 발광 패널이 알려져 있다; 각 픽셀 회로는 일반적으로 연관된 셀을 제어하기 위해 상기 셀과 직렬 상태에 있는 전류 변조기를 포함한다; 이러한 직렬 단자는 각각 각 어레이의 전원 전극에 링크된다; 픽셀 회로는 이러한 회로를 활성화시키도록 의도된 스캐닝 전극, 및 전류 변조기의 셋포인트(setpoint)에 링크되고 비디오 데이터를 셀에 어드레싱하도록 의도된 데이터 전극을 또한 구비한다. 따라서, 각 픽셀에 대해, 4개의 전극이 존재하는데, 즉 2개의 전원 전극과, 하나의 스캐닝 전극과 하나의 데이터 전극이 존재한다. 그러므로, 이들 패널은 일반적으로 적어도 4개의 전극 어레이를 포함한다.

또한, 수동 매트릭스를 갖는 "쌍안정" 전계 발광 패널이 알려져 있는데, 여기서 각 픽셀은 직렬 상태에 있는 전계 발광 셀 및 쌍안정 요소를 포함한다; 이것은 예를 들어 문서 WO03/012869 및 WO03/054843에 기재된 바와 같이, 구동 및 전력 공급 모두를 위해 사용되는 2개의 전극 사이에 직렬로 연결된다. 그러므로, 이들 패널은 단지 2개의 전극 어레이만을 구비한다.

각 직렬에 인가된 전압 신호에 따라, 각 픽셀의 쌍안정 요소는,

- 선택 활성화 전압 어드레싱 신호에 응답하거나, 역으로 소거 전압 어드레싱 신호에 응답하여, 안정한 고 임피던스 "오프" 상태에서부터 안정한 저 임피던스 "온" 상태로 스위칭될 수 있고,

- 패널의 모든 셀에 대해 동일한 "지속(sustain)" 전압을 인가함으로써, 이러한 어드레싱 신호에 의해 설정된 오프 또는 온 상태로 유지될 수 있다.

US 문서 4035774-IBM, 4808880-CENT, 6188175 B1-CDT, WO 03/012869, WO 03/054843 및 5055739는 이러한 유형의 패널을 기재하는데, 여기서 각 픽셀은 유기 전계 발광 층 및 적층된 광전도성 층을 포함한다; 광 전도성 층은 픽셀의 쌍안정 요소를 형성한다.

예를 들어 문서 FR2846794에 기재된 n-p-n-p 접합, 또는 예를 들어 문서 US2002-190664에 기재된 유기층과 같은 다른 쌍안정 요소가 구상될 수 있다.

문서 US2002/0043927은 광전도성 효과-기반의 쌍안정 전계 발광 패널을 기재하는데, 여기서 광전도성 쌍안정 요소의 스위칭은, 패널(57)의 후방에 배치된, 특히 어드레싱 전용인 전계 발광 셀의 방출에 의해 생성된다; 각 어드레싱 전계 발광 셀은 절연층(44)을 통해, 광전도성 층(51)의 쌍안정 요소와 광학적으로 결합된다; 따라서, 각 어드레싱 전계 발광 셀은 패널의 각 픽셀의 온 또는 오프 상태를 제어한다. 그러므로, 4개의 전극 어레이, 즉 어드레싱 전계 발광 셀에 전력 공급하기 위한 2개의 어레이와, 주 전계 발광 셀에 전력 공급하기 위한 2개의 어레이가 존재한다.

문서 JP11-154597은, 4개의 전극 어레이를 갖는 광전도성 효과-기반의 쌍안정 전계 발광 패널을 또한 기재한다: 이 문서의 도 4 및 도 5를 참조하면, 각 픽셀에서, 전계 발광 층(20)은, 광전도성 요소(14)와 직렬 상태인 이러한 어드레싱 영역과 주 방출 영역에서 교차하는 2개의 어드레싱 전극(17 및 24) 사이에 어드레싱하도록 의도된 영역으로 세분되며, 이러한 직렬은 이러한 주 방출 영역에서 교차하는 2개의 전원 전극(12 및 22) 사이에 전력 공급된다; 광전도성 요소(14)는 광 결합(optical coupling)을 얻기 위해 어드레싱에 의도된 전계 발광 영역에 가까이 배치된다; 그러므로, 문서 US 2002/0043927에서와 같이, 2개의 어드레싱 전극 어레이와 2개의 전원 전극 어레이가 존재한다.

전술한 문서 WO 03/012869 및 WO 03/054843에 기재된 2개의 전극 어레이를 갖는 광전도성 효과-기반의 쌍안정 전계 발광 패널이 갖는 문제는, 픽셀 어드레싱 시퀀스에서의 용량성 손실이 매우 높다는 것이다.

사실상, 상기 어레이들 중 하나의 어레이의 수직 전극이 열이라 불리고, 다른 어레이의 수평 전극이 행이라 불리면, 열에 대한 용량성 손실은 $E=C.Va^2.N.f.s$ 로 표현될 수 있으며, 여기서 C는 행과 열의 교차부에서의 전극 사이의 커패시턴스이고, N은 행의 수이고, Va는 어드레싱 전압이고, f는 프레임 주파수이고, s는 각 프레임에서의 서브프레임의 수이다. 전극들이 또한 전력 공급을 위해서 사용되기 때문에, 이들 전극은 전하 손실 없이 전력을 셀에 전달할 정도로 충분히 큰 표면적을 제공하므로, 커패시턴스(C)는 높아져서, 높은 용량성 손실을 야기한다.

전술한 문서 US2002/0043927 및 JP11-154597에 기재된 4개의 전극 어레이를 갖는 광전도성 효과-기반의 쌍안정 전계 발광 패널이 갖는 문제는, 특히 전극 어레이의 수와 연관된 복잡성인데, 이러한 복잡성은 경제적으로 불리하다.

문서 EP 1246157은 능동 매트릭스 전계 발광 패널을 기재한다; 각 셀은, 능동 매트릭스에 병합되고, 전계 발광 셀(8)과 직렬로 링크된 쌍안정 요소(이 경우에, "메모리" 요소(10)), 및 트랜지스터(3)에 의해 여기에 표시된 제어 수단을 포함하는 대응하는 픽셀 회로를 갖는다. 이 패널은 4개의 전극 어레이, 즉 셀에 전력 공급하기 위해서만 사용된 2개의 어레이(6, 7), 제어 수단(3)을 제어하는데 사용된 하나의 어레이(4), 및 어드레싱에 사용된 하나의 어레이(5)를 갖는다. 이들 4개의 어레이 중 3개는 능동 매트릭스에 병합되어야 한다. 이 경우에, 능동 매트릭스에서 3개의 전극 어레이를 병합할 필요성은 심지어 패널의 광 성능에 관해서도 경제적으로 불리하다.

발명이 이루고자 하는 기술적 과제

본 발명의 하나의 목적은, 특히 광전도성 효과에 기초하여, 단지 총 3개의 전극 어레이만을 갖는 쌍안정 전계 발광 패널을 제안함으로써 전술한 문제를 피하는 것이다.

이 때문에, 본 발명의 목적은 이미지를 디스플레이하기 위해 쌍안정 전계 발광 패널을 제작하는 것으로, 상기 패널은 기판 상에 배치되며,

- 전계 발광 셀($C_{n,p}$) 어레이 및 각각 하나의 셀과 연관되고 제어 수단을 갖는 쌍안정 요소($B_{n,p}$) 어레이와,

- 전력 공급에 사용된 제 1 전극 어레이(X_p) 및 전력 공급에 사용된 제 2 전극 어레이(Y_n)를 포함하며,

여기서 각 전계 발광 셀($C_{n,p}$)은, 제 1 전원 전극 어레이(X_p)와 제 2 전원 전극 어레이(Y_n) 사이에 이와 연관된 쌍안정 요소($B_{n,p}$)와 직렬로 링크되며,

셀에 링크된 임의의 다른 전극 어레이를 제외하여 주로 어드레싱에 사용된 전극 어레이(A_p)를 포함하고, 각 전계 발광 셀($C_{n,p}$)의 쌍안정 요소의 제어 수단은, 어드레싱에 주로 사용된 전극 어레이(A_p)와 제 2 어레이에 속한 상기 셀의 전원 전극(Y_n) 사이에 링크되고, 이에 따라 이것이 어드레싱 및 전력 공급에 모두 사용되는 것을 특징으로 한다.

본 발명에 따라, 동일한 전극은, 쌍안정 요소 제어 수단을 제어하고 이들 요소에 따라 전계 발광 셀에 전력 공급하는데 모두 사용된다. 예를 들어, 전술한 문서 EP1246157에서의 도 1에 기재된 패널에 본 발명을 적용함으로써, 트랜지스터(3)로 표시된 제어 수단을 제어하는 스캐닝 전극(4), 및 전원 전극(6)은 단지 하나의 동일한 전극을 형성한다. 패널의 전극 어레이의 수는 이에 따라 상기 문서에 기재된 4개의 어레이와 비교해서 유리하게 제한된다.

본 발명의 다른 목적은, 이미지를 디스플레이하기 위한 쌍안정 전계 발광 패널을 제작하는 것으로, 상기 패널은 기판 상에 배치되며,

- 전계 발광 셀($C_{n,p}$) 어레이, 및 각각 하나의 셀과 연관되고 제어 수단을 갖는 쌍안정 요소($B_{n,p}$) 어레이와,

- 전력 공급에 사용된 전극 어레이(X_p)와,

- 어드레싱 및 전력 공급에 사용되고, 다른 어레이(X_p)에 횡단하여 연장하는 전극 어레이(Y_n)를 포함하며,

여기서 각 전계 발광 셀($C_{n,p}$)은, 전원 어레이 중 하나의 전극(X_p)과 다른 전원 전극 어레이(Y_n) 사이에 이와 연관된 쌍안정 요소($B_{n,p}$)와 직렬로 링크되며,

셀에 링크된 임의의 다른 전극 어레이를 제외하여 주로 어드레싱에 사용되고 전력 공급에만 사용된 전극(X_p)에 거의 평행하게 연장하는 전극 어레이(A_p)를 포함하고,

각 전계 발광 셀($C_{n,p}$)의 쌍안정 요소의 제어 수단은, 어드레싱에 주로 사용된 전극 어레이(A_p)와 상기 셀의 전원 전극(Y_n) 사이에 링크되고, 이에 따라 이것이 어드레싱 및 전력 공급에 모두 사용되는 것을 특징으로 한다.

바람직하게, 주로 어드레싱에 사용된 전극 어레이(A_p)는 제 1 전원 전극 어레이(X_p)보다 더 좁다. 패널의 어드레싱 단계에서의 용량성 손실은 이에 따라 셀 전원 회로에서 전하 손실을 증가시키지 않고도 제한된다.

바람직하게, 이들 어드레싱 전극은 전원 전극보다 적어도 2배 더 좁고, 이것은 용량성 손실이 더 많이 한정된다는 것을 의미한다.

바람직하게, 각 전계 발광 셀($C_{n,p}$)은 중간층을 형성하는 전극을 이용하여 이와 연관된 쌍안정 요소($B_{n,p}$)와 직렬로 링크된다. 다양한 셀의 중간 전극은 서로 전기적으로 절연된다; 이들은 보통 부유된다.

바람직하게, 상기 중간 전극은 투명하거나 반-투명하고, 이러한 셀과 연관된 쌍안정 요소는, 상기 셀에만 전력 공급하는데 사용된 전극(X_p)과 상기 중간 층 사이에 삽입되는 광전도성 층을 포함한다. 따라서, 패널의 각 픽셀은, 이들 2개의 층 요소 사이에 중간 전극을 갖는 광전도성 층 및 전계 발광 층 요소를 포함한다; 중간 전극의 투명도로 인해, 쌍안정 요소가 이러한 요소의 제어 수단을 이용하여 온 상태로 즉시 스위칭되는 즉시, 전계 발광 층 요소는 광을 방출하는데, 상기 광은, 투명 중간 전극을 통해 저 임피던스 상태, 그러므로 광전도성 층 요소의 온 상태를 유지시킨다.

바람직하게, 각 전계 발광 셀($C_{n,p}$)에 대해, 연관된 쌍안정 요소의 제어 수단은 어드레싱 전계 발광 층을 포함하는데, 상기 어드레싱 전계 발광 층은 상기 셀을 주로 어드레싱하는데 사용된 전극(A_p)과 어드레싱 및 전력 공급에 사용된 전극(Y_n) 사이에 삽입되고, 상기 쌍안정 요소의 광전도성 층과 광학적으로 결합된다.

바람직하게, 각 전계 발광 셀($C_{n,p}$)은 상기 셀의 쌍안정 요소의 제어 수단을 어드레싱하는 전계 발광 층과 동일한 층을 형성하는 주 전계 발광 층을 포함한다. 그 다음에, 전계 발광 층과 광전도성 층 사이의 광 결합은 투명 또는 반-투명 중간 전극을 통해 제공된다.

바람직하게, 전력 공급에만 사용된 모든 전극(X_p)은 동일한 전위에서 상호 링크된다.

본 발명의 다른 목적은, 본 발명에 따른 패널을 포함하는 이미지 디스플레이 디바이스를 제작하는 것이다.

본 발명은 첨부 도면을 참조하여 한정되지 않은 예로서 주어진 다음 설명을 읽음으로써 더 잘 이해될 것이다.

발명의 구성 및 작용

타이밍도를 나타내는 도면은, 비율이 고려된 경우 명백하게 나타나지 않을 특정한 세부사항을 더 잘 표현하기 위해 값의 축척을 고려하지 않는다.

설명을 간략하게 하기 위해, 동일하거나 유사한 참조 번호는 동일한 기능을 제공하는 요소에 사용된다.

도 1 및 도 2를 참조하면, 본 발명에 따른 패널은, 2개의 전극 어레이, 즉 셀에 전력 공급하는 데만 사용되도록 의도된 제 1 전원 어레이(X_p) 및 주로 어드레싱에 사용되도록 의도된 어레이(A_p)를 직접 지지하는 기판(1)을 포함한다. 이들 2개의 어레이의 전극은 병렬상태이며, 수직으로 연장되므로, "열"이라 불린다. 전원 전극(X_p)은 어드레싱 전극(A_p)보다 실질적으로 더 넓는데, 바람직하게는 폭이 적어도 2배가 된다. 2개의 인접한 어드레싱 전극 사이에서, 전원 전극(X_p)이 존재하고, 그 반대로도 이루어진다. 표시되지 않은 변형에 따라, 각 전원 전극(X_p)은 2개의 전극(X_{pa} , X_{pb})으로 세분되고, 각 어드레싱 전극(A_p)은 2개의 세분된 전극(X_{pa} , X_{pb}) 사이에 위치한다.

이들 2개의 전극 어레이는 광전도성 층(2)을 직접 지지하고, 상기 광전도성 층(2) 자체는 투명 중간 전극(3)을 지지하고, 상기 중간 전극(3)은 다시 유기 전계 발광 층(4)을 지지하고, 상기 유기 전계 발광 층(4) 자체는 제 2 전원 어레이(Y_n)를 지지하며, 상기 제 2 전원 어레이의 전극은 다른 어레이의 전극(X_p 및 A_p)에 수직으로 연장한다. 이들 전극(Y_n)은 어드레싱 및 전력 공급 모두에 사용된다.

전극(X_p)과, 전극(Y_n)을 갖는 인접 전극(A_p)의 각 교차부에서, 패널의 전계 발광 셀($C_{n,p}$)이 존재하고, 그 교차부는 도 2에 도시되어 있다. 이러한 전계 발광 셀은 유기 전계 발광 층(4)의 일부분을 포함한다. 유기 전계 발광 층(4)의 이러한 부분 아래에 위치한 광전도성 층(2)의 부분은 이러한 셀과 연관된 쌍안정 요소($B_{n,p}$)를 형성한다. 전계 발광 셀($C_{n,p}$) 및 이러한 쌍안정 요소($B_{n,p}$)에 의해 형성된 직렬은, 이러한 셀이 위치한 교차부에서 전극(X_p)과 전극(Y_n) 사이에 링크된다. 패널의 다양한 픽셀의 중간 전극(3)은 서로 전기적으로 절연된다; 이들 전극은 부유된다.

동일한 전극(Y_n)을 갖는 전극(X_p)에 인접한 전극(A_p)의 교차부에는 쌍안정 요소($B_{n,p}$)의 제어 수단이 위치한다. 이들 제어 수단은, 동일한 전계 발광 층(4) 및 광전도성 층(2)에 의해 여기에 형성되며, 상기 층은 그 사이에 삽입된 중간 전극(3)을 갖는다. 이들 제어 수단에 관한 변형은 나중에 설명될 것이다.

중간 전극이 투명하기 때문에, 제어 수단과 쌍안정 요소 사이에 광결합이 이루어진다; 전극(Y_n)을 갖는 전극(A_p)의 교차부에 위치한 전계 발광 층의 부분이 이들 전극 사이에 적절한 어드레싱 전압 신호의 인가에 의하여 광을 발생할 때, 이렇게 발생된 광은 투명 전극(3)을 통해 광전도성 층(2)으로 전달되고, 상기 광전도성 층(2)은 그 다음에 저 임피던스 상태로 스위칭되어, 쌍안정 요소($B_{n,p}$)의 상태가 전환되도록 한다; 그 다음에 전극(X_p 및 Y_n) 사이에 인가된 전원 전압은 셀($C_{n,p}$)의 단자로 중계되고, 상기 셀은 그 다음에 광을 방출한다.

방금 설명한 본 발명에 따른 패널의 제조는 여기서 구체적으로 제공되지 않을 것이다; 이것은 본래 알려져 있는 수단 및 방법을 수반한다.

이제 한정되지 않은 예로서 이러한 패널을 갖는 디스플레이 디바이스, 및 이러한 패널의 구동 방법을 설명할 것이다.

그러므로, 도 1을 참조하여, 이러한 디바이스는 방금 설명한 패널, 어드레싱 전극(A_p)을 제어하는 수단(10), 어드레싱 및 전력 공급 모두에 사용된 행 전극(Y_n)을 제어하는 수단(11)을 포함한다; "구동기(driver)"로 불리는 이러한 제어 수단(10 및 11)은 전원 전압을 전극으로 송신하고, 나중에 설명되고 미도시된 수단에 의해 생성되는 신호를 선택하거나 어드레싱 하도록 설계된다.

도 1을 참조하면, 전력 공급에만 사용된 어레이의 모든 전극(X_p)은 서로 링크되고, 동일한 전원 전압(V_s)을 이들 전극으로 전달하는 패널에 전력 공급하는 수단에 링크된다.

각 프레임이 이미지의 화색도를 인코딩하는데 필요한 비트의 수에 따라 서브프레임으로 분리되는 이미지 프레임의 연속물을 디스플레이하도록 패널을 구동하기 위해, 절차는 다음과 같이 이루어진다: 각 서브프레임의 지속기간 동안, 행 전극(Y_n)을 제어하는 수단(11)을 이용하여, 패널의 각 행 전극(Y_n)은 차례로 선택된다.

도 4의 상부에 도시된 바와 같이, 각 행(n)의 선택은 2가지 동작을 포함한다:

- 먼저, 다른 행의 셀의 쌍안정 요소의 상태에 영향을 미치지 않고도, 이러한 행의 셀($C_{n,p}$)의 모든 쌍안정 요소를 고 임피던스 오프 상태로 스위칭하도록 설계된 소거 동작(O_E)과;

- 그 다음에, 다시 다른 행의 셀의 쌍안정 요소의 상태에 영향을 미치지 않고도, 현재 서브프레임의 이미지를 디스플레이 하도록 활성화되어야 하는 이러한 행의 셀($C_{n,p}$)의 쌍안정 요소를 저 임피던스 온 상태로 스위칭하고, 현재 서브프레임의 이미지를 디스플레이 하도록 활성화되지 않는 이러한 행의 다른 셀의 쌍안정 요소의 오프 상태를 유지시키도록 설계된 기록 동작(O_W).

도 4는 행(n)의 셀($C_{n,p}$) 중 하나에 어드레싱하기 위해 인가된 전압 신호의 타이밍도를 도시한다:

- 소거 동작 동안: 전원 열(X_p)에 인가된 공통 전압과 동일한 전압(V_s)은 행(n)에 인가되고, 모든 어드레싱 전극(A_p)에 인가된다; 행(n-1)을 포함하는 다른 행에 인가된 전압은 0V로 유지된다. 그 다음에 행(n)의 모든 셀은 오프되고, 다른 행의 셀은, 전위(V_s)에서의 전위 전극(X_p)과 전위 0V에서 Y_{n-1} 와 같은 행 전극 사이에 전위차(V_s)에 의해 계속해서 전력 공급된다.

- 기록 동작 동안, 음의 진폭 전압(V_L)은 선택된 행(n)에 인가된다; 이러한 행의 셀($C_{n,p}$)을 활성화시키기 위해, 전압($V_s + V_{on}$)은 이에 대응하는 어드레싱 전극(A_p)에 인가된다; 이러한 행의 셀($C_{n,p}$)을 활성화시키지 않도록, 이에 대응하는 어드레싱 전극(A_p)은 이전 동작(V_s)(미도시)의 전위에서 유지된다.

이러한 행(n) 선택 단계에 뒤이어 다른 행 선택 단계가 오고, 동일한 이미지 서브프레임 동안, 행(n)에 인가된 전압이 레벨 0V에서 유지되는 일반적인 유지 단계가 온다; 그 다음에, 이 때문에, 이러한 행의 픽셀에 전력 공급하는 전극 사이의 전위차는 이미지 서브프레임의 지속기간 동안 이러한 행의 활성화된 셀에 전력 공급하도록 값(V_s)에서 지속된다.

이러한 전압 신호 모두, 전술한 제어 수단(10 및 11)을 이용하여 본래 알려진 방식으로 인가된다.

그러므로, 온 또는 오프 상태를 얻기 위해,

- 쌍안정 요소를 온 상태로 스위칭하기 위해 오프 상태에서 쌍안정 요소에 인가된 전위차($V_s + V_L + V_{on}$):(도 4의 상부 타이밍도를 참조);

- 쌍안정 요소를 온 상태로 스위칭하지 않기 위해 오프 상태에서 쌍안정 요소에 인가된 전위차($V_s + V_{on}$):(도 4의 하부 타이밍도를 참조)가 바람직하다;

V_D 를 전계 발광 층에서의 방출을 트리거링하는 전압이라 하고, V_Z 는 광전도성 층의 임계 전압이라 하자:

- 그러므로, 직렬 상태인 2개의 층 사이에 인가된 임계 전압(V_D) 아래에서, 이러한 셀은 오프로 스위칭된다;

- 그러므로, 직렬 상태인 2개의 층 사이에 인가된 임계 전압($V_D + V_Z$) 위에서, 이러한 셀은 온으로 스위칭된다;

- V_D 와 $V_D + V_Z$ 사이의 이들 층들 사이의 전압에 대해, 셀의 상태는 변하지 않는다.

그러므로, V_s , V_L , V_{ON} 의 값을 선택하는 것이 바람직하므로,

- $V_D < V_s < V_D + V_Z$ 및 $V_D < V_s + V_{ON} < V_D + V_Z$

- $V_s + V_L + V_{ON} > V_D + V_Z$

도 3을 참조하면, 이제 본 발명에 따라 전술한 패널의 변형에 대한 설명은 다음과 같다.

이러한 변형은, 쌍안정 요소의 제어 수단이 직렬 상태에 있는 셀 및 쌍안정 요소로부터 분리된다는 점에서 주로 전술한 패널과 구별된다: 사실상, 이러한 경우에, 어드레싱 전극(A_p) 단자, 및 전원 및 어드레싱 전극(Y_n) 단자에 특정한 전계 발광 층(5)에 의해 형성된 어드레싱 전계 발광 셀은, 도 3에 도시된 바와 같이 광결합되는 광전도성 층(2')에 의해 형성된 쌍안정 요소의 제어 수단으로서 사용된다. 패널의 각 픽셀에 대해, 어드레싱 전계 발광 층(5)의 영역은 주 전계 발광 층(4')의 영역보다 실질적으로 적다.

그러나, 이러한 변형은 전술한 실시예보다 제작하기가 더 복잡하다.

전술한 실시예 모두에서, 전원 및 어드레싱(Y_n)에 사용된 전극과 어드레싱 전극(A_p)의 교차 면적은, 어드레싱에 독립적이고 더 넓은 전극(X_p , Y_n)을 갖기 때문에, 셀 전원 회로에서의 전하 손실에서 어떠한 증가도 초래하지 않고도, 종래 기술의 2개의 전극 어레이를 갖는 쌍안정 패널보다 더 작다.

어드레싱 전극(A_p)에 대한 용량성 손실은 $E = C \cdot V_a^2 \cdot N \cdot f \cdot s$ 인데, 여기서, C 는 어드레싱 전극과 행 전극의 교차부에서의 커패시턴스이고, N 은 행의 수이고, V_a 는 $V_s + V_L + V_{ON}$ 인 어드레싱 전압이고, f 는 프레임 주파수이고, s 는 각 프레임에서의 서브프레임의 수이다. 교차 영역이 종래 기술의 2개의 전극 어레이를 갖는 쌍안정 패널에서보다 더 작기 때문에, C 의 값은 더 작아지고, 용량성 손실은 감소한다. 더욱이, 본 발명에 따른 패널이 3개의 전극 어레이만을 포함하기 때문에, 이들 패널은 종래 기술의 4개의 전극 어레이를 갖는 쌍안정 패널보다 더 간단하고 비용이 적게 들도록 제작된다. 따라서 본 발명은 개선된 최적화를 제공한다.

본 발명은 광전도성 쌍안정 요소를 갖는 유기 전계 발광 패널을 참조하여 설명된다; 아래의 청구항의 배경에서 벗어나지 않고도 다른 유형의 쌍안정 전계 발광 패널에 적용될 수 있다는 것이 당업자에게 명백하다.

발명의 효과

상술한 바와 같이, 본 발명은, 특히 광전도성 효과에 기초하여, 단지 총 3개의 전극 어레이만을 갖는 쌍안정 전계 발광 패널 등에 효과적이다.

(57) 청구의 범위

청구항 1.

이미지를 디스플레이하기 위한 쌍안정 전계 발광 패널로서, 상기 패널은, 기판 상에 배치되며:

- 전계 발광 셀($C_{n,p}$) 어레이 및 각각 하나의 셀과 연관되고 제어 수단을 갖는 쌍안정 요소($B_{n,p}$) 어레이와,
- 전력 공급에 사용된 제 1 전극 어레이(X_p) 및 전력 공급에 사용된 제 2 전극 어레이(Y_n)를 포함하며,

여기서 각 전계 발광 셀($C_{n,p}$)은, 제 1 전원 전극 어레이(X_p)와 제 2 전원 전극 어레이(Y_n) 사이에 이와 연관된 쌍안정 요소($B_{n,p}$)와 직렬로 링크되는, 쌍안정 전계 발광 패널에 있어서,

셀에 링크된 임의의 다른 전극 어레이를 제외하고 주로 어드레싱에 사용된 전극 어레이(A_p)를 포함하고,

각 전계 발광 셀($C_{n,p}$)의 쌍안정 요소의 제어 수단은, 어드레싱에 주로 사용된 전극 어레이(A_p)와 제 2 어레이에 속한 상기 셀의 전원 전극(Y_n) 사이에 링크되고, 이에 따라 이것이 어드레싱 및 전력 공급에 모두 사용되는 것을 특징으로 하는, 쌍안정 전계 발광 패널.

청구항 2.

제 1항에 있어서, 주로 어드레싱에 사용된 전극 어레이(A_p)는 상기 제 1 전원 전극 어레이(X_p)보다 좁은 것을 특징으로 하는, 쌍안정 전계 발광 패널.

청구항 3.

제 1항 또는 제 2항에 있어서, 주로 어드레싱에 사용된 전극 어레이(A_p)는 상기 전원 전극(X_p, Y_n)보다 적어도 2배 더 좁은 것을 특징으로 하는, 쌍안정 전계 발광 패널.

청구항 4.

제 1항 내지 제 3항 중 어느 한 항에 있어서,

- 제 2 전극 어레이(Y_n)는 상기 제 1 전극 어레이(X_p)에 횡단하며,
- 상기 전극에 거의 평행하게 연장되는, 주로 어드레싱에 사용된 전극 어레이(A_p)는 전력 공급(X_p)에만 사용되는 것을 특징으로 하는, 쌍안정 전계 발광 패널.

청구항 5.

제 1항 내지 제 4항 중 어느 한 항에 있어서, 각 전계 발광 셀($C_{n,p}$)은 중간 층(3)을 형성하는 전극을 이용하여 이와 연관되는 쌍안정 요소($B_{n,p}$)와 직렬로 링크되는 것을 특징으로 하는, 쌍안정 전계 발광 패널.

청구항 6.

제 5항에 있어서, 상기 중간 층(3)은 투명하거나 반-투명하고,

이러한 셀과 연관된 쌍안정 요소는 상기 중간 층(3)과 상기 제 1 어레이의 전원 전극(X_p) 사이에 삽입되는 광전도성 층을 포함하는 것을 특징으로 하는, 쌍안정 전계 발광 패널.

청구항 7.

제 6항에 있어서, 각 전계 발광 셀($C_{n,p}$)에 대해, 연관된 쌍안정 요소를 제어하는 수단은 어드레싱 전계 발광 층(4;5)을 포함하며, 상기 층(4;5)은 상기 셀을 주로 어드레싱하는데 사용된 전극(A_p)과 어드레싱 및 전력 공급 모두에 사용된 전극(Y_n) 사이에 삽입되고, 상기 쌍안정 요소의 광전도성 층(2;2')과 광결합되는 것을 특징으로 하는, 쌍안정 전계 발광 패널.

청구항 8.

제 7항에 있어서, 각 전계 발광 셀($C_{n,p}$)은, 상기 셀의 쌍안정 요소의 제어 수단을 어드레싱하는 전계 발광 층과 동일한 하나의 층을 형성하는 주 전계 발광 층(4)을 포함하는 것을 특징으로 하는, 쌍안정 전계 발광 패널.

청구항 9.

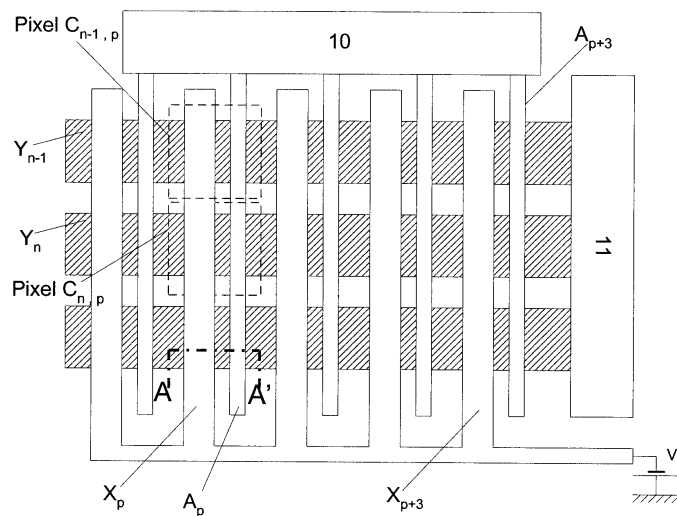
제 1항 내지 제 8항 중 어느 한 항에 있어서, 상기 제 1 어레이의 모든 전원 전극(X_p)은 동일한 전위에서 상호 링크되는 것을 특징으로 하는, 쌍안정 전계 발광 패널.

청구항 10.

제 1항 내지 제 9항 중 어느 한 항에 기재된 패널을 포함하는 것을 특징으로 하는, 이미지 디스플레이 디바이스.

도면

도면1



专利名称(译)	一种双稳态电致发光面板，具有三个电极阵列		
公开(公告)号	KR1020060045703A	公开(公告)日	2006-05-17
申请号	KR1020050031022	申请日	2005-04-14
[标]申请(专利权)人(译)	汤姆森特许公司 汤姆森许可		
申请(专利权)人(译)	汤姆森许可		
当前申请(专利权)人(译)	汤姆森许可		
[标]发明人	FERY CHRISTOPHE 페리크리스토프 DAGOIS JEAN PAUL 다고와장폴		
发明人	페리,크리스토프 다고와,장 폴		
IPC分类号	H05B33/26 G09G3/32 H01L51/50		
CPC分类号	H01L51/5209 G09G2310/06 G09G3/3216 G09G2360/142 G09G2360/148		
代理人(译)	MOON , KYOUNG金 KIM , HAK SOO		
优先权	2004004037 2004-04-16 FR		
其他公开文献	KR101202318B1		
外部链接	Espacenet		

摘要(译)

面板包括：设置在衬底上的电致发光单元阵列 $C_{n,p}$ 和设置有控制装置的双稳态元件阵列 $B_{n,p}$ ；仅用于电源 X_p 的电极阵列；电极阵列主要用于寻址 A_p ，以及用于寻址和供电并且横向延伸到另外两个阵列的电极的电极阵列 Y_n 。优选地，电极 A_p 比电极 X_p 更窄。因此面板的寻址阶段中的电容损耗被限制而不会增加单元电源电路上的电荷损失。

