



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년05월22일
(11) 등록번호 10-1147414
(24) 등록일자 2012년05월11일

- (51) 국제특허분류(Int. Cl.)
H01L 51/50 (2006.01) H01L 29/786 (2006.01)
- (21) 출원번호 10-2009-0089802
(22) 출원일자 2009년09월22일
심사청구일자 2009년09월22일
(65) 공개번호 10-2011-0032360
(43) 공개일자 2011년03월30일
(56) 선행기술조사문헌
JP2007073559 A*
KR100191091 B1*
KR1020090079619 A*
KR100810639 B1
*는 심사관에 의하여 인용된 문헌
- (73) 특허권자
삼성모바일디스플레이주식회사
경기도 용인시 기흥구 삼성2로 95 (농서동)
- (72) 발명자
최종현
경기도 용인시 기흥구 삼성2로 95 (농서동)
노지용
경기도 용인시 기흥구 삼성2로 95 (농서동)
(뒷면에 계속)
- (74) 대리인
팬코리아특허법인

전체 청구항 수 : 총 13 항

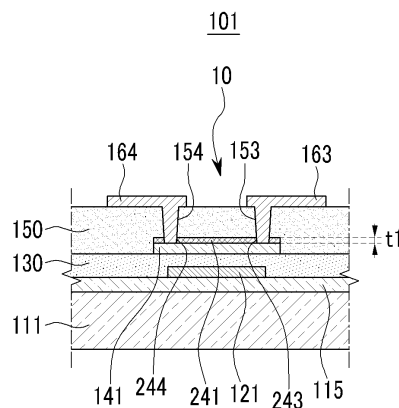
심사관 : 차건숙

(54) 발명의 명칭 유기 발광 표시 장치 및 그 제조 방법

(57) 요약

본 발명은 유기 발광 표시 장치 및 그 제조 방법에 관한 것으로서, 본 발명의 실시예에 따른 유기 발광 표시 장치는 기판 본체와, 상기 기판 본체 상에 형성된 박막 트랜지스터, 그리고 상기 박막 트랜지스터와 연결된 유기 발광 소자를 포함한다. 상기 박막 트랜지스터는 산화물 반도체층 및 금속 산화막이 차례로 적층된 구조를 갖는다.

대표도 - 도3



(72) 발명자

임장순

경기도 용인시 기흥구 삼성2로 95 (농서동)

이대우

경기도 용인시 기흥구 삼성2로 95 (농서동)

특허청구의 범위

청구항 1

기관 본체;

상기 기관 본체 상에 형성된 게이트 전극;

상기 게이트 전극 위에 형성된 게이트 절연막;

상기 게이트 절연막을 사이에 두고 상기 게이트 전극 상에 형성된 산화물 반도체층;

상기 산화물 반도체층의 일부를 드러내는 복수의 개구부들을 가지고 상기 산화물 반도체층 바로 위에 형성된 금속 산화막;

상기 금속 산화막의 개구부를 통해 상기 산화물 반도체층과 각각 접촉되며 서로 이격된 소스 전극 및 드레인 전극

을 포함하며,

상기 산화물 반도체층과 상기 금속 산화막은 복수의 개구부들을 제외하고 서로 동일한 패턴으로 형성되고,

상기 금속 산화막은 알루미늄(Al), 몰리브덴(Mo), 니켈(Ni), 은(Ag), 크롬(Cr), 티타늄(Ti), 및 탄탈(Ta) 중 어느 하나의 금속이나 하나 이상의 금속을 포함하는 합금으로 형성된 유기 발광 표시 장치.

청구항 2

제1항에서,

상기 금속 산화막과 상기 소스 전극 및 상기 드레인 전극 사이에 형성된 층간 절연막을 더 포함하는 유기 발광 표시 장치.

청구항 3

제2항에서,

상기 층간 절연막은 상기 금속 산화막의 개구부와 함께 상기 산화물 반도체층의 일부를 드러내는 복수의 접촉 구멍들을 갖는 유기 발광 표시 장치.

청구항 4

제1항 내지 제3항 중 어느 한 항에서,

상기 산화물 반도체층은 갈륨(Ga), 인듐(In), 아연(Zn), 하프늄(Hf), 및 주석(Sn) 중에서 하나 이상의 원소와 산소(O)를 포함하는 유기 발광 표시 장치.

청구항 5

제4항에서,

상기 금속 산화막은 50Å 내지 2000Å 범위 내의 평균 두께를 갖는 유기 발광 표시 장치.

청구항 6

제4항에서,

상기 금속 산화막은 금속막에 열을 가하거나 플라즈마(plasma) 산화 방법을 사용하여 형성된 유기 발광 표시 장치.

청구항 7

기관 본체 상에 게이트 전극을 형성하는 단계;

상기 게이트 전극 상에 게이트 절연막을 형성하는 단계;

상기 게이트 절연막 상에 산화물 반도체층과 금속막을 차례로 적층하는 단계;

상기 금속막을 산화시켜 금속 산화막을 만드는 단계;

상기 산화물 반도체층 및 상기 금속 산화막을 서로 동일한 형태로 패터닝(patterning)하는 단계;

상기 금속 산화막 상에 층간 절연막을 형성하는 단계;

식각 공정을 통해 상기 층간 절연막에 복수의 접촉 구멍들을 형성하고 상기 복수의 접촉 구멍들을 통해 드러난 상기 금속 산화막의 일부를 연속적으로 제거하여 상기 산화물 반도체층을 드러내는 복수의 개구부들을 형성하는 단계;

상기 금속 산화막의 개구부와 상기 층간 절연막의 접촉 구멍을 통해 상기 산화물 반도체층과 각각 접촉되며 서로 이격된 소스 전극 및 드레인 전극을 형성하는 단계

를 포함하며,

상기 금속 산화막은 상기 식각 공정을 통해 상기 복수의 접촉 구멍들을 형성하는 과정에서 상기 산화물 반도체층이 손상되거나 일부 식각되는 것을 방지하는 에칭 스톱퍼(ecthing stopper)의 역할을 수행하고,

상기 금속 산화막은 알루미늄(Al), 몰리브덴(Mo), 니켈(Ni), 은(Ag), 크롬(Cr), 티타늄(Ti), 및 탄탈(Ta) 중 어느 하나의 금속이나 하나 이상의 금속을 포함하는 합금으로 형성된 유기 발광 표시 장치 제조 방법.

청구항 8

제7항에서,

상기 산화물 반도체층과 상기 금속막을 진공 분위기에서 연속적으로 증착시키는 유기 발광 표시 장치 제조 방법.

청구항 9

제8항에서,

식각 공정을 통해 상기 금속 산화막 및 상기 산화물 반도체층을 연속적으로 패터닝하는 유기 발광 표시 장치 제조 방법.

청구항 10

제7항에서,

패터닝된 상기 산화물 반도체층 및 상기 금속 산화막은 상기 게이트 전극과 적어도 일부가 중첩되도록 형성되는 유기 발광 표시 장치 제조 방법.

청구항 11

제7항 내지 제10항 중 어느 한 항에서,

상기 산화물 반도체층은 갈륨(Ga), 인듐(In), 아연(Zn), 하프늄(Hf), 및 주석(Sn) 중에서 하나 이상의 원소와 산소(O)를 포함하는 유기 발광 표시 장치 제조 방법.

청구항 12

제11항에서,

상기 금속 산화막은 50Å 내지 2000Å 범위 내의 평균 두께를 갖는 유기 발광 표시 장치 제조 방법.

청구항 13

제11항에서,

상기 금속막에 열을 가하거나 플라즈마(plasma) 산화 방법을 사용하여 상기 금속 산화막을 형성하는 유기 발광 표시 장치 제조 방법.

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

청구항 17

삭제

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

청구항 21

삭제

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 유기 발광 표시 장치에 관한 것으로, 보다 상세하게는 산화물 반도체층을 사용한 유기 발광 표시 장치에 관한 것이다.

배경기술

[0002] 유기 발광 표시 장치(organic light emitting diode display)는 빛을 방출하는 유기 발광 소자를 가지고 화상을 표시하는 자발광형 표시 장치이다. 유기 발광 표시 장치는 액정 표시 장치(liquid crystal display)와 달리 별도의 광원을 필요로 하지 않으므로 상대적으로 두께와 무게를 줄일 수 있다. 또한, 유기 발광 표시 장치는 낮은 소비 전력, 높은 휘도 및 높은 반응 속도 등의 고품위 특성을 나타내므로 휴대용 전자 기기의 차세대 표시 장치로 주목받고 있다.

[0003] 근래에는, 산화물 박막 트랜지스터(oxide thin film transistor)를 구비한 유기 발광 표시 장치가 특히 주목받고 있다. 산화물 박막 트랜지스터는 산화물 반도체를 사용한 박막 트랜지스터를 말한다. 산화물 박막 트랜지스터는 비정질 규소를 사용한 박막 트랜지스터와 비교하여 상대적으로 높은 전자 이동도와 신뢰성을 가지며, 다결정 규소를 사용한 박막 트랜지스터와 비교하여 우수한 균일성을 가질 뿐만 아니라 종합적으로 우수한 성능을 갖는다. 또한, 산화물 박막 트랜지스터를 구비한 유기 발광 표시 장치는 투명한 표시 장치를 구현하는데 유리하다.

[0004] 한편, 산화물 반도체는 일반적으로 높은 캐리어 농도를 가지고 있는데, 이는 산화물 반도체 내에서의 산소 결핍이 캐리어를 공급하는 원인으로 작용하고 있기 때문이다. 따라서, 산화물 반도체는 플라스마에 의한 손상(damage)이나 수분이나 산소의 흡착 등과 같은 외부 환경에 의한 물질의 전기적 특성 변화가 심하다. 그러므로, 안정적이며 신뢰성이 있는 산화물 반도체 박막 트랜지스터를 구현하기 위해서는 외부의 영향을 완벽히 차단할 수 있는 보호막의 개발이 필수적이다.

발명의 내용

해결 하고자하는 과제

- [0005] 본 발명은 전술한 배경기술의 문제점을 해결하기 위한 것으로서, 산화물 반도체층을 안정적으로 보호할 수 있는 보호막을 구비한 유기 발광 표시 장치를 제공하고자 한다.

과제 해결수단

- [0006] 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 기판 본체와, 상기 기판 본체 상에 형성된 박막 트랜지스터, 그리고 상기 박막 트랜지스터와 연결된 유기 발광 소자를 포함한다. 상기 박막 트랜지스터는 산화물 반도체층 및 금속 산화막이 차례로 적층된 구조를 갖는다.
- [0007] 상기 박막 트랜지스터는 게이트 전극과, 상기 게이트 전극 상에 절연 배치된 산화물 반도체층과, 상기 산화물 반도체층의 일부를 드러내는 복수의 개구부들을 가지고 상기 산화물 반도체층 위에 형성된 금속 산화막, 그리고 상기 금속 산화막의 개구부를 통해 상기 산화물 반도체층과 각각 접촉되며 서로 이격된 소스 전극 및 드레인 전극을 포함할 수 있다.
- [0008] 또한, 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 기판 본체와, 상기 기판 본체 상에 형성된 게이트 전극과, 상기 게이트 전극 위에 형성된 게이트 절연막과, 상기 게이트 절연막을 사이에 두고 상기 게이트 전극 상에 형성된 산화물 반도체층과, 상기 산화물 반도체층의 일부를 드러내는 복수의 개구부들을 가지고 상기 산화물 반도체층 바로 위에 형성된 금속 산화막과, 상기 금속 산화막의 개구부를 통해 상기 산화물 반도체층과 각각 접촉되며 서로 이격된 소스 전극 및 드레인 전극을 포함한다.
- [0009] 상기 금속 산화막과 상기 소스 전극 및 상기 드레인 전극 사이에 형성된 층간 절연막을 더 포함할 수 있다.
- [0010] 상기 층간 절연막은 상기 금속 산화막의 개구부와 함께 상기 산화물 반도체층의 일부를 드러내는 복수의 접촉 구멍들을 가질 수 있다.
- [0011] 상기한 유기 발광 표시 장치에서, 상기 산화물 반도체층과 상기 금속 산화막은 복수의 개구부들을 제외하고 서로 동일한 패턴으로 형성될 수 있다.
- [0012] 상기 산화물 반도체층은 갈륨(Ga), 인듐(In), 아연(Zn), 하프늄(Hf), 및 주석(Sn) 중에서 하나 이상의 원소와 산소(O)를 포함할 수 있다.
- [0013] 상기 금속 산화막은 알루미늄(Al), 몰리브덴(Mo), 니켈(Ni), 은(Ag), 크롬(Cr), 티타늄(Ti), 및 탄탈(Ta) 중에서 어느 하나의 금속이나 하나 이상의 금속을 포함하는 합금으로 형성될 수 있다.
- [0014] 상기 금속 산화막은 50Å 내지 2000Å 범위 내의 평균 두께를 가질 수 있다.
- [0015] 상기 금속 산화막은 금속막에 열을 가하거나 플라즈마(plasma) 산화 방법을 사용하여 형성될 수 있다.
- [0016] 또한, 본 발명의 일 실시예에 따른 유기 발광 표시 장치 제조 방법은 기판 본체 상에 게이트 전극을 형성하는 단계와, 상기 게이트 전극 상에 게이트 절연막을 형성하는 단계와, 상기 게이트 절연막 상에 산화물 반도체층과 금속막을 차례로 적층하는 단계와, 상기 금속막을 산화시켜 금속 산화막을 만드는 단계와, 상기 산화물 반도체층 및 상기 금속 산화막을 서로 동일한 형태로 패터닝(patterning)하는 단계와, 상기 금속 산화막의 일부를 제거하여 상기 산화물 반도체층을 드러내는 복수의 개구부들을 형성하는 단계, 그리고 상기 금속 산화막의 개구부를 통해 상기 산화물 반도체층과 각각 접촉되며 서로 이격된 소스 전극 및 드레인 전극을 형성하는 단계를 포함한다.
- [0017] 상기 산화물 반도체층과 상기 금속막을 진공 분위기에서 연속적으로 증착시킬 수 있다.
- [0018] 식각 공정을 통해 상기 금속 산화막 및 상기 산화물 반도체층을 연속적으로 패터닝할 수 있다.
- [0019] 패터닝된 상기 산화물 반도체층 및 상기 금속 산화막은 상기 게이트 전극과 적어도 일부가 중첩되도록 형성될 수 있다.
- [0020] 상기 금속 산화막과 상기 소스 전극 및 상기 드레인 전극 사이에 층간 절연막을 형성하는 단계를 더 포함할 수 있다.
- [0021] 상기 층간 절연막에 복수의 접촉 구멍들을 형성하는 단계를 더 포함하며, 상기 복수의 접촉 구멍들과 상기 금

속 산화막의 복수의 개구부들을 식각 공정을 통해 연속적으로 형성할 수 있다.

- [0022] 상기 금속 산화막은 상기 식각 공정을 통해 상기 복수의 접촉 구멍들을 형성하는 과정에서 상기 산화물 반도체층이 손상되거나 일부 식각되되는 것을 방지하는 에칭 스톱퍼(etching stopper)의 역할을 수행할 수 있다.
- [0023] 상기한 유기 발광 표시 장치 제조 방법에서, 상기 산화물 반도체층은 갈륨(Ga), 인듐(In), 아연(Zn), 하프늄(Hf), 및 주석(Sn) 중에서 하나 이상의 원소와 산소(O)를 포함할 수 있다.
- [0024] 상기 금속 산화막은 알루미늄(Al), 몰리브덴(Mo), 니켈(Ni), 은(Ag), 크롬(Cr), 티타늄(Ti), 및 탄탈(Ta) 중에서 어느 하나의 금속이나 하나 이상의 금속을 포함하는 합금으로 형성될 수 있다.
- [0025] 상기 금속 산화막은 50Å 내지 2000Å 범위 내의 평균 두께를 가질 수 있다.
- [0026] 상기 금속막에 열을 가하거나 플라즈마(plasma) 산화 방법을 사용하여 상기 금속 산화막을 형성할 수 있다.

효 과

- [0027] 본 발명에 따르면, 유기 발광 표시 장치는 산화물 반도체층을 안정적으로 보호할 수 있는 보호막을 가질 수 있다.

발명의 실시를 위한 구체적인 내용

- [0028] 이하, 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0029] 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.
- [0030] 또한, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다.
- [0031] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 그리고 도면에서, 설명의 편의를 위해, 일부 층 및 영역의 두께를 과장되게 나타내었다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 또는 "상에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.
- [0032] 이하, 도 1 내지 도3을 참조하여 본 발명의 일 실시예를 설명한다.
- [0033] 도 1에 도시한 바와 같이, 유기 발광 표시 장치(101)는 표시 영역(DA)과 비표시 영역(NA)으로 구분된 기판 본체(111)를 포함한다. 기판 본체(111)의 표시 영역(DA)에는 다수의 화소들(PE)(도 2에 도시)이 형성되어 화상을 표시하고, 비표시 영역(NA)에는 여러 구동 회로가 형성된다.
- [0034] 도 2에 도시한 바와 같이 본 발명의 일 실시예에서는, 하나의 화소(PE)가 유기 발광 소자(organic light emitting diode)(70), 두개의 박막 트랜지스터(thin film transistor, TFT)들(10, 20), 그리고 하나의 축전 소자(capacitor)(80)를 구비하는 2Tr-1Cap 구조를 갖는다. 하지만, 본 발명의 일 실시예가 이에 한정되는 것은 아니다. 따라서 유기 발광 표시 장치(101)는 하나의 화소(PE)에 셋 이상의 박막 트랜지스터와 둘 이상의 축전 소자를 구비할 수 있으며, 별도의 배선이 더 형성되어 다양한 구조를 갖도록 형성할 수도 있다. 이와 같이, 추가로 형성되는 박막 트랜지스터 및 축전 소자는 보상 회로의 구성이 될 수 있다.
- [0035] 보상 회로는 각 화소(PE)마다 형성된 유기 발광 소자(70)의 균일성을 향상시켜 화질(畫質)에 편차가 생기는 것을 억제한다. 일반적으로 보상 회로는 4개 내지 8개의 박막 트랜지스터를 포함한다.
- [0036] 또한, 기판 본체(111)의 비표시 영역(NA) 상에 형성된 구동 회로도 추가의 박막 트랜지스터를 포함할 수 있다.
- [0037] 유기 발광 소자(70)는 정공 주입 전극인 애노드(anode) 전극과, 전자 주입 전극인 캐소드(cathode) 전극, 그리고 애노드 전극과 캐소드 전극 사이에 배치된 유기 발광층을 포함한다.
- [0038] 본 발명의 일 실시예에서, 박막 트랜지스터(10, 20)는 게이트 전극, 산화물 반도체층, 소스 전극, 및 드레인 전극을 포함한다. 즉, 박막 트랜지스터(10, 20)는 산화물 박막 트랜지스터이다.

- [0039] 또한, 본 발명의 일 실시예에서, 박막 트랜지스터는 구동 박막 트랜지스터(10)와 스위칭 박막 트랜지스터(20)를 포함한다.
- [0040] 구동 박막 트랜지스터(10)는 유기 발광 소자(70)와 연결되고, 스위칭 박막 트랜지스터는 스캔 라인(SL) 및 데이터 라인(DL)에 연결된다.
- [0041] 스위칭 박막 트랜지스터(20)는 발광시키고자 하는 화소(PE)를 선택하는 스위칭 소자로 사용된다. 스위칭 박막 트랜지스터(20)의 게이트 전극은 스캔 라인(SL)과 연결되며, 스위칭 박막 트랜지스터(20)의 소스 전극은 데이터 라인(DL)과 연결된다. 스위칭 박막 트랜지스터(20)는 스캔 라인(SL)에 입력되는 스위칭 전압에 따라 데이터 라인(DL)에서 입력되는 데이터 전압을 구동 박막 트랜지스터(10)로 전달한다.
- [0042] 축전 소자(80)는 스위칭 박막 트랜지스터(20)와 공통 전원 라인(VDD)에 연결되며, 스위칭 박막 트랜지스터(20)로부터 전송받은 전압과 공통 전원 라인(VDD)에 공급되는 전압의 차이에 해당하는 전압을 저장한다.
- [0043] 구동 박막 트랜지스터(10)는 선택된 화소(PE) 내의 유기 발광 소자(70)를 발광시키기 위한 구동 전원을 공급한다. 구동 박막 트랜지스터(10)의 게이트 전극은 스위칭 박막 트랜지스터(20)의 드레인 전극과 연결된 축전 소자(80)의 어느 한 축전판과 연결된다. 그리고 구동 박막 트랜지스터(10)의 소스 전극 및 축전 소자(80)의 다른 한 축전판은 각각 공통 전원 라인(VDD)과 연결된다. 또한, 구동 박막 트랜지스터(10)의 드레인 전극은 유기 발광 소자(70)의 애노드 전극과 연결된다. 이와 같이, 구동 박막 트랜지스터(10)는 공통 전원 라인(VDD)과 축전 소자(80)에 연결되어 축전 소자(80)에 저장된 전압과 문턱 전압의 차이의 제공에 비례하는 출력 전류(I_{OELD})를 유기 발광 소자(70)로 공급한다. 유기발광 소자(70)는 구동 박막 트랜지스터(10)로부터 공급받은 출력 전류(I_{OLED})에 의해 발광한다.
- [0044] 이와 같은 화소(PE)의 구성은 전술한 바에 한정되지 않고 다양하게 변형 가능하다.
- [0045] 이하, 도 3을 참조하여 구동 박막 트랜지스터(10)를 기준으로 본 발명의 일 실시예에 따른 박막 트랜지스터(10)의 구조를 적층 순서를 중심으로 상세히 설명한다.
- [0046] 도 3에 도시한 바와 같이, 본 발명의 일 실시예에 따라 기판 본체(111) 상에 형성된 박막 트랜지스터(10)는 게이트 전극(121), 산화물 반도체층(141), 금속 산화막(241), 소스 전극(163), 및 드레인 전극(164)을 포함한다.
- [0047] 기판 본체(111)는 유리, 석영, 세라믹, 및 플라스틱 등으로 이루어진 절연성 기판으로 형성될 수 있다. 그러나 본 발명의 일 실시예가 이에 한정되는 것은 아니며, 기판 본체(111)가 스테인리스 강 등으로 이루어진 금속성 기판으로 형성될 수도 있다.
- [0048] 기판 본체(111) 상에는 버퍼층(115)이 형성된다. 버퍼층(115)은 다양한 무기막들 및 유기막들 중에서 하나 이상의 막으로 형성될 수 있다. 버퍼층(115)은 불순 원소 또는 수분과 같이 불필요한 성분의 침투를 방지하면서 동시에 표면을 평탄화하는 역할을 한다. 하지만, 버퍼층(115)은 반드시 필요한 구성은 아니며, 기판 본체(111)의 종류 및 공정 조건에 따라 생략될 수도 있다.
- [0049] 버퍼층(115) 상에는 게이트 전극(121)이 형성된다. 게이트 전극(121)은 해당 기술 분야의 종사자에게 공지된 다양한 도전성 물질들로 형성된다.
- [0050] 예를 들어, 게이트 전극(121)은 Al, Ag, Cr, Ti, Ta, Mo 등의 금속 또는 이들을 포함하는 합금 등으로 만들어질 수 있다. 이때, 게이트 전극(121)은 단일층으로 형성되거나, 물리 화학적 특성이 우수한 Cr, Mo, Ti, Ta 또는 이들을 포함하는 합금의 금속막과 비저항이 작은 Al 계열 또는 Ag 계열의 금속막을 포함하는 다중층으로 형성될 수 있다. 또한, 게이트 전극(121)은 도핑된 다결정 규소막으로 만들어질 수도 있다.
- [0051] 게이트 전극(121) 상에는 질화 규소(SiN_x) 또는 산화 규소(SiO_x) 등으로 형성된 게이트 절연막(130)이 형성된다. 하지만, 본 발명의 일 실시예에서, 게이트 절연막(130)의 소재가 전술한 바에 한정되는 것은 아니다.
- [0052] 게이트 절연막(130) 상에는 산화물 반도체층(141)이 형성된다. 산화물 반도체층(141)은 적어도 일부 영역이 게이트 전극(121)과 중첩된다.
- [0053] 산화물 반도체층(141)은 갈륨(Ga), 인듐(In), 아연(Zn), 하프늄(Hf), 및 주석(Sn) 중에서 하나 이상의 원소와 산소(O)를 포함하는 산화물로 형성된다. 예를 들어, 산화물 반도체층(141)은 $InZnO$, $InGaO$, $InSnO$, $ZnSnO$, $GaSnO$, $GaZnO$, 및 $GaInZnO$ 등의 혼합 산화물이 사용될 수 있다.

- [0054] 산화물 반도체층(141)을 사용하는 박막 트랜지스터(10)는 수소화 비정질 규소를 사용하는 박막 트랜지스터에 비하여 전하의 유효 이동도(effective mobility)가 2 내지 100배 정도 크고, 온/오프 전류비가 10^5 내지 10^8 의 값을 갖는다. 즉, 산화물 반도체층(141)을 갖는 박막 트랜지스터(10)는 상대적으로 뛰어난 반도체 특성을 갖는다. 또한, 산화물 반도체층(141)의 경우, 밴드갭(band gap)이 약 3.0eV 내지 3.5eV 이므로 가시광에 대하여 누설 광전류가 발생하지 않는다. 따라서, 박막 트랜지스터(10)의 순간 잔상을 방지할 수 있다. 또한, 박막 트랜지스터(10)의 특성을 향상시키기 위해, 산화물 반도체층(141)에 주기율표상의 3족, 4족, 5족 또는 전이원소가 추가로 포함시킬 수 있다.
- [0055] 산화물 반도체층(141) 바로 위에는 금속 산화막(241)이 형성된다. 금속 산화막(241)은 산화물 반도체층(141)의 일부를 드러내는 복수의 개구부들(243, 244)을 갖는다. 복수의 개구부들은 소스 개구부(243)와 드레인 개구부(244)를 포함한다.
- [0056] 산화물 반도체층(141)과 금속 산화막(241)은 차례로 적층되며, 복수의 개구부들(243, 244)을 제외하고 금속 산화막(241)은 산화물 반도체층(141)과 동일한 패턴으로 형성된다.
- [0057] 금속 산화막(241)은 산화물 반도체층(141)이 손상되는 것을 방지하고, 수분이나 산소의 흡착 등과 같은 외부의 영향을 차단하는 보호막으로 기능한다. 이러한 금속 산화막(241)을 통해 안정적이며 신뢰성이 있는 산화물 반도체 박막 트랜지스터를 구현할 수 있다.
- [0058] 금속 산화막(241)은 알루미늄(Al), 몰리브덴(Mo), 니켈(Ni), 은(Ag), 크롬(Cr), 티타늄(Ti), 및 탄탈(Ta) 중 어느 하나의 금속이나 하나 이상의 금속을 포함하는 합금으로 만들어진 금속막을 산화시켜 형성된다. 이때, 금속막은 해당 기술 분야의 종사자에게 공지된 다양한 방법을 통해 산화될 수 있다. 예를 들어, 금속막에 열을 가하거나 플라즈마(plasma) 산화 방법을 사용하여 산화시키는 방법이 있다.
- [0059] 또한, 금속 산화막(241)은 50Å 내지 2000Å 범위 내의 평균 두께(t_1)를 갖는다. 금속 산화막(241)의 평균 두께가 50Å보다 작으면 안정적으로 산화물 반도체층(141)을 보호하기 어렵다. 반면, 금속 산화막(241)의 평균 두께가 2000Å보다 크면 금속막을 증착하고 산화시키는 과정에서 산화물 반도체층(141)에 부정적인 영향을 줄 수 있다.
- [0060] 금속 산화막(241) 상에는 층간 절연막(150)이 형성된다. 층간 절연막(150)은 금속 산화막(241)의 복수의 개구부들(243, 244)과 함께 산화물 반도체층(141)의 일부를 드러내는 복수의 접촉 구멍들(153, 154)을 갖는다. 복수의 접촉 구멍들은 소스 개구부(243)와 대응하는 소스 접촉 구멍(153)과 드레인 개구부(244)와 대응하는 드레인 접촉 구멍(154)을 포함한다.
- [0061] 층간 절연막(150)은 게이트 절연막(130)과 마찬가지로 질화 규소(SiN_x) 또는 산화 규소(SiO_x) 등으로 형성될 수 있으나, 이에 한정되는 것은 아니다.
- [0062] 층간 절연막(150) 상에는 서로 이격된 소스 전극(163) 및 드레인 전극(164)이 형성된다. 소스 전극(163) 및 드레인 전극(164)은 층간 절연막(150)의 소스 접촉 구멍(153) 및 드레인 접촉 구멍(154)과 금속 산화막(241)의 소스 개구부(243) 및 드레인 개구부(244)를 통해 산화물 반도체층(141)과 접촉된다.
- [0063] 하지만, 본 발명의 일 실시예가 전술한 바에 한정되는 것은 아니며, 필요에 따라 층간 절연막(150)은 생략될 수도 있다. 층간 절연막(150)이 생략된 경우에는, 소스 전극(163) 및 드레인 전극(164)이 금속 산화막(241) 바로 위에 형성되며, 소스 전극(163) 및 드레인 전극(164)의 일부가 금속 산화막(241)의 소스 개구부(243) 및 드레인 개구부(244)를 통해 산화물 반도체층(141)과 접촉된다.
- [0064] 이와 같은 구성에 의하여, 본 발명의 일 실시예에 따른 유기 발광 표시 장치(101)는 산화물 반도체층(141)을 효과적으로 보호하여 안정된 박막 트랜지스터(10)의 향상된 성능을 확보할 수 있다.
- [0065] 이하, 도 4 내지 도 6을 참조하여 본 발명의 일 실시예에 따른 유기 발광 표시 장치(101)의 제조 방법을 박막 트랜지스터(10)의 형성 과정을 중심으로 설명한다.
- [0066] 먼저, 도 4에 도시한 바와 같이, 기판 본체(111) 상에 버퍼층(115)을 형성하고, 버퍼층(115) 위에 도전막을 증착한다. 그리고 도전막을 패터닝(patterning)하여 게이트 전극(121)을 형성한다.
- [0067] 다음, 게이트 전극(121)을 덮는 게이트 절연막(130)을 형성한다. 게이트 절연막(130)은 질화 규소(SiN_x) 또는 산화 규소(SiO_x) 등으로 형성될 수 있다.
- [0068] 다음, 게이트 절연막(130) 상에 산화물 반도체층(140)과 금속막을 차례로 증착한다. 이때, 산화물 반도체층

(140)과 금속막은 진공 분위기에서 연속적으로 증착될 수 있다. 즉, 산화물 반도체층(140)이 증착된 이후 추가적으로 거치는 공정을 최소화하여 산화물 반도체층(140)이 불필요하게 손상되는 것을 억제할 수 있다.

[0069] 산화물 반도체층(140) 또는 금속막은 산화물 반도체를 스퍼터링(sputtering) 또는 증발법(evaporation) 등과 같은 물리적 기상 증착(physical vapor deposition, PVD) 법 등 해당 기술 분야의 종사자에게 공지된 다양한 방법을 통해 증착된다.

[0070] 그리고 금속막을 산화시켜 금속 산화막(240)을 형성한다. 이때, 금속막은 가열되거나 플라즈마(plasma) 산화 방법을 통해 산화될 수 있다. 또한, 금속 산화막(240)은 50Å 내지 2000Å 범위 내의 평균 두께(t1)를 갖도록 형성된다.

[0071] 다음, 도 5에 도시한 바와 같이, 산화물 반도체층(140) 및 금속 산화막(240)을 서로 동일한 형태로 패터닝한다. 본 명세서에서, 참조 부호 140과 240은 각각 패터닝되기 전의 산화물 반도체층 및 금속 산화막을 나타내고, 참조 부호 141 및 241은 패터닝된 후의 산화물 반도체층 및 금속 산화막을 나타낸다. 패터닝된 산화물 반도체층(141) 및 금속 산화막(241)은 게이트 전극(121)과 적어도 일부가 중첩되도록 형성된다.

[0072] 또한, 금속 산화막(241)과 산화물 반도체층(141)은 식각 공정을 통해 연속적으로 패터닝할 수 있다. 따라서, 유기 발광 표시 장치(101)의 전체적인 공정을 간소화할 수 있으며, 패터닝 과정에서 산화물 반도체층(141)이 불필요하게 손상되는 것을 억제할 수 있다.

[0073] 다음, 도 6에 도시한 바와 같이, 금속 산화막(241) 상에 층간 절연막(150)을 형성한다. 그리고 층간 절연막(150)의 일부와 금속 산화막(241)의 일부를 연속적으로 제거하여 산화물 반도체층(151)의 일부를 드러내는 복수의 접촉 구멍들(153, 154) 및 복수의 개구부들(243, 244)을 형성한다.

[0074] 복수의 접촉 구멍들(153, 154) 및 복수의 개구부들(243, 244)은 식각 공정을 통해 형성될 수 있다. 이때, 금속 산화막(241)은 에칭 스톱퍼(etching stopper)의 역할을 수행한다. 즉, 식각 공정을 통해 복수의 접촉 구멍들(153, 154)을 형성하는 과정에서 층간 절연막(150)과 다른 식각 선택비를 갖는 금속 산화막(241)이 산화물 반도체층(141)이 손상되거나 일부 식각되는 것을 방지한다.

[0075] 이하, 금속 산화막(241)이 에칭 스톱퍼로서의 작용 효과를 구체적으로 살펴본다.

[0076] 층간 절연막(150)의 소스 접촉 구멍(153) 및 드레인 접촉 구멍(154)을 형성하면서 동시에 다른 부위의 층간 절연막(150)과 게이트 절연막(130)을 필요에 따라 함께 식각하여 제거할 수 있다. 예를 들어, 게이트 전극(121)과 동일한 층에 형성된 배선과 소스 전극(163) 및 드레인 전극(164)과 동일한 층에 형성된 배선을 서로 연결하기 위해서 층간 절연막(150)과 게이트 절연막(130)의 일부 영역을 함께 식각하여 제거할 수 있다. 이때, 식각 공정 조건은 층간 절연막(150)과 게이트 절연막(130)을 모두 식각할 수 있도록 설정되므로, 소스 접촉 구멍(153) 및 드레인 접촉 구멍(154)은 상대적으로 일찍 형성된다. 따라서, 산화물 반도체층(141) 위에 금속 산화막(241)이 없다면, 식각 공정이 끝날 때까지 상대적으로 일찍 형성된 소스 접촉 구멍(153) 및 드레인 접촉 구멍(154)을 통해 드러난 산화물 반도체층(141)이 식각액에 필요 이상으로 오랜 시간 노출되어 손상되거나 일부 식각될 수 있다. 하지만, 질화 규소(SiNx) 또는 산화 규소(SiOx) 등으로 형성된 층간 절연막(150) 및 게이트 절연막(130)과 상대적으로 식각 선택비가 차이나는 금속 산화막(241)이 산화물 반도체층(141) 위에 형성되어 식각 공정 진행 중에 산화물 반도체층(141)이 손상되는 것을 방지하게 된다.

[0077] 다음, 앞서 도 3에 도시한 바와 같이, 층간 절연막(150) 상에 서로 이격된 소스 전극(163) 및 드레인 전극(164)을 형성한다. 이때, 소스 전극(163) 및 드레인 전극(164)은 층간 절연막(150)의 접촉 구멍들(153, 154)과 금속 산화막(241)의 개구부들(243, 244)을 통해 각각 산화물 반도체층(141)과 접촉된다.

[0078] 한편, 본 발명의 일 실시예에서, 층간 절연막(150)은 반드시 필요한 구성은 아니며, 필요에 따라 생략될 수 있다.

[0079] 이상과 같은 제조 방법을 통하여, 본 발명의 일 실시예에 따른 박막 트랜지스터(10)를 형성할 수 있다. 따라서, 유기 발광 표시 장치(101)는 산화물 반도체층(141)을 효과적으로 보호하여 안정된 박막 트랜지스터(10)의 향상된 성능을 확보할 수 있다.

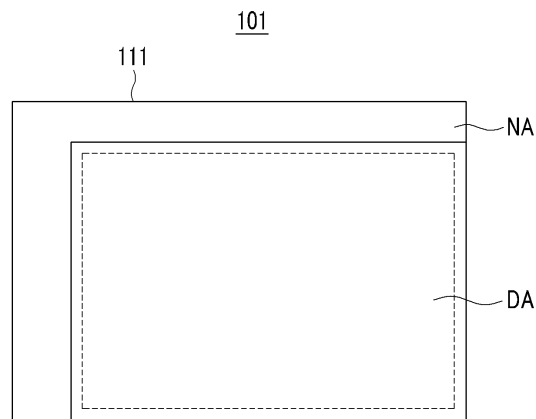
[0080] 본 발명을 앞서 기재한 바에 따라 바람직한 실시예를 통해 설명하였지만, 본 발명은 이에 한정되지 않으며 다음에 기재하는 특허청구범위의 개념과 범위를 벗어나지 않는 한, 다양한 수정 및 변형이 가능하다는 것을 본 발명이 속하는 기술 분야에 종사하는 자들은 쉽게 이해할 것이다.

도면의 간단한 설명

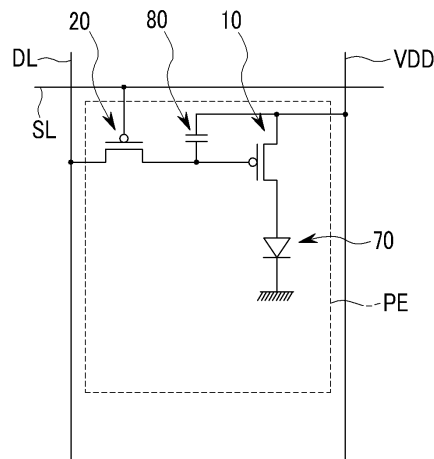
- [0081] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구조를 개략적으로 나타낸 평면도이다.
- [0082] 도 2는 도 1의 유기 발광 표시 장치가 갖는 화소 회로를 나타낸 회로도이다.
- [0083] 도 3은 도 1의 유기 발광 표시 장치에 사용된 박막 트랜지스터를 확대 도시한 부분 단면도이다.
- [0084] 도 4 내지 도 6은 도 3의 박막 트랜지스터의 제조 과정을 순차적으로 나타낸 단면도들이다.

도면

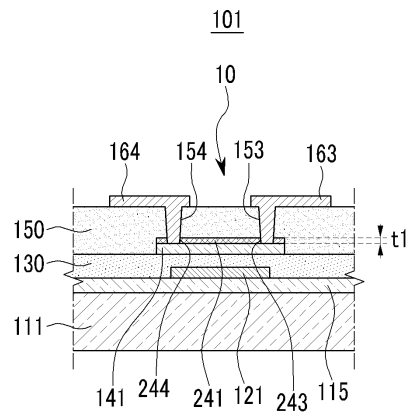
도면1



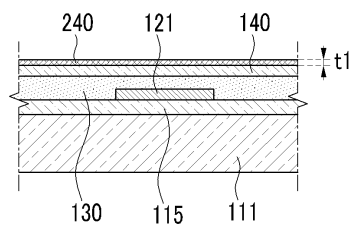
도면2



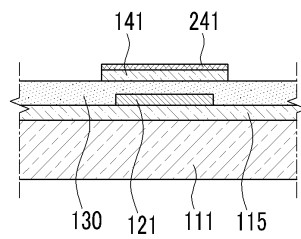
도면3



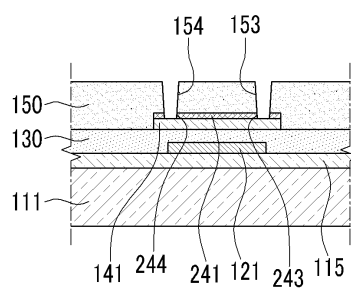
도면4



도면5



도면6



专利名称(译)	有机发光显示器及其制造方法		
公开(公告)号	KR101147414B1	公开(公告)日	2012-05-22
申请号	KR1020090089802	申请日	2009-09-22
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三圣母工作显示有限公司		
当前申请(专利权)人(译)	三圣母工作显示有限公司		
[标]发明人	CHOI JONG HYUN 최종현 NOH JI YONG 노지용 IM JANG SOON 임장순 LEE DAE WOO 이대우		
发明人	최종현 노지용 임장순 이대우		
IPC分类号	H01L51/50 H01L29/786		
CPC分类号	H01L29/7869 H01L29/78606 H01L27/1225 H01L27/3244 H01L27/3262		
其他公开文献	KR1020110032360A		
外部链接	Espacenet		

摘要(译)

有机发光二极管 (OLED) 显示装置包括基板主体，形成在基板主体上的薄膜晶体管，以及连接到薄膜晶体管的有机发光二极管。它包括。薄膜晶体管具有顺序堆叠氧化物半导体层和金属氧化物膜的结构。

