



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2009년12월29일
(11) 등록번호 10-0934396
(24) 등록일자 2009년12월21일

(51) Int. Cl.

H05B 33/00 (2006.01)

(21) 출원번호 10-2002-0077281

(22) 출원일자 2002년12월06일

심사청구일자 2007년12월03일

(65) 공개번호 10-2003-0047800

(43) 공개일자 2003년06월18일

(30) 우선권주장

JP-P-2001-00374938 2001년12월07일 일본(JP)

(56) 선행기술조사문헌

KR1020020020194 A*

KR1020020068939 A

KR1020020077137 A

KR1020020080002 A

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

가부시키키가이샤 한도오파이 에네루기 켄큐쇼

일본국 가나가와켄 아쓰기시 하세 398

(72) 발명자

코야마준

일본국가나가와켄아쓰기시하세398가부시키키가이샤

한도오파이에네루기켄큐쇼나이

(74) 대리인

권태복, 김홍두, 이화익

전체 청구항 수 : 총 16 항

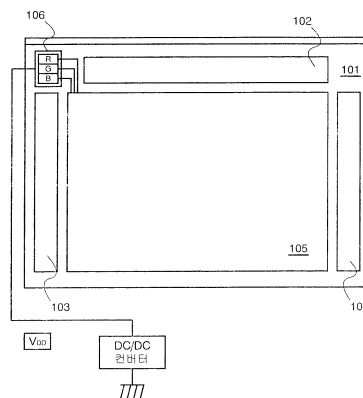
심사관 : 추장희

(54) 표시장치 및 이를 이용한 전자기기

(57) 요약

본 발명은, 액티브 매트릭스형 EL 표시장치에 있어서, EL 구동용의 전원을 내장하여, 외부부착의 전원 수를 삭감한다. EL 구동용의 전원을 기판 위에 형성되는 트랜지스터로 구성하고, 그 출력회로 구성을 OLED의 양극을 구동하는 경우에는 소스접지의 p채널 트랜지스터로 함으로써, 전원전압과 출력전압의 전위차를 감소시켜, 소비전력이 작은 전원회로를 구성한다.

대표도 - 도1



특허청구의 범위

청구항 1

복수의 화소들과,

기판 위에 매트릭스형으로 배열된 복수의 소스 신호선들 및 복수의 게이트 신호선들과,

상기 복수의 화소들 내에 설치되고, 유기재료를 포함한 적어도 하나의 발광층을 각각 구비한 복수의 발광소자들과,

전류와 전압 중 적어도 하나를, 상기 발광소자들 중 적어도 하나에 인가하기 위한, 상기 기판 위의 박막 트랜지스터를 포함한 전원회로를 구비하고,

상기 복수의 화소들 중 적어도 하나는 트랜지스터를 포함하며,

상기 복수의 소스 신호선들 중 적어도 하나와 상기 복수의 게이트 신호선들 중 적어도 하나는 상기 트랜지스터에 접속되어 있는 것을 특징으로 하는 표시장치.

청구항 2

복수의 화소들과,

기판 위에 매트릭스형으로 배열된 복수의 소스 신호선들 및 복수의 게이트 신호선들과,

상기 복수의 화소들 내에 설치되고, 적색, 녹색 및 청색으로 이루어진 군으로부터 선택된 색깔을 발광하기 위한 유기재료를 포함한 적어도 하나의 발광층을 각각 구비한 복수의 발광소자들과,

전류와 전압 중 적어도 하나를, 적색 발광을 하기 위한 상기 발광소자들 중 적어도 하나에 인가하기 위한, 상기 기판 위의 박막 트랜지스터를 포함한 제 1 전원회로와,

전류와 전압 중 적어도 하나를, 녹색 발광을 하기 위한 상기 발광소자들 중 적어도 하나에 인가하기 위한, 상기 기판 위의 박막 트랜지스터를 포함한 제 2 전원회로와,

전류와 전압 중 적어도 하나를, 청색 발광을 하기 위한 상기 발광소자들 중 적어도 하나에 인가하기 위한, 상기 기판 위의 박막 트랜지스터를 포함한 제 3 전원회로를 구비하고,

상기 복수의 화소들 중 적어도 하나는 트랜지스터를 포함하며,

상기 복수의 소스 신호선들 중 적어도 하나와 상기 복수의 게이트 신호선들 중 적어도 하나는, 상기 복수의 화소들 중 적어도 하나 내에 있는 상기 트랜지스터에 접속되어 있는 것을 특징으로 하는 표시장치.

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

청구항 17

삭제

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

청구항 21

복수의 화소들과,

기관 위에 매트릭스형으로 배열된 복수의 소스 신호선들 및 복수의 게이트 신호선들과,

상기 복수의 화소들 내에 설치되고, 적색, 녹색 및 청색으로 이루어진 군으로부터 선택된 색깔을 발광하기 위한 유기재료를 포함한 적어도 하나의 발광층을 각각 구비한 복수의 발광소자들과,

전류와 전압 중 적어도 하나를, 적색, 녹색 및 청색으로 이루어진 군으로부터 선택된 색깔을 발광하기 위한 상기 발광소자들 중 적어도 하나에 인가하기 위한, 상기 기관 위의 박막 트랜지스터를 포함한 제 1 전원회로와,

전류와 전압 중 적어도 하나를, 적색, 녹색 및 청색으로 이루어진 군으로부터 선택된 색깔을 발광하기 위한 상기 발광소자들 중 적어도 하나에 인가하기 위한, 상기 기관 위의 박막 트랜지스터를 포함한 제 2 전원회로를 구

비하고,

상기 제 2 전원회로는, 상기 제 1 전원회로의 색깔 이외의 색깔을 발광하는 상기 발광소자들 중 적어도 하나에 상기 전류와 전압 중 적어도 하나를 인가하고,

상기 복수의 화소들 중 적어도 하나는 트랜지스터를 포함하며,

상기 복수의 소스 신호선들 중 적어도 하나와 상기 복수의 게이트 신호선들 중 적어도 하나는, 상기 복수의 화소들 중 적어도 하나 내에 있는 상기 트랜지스터에 접속되어 있는 것을 특징으로 하는 표시장치.

청구항 22

삭제

청구항 23

삭제

청구항 24

삭제

청구항 25

제 1 항에 있어서,

상기 발광소자들은 음극을 공통으로 하고, 상기 전원회로의 출력은 소스 접지 p채널형 트랜지스터로 구성된 것을 특징으로 하는 표시장치.

청구항 26

제 2 항 또는 제 21 항에 있어서,

상기 발광소자들은 음극을 공통으로 하고, 상기 전원회로들의 출력들 중 적어도 하나는 소스 접지 p채널형 트랜지스터로 구성된 것을 특징으로 하는 표시장치.

청구항 27

삭제

청구항 28

삭제

청구항 29

제 1 항에 있어서,

상기 발광소자들은 양극을 공통으로 하고, 상기 전원회로의 출력은 소스 접지 n채널형 트랜지스터로 구성된 것을 특징으로 하는 표시장치.

청구항 30

제 2 항 또는 제 21 항에 있어서,

상기 발광소자들은 양극을 공통으로 하고, 상기 전원회로들의 출력들 중 적어도 하나는 소스 접지 n채널형 트랜지스터로 구성된 것을 특징으로 하는 표시장치.

청구항 31

삭제

청구항 32

삭제

청구항 33

제 25 항에 있어서,

상기 전원회로는, 상기 전원회로 내의 최고 전위와 출력전위 간의 차이가 상기 출력의 p채널형 트랜지스터의 임계전압 이하가 되도록 설정된 것을 특징으로 하는 표시장치.

청구항 34

제 26 항에 있어서,

상기 전원회로들은, 상기 전원회로들 각각의 내부의 최고 전위와 각 출력전위 간의 차이가 상기 출력들의 각 p 채널형 트랜지스터의 임계전압 이하가 되도록 설정된 것을 특징으로 하는 표시장치.

청구항 35

삭제

청구항 36

삭제

청구항 37

제 29 항에 있어서,

상기 전원회로는, 상기 전원회로 내의 최저 전위와 출력전위 간의 차이가 상기 출력의 n채널형 트랜지스터의 임계전압 이하가 되도록 설정된 것을 특징으로 하는 표시장치.

청구항 38

제 30 항에 있어서,

상기 전원회로들은, 상기 전원회로들 각각의 내부의 최저 전위와 각 출력전위 간의 차이가 상기 출력들의 각 n 채널형 트랜지스터의 임계전압 이하가 되도록 설정된 것을 특징으로 하는 표시장치.

청구항 39

삭제

청구항 40

삭제

청구항 41

삭제

청구항 42

삭제

청구항 43

삭제

청구항 44

삭제

청구항 45

청구항 1, 2 또는 21 중 어느 한 항의 표시장치를 구비하는 전자기기로서,

디스플레이장치, 디지털 스틸 카메라, 랩탑 컴퓨터, 모바일 컴퓨터, 휴대형 화상 재생장치, 고글형 디스플레이, 비디오 카메라 및 휴대전화로 이루어진 군으로부터 선택된 일종인 것을 특징으로 하는 전자기기.

청구항 46

삭제

청구항 47

삭제

청구항 48

삭제

청구항 49

삭제

청구항 50

삭제

청구항 51

삭제

청구항 52

삭제

청구항 53

제 1 항에 있어서,

상기 전원회로는 연산 증폭기를 구비한 것을 특징으로 하는 표시장치.

청구항 54

제 2 항에 있어서,

상기 제 1 내지 제 3 전원회로들의 각각은 연산 증폭기를 구비한 것을 특징으로 하는 표시장치.

청구항 55

제 21 항에 있어서,

상기 제 1 및 제 2 전원회로들의 각각은 연산 증폭기를 구비한 것을 특징으로 하는 표시장치.

청구항 56

제 53 항 내지 제 55 항 중 어느 한 항에 있어서,

상기 연산 증폭기는, 미분회로와 전류거울회로를 구비한 것을 특징으로 하는 표시장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <19> 본 발명은, 표시장치에 관한 것으로, 특히, 유리, 플라스틱 등의 투명기관 위에 형성된 박막트랜지스터를 사용한 OLED 표시장치에 관한 것이다. 또한, 표시장치를 사용한 전자기기에 관한 것이다.
- <20> 최근, 통신기술의 발전에 따라 휴대전화가 보급되고 있다. 앞으로 더욱 동화상의 전송이나, 보다 다량의 정보 전달이 예상된다. 한편, 모바일 퍼스널컴퓨터도 그 경량화에 의해서, 모바일 대응제품이 생산되고 있다. 전자수첩을 비롯한 퍼스널디지털 어시스턴트(PDA)라고 불리는 정보기기도 다수 생산되어, 보급되고 있다. 또한, 표시장치 등의 발전에 의해, 그 휴대정보기기들에는 대개의 것에 평판 디스플레이가 장착되어 있다.
- <21> 더욱이 최근의 기술에서는, 휴대정보기기들에 사용되는 표시장치로서 액티브 매트릭스형 표시장치를 사용하는 방향으로 향하고 있다.
- <22> 액티브 매트릭스형 표시장치는, 화소 하나씩에 대하여, TFT(박막트랜지스터)를 배치하고, 그 TFT에 의해서, 화면을 제어하고 있다. 이러한 액티브 매트릭스형 표시장치는 패시브 매트릭스형 표시장치와 비교하여, 고선명화가 가능하고, 화질의 향상이 가능하고, 동화상 대응이 가능한 등의 장점을 갖는다. 그 때문에, 앞으로는 휴대정보기기의 표시장치는 패시브 매트릭스형에서 액티브 매트릭스형으로 변화하여 갈 것으로 생각된다.
- <23> 또한, 최근, 저온 폴리실리콘을 사용하는 표시장치의 제품화가 행하여지고 있다. 저온 폴리실리콘 기술에는 화소를 구성하는 화소 TFT외에, 화소부의 주변부에, TFT를 사용하여 구동회로를 동시 형성할 수 있다. 그래서, 장치의 소형화, 저소비전력화에 크게 공헌하고, 그에 따라, 최근 그 응용분야의 확대가 현저한 모바일 기기의 표시부 등에, 저온 폴리실리콘 표시장치는 불가결한 디바이스로 되고 있다.
- <24> 최근 유기 전계발광 소자(OLED 소자)를 사용한 표시장치의 개발이 활발화되고 있다. 여기서, OLED 소자란, 단일항 여기자로부터의 발광(형광)을 이용하는 것과, 3중항 여기자로부터의 발광(인광)을 이용하는 것의 양쪽을 포함하는 것으로 한다. 본 명세서에서는, 발광소자의 예로서 OLED 소자를 들고 있지만 다른 발광소자를 사용하어도 된다.
- <25> OLED 소자는, 한 쌍의 전극(음극과 양극)의 사이에 OLED 층이 삽입된 형태로 구성되고, 통상 적층구조를 취하고 있다. 대표적으로는, 이스트만 코닥 컴퍼니의 Tang이 제안한 "정공수송층/발광층/전자수송층"이라는 적층구조를 들 수 있다.
- <26> 이외에도 "정공주입층/정공수송층/발광층/전자수송층" 또는 "정공주입층/정공수송층/발광층/전자수송층/전자주입층"의 순으로 적층하는 구조가 있다. 본 발명에서는, 어느 것을 채용하여도 되고, 또한, 발광층에 대하여 형광성 색소를 도핑하여도 된다.
- <27> 본 명세서에서는 양극과 음극의 사이에 설치되는 모든 층을 총칭하여 OLED 층이라고 부른다. 따라서, 상기한 정공주입층, 정공수송층, 발광층, 전자수송층, 전자주입층은 전부 OLED 층에 포함된다. 양극, OLED층, 음극으로 구성되는 발광소자를 OLED 소자라고 부른다.
- <28> 도 3에, 액티브 매트릭스형 OLED 표시장치의 화소부의 구성이 예를 나타낸다. 게이트 신호선 구동회로에서 선택신호를 입력하는 게이트신호선(G1~Gy)은, 각 화소가 갖는 스위칭용 TFT(301)의 게이트전극에 접속되어 있다. 또한, 각 화소가 갖는 스위칭용 TFT(301)의 소스영역과 드레인영역은, 한 쪽이 소스 신호선 구동회로에서 신호를 입력하는 소스신호선(S1~Sx)에, 다른 쪽이 OLED 구동용 TFT(302)의 게이트전극 및 각 화소가 갖는 콘텐서(303)의 한 쪽 전극에 접속되어 있다. 콘텐서(303)의 다른 한 쪽 전극은, 전원공급선(V1~Vx)에 접속되어 있다. 각 화소가 갖는 OLED 구동용 TFT(302)의 소스영역과 드레인영역의 한 쪽은 전원공급선(V1~Vx)에, 다른 쪽은 각 화소가 갖는 OLED 소자(304)의 한 쪽 전극에 접속되어 있다.
- <29> OLED 소자(304)는, 양극과, 음극과, 양극과 음극의 사이에 설치된 OLED 층을 가진다. OLED 소자(304)의 양극이 OLED 구동용 TFT(302)의 소스영역 또는 드레인영역과 접속하고 있는 경우, OLED 소자(304)의 양극이 화소전극, 음극이 대향전극으로 된다. 반대로, OLED 소자(304)의 음극이 OLED 구동용 TFT(302)의 소스영역 또는 드레인영역과 접속하고 있는 경우, OLED 소자(304)의 음극이 화소전극, 양극이 대향전극으로 된다.
- <30> 이때, 본 명세서에서, 대향전극의 전위를 "대향전위"라고 하고, 대향전극에 대향전위를 공급하는 전원을 "대향전원"이라고 부른다. 화소전극의 전위와 대향전극의 전위의 전위차가 OLED 구동전압이고, 이 OLED 구동전압이 OLED 층에 인가된다.
- <31> 상기 OLED 표시장치의 계조표시 방법으로서, 아날로그 계조방식과, 시간 계조방식을 들 수 있다.
- <32> 우선, OLED 표시장치의 아날로그 계조방식에 관해서 설명한다. 도 3에 나타낸 표시장치를 아날로그 계조방식의

로 구동한 경우의 타이밍도를 도 4에 나타낸다. 하나의 게이트신호선이 선택되고 나서, 그 다음 게이트신호선이 선택되기까지의 기간을 "1 라인기간(L)"이라고 부른다. 또한, 하나의 화상이 선택되고 나서, 다음 화상이 선택되기까지의 기간이 1 프레임기간에 해당한다. 도 3의 OLED 표시장치의 경우, 게이트신호선은 "y"개 있기 때문에, 1프레임기간 동안에 y개의 라인기간(L1~Ly)이 설치된다.

- <33> OLED표시장치의 해상도가 높아짐에 따라서, 1 프레임기간중의 라인기간의 수도 증가하여, OLED 표시장치의 구동 회로를 높은 주파수로 구동해야 된다.
- <34> 전원공급선(V1~Vx)은, 일정한 전위(전원전위)로 유지되고 있다. 또한, 대향전위도 일정하게 유지되고 있다. 대향전위는, OLED 소자가 발광하는 정도로 전원전위와의 사이에 전위차를 갖는다.
- <35> 제 1 라인기간(L1)에서, 게이트신호선 G1에는 게이트 신호선 구동회로로부터의 선택신호가 입력된다. 그리고, 소스신호선(S1~Sx)에 순차로 아날로그의 비디오신호가 입력된다.
- <36> 게이트신호선 G1에 접속된 모든 스위칭용 TFT(301)는, 온의 형태가 되기 때문에, 소스신호선(S1~Sx)에 입력된 아날로그의 비디오신호는, 스위칭용 TFT(301)을 통해 OLED 구동용 TFT(302)의 게이트전극에 입력된다.
- <37> 스위칭용 TFT(301)가 온이 되어 화소내에 입력된 아날로그의 비디오신호의 전위에 의해, OLED 구동용 TFT(302)의 게이트전압이 변화된다. 이때, OLED 구동용 TFT(302)의 Id-Vg 특성에 따라서 게이트전압에 대하여 드레인전류가 1대1로 결정된다. 즉, OLED 구동용 TFT(302)의 게이트전극에 입력되는 아날로그의 비디오신호의 전위에 대응하여, 드레인영역의 전위(온의 OLED 구동전위)가 정해지고, 소정의 드레인전류가 OLED 소자로 흐르고, 그 전류량에 대응한 발광량으로 상기 OLED 소자가 발광한다.
- <38> 상술한 동작을 반복하여, 소스신호선(S1~Sx)에의 아날로그의 비디오신호의 입력이 종료하면, 제 1 라인기간(L1)이 종료한다. 이때, 소스신호선(S1~Sx)에의 아날로그의 비디오신호의 입력이 종료하기까지의 기간과 수평 귀선기간을 합쳐서 하나의 라인기간으로 하여도 된다. 그리고, 다음으로 제 2 라인기간(L2)이 되어 게이트신호선 G2에 선택신호가 입력된다. 그리고, 제 1 라인기간(L1)과 마찬가지로, 소스신호선(S1~Sx)에 순차로 아날로그의 비디오신호가 입력된다.
- <39> 그리고, 모든 게이트신호선(G1~Gy)에 선택신호가 입력되면, 모든 라인기간(L1~Ly)이 종료한다. 모든 라인기간(L1~Ly)이 종료하면, 1프레임기간이 종료한다. 1프레임기간중에서 모든 화소가 표시를 행하여, 하나의 화상이 형성된다. 또 모든 라인기간(L1~Ly)과 수직귀선기간을 합쳐서 1 프레임기간으로 하여도 된다.
- <40> 이상과 같이, 아날로그의 비디오신호에 의해서 OLED 소자의 발광량이 제어되고, 그 발광량의 제어에 의해서 계조표시가 이루어진다. 이와 같이, 아날로그 계조방식에서는, 소스신호선에 입력되는 아날로그의 비디오신호의 전위의 변화로 계조표시가 행하여진다.
- <41> 다음으로, 시간 계조방식에 관해서 설명한다.
- <42> 시간 계조방식에서는, 화소에 디지털신호를 입력하여, OLED 소자의 발광상태 또는 비발광상태를 선택하고, 1 프레임기간당 OLED 소자가 발광한 기간의 누계에 의해서 계조를 표현한다.
- <43> 여기서는, 2^n (n은, 자연수)계조를 표현하는 경우에 대하여 설명한다. 도 3에서 나타낸 표시장치를, 이 시간 계조방식으로 구동한 경우의 타이밍도를 도 5에 나타낸다. 우선, 1 프레임기간을 n개의 서브프레임기간(SF1~SFn)으로 분할한다. 이때, 화소부의 모든 화소가 하나의 화상을 표시하는 기간을 "1 프레임기간(F)"이라고 부른다. 또한, 1 프레임기간을 다시 복수로 분할한 기간을 "서브프레임기간"이라고 부른다. 계조 수가 많아짐에 따라서 1 프레임기간의 분할수도 증가하고, OLED 표시장치의 구동회로를 높은 주파수로 구동해야만 한다.
- <44> 하나의 서브프레임기간은, 기록기간(Ta)과 표시기간(Ts)으로 나누어진다. 기록기간이란, 1 서브프레임기간동안, 전 화소에 디지털신호를 입력하는 기간이며, 표시기간("점등기간"이라고도 부른다)이란, 입력된 디지털신호에 의해 OLED 소자가 발광 또는 비발광상태가 되어, 표시를 행하는 기간을 나타내고 있다.
- <45> 또한, 도 5에 나타낸 OLED 구동전압은, 발광상태를 선택된 OLED 소자의 OLED 구동전압을 나타낸다. 즉, 발광상태를 선택된 OLED 소자의 OLED 구동전압(도 3)은, 기록기간 동안은 0V가 되어, 표시기간 동안은 OLED 소자가 발광하는 정도의 크기를 갖는다.
- <46> 대향전위는, 외부 스위치(도시하지 않음)에 의해 제어되고, 대향전위는, 기록기간에서 전원전위와 거의 같은 높이로 유지되고, 표시기간에서 전원전위와의 사이에 OLED 소자가 발광하는 정도의 전위차를 가진다.

- <47> 우선, 각각의 서브프레임기간이 갖는 기록기간과 표시기간에 관해서, 도 3과 도 5를 사용하여 자세히 설명하고, 그 후, 시간 계조표시에 관해서 설명한다.
- <48> 우선, 게이트신호선 G1에 게이트신호가 입력되어, 게이트신호선 G1에 접속되어 있는 모든 스위칭용 TFT(301)이 온의 상태가 된다. 그리고, 소스신호선(S1~Sx)에 순차로 디지털신호가 입력된다. 대향전위는 전원공급선(V1~Vx)의 전위(전원전위)와 같은 높이로 유지되어 있다. 디지털신호는, 「0」 또는 「1」의 정보를 갖는다. 「0」과 「1」의 디지털신호는, 각각 하이레벨(Hi) 또는 로우레벨(Lo)의 어느 한 전압을 갖는 신호를 의미한다.
- <49> 그리고, 소스신호선(S1~Sx)에 입력된 디지털신호는, 온의 상태의 스위칭용 TFT(301)을 통해 OLED 구동용 TFT(302)의 게이트전극에 입력된다. 또한, 콘덴서(303)에도 디지털신호가 입력되어 저장된다.
- <50> 그리고, 순차로 게이트신호선 G2~Gy에 게이트신호를 입력함으로써 상술한 동작을 반복하여, 모든 화소에 디지털신호가 입력되고, 각 화소에서 입력된 디지털신호가 유지된다. 모든 화소에 디지털신호가 입력되기까지의 기간을 기록기간이라고 부른다.
- <51> 모든 화소에 디지털신호가 입력되면, 모든 스위칭용 TFT(301)은 오프의 상태가 된다. 그리고, 대향전극에 접속되어 있는 외부 스위치(도시하지 않음)에 의해서, 대향전위는, 전원전위와의 사이에 OLED 소자(304)가 발광하는 정도의 전위차를 가지도록 변화된다.
- <52> 디지털신호가 「0」의 정보를 가지고 있는 경우, OLED 구동용 TFT(302)은 오프의 상태가 되어 OLED 소자(304)는 발광하지 않는다. 반대로, 「1」의 정보를 가지고 있는 경우, OLED 구동용 TFT(302)는 온의 상태로 된다. 그 결과, OLED 소자(304)의 화소전극은 거의 전원전위와 같게 유지되고, OLED 소자(304)는 발광한다. 이와 같이 디지털신호가 갖는 정보에 의해서, OLED 소자의 발광상태 또는 비발광상태가 선택되어, 모든 화소가 일체로 표시를 행한다. 모든 화소가 표시를 행하는 것에 따라, 화상이 형성된다. 화소가 표시를 행하는 기간을 "표시기간"이라고 부른다.
- <53> n개의 서브프레임기간(SF₁~SF_n)이 각각 갖는 기록기간(Ta₁~Ta_n)의 길이는 모두 동일하다. 각 서브프레임기간 SF₁~SF_n이 각각 갖는 표시기간(Ts)을 각각 T_{s1}~T_{sn}으로 한다.
- <54> 표시기간의 길이는, T_{s1}:T_{s2}:T_{s3}:...:T_{s(n-1)}:T_{sn}=2⁰:2⁻¹:2⁻²:...:2⁻⁽ⁿ⁻²⁾:2⁻⁽ⁿ⁻¹⁾이 되도록 설정한다. 이 표시기간의 조합으로 2ⁿ 계조 중 소망의 계조표시를 행할 수 있다.
- <55> 표시기간은 T_{s1}~T_{sn}까지의 어느 한 기간이다. 여기서는 T_{s1}의 기간, 소정의 화소를 점등시켰다고 한다.
- <56> 다음에, 다시 기록기간이 시작하고, 전 화소에 데이터신호를 입력하면 다음 표시기간으로 들어간다. 이때는, T_{s2}~T_{sn} 중 어느 한 기간이 표시기간으로 된다. 여기서는, T_{s2}의 기간, 소정의 화소를 점등시켰다고 한다.
- <57> 이하, 나머지의 (n-2)개의 서브프레임에 관해서 같은 동작을 반복하여, 순차 T_{s3}, T_{s4}... T_{sn}으로 표시기간을 설정하여, 각각의 서브프레임으로 소정의 화소를 점등시켰다고 한다.
- <58> n개의 서브프레임기간이 출현하면 1 프레임기간을 끝낸 것이 된다. 이 때, 화소가 점등하고 있는 표시기간의 길이를 적산함으로써, 그 화소의 계조가 정해진다. 예를 들면, n=8일 때, 전부의 표시기간에서 화소가 발광한 경우의 휘도를 100%로 하면, T_{s1}과 T_{s2}에서 화소가 발광한 경우에는 75%의 휘도를 표현할 수 있고, T_{s3}과 T_{s5}와 T_{s8}을 선택한 경우에는 16%의 휘도를 표현할 수 있다.
- <59> 이때, n비트의 디지털신호를 입력하여 계조를 표현하는 시간 계조방식의 구동방법에서, 1 프레임기간을 복수의 서브프레임기간으로 분할할 때의, 분할수나 개개의 서브프레임기간의 길이 등은, 상기에 한정되지 않는다.

발명이 이루고자 하는 기술적 과제

- <60> 이상에서 서술한 것 같은 종래의 OLED 표시장치에는, 아래와 같은 과제가 있었다.
- <61> 화소부에 배치된 OLED 소자를 발광시키기 위해서는 필요한 만큼의 전류를 공급해야 한다. 여기서, 2인치 OLED 패널을 생각할 때, 현재 상황의 OLED 재료를 사용하면, 예를 들면 200cd/m²의 휘도를 얻기 위해서는, 적색에는

3.5mA/cm²의 전류가, 녹색에는 1mA/cm²의 전류가, 청색에는 3mA/cm²의 전류가 필요하기 때문에, 2인치로 환산하면, 각각 14mA, 4mA, 12mA의 전류가 필요하게 된다. 또한, OLED 소자에는, 각 색이 각각 8V, 5V, 7V의 전압을 발생하고 있다. 이것들의 전류를 공급하기 위해서, 도 2에 나타난 바와 같이, 종래에는 소스 플로어(follower)를 사용한 전원회로를 패널의 외측에 3개 구비하고 있었다. 이것들의 전원회로는, 실장면적의 확대, 부품 수의 증가 등의 결점을 초래하였다.

<62> 또한, 이것들의 소스 플로어로 구성된 전원회로를 사용하는 경우는, 소스플로어는 MOS 트랜지스터를 포화영역에서 사용하기 때문에, Vds(드레인 소스간 전압)의 증가로 되어, 소비전력이 증가된다. 예를 들면, Vds가 5V 필요한 경우, 각 색의 전원회로의 소스플로어의 Vds는, VCC를 가장 OLED 전압이 높은 빨강에 맞춰 설정하기 때문에, 적색에는 5V, 녹색에는 8V, 청색에는 6V의 전압이 필요하여 진다. 이 전압에 상술한 전류를 곱하여 소스플로어의 소비전력을 구하면, 각 색의 전력은, 70mW, 40mW, 72mW의 전력이 발생하여, 총 184mW가 필요해진다. 이러한 전력은, 휴대기기에서 배터리의 소모를 초래하여, 휴대기기의 사용시간의 감소를 초래하였다. 따라서, 전력이 적은 전원회로를 패널에 내장하는 것이 바람직하였다.

<63> 그래서, 본 발명의 목적은, OLED 소자를 사용한 표시장치에 있어서, 실장면적의 축소, 각 부품의 비용의 감소 및 저소비전력을 위해서 저소비전력의 전원을 내장하는데 있다.

<64> 또한, 본 발명은, OLED소자를 사용한 표시장치뿐만 아니라, 또 다른 발광소자를 사용한 표시장치에 적용할 수 있다. 예를 들면, 본 발명은, 무기재료를 포함한 발광소자를 정공 주입층, 정공 수송층, 전자 주입층 및 전자 수송층에 적용한 표시장치에 사용할 수 있다.

발명의 구성 및 작용

<65> 상술한 과제를 해결하기 위해서, 본 발명에서는 다음과 같은 수단을 사용하였다.

<66> 본 발명에 의해서, 기판 위에 복수의 화소와, 복수의 소스 신호선과, 복수의 게이트신호선이 매트릭스형으로 배치되고, 상기 화소는 OLED 소자를 갖는 표시장치에 있어서, 상기 OLED 소자에 전류 또는 전압을 인가하여 발광을 시키는 전원회로를 기판 위에 형성한 것을 특징으로 하는 표시장치가 제공된다.

<67> 본 발명에 의해서 기판 위에 복수의 화소와, 복수의 소스 신호선과, 복수의 게이트신호선이 매트릭스형으로 배치되고, 상기 화소는 적색, 녹색, 청색으로 발광하는 OLED 소자를 갖는 표시장치에 있어서, 적색, 녹색, 청색마다의 상기 OLED 소자에 전류 또는 전압을 인가하여 발광을 시키는 전원회로를 기판 위에 형성한 것을 특징으로 하는 표시장치가 제공된다.

<68> 본 발명에 의해서 기판 위에 복수의 화소와, 복수의 소스 신호선과, 복수의 게이트신호선이 매트릭스형으로 배치되고, 상기 화소는 OLED 소자를 갖는 표시장치에 있어서, 상기 OLED 소자에 전류 또는 전압을 인가하여 발광을 시키는 전원회로를 기판 위에 형성하고, 또한 상기 전원회로는 연산증폭기를 사용한 전원회로인 것을 특징으로 하는 표시장치가 제공된다.

<69> 본 발명에 의해서 기판 위에 복수의 화소와, 복수의 소스 신호선과, 복수의 게이트신호선이 매트릭스형으로 배치되고, 상기 화소는 적색, 녹색, 청색으로 발광하는 OLED 소자를 갖는 표시장치에 있어서, 적색, 녹색, 청색마다의 상기 OLED 소자에 전류 또는 전압을 인가하여 발광을 시키는 전원회로를 기판 위에 형성하고, 또한 상기 전원회로는 연산증폭기를 사용한 전원회로인 것을 특징으로 하는 표시장치가 제공된다.

<70> 본 발명에 의해서 기판 위에 복수의 화소와, 복수의 소스 신호선과, 복수의 게이트신호선이 매트릭스형으로 배치되고, 상기 화소는 적색, 녹색, 청색으로 발광하는 OLED 소자를 가지고, 적색, 녹색, 청색마다의 상기 OLED 소자에 전류 또는 전압을 인가하여 발광을 시키는 전원회로를 기판 위에 형성하고, 또한 상기 전원회로는 연산증폭기를 사용한 전원회로인 표시장치에 있어서, 상기 OLED 소자는 음극을 공통으로 하고, 또한 전원회로의 출력은 소스 접지 p채널형 트랜지스터로 구성되어 있는 것을 특징으로 하는 표시장치가 제공된다.

<71> 본 발명에 의해서, 기판 위에 복수의 화소와, 복수의 소스 신호선과, 복수의 게이트신호선이 매트릭스형으로 배치되고, 상기 화소는 적색, 녹색, 청색으로 발광하는 OLED 소자를 가지고, 적색, 녹색, 청색마다의 상기 OLED 소자에 전류 또는 전압을 인가하여 발광을 시키는 전원회로를 기판 위에 형성하고, 또한 상기 전원회로는 연산증폭기를 사용한 전원회로인 표시장치에 있어서, 상기 OLED 소자는 양극을 공통으로 하고, 또한 전원회로의 출력은 소스 접지 n채널형 트랜지스터로 구성되어 있는 것을 특징으로 하는 표시장치가 제공된다.

- <72> 본 발명에 의해서 기관 위에 복수의 화소와, 복수의 소스 신호선과, 복수의 게이트신호선이 매트릭스형으로 배치되고, 상기 화소는 적색, 녹색, 청색으로 발광하는 OLED 소자를 갖고, 적색, 녹색, 청색마다의 상기 OLED 소자에 전류 또는 전압을 인가하여 발광을 시키는 전원회로를 기관 위에 형성하고, 또한 상기 전원회로는 연산증폭기를 사용한 전원회로인 표시장치에 있어서, 상기 OLED 소자는 음극을 공통으로 하고, 또한 전원회로의 출력은 소스접지 p채널형 트랜지스터로 구성되어 있고, 상기 전원회로는 전원회로내의 최고전위와 출력전위의 차가 p채널형 트랜지스터의 임계값 이하인 것을 특징으로 하는 표시장치가 제공된다.
- <73> 본 발명에 의해서 기관 위에 복수의 화소와, 복수의 소스 신호선과, 복수의 게이트신호선이 매트릭스형으로 배치되고, 상기 화소는 적색, 녹색, 청색으로 발광하는 OLED 소자를 갖고, 적색, 녹색, 청색마다의 상기 OLED 소자에 전류 또는 전압을 인가하여 발광을 시키는 전원회로를 기관 위에 형성하고, 또한 상기 전원회로는 연산증폭기를 사용한 전원회로인 표시장치에 있어서, 상기 OLED 소자는 음극을 공통으로 하고, 또한 전원회로의 출력은 소스접지 n채널형 트랜지스터로 구성되어 있고, 상기 전원회로는 전원회로내의 최저전위와 출력전위의 차가 n채널형 트랜지스터의 임계값 이하인 것을 특징으로 하는 표시장치가 제공된다.
- <74> 본 발명에 의해서 기관 위에 복수의 화소와, 복수의 소스 신호선과, 복수의 게이트신호선이 매트릭스형으로 배치되고, 상기 화소는 적색, 녹색, 청색으로 발광하는 OLED 소자를 갖는 표시장치에 있어서, 적색, 녹색, 청색 중의 2개에 전류 또는 전압을 공급하는 전원회로를 기관 위에 형성한 것을 특징으로 하는 표시장치가 제공된다.
- <75> 본 발명에 의해서, 상기 표시장치 중 어느 하나를 사용한 전자기기가 제공된다.
- <76> 본 발명에 의해서 기관 위에 복수의 화소와, 복수의 소스 신호선과, 복수의 게이트신호선이 매트릭스형으로 배치되고, 상기 화소는 발광소자를 갖는 표시장치에 있어서, 상기 발광소자에 전류 또는 전압을 인가하여 발광시키는 전원회로를 기관 위에 형성한 것을 특징으로 하는 표시장치가 제공된다.
- <77> 본 발명에 의해서 기관 위에 복수의 화소와, 복수의 소스 신호선과, 복수의 게이트신호선이 매트릭스형으로 배치되고, 상기 화소는 적색, 녹색 및 청색 발광을 하는 발광소자를 갖는 표시장치에 있어서, 상기 적색, 녹색 및 청색 마다의 발광소자에 전류 또는 전압을 인가하여 발광시키는 전원회로를 기관 위에 형성한 것을 특징으로 하는 표시장치가 제공된다.
- <78> 본 발명에 의해서 기관 위에 복수의 화소와, 복수의 소스 신호선과, 복수의 게이트신호선이 매트릭스형으로 배치되고, 상기 화소는 발광소자를 갖는 표시장치에 있어서, 상기 발광소자에 전류 또는 전압을 인가하여 발광시키는 전원회로를 기관 위에 형성하고, 상기 전원회로는 연산증폭기를 사용한 전원회로인 것을 특징으로 하는 표시장치가 제공된다.
- <79> 본 발명에 의해서 기관 위에 복수의 화소와, 복수의 소스 신호선과, 복수의 게이트신호선이 매트릭스형으로 배치되고, 상기 화소는 적색, 녹색 및 청색을 발광하는 발광소자를 갖는 표시장치에 있어서, 상기 적색, 녹색 및 청색마다의 발광소자에 전류 또는 전압을 인가하여 발광시키는 전원회로를 기관 위에 형성하고, 상기 전원회로는 연산증폭기를 사용한 전원회로인 것을 특징으로 하는 표시장치가 제공된다.
- <80> 본 발명에 의해서 기관 위에 복수의 화소와, 복수의 소스 신호선과, 복수의 게이트신호선이 매트릭스형으로 배치되고, 상기 화소는 적색, 녹색 및 청색을 발광하는 발광소자를 갖고, 상기 적색, 녹색 및 청색마다의 발광소자에 전류 또는 전압을 인가하여 발광시키는 전원회로를 기관 위에 형성하고, 상기 전원회로는 연산증폭기를 사용한 표시장치에 있어서, 상기 발광소자는 음극을 공통으로 하고, 또한 전원회로의 출력은 소스접지 p채널형 트랜지스터로 구성되어 있는 것을 특징으로 하는 표시장치가 제공된다.
- <81> 본 발명에 의해서 기관 위에 복수의 화소와, 복수의 소스 신호선과, 복수의 게이트신호선이 매트릭스형으로 배치되고, 상기 화소는 적색, 녹색 및 청색을 발광하는 발광소자를 갖고, 상기 적색, 녹색 및 청색마다의 발광소자에 전류 또는 전압을 인가하여 발광시키는 전원회로를 기관 위에 형성하고, 상기 전원회로는 연산증폭기를 사용한 표시장치에 있어서, 상기 발광소자는 양극을 공통으로 하고, 또한 전원회로의 출력은 소스접지 n채널형 트랜지스터로 구성되어 있는 것을 특징으로 하는 표시장치가 제공된다.
- <82> 본 발명에 의해서 기관 위에 복수의 화소와, 복수의 소스 신호선과, 복수의 게이트신호선이 매트릭스형으로 배치되고, 상기 화소는 적색, 녹색 및 청색을 발광하는 발광소자를 갖고, 상기 적색, 녹색 및 청색마다의 발광소자에 전류 또는 전압을 인가하여 발광시키는 전원회로를 기관 위에 형성하고, 상기 전원회로는 연산증폭기를 사용하고, 상기 발광소자는 음극을 공통으로 하고, 또한 전원회로의 출력은 소스접지 p채널형 트랜지스터로 구성된 표시장치에 있어서, 상기 전원회로는 전원회로내의 최저전위와 출력전위의 차가 p채널형 트랜지스터의 임계

값 이하인 것을 특징으로 하는 표시장치가 제공된다.

- <83> 본 발명에 의해서 기관 위에 복수의 화소와, 복수의 소스 신호선과, 복수의 게이트신호선이 매트릭스형으로 배치되고, 상기 화소는 적색, 녹색 및 청색을 발광하는 발광소자를 갖고, 상기 적색, 녹색 및 청색마다의 발광소자에 전류 또는 전압을 인가하여 발광시키는 전원회로를 기관 위에 형성하고, 상기 전원회로는 연산증폭기를 사용하고, 상기 발광소자는 양극을 공통으로 하고, 또한 전원회로의 출력은 소스접지 n채널형 트랜지스터로 구성된 표시장치에 있어서, 상기 전원회로는 전원회로내의 최저전위와 출력전위의 차가 n채널형 트랜지스터의 임계값 이하인 것을 특징으로 하는 표시장치가 제공된다.
- <84> 본 발명에 의해서 기관 위에 복수의 화소와, 복수의 소스 신호선과, 복수의 게이트신호선이 매트릭스형으로 배치되고, 상기 화소는 적색, 녹색 및 청색을 발광하는 발광소자를 갖는 표시장치에 있어서, 상기 적색, 녹색 및 청색 중 2개의 색을 갖는 발광소자에 전류 또는 전압을 인가하여 발광시키는 전원회로를 기관 위에 형성한 것을 특징으로 하는 표시장치가 제공된다.
- <85> 본 발명에 의해서, 상기 표시장치 중 어느 하나를 사용한 전자기기가 제공된다.
- <86> 종래의 표시장치에서는, 화소내의 OLED 소자에 주는 전류 또는 전압을 외부의 전원회로에 의해서 공급하였다. 그 때문에, 외부부착 부품의 증가, 기관사이즈의 증대 등을 초래하고, 그에 따라 제조비용의 증대를 초래하였다. 본 발명에서는, 패널내부에 전원회로를 내장함으로써, 부품의 삭감, 기관사이즈의 삭감을 가능하게 한다.
- <87> 또한, 본 발명은, OLED소자를 사용한 표시장치와 또 다른 발광소자를 사용한 표시장치에 적용할 수 있다.

<88> [발명의 실시형태]

- <89> 먼저, 본 발명의 OLED 표시장치에 관해서 설명한다.
- <90> 도 1은 본 발명의 구성을 나타낸 것이다. 본 발명에서는, OLED 표시장치를 기관(101) 위에 일체로 형성하고, 화소부(105)뿐만 아니라, 소스 신호선 구동회로(102), 게이트 신호선 구동회로(103, 104) 및 전원회로(106)를 갖는다. 전원회로(106)는, 적색, 녹색, 청색의 3색에 대응하기 위해서, 3개의 전원회로로 되어 있다. 도 6에 전원회로의 구체예를 나타낸다. 도 6의 회로는, 종래예와 같은 소스 플로어회로가 아니라, 연산증폭기 타입의 전원회로이고, 또한, 출력단에 p채널형 TFT의 출력회로를 구성함으로써, 전원전위와 출력전위간의 차전압을 작게 하는 것이 가능하다.
- <91> 이하, 그 내용에 관해서, 도 6을 사용하여 구체적으로 설명한다.
- <92> 입력단자(609)에 외부로부터 기준이 되는 전압을 입력한다. 전원회로(601)의 입력임피던스는 상당히 높기 때문에, 기준전압이 전원회로(601)의 영향을 받지 않는다. 따라서, 기준전압은 도 6에 나타낸 것 같은 가변저항과 고정저항을 조합하여서 간단하게 설정된다. 이 전압이 트랜지스터(602, 603)로 구성되는 차동회로에 입력되어, 출력단자(611)의 전위, 즉 트랜지스터(603)의 게이트전위가 낮은 경우에는, 차동회로의 전류는 정전류원(607)에 의해서 주어지기 때문에, 트랜지스터(602)의 전류가 트랜지스터(603)의 전류보다 많아진다. 또한, 트랜지스터 604와 605는, 전류거울회로를 구성하고 있기 때문에, 트랜지스터(604)의 전류는 트랜지스터(603)의 전류와 같게 된다. 따라서, 용량(610)이 방전하여, 트랜지스터(606)의 게이트전위는 감소되는 방향으로 동작하고, 트랜지스터(606)는 정전류(608)보다 많은 전류를 흘려, 출력전위가 상승된다. 이와 같이 하여, 부귀환이 걸림에 따라, 출력전위는 입력전위와 거의 같은 전위가 된다. 또한, 출력의 트랜지스터(606)는 소스접지의 p채널형 트랜지스터를 사용함으로써, 출력트랜지스터의 동작점을 선형영역에 설정하면, 전원전압 VDD에 가까운 전위까지 상승시킬 수 있다. 즉, 출력전압과 전원전압의 차가 p채널형 트랜지스터의 임계값 이하의 전압까지 작게 하는 것이 가능하다. 전원회로(601)의 출력단자(611)는, 화소부(612)의 전원공급선에 접속되어, 화소에 전류를 공급한다.
- <93> 여기서, 전원전압 VDD와 출력전압과의 차를 1V로 하면, 종래의 OLED 소자의 특성을 전제로 한 경우, 적색 전원전압은 9V(OLED 전압 8V+전원 1V)가 된다. 이때 녹색의 차전압은 4V, 청색의 차전압은 2V가 된다. 여기서의 각 색갈마다의 소비전력은 14mW, 16mW, 24mW가 되어, 합계 소비전력은 54mW가 된다.
- <94> 종래예에서 나타낸 소스 플로어 타입의 전원회로에서는, 184mW이던 것을 생각하면 본 발명에 의해서, 전력은 약 3분의 1이 되었다. 이것에 의해서, 발열량도 약 3분의 1이 되고, 전원회로의 내장을 가능하게 할 수 있었다.
- <95> 이상의 설명에서는, 적색의 OLED 재료가 발광효율이 낮고, 녹색의 발광효율이 높아진다. 하지만, 본 발명은 그

것에 한정되는 것이 아니다. OLED 재료는, 앞으로 재료특성이 변화하고, 적색이 저효율이 아니더라도, 충분히 활용할 수 있는 것이다.

<96> 또한, 본 설명에서는 OLED는 음극공통을 전제로 하고 있다. 하지만, 탑 방출방식의 채용 등으로 양극 공통을 실현한 경우라도 대응이 가능하다. 이러한 경우에, 출력트랜지스터는 소스접지의 n채널형이 되고, GND 또는 부측 전원과 출력전위의 차전압을 n채널형의 임계값 이하까지 작게 할 수 있다. 이 경우의 회로는, 기본적으로는 도 6의 회로의 극성을 반전시키면 된다.

<97> [실시예]

<98> 이하, 본 발명의 실시예들에 대해서 기술한다.

<99> (실시예 1)

<100> 도 7은 상기 실시형태와 다른 전원회로의 실시예이다. 상기 실시형태에서는 차동회로의 출력이 직접 출력회로에 연결되어 있기 때문에, 차동회로에서 본 임피던스가 낮아질 가능성이 있다. 본 실시예에서는, 그것을 방지하기 위해서, 트랜지스터(702, 703)로 구성되는 차동회로와 소스접지의 p채널형 트랜지스터(706)로 구성되는 출력회로 사이에 트랜지스터(712)와 저항(713)으로 구성되는 버퍼회로를 삽입한다. 이러한 버퍼회로를 추가함으로써, 차동회로에서 본 출력단의 임피던스의 저하를 막는 것이 가능해진다. 그러나, 이 방식의 결점으로서 차동회로의 출력전위, 즉 트랜지스터(712)의 게이트전위는 저하한다. 이것에 의해서, 트랜지스터(702, 703)의 게이트전위도 6의 구성에서는 지나치게 높아, 정상동작을 할 수 없게 될 가능성이 있다. 따라서, 동작불량을 막기 위해서, 트랜지스터(702, 703)의 차동의 입력전압을 강하시킬 필요가 있고, 그 대책으로서 차동회로의 입력에도 트랜지스터(714, 715)와 전류원(716, 717)으로 구성되는 버퍼회로를 설치하여 차동회로의 전위를 강하시킨다. 이러한 대책에 의해서, 동작불량을 초래하지 않고, 임피던스를 상승시킬 수 있다.

<101> 이러한 회로에서는, 전원회로에서 요구되는 전류용량이 커지더라도, 입출력간의 전원변동이 적은 전원회로를 공급할 수 있다. 전원회로(701)의 출력단자(711)는, 상기 실시형태와 마찬가지로, 화소부(718)의 전원공급선에 접속되고, 화소에 전류를 공급한다.

<102> 상기 실시형태와 마찬가지로, 본 실시예에서도, OLED는 음극공통을 전제로 하고 있지만, 탑 방출방식의 채용 등으로 양극공통을 실현한 경우라도 대응이 가능하다. 이러한 경우에, 출력트랜지스터는, 소스접지의 n채널형이 되고, GND 또는 부측전원과 출력전위의 차전압을 n채널형 트랜지스터의 임계값보다 작게 할 수 있다. 이 경우의 회로는 기본적으로는 도 7의 회로의 극성을 반전시키면 된다.

<103> 본 실시예는, OLED소자를 사용한 표시장치뿐만 아니라, 또 다른 발광소자를 사용한 표시장치에도 적용 가능하다.

<104> (실시예 2)

<105> 도 8은 적색의 전원을 외부부착으로 하고, 다른 2색의 전원을 내장한 경우이다. 이러한 경우에는, 외부전원을 안정화시킬 필요는 있지만, 패널내부에 받아들이는 전원은 2색분만으로 좋기 때문에, 더욱 패널내의 소비전력은 떨어뜨리는 것이 가능해진다.

<106> 본 실시예는, OLED소자를 사용한 표시장치뿐만 아니라, 또 다른 발광소자를 사용한 표시장치에도 적용 가능하다.

<107> (실시예 3)

<108> 본 실시예 3에서는, 본 발명의 OLED 표시장치의 화소부와 그 주변에 설치되는 구동회로부(소스 신호선 구동회로, 게이트 신호선 구동회로, 전원회로)의 TFT를 동시에 제작하는 방법에 대해서 설명한다. 그러나, 설명을 간단히 하기 위해서, 구동회로부에 관해서는 기본단위인 CMOS 회로를 도시하는 것으로 한다.

<109> 우선, 도 9a에 나타난 바와 같이, 코닝사의 #7059유리나 #1737유리 등으로 대표되는 바륨boro실리케이트 유리 또는 알루미늄boro실리케이트 유리 등의 유리로 이루어진 기판(5001) 위에 산화실리콘막, 질화실리콘막 또는 산화질화실리콘막 등의 절연막으로 이루어진 하지막(5002)을 형성한다. 예를 들면, 플라즈마 CVD법으로 SiH₄, NH₃, N₂O로부터 제작된 산화질화실리콘막(5002a)을 10~200[nm](바람직하게는 50~100[nm])형성하고, 같은 방법으로 SiH₄, N₂O로부터 제작된 산화질화수소화실리콘막(5002b)을 50~200[nm](바람직하게는 100~150[nm])의 두께로 적층 형성한다. 본 실시예에서는 하지막(5002)을 2층 구조로서 나타내었지만, 상기 절연막의 단층막 또는 2층

이상 적층시킨 구조로서 형성해도 된다.

- <110> 섬 형상의 반도체층(5003~5006)은, 비정질구조를 갖는 반도체막을 레이저결정화법이나 공지한 열 결정화법을 사용하여 제작한 결정질 반도체막으로 형성한다. 이 섬 형상의 반도체층(5003~5006)의 두께는 25~80[nm](바람직하게는 30~60[nm])의 두께로 형성한다. 결정질 반도체막의 재료에 한정은 없지만, 바람직하게는 실리콘 또는 실리콘게르마늄(SiGe)합금 등으로 형성하면 된다.
- <111> 레이저결정화법으로 결정질 반도체막을 제작하기에는, 펄스발진형 또는 연속발광형의 엑시머레이저나 YAG레이저, YVO₄레이저를 사용한다. 이들 레이저를 사용하는 경우에는, 레이저발진기로부터 방사된 레이저광을 광학계에서 선형으로 집광하여 반도체막에 조사하는 방법을 사용하면 된다. 결정화의 조건은 실시자가 적절히 선택하는 것이지만, 엑시머레이저를 사용하는 경우는 펄스발진주파수 30[Hz]으로 하고, 레이저에너지밀도를 100~400[mJ/cm²](대표적으로는 200~300[mJ/cm²])으로 한다. 또한, YAG 레이저를 사용하는 경우에는, 그 제 2고조파를 사용하여 펄스발진주파수 1~10[kHz]로 하고, 레이저에너지밀도를 300~600[mJ/cm²](대표적으로는 350~500[mJ/cm²])으로 하면 된다. 그리고 폭 100~1000[μm], 예를 들면 400[μm]으로 선형으로 집광한 레이저광을 기관 전면에 걸쳐 조사하고, 이때의 선형 레이저광의 중첩율을 80~98[%]로 행한다. 또한, 레이저로는 일본특허출원 2001-365302에 있는 것 같은 CWLC를 이용해도 된다.
- <112> 이어서, 섬 형상의 반도체층(5003~5006)을 덮는 게이트절연막(5007)을 형성한다. 게이트절연막(5007)은, 플라즈마 CVD법 또는 스퍼터링법을 사용하여 두께를 40~150[nm]으로 실리콘을 포함하는 절연막으로 형성한다. 본 실시예 3에서는, 120[nm]의 두께로 산화질화실리콘막으로 형성한다. 물론, 게이트절연막(5007)은 이러한 산화질화실리콘막에 한정되는 것이 아니고, 다른 실리콘을 포함하는 절연막을 단층 또는 적층구조로서 사용해도 된다. 예를 들면, 산화실리콘막을 사용하는 경우에는, 플라즈마 CVD법으로 TEOS(Tetraethyl Orthosilicate)과 O₂를 혼합하고, 반응압력 40[Pa], 기관온도 300~400[°C]로 하고, 고주파(13.56[MHz]), 전력밀도 0.5~0.8[W/cm²]로 방전시켜서 형성할 수 있다. 이와 같이 하여 제작되는 산화실리콘막은, 그 후 400~500[°C]의 열어닐링에 의해 게이트절연막으로서 양호한 특성을 얻을 수 있다.
- <113> 그리고, 게이트절연막(5007) 위에 게이트전극을 형성하기 위한 제 1 도전막(5008)과 제 2 도전막(5009)을 형성한다. 본 실시예 3에서는, 제 1 도전막(5008)을 Ta에서 50~100[nm]의 두께로 형성하고, 제 2 도전막(5009)을 W에서 100~300[nm]의 두께로 형성한다.
- <114> Ta막은 스퍼터링법으로, Ta의 타겟을 Ar에서 스퍼터링함으로써 형성한다. 이 경우, Ar에 적량의 Xe나 Kr를 가하면, Ta막의 내부응력을 완화하여 막의 박리를 방지할 수 있다. 또한, α 상의 Ta막의 저항율은 20[μΩcm]정도이며 게이트전극에 사용할 수 있지만, β 상의 Ta막의 저항율은 180[μΩcm]정도이며 게이트전극으로 하기에는 적합하지 않다. α 상의 Ta막을 형성하기 위해서, Ta의 α 상에 가까운 결정구조를 갖는 질화탄탈륨을 10~50[nm] 정도의 두께로 Ta의 기초에 형성해 두면 α 상의 Ta막을 용이하게 얻을 수 있다.
- <115> W막을 형성하는 경우에는, W를 타겟으로 한 스퍼터링법으로 형성한다. 그 외에 6불화 텅스텐(WF₆)을 사용하는 열 CVD법으로 형성할 수도 있다. 어쨌든간에, 게이트전극으로서 사용하기 위해서는, 저저항화를 꾀할 필요가 있고, W막의 저항율은 20[μΩcm]이하로 하는 것이 바람직하다. W막은 결정립을 크게 함으로써, 저저항화를 꾀할 수 있지만, W중에 산소 등의 불순물원소가 많은 경우에는 결정화가 저해되어 고저항화된다. 이것에 의해, 스퍼터링법에 의한 경우, 순도 99.9999[%]의 W 타겟을 사용하고, 또한, 막형성시에 증기상중에서의 불순물의 혼입이 없도록 충분히 배려하여 W막을 형성함으로써, 저항율 9~20[μΩcm]을 실현할 수 있다.
- <116> 이때, 본 실시예에서는, 제 1 도전막(5008)을 Ta, 제 2 도전막(5009)을 W로 하였지만, 특히 한정되지 않고, 어느 것이나 Ta, W, Ti, Mo, Al, Cu 등으로부터 선택된 원소, 또는 상기 원소를 주성분으로 하는 합금재료 또는 화합물재료로 형성해도 된다. 또한, 인 등의 불순물원소를 도핑한 다결정 실리콘막으로 대표되는 반도체막을 사용해도 된다. 본 실시예 이외의 다른 조합의 일례로 바람직한 것은, 제 1 도전막(5008)을 질화탄탈륨(TaN)으로 형성하고, 제 2 도전막(5009)을 W로 조합하며, 제 1 도전막(5008)을 질화탄탈륨(TaN)으로 형성하고, 제 2 도전막(5009)을 Al로 조합하며, 제 1 도전막(5008)을 질화탄탈륨(TaN)으로 형성하고, 제 2 도전막(5009)을 Cu로 형성한 조합을 들 수 있다.
- <117> 다음에, 레지스트에 의한 마스크(5010)를 형성하고, 전극 및 배선을 형성하기 위한 제 1 식각처리를 행한다. 본 실시예 3에서는 ICP(Inductively Coupled Plasma:유도 결합형 플라즈마)식각법을 사용하고, 식각용 가스로 CF₄와 Cl₂를 혼합하며, 1[Pa]의 압력으로 코일형 전극에 500[W]의 RF(13.56[MHz])전력을 투입하여 플라즈마를 생성

하여 행한다. 기관층(시료 스테이지)에도 100[W]의 RF(13.56[MHz])전력을 투입하고, 실질적으로 부의 자기바이어스전압을 인가한다. CF₄와 Cl₂를 혼합한 경우에는 W막 및 Ta막과도 같은 정도로 식각된다.

<118> 상기 식각조건으로는, 레지스트에 의한 마스크의 형상을 알맞은 것으로 함으로써, 기관층에 인가하는 바이어스 전압의 효과에 의해 제 1 도전층 및 제 2 도전층의 단부가 테이퍼형상이 된다. 테이퍼부의 각도는 15~45°가 된다. 게이트절연막위에 찌꺼기를 남기지 않고 식각하기 위해서는, 10~20[%]정도의 비율로 식각시간을 증가시키면 된다. W막에 대한 산화질화실리콘막의 선택비는, 2~4(대표적으로는 3)이기 때문에, 과식각처리에 의해, 산화질화실리콘막이 노출된 면은 20~50[nm]정도로 식각되게 된다. 이렇게 해서, 제 1식각처리에 의해 제 1 도전층과 제 2 도전층으로 이루어진 제 1형상의 도전층(5011~5016)(제 1도전층(5011a~5016a)과 제 2도전층(5011b~5016b))을 형성한다. 이때, 게이트절연막(5007)에서는, 제 1형상의 도전층(5011~5016)으로 덮이지 않은 영역은 20~50[nm]정도로 식각되어 얇게 된 영역이 형성된다(도 9b).

<119> 그리고, 제 1도핑처리를 행하여 n형 도전성을 부여하는 불순물원소를 첨가한다. 도핑 방법은, 이온도핑법 또는 이온주입법으로 행하면 된다. 이온도핑법의 조건은, 도우즈량을 $1 \times 10^{13} \sim 5 \times 10^{14}$ [atoms/cm²]로 하고, 가속전압을 60~100[keV]로서 행한다. n형 도전성을 부여하는 불순물원소로서 15족에 속하는 원소, 전형적으로는 인(P) 또는 비소(As)를 사용하지만, 여기에서는 인(P)을 사용한다. 이 경우, 도전층(5011~5015)이 n형 도전성을 부여하는 불순물원소에 대한 마스크가 되어, 자기 정합적으로 제 1불순물영역(5017~5025)이 형성된다. 제 1불순물영역(5017~5025)에는 $1 \times 10^{20} \sim 1 \times 10^{21}$ [atoms/cm³]의 농도범위에서 n형 도전성을 부여하는 불순물원소를 첨가한다(도 9b).

<120> 다음에, 도 9c에 나타난 바와 같이, 레지스트마스크는 제거하지 않은 채, 제 2식각처리를 행한다. 식각가스로 CF₄와 Cl₂와 O₂를 사용하고, W막을 선택적으로 식각한다. 이때, 제 2식각처리에 의해 제 2형상의 도전층(5026~5031)(제 1도전층(5026a~5031a)과 제 2도전층(5026b~5031b))을 형성한다. 이때, 게이트절연막(5007)에서는, 제 2형상의 도전층(5026~5031)에서 덮이지 않은 영역은 20~50[nm]정도로 더 식각되어 얇게 된 영역이 형성된다.

<121> W막이나 Ta막의 CF₄와 Cl₂의 혼합가스에 의한 식각반응은, 생성되는 라디칼 또는 이온종과 반응생성물의 증기압으로부터 추측할 수 있다. W와 Ta의 플루오르화물과 염화물의 증기압을 비교하면, W의 플루오르화물인 WF₆가 매우 높고, 그 밖의 WCl₅, TaF₅, TaCl₅는 같은 정도이다. 따라서, CF₄와 Cl₂의 혼합가스로서는, W막 및 Ta막이 동시에 식각된다. 그러나, 이 혼합가스에 적량의 O₂를 첨가하면 CF₄와 O₂가 반응하여 Co와 F가 되고, F 라디칼 또는 F이온이 다량으로 발생한다. 그 결과, 플루오르화물의 증기압이 높은 W막의 식각속도가 증대한다. 한편, Ta는 F가 증대해도 상대적으로 식각속도의 증가는 적다. 또한, Ta는 W와 비교하여 산화되기 쉽기 때문에, O₂를 첨가함으로써 Ta의 표면이 산화된다. Ta의 산화물은 불소나 염소와 반응하지 않기 때문에, Ta막의 식각속도는 더욱 저하한다. 따라서, W막과 Ta막과의 식각속도에 차를 만드는 것이 가능해져, W막의 식각속도를 Ta막보다도 크게 하는 것이 가능해진다.

<122> 그리고, 도 10a에 나타난 바와 같이 제 2도핑처리를 행한다. 이 경우, 제 1도핑처리보다도 도우즈량을 떨어뜨려 높은 가속전압의 조건으로서 n형 도전성을 부여하는 불순물원소를 도핑한다. 예를 들면, 가속전압을 70~120[keV]로 하고, 1×10^{13} [atoms/cm²]의 도우즈량으로 행하고, 도 9b에서 섬 형상의 반도체층에 형성된 제 1불순물영역의 내측에 새로운 불순물영역을 형성한다. 도핑은, 제 2형상의 도전층(5026~5030)을 불순물원소에 대한 마스크로서 사용하고, 제 1도전층(5026a~5030a)의 하측 영역에도 불순물원소가 첨가되도록 도핑한다. 이렇게 해서, 제 3 불순물영역(5032~5036)이 형성된다. 이 제 3불순물영역(5032~5036)에 첨가된 인(P)의 농도는, 제 1도전층(5026a~5030a)의 테이퍼부의 막두께에 따라서 완만한 농도변화를 갖는다. 이때, 제 1도전층(5026a~5030a)의 테이퍼부와 겹치는 반도체층에 있어서, 제 1도전층(5026a~5030a)의 테이퍼부의 단부로부터 내측을 향해 약간, 불순물 농도가 낮아지지만, 거의 같은 정도의 농도이다.

<123> 도 10b에 나타난 바와 같이 제 3식각처리를 행한다. 식각가스로 CHF₃를 사용하고, 반응성 이온식각법(RIE법)을 사용하여 행한다. 제 3식각처리에 의해, 제 1도전층(5026a~5030a)의 테이퍼부를 부분적으로 식각하여, 제 1도전층이 반도체층과 겹치는 영역이 축소된다. 제 3식각처리에 의해서, 제 3형상의 도전층(5037~5042)(제 1도전층(5037a~5042a)과 제 2도전층(5037b~5042b))을 형성한다. 이때, 게이트절연막(5007)에서는, 제 3형상의 도전층(5037~5042)으로 덮이지 않은 영역은 20~50[nm]정도로 더욱 식각되어 얇게 된 영역이 형성된다.

- <124> 제 3식각처리에 의해서, 제 3불순물영역(5032~5036)에서는, 제 1도전층(5037a~5041a)과 겹치는 제 3불순물영역(5032a~5036a)과, 제 1불순물영역과 제 3불순물영역과의 사이의 제 2불순물영역(5032b~5036b)이 형성된다.
- <125> 그리고, 도 10c에 나타난 바와 같이, p채널형 TFT을 형성하는 섬 형상의 반도체층(5004)에 제 1도전형과는 반대의 도전형인 제 4불순물영역(5043~5048)을 형성한다. 제 3형상의 도전층(5038b)을 불순물원소에 대한 마스크로서 사용하고, 자기 정합적으로 불순물영역을 형성한다. 이때, n채널형 TFT을 형성하는 섬 형상의 반도체층(5003, 5005, 5006) 및 배선부(5042)는 레지스트 마스크(5200)로 전면을 피복해 둔다. 불순물영역(5043~5048)에는 각각 다른 농도로 인이 첨가되어 있지만, 디보란(B₂H₆)을 사용한 이온도핑법으로 형성하고, 그 어느 쪽의 영역에서도 불순물 농도가 $2 \times 10^{20} \sim 2 \times 10^{21}$ [atoms/cm³]가 되도록 한다.
- <126> 이상까지의 공정에서 각각의 섬 형상의 반도체층에 불순물영역이 형성된다. 섬 형상의 반도체층과 겹치는 제 3형상의 도전층(5037~5041)이 게이트전극으로서 기능한다. 또한, 도전층(5042)은, 섬 형상의 소스 신호선으로서 기능한다.
- <127> 레지스트 마스크(5200)를 제거한 후, 도전형의 제어를 목적으로서, 각각의 섬 형상의 반도체층에 첨가된 불순물 원소를 활성화하는 공정을 행한다. 이 공정은 퍼니스 어닐링로를 사용하는 열 어닐링법으로 행한다. 그 외에, 레이저 어닐링법, 또는 급속 열 어닐링법(RTA법)을 적용할 수 있다. 열 어닐링법으로는 산소농도가 1[ppm]이하, 바람직하게는 0.1[ppm]이하의 질소분위기 속에서 400~700[°C], 대표적으로는 500~600[°C]로 행한다. 본 실시예에서는 500[°C]에서 4시간의 열처리를 행한다. 그러나, 제 3형상의 도전층(5037~5042)에 사용한 배선재료가 열에 약한 경우에는, 배선 등을 보호하기 위해서 층간절연막(실리콘을 주성분으로 한다)을 형성한 후에 활성화를 행하는 것이 바람직하다.
- <128> 게다가, 3~100[%]의 수소를 포함하는 분위기 속에서, 300~450[°C]에서 1~12시간의 열처리를 행하고, 섬 형상의 반도체층을 수소화하는 공정을 행한다. 이 공정은 열적으로 여기된 수소에 의해 반도체층의 덩글링 본드를 종단하는 공정이다. 수소화의 다른 수단으로서, 플라즈마 수소화(플라즈마에 의해 여기된 수소를 사용한다)를 행해도 된다.
- <129> 이어서, 도 11a에 나타난 바와 같이, 제 1층간절연막(5055)을 산화질화실리콘막으로부터 100~200[nm]의 두께로 형성한다. 그 위에 유기절연물재료로 이루어지는 제 2층간절연막(5056)을 형성한 후, 제 1층간절연막(5055), 제 2층간절연막(5056) 및 게이트절연막(5007)에 대하여 콘택홀을 형성하고, 각 배선(접속배선, 신호선을 포함한다)(5057~5062, 5064)을 패터닝 형성한 후, 접속배선(5062)에 접하는 화소전극(5063)을 패터닝 형성한다.
- <130> 제 2층간절연막(5056)으로서는, 유기수지를 재료로 하는 막을 사용하고, 그 유기수지로서는 폴리이미드, 폴리이미드, 아크릴, BCB(벤조시클로부텐) 등을 사용할 수 있다. 특히, 제 2층간절연막(5056)은, 평탄화의 의미가 강하기 때문에, 평탄성이 뛰어난 아크릴이 바람직하다. 본 실시예에서는 TFT에 의해서 형성되는 단차를 충분히 평탄화할 수 있는 막두께로 아크릴막을 형성한다. 바람직하게는, 1~5[μm](더욱 바람직하게는 2~4[μm])로 하면 된다.
- <131> 콘택홀의 형성은, 건식식각 또는 습식식각을 사용하고, n형의 불순물영역(5017, 5018, 5021, 5023~5025) 또는 p형의 불순물영역(5043~5048)에 달하는 콘택홀, 배선(5042)에 달하는 콘택홀, 전원공급선에 달하는 콘택홀(도시하지 않음) 및 게이트전극에 달하는 콘택홀(도시하지 않음)을 각각 형성한다.
- <132> 또한, 배선(접속배선, 신호선을 포함한다)(5057~5062, 5064)으로서, Ti막을 100[nm], Ti를 포함하는 알루미늄막을 300[nm], Ti막 150[nm]를 스퍼터링법으로 연속형성한 3층 구조의 적층막을 원하는 형상으로 패터닝한 것을 사용한다. 물론, 다른 도전막을 사용해도 된다.
- <133> 또한, 본 실시예에서는, 화소전극(5063)으로서 MgAg막을 110[nm]의 두께로 형성하고, 패터닝을 행하였다. 화소전극(5063)을 접속배선(5062)과 접하여 겹치도록 배치함으로써 콘택된다. 이 화소전극(5063)이 OLED 소자의 음극이 된다(도 11a).
- <134> 다음에, 도 11b에 나타난 바와 같이, 실리콘을 포함하는 절연막(본 실시예에서는 산화실리콘막)을 500[nm]의 두께로 형성하고, 화소전극(5063)에 대응하는 위치에 개구부를 형성하여 뱅크로서 기능하는 제 3층간절연막(5065)을 형성한다. 개구부를 형성할 때, 습식식각법을 사용하여서, 용이하게 테이퍼형상의 측벽으로 할 수 있다. 개구부의 측벽이 충분히 완만한 모양이 아니면 단차로 인한 OLED층의 열화가 현저한 문제가 되어 버리기 때문에, 주의가 필요하다.

- <135> 다음에, OLED층(5066) 및 양극(대향전극)(5067)을, 진공증착법을 사용하여 대기에 노출시키지 않고 연속적으로 형성한다. 이때, OLED층(5066)의 막두께는, 80~200[nm](전형적으로는 100~120[nm]), 양극(5067)은 ITO막으로 형성된다.
- <136> 이 공정에서는, 적색에 대응하는 화소, 녹색에 대응하는 화소 및 청색에 대응하는 화소에 대하여 순차적으로, OLED층 및 양극을 형성한다. 그러나, OLED층은 용액에 대한 내성이 부족하기 때문에 포토리소그래피기술을 사용하지 않고, 각 색깔별로 형성하지 않으면 안 된다. 그래서, 금속마스크를 사용하여 원하는 화소 이외를 감추고, 필요 부분만 선택적으로 OLED층 및 양극을 형성하는 것이 바람직하다.
- <137> 즉, 우선 적색에 대응하는 화소 이외를 모두 덮는 마스크를 세트하고, 그 마스크를 사용하여 적색발광의 OLED층을 선택적으로 형성한다. 이어서, 녹색에 대응하는 화소 이외를 모두 덮는 마스크를 세트하고, 그 마스크를 사용하여 녹색발광의 OLED층을 선택적으로 형성한다. 이어서, 마찬가지로 청색에 대응하는 화소 이외를 모두 덮는 습기는 마스크를 세트하고, 그 마스크를 사용하여 청색발광의 OLED층을 선택적으로 형성한다. 이때, 여기서는 모두 다른 마스크를 사용하도록 기재하고 있지만, 같은 마스크를 사용하여도 상관없다.
- <138> 여기서는, RGB색에 대응한 3종류의 OLED 소자를 형성하는 방식을 사용하였지만, 백색발광의 OLED 소자와 칼라필터를 조합한 방식, 청색 또는 청록발광의 OLED 소자와 형광체(형광성의 색 변환층: CCM)를 조합한 방식, 음극(화소전극)에 투명전극을 이용하여 RGB에 대응한 OLED 소자를 겹치는 방식 등을 사용해도 된다.
- <139> 이때, OLED층(5066)으로서는 공지한 재료를 사용할 수 있다. 공지한 재료로서는, 구동전압을 고려하면 유기재료를 사용하는 것이 바람직하다. 예를 들면, 정공주입층, 정공수송층, 발광층 및 전자주입층으로 이루어진 4층 구조를 OLED층으로 하여도 된다.
- <140> 다음에, 같은 게이트신호선에 게이트전극이 접속된 스위치용 TFT를 갖는 화소(같은 라인의 화소) 위에, 금속마스크를 사용하여 양극(5067)을 형성한다.
- <141> 이때, 본 실시예에서는, 양극(5067)으로서 ITO를 사용하고, 음극(5063)으로서 MgAg를 사용하였지만, 본 발명은 이것에 한정되지 않는다. 양극(5067) 및 음극(5063)으로서 다른 공지한 재료를 사용해도 된다.
- <142> 최후에, 질화실리콘막으로 이루어진 패시베이션막(5068)을 300[nm]의 두께로 형성한다. 패시베이션막(5068)을 형성해 둠으로써, OLED층(5066)을 수분 등으로부터 보호할 수 있고, OLED소자의 신뢰성을 더욱 높일 수 있다.
- <143> 이렇게 해서 도 11b에 나타낸 것 같은 구조의 OLED 표시장치가 완성된다. 이때, 본 실시예에서의 OLED 표시장치의 제작공정에서는, 회로의 구성 및 공정의 관계상, 게이트전극을 형성하고 있는 재료인 Ta, W에 의해서 소스 신호선을 형성하고, 소스, 드레인전극을 형성하고 있는 배선재료인 Al에 의해서 게이트 신호선을 형성하고 있지만, 다른 재료를 사용해도 된다.
- <144> 이때, 상기한 공정에 의해 제작되는 액티브 매트릭스형 OLED 표시장치에 있어서의 TFT는 탑 게이트구조를 취하고 있지만, 보텀 게이트구조의 TFT나 그 밖의 구조의 TFT에 대해서도 본 실시예는 용이하게 적용될 수 있다.
- <145> 또한, 본 실시예에서는, 유리기판을 사용하고 있지만, 유리기판에 한정되지 않고, 플라스틱기판, 스테인레스기판, 단결정 웨이퍼 등 유리기판 이외의 것을 사용하여도 실시가 가능하다.
- <146> 이때, 본 실시예의 OLED 표시장치는, 화소부 뿐만 아니라, 구동회로부에도 최적 구조의 TFT를 배치함으로써, 대단히 높은 신뢰성을 나타내고, 동작특성도 향상할 수 있다. 또한, 결정화공정에서 Ni 등의 금속촉매를 첨가하고, 결정성을 높이는 것도 가능하다. 그것에 의하여, 소스 신호선 구동회로의 구동주파수를 10[MHz]이상으로 하는 것이 가능하다.
- <147> 우선, 가능한 많이 동작속도를 떨어뜨리지 않도록 핫 캐리어 주입을 감소시키는 구조를 갖는 TFT를, 구동회로부를 형성하는 CMOS회로의 n채널형 TFT으로서 사용한다.
- <148> 본 실시예의 경우, n채널형 TFT의 활성층은, 소스영역, 드레인영역, 게이트절연막 사이에 삽입하여 게이트전극과 겹치는 중첩 LDD 영역(L_{ov}영역), 게이트절연막 사이에 삽입하여 게이트전극과 겹치지 않는 오프셋 LDD 영역(L_{off}영역) 및 채널형성영역을 포함한다.
- <149> 또한, CMOS 회로의 p채널형 TFT은, 핫 캐리어 주입에 의한 열화에 대해 거의 걱정할 필요가 없기 때문에, 특히 LDD 영역을 설치하지 않아도 된다. 물론, n채널형 TFT와 마찬가지로 LDD 영역을 설치하고, 핫 캐리어 대책을 강구하는 것도 가능하다.

- <150> 또한, 구동회로에서, 채널형성영역을 양쪽 방향으로 전류가 흐르게 CMOS회로, 즉, 소스영역과 드레인영역의 역할이 교체하는 CMOS회로가 사용되는 경우, CMOS 회로를 형성하는 n채널형 TFT은, 채널형성영역의 양측에 채널형성영역을 삽입하는 형태로 LDD 영역을 형성하는 것이 바람직하다. 또한, 구동회로에서, 오프전류를 매우 낮게 억제할 필요가 있는 CMOS 회로가 사용되는 경우, CMOS 회로를 형성하는 n채널형 TFT은, L_{ov} 영역을 가지고 있는 것이 바람직하다.
- <151> 이때, 실제로는 도 11b의 상태까지 완성하면, 더욱 외기에 노출되지 않도록, 기밀성이 높고, 탈가스가 적은 보호필름(라미네이트필름, 자외선경화수지 필름 등)이나 투광성의 실링재로 패키징(봉입)하는 것이 바람직하다. 그 때, 실링재의 내부를 불활성분위기로 하거나, 내부에 흡습성재료(예를 들면, 산화바륨)를 배치하거나 하면 OLED 소자의 신뢰성이 향상된다.
- <152> 또한, 패키징 등의 처리에 의해 기밀성을 높이면, 기관 위에 형성된 소자 또는 회로로 둘러싸인 단자와 외부신호단자를 접속하기 위한 커넥터(플렉시블 프린트회로: FPC)를 부착하여 제품으로서 완성한다.
- <153> 또한, 본 실시예에서 나타낸 공정에 따르면, OLED 표시장치의 제작에 필요한 포토마스크의 수를 억제할 수 있다. 그 결과, 공정을 단축하고, 제조비용의 감소 및 수율의 향상에 기여할 수 있다.
- <154> 또한, 상술한 표시장치의 제작공정은, p형의 TFT 형성공정을 제외함으로써, N형의 TFT만으로 구성되는 단극성의 TFT를 사용한 표시장치의 제작공정에 적용할 수 있다.
- <155> 또한, 제작공정은 이에 한정되지 않는다. 표시장치를 구성하는 TFT의 구조도 톱 게이트형에 한정되지 않고, 보텀 게이트형, 듀얼 게이트형이어도 된다.
- <156> 본 발명은, OLED소자를 사용한 표시장치뿐만 아니라, 또 다른 발광소자를 사용한 표시장치에도 적용 가능하다.
- <157> (실시예 4)
- <158> 본 실시예에서는, 본 발명의 OLED 표시장치를 제작한 예에 대해서, 도 12a-도 12c를 참조하여 설명한다.
- <159> 도 12a는, OLED 표시장치의 평면도이고, 도 12b는 도 12a의 A-A'에서의 단면도, 도 12c는 도 12a의 B-B'에서의 단면도이다.
- <160> 기관(4001) 위에 설치된 화소부(4002)와, 소스 신호선 구동회로(4003)와, 제 1 및 제 2 게이트 신호선 구동회로(4004a, 4004b)를 둘러싸도록 하여, 밀봉부재(4009)가 설치되어 있다. 또한, 화소부(4002)와, 소스 신호선 구동회로(4003)와, 제 1 및 제 2 게이트 신호선 구동회로(4004a, 4004b)의 위에 밀봉부재(4008)가 설치되어 있다. 따라서, 화소부(4002)와, 소스 신호선 구동회로(4003)와, 제 1 및 제 2 게이트 신호선 구동회로(4004a, 4004b)는, 기관(4001)과 밀봉부재 4009와 밀봉부재(4008)에 의해서, 충전제(4210)로 밀봉되어 있다.
- <161> 또한, 기관(4001) 위에 설치된 화소부(4002)와, 소스 신호선 구동회로(4003)와, 제 1 및 제 2 게이트 신호선 구동회로(4004a, 4004b)는, 복수의 TFT를 갖는다. 도 12b에서는 대표적으로, 하지막(4010) 위에 형성된 소스 신호선 구동회로(4003)에 포함되는 구동 TFT(단, 여기서는 n채널형 TFT와 p채널형 TFT을 도시한다)(4201) 및 화소부(4002)에 포함되는 화소 TFT(OLED소자로 드레인 전류를 입력하는 TFT)(4202)를 도시하였다.
- <162> 본 실시예에서는, 구동용 TFT 4201에는 공지의 방법으로 제작된 p채널형 TFT 및 n채널형 TFT가 사용되고, TFT 4202에는 공지의 방법으로 제작된 p채널형 TFT가 사용된다.
- <163> 구동용 TFT 4201 및 TFT 4202 위에는, 층간절연막(평탄화막)(4301)이 형성되고, 그 위에 TFT(4202)의 드레인 영역과 전기적으로 접속하는 화소전극(양극)(4203)이 형성된다. 화소전극(4203)으로서는, 일함수가 큰 투명 도전막이 사용된다. 투명 도전막으로서는, 산화인듐과 산화주석의 화합물, 산화인듐과 산화아연의 화합물, 산화아연, 산화주석 또는 산화인듐을 사용할 수 있다. 또한, 상기 투명 도전막에 갈륨을 첨가한 것을 사용해도 된다.
- <164> 그리고, 화소전극(4203)의 위에는 절연막(4302)이 형성되고, 절연막(4302)은 화소전극(4203)의 위에 개구부가 형성되어 있다. 이 개구부에서, 화소전극(4203)의 위에는 OLED층(4204)이 형성된다. OLED층(4204)은 공지의 유기재료 또는 무기재료를 사용할 수 있다. 또한, 유기재료에는 저분자계(모노머계) 재료와 고분자계(폴리머계) 재료가 있는데 어느 쪽을 사용해도 된다.
- <165> OLED층(4204)의 형성방법은, 공지의 증착기술 또는 도포법 기술을 사용하면 된다. 또한, OLED층의 구조는, 정공주입층, 정공수송층, 발광층, 전자수송층 또는 전자주입층을 자유롭게 조합하여 적층구조 또는 단층구조로 하여

도 된다.

- <166> OLED층(4204)의 위에는 차광성을 갖는 도전막(대표적으로는 알루미늄, 구리 또는 은을 주성분으로 하는 도전막 또는 그것들과 다른 도전막의 적층막)으로 이루어진 음극(4205)이 형성된다. 또한, 음극(4205)과 OLED층(4204)의 계면에 존재하는 수분이나 산소는 상당히 배제해 두는 것이 바람직하다. 따라서, OLED층(4204)을 질소 또는 희가스분위기에서 형성하고, 산소나 수분에 접촉시키지 않은 채 음극(4205)을 형성하는 연구가 필요하다. 본 실시예에서는 멀티 챔버방식(클러스터 툴 방식)의 막형성장치를 사용함으로써, 상술한 바와 같이 막형성을 가능하게 한다. 그리고, 음극(4205)에는 소정의 전압이 공급되고 있다.
- <167> 이상과 같이 하여, 화소전극(양극)(4203), OLED층(4204) 및 음극(4205)으로 이루어진 OLED소자(4303)가 형성된다. 그리고, OLED소자(4303)를 덮도록, 절연막(4302) 위에 보호막(4209)이 형성되어 있다. 보호막(4209)은, OLED소자(4303)에 산소나 수분 등이 들어가는 것을 막는 데 효과적이다.
- <168> 도면부호 4005a는 전원 공급선에 접속된 인출배선으로, TFT(4201)의 소스영역에 전기적으로 접속되어 있다. 인출배선(4005a)은 밀봉부재(4009)와 기판(4001) 사이에 형성되고, 이방성 도전막(4300)을 통해 FPC(4006)가 갖는 FPC용 배선(4333)에 전기적으로 접속된다.
- <169> 밀봉부재(4008)로서는, 유리부재, 금속부재(대표적으로는 스테인레스부재), 세라믹부재, 플라스틱부재(플라스틱 필름도 포함한다)를 사용할 수 있다. 플라스틱부재로서는, FRP(Fiberglass-Reinforced Plastics)판, PVF(폴리비닐 플루오르화물) 필름, 마일라 필름, 폴리에스테르 필름 또는 아크릴 수지필름을 사용할 수 있다. 또한, 알루미늄 호일을 PVF 필름이나 마일라 필름으로 끼운 구조의 시트를 사용할 수도 있다.
- <170> 그러나, OLED 소자로부터의 빛의 방사방향이 밀봉부재측으로 향하는 경우에는, 밀봉부재는 투명해야 한다. 이 경우에는, 유리판, 플라스틱판, 폴리에스테르 필름 또는 아크릴 필름 등의 투명물질을 사용한다.
- <171> 또한, 충전제(4210)로서는, 질소나 아르곤 등의 불활성 기체 이외에, 자외선 경화수지 또는 열경화 수지를 사용할 수 있다. PVC(폴리비닐 염화물), 아크릴, 폴리이미드, 에폭시 수지, 실리콘 수지, PVB(폴리비닐 부티랄) 또는 EVA(에틸렌 비닐 아세테이트)를 사용할 수 있다. 본 실시예에서는 충전제로서 질소를 사용하였다.
- <172> 또한, 충전제(4210)를 흡습성 물질(바람직하게는, 산화바륨) 또는 산소를 흡착할 수 있는 물질에 노출해 두기 위해, 밀봉부재(4008)의 기판(4001)측 면에 오목부(4007)를 설치하여 흡습성 물질 또는 산소를 흡착할 수 있는 물질(4207)을 배치한다. 그리고, 흡습성 물질 또는 산소를 흡착할 수 있는 물질(4207)이 흠날리지 않도록, 오목부 커버부재(4208)에 의해 흡습성 물질 또는 산소를 흡착할 수 있는 물질(4207)은, 오목부(4007)에 유지되어 있다. 이때, 오목부 커버부재(4208)는, 미세한 메시 형상으로 되어 있고, 공기와 수분은 통과시키고, 흡습성 물질 또는 산소를 흡착할 수 있는 물질(4207)은 통과시키지 않는 구성으로 되어 있다. 흡습성 물질 또는 산소를 흡착할 수 있는 물질(4207)을 설치함으로써, OLED 소자(4303)의 열화를 억제할 수 있다.
- <173> 도 12c에 나타난 바와 같이, 화소전극(4203)이 형성됨과 동시에, 인출배선(4005a)상에 접하도록 도전막(4203a)이 형성된다.
- <174> 또한, 이방성 도전막(4300)은 도전성 필터(4300a)를 갖는다. 기판(4001)과 FPC(4006)을 열압착함으로써, 기판(4001)상의 도전성막(4203a)과 FPC(4006)상의 FPC용 배선(4333)이 도전성 충전제(4300a)에 의해서 전기적으로 접속된다.
- <175> 본 실시예는, OLED소자를 사용한 표시장치뿐만 아니라, 또 다른 발광소자를 사용한 표시장치에도 적용 가능하다.
- <176> (실시예 5)
- <177> 도 13a 및 도 13b에 본 발명의 OLED 표시장치의 화소의 구성을 나타낸 단면도를 나타낸다. 이때, 본 실시예에서는, OLED 표시장치의 화소를 구성하는 소자로서, OLED 소자 및 OLED 소자에 드레인 전류를 흘려 보내는 TFT만을 나타낸다.
- <178> 도 13a에서, 화소기판(1600) 위에 TFT(1601)가 형성되어 있다. TFT(1601)은, 제 1 게이트 전극(1603a)과, 제 2 게이트 전극(1603b)과, 제 1 전극과 제 2 게이트 전극 사이에, 절연막(1602) 및 절연막(1605)을 통해 삽입된 채널 형성영역(1604)을 갖는 듀얼 게이트형 TFT이다. TFT(1601)의 소스 영역과 드레인 영역은, 한쪽은 1604a, 다른 한 쪽은 1604c이다. TFT(1601)가 형성된 후, 층간막(1606)이 형성된다.
- <179> 또한, TFT(1601)는 도면에 나타난 구성에 한정되지 않는다. TFT(1601)로서, 공지의 구성의 TFT를 자유롭게 사용

할 수 있다.

- <180> 다음에, ITO막 등을 대표로 하는 투명 도전막을 형성하고, 원하는 형상으로 패터닝하여, 화소전극(1608)을 형성한다. 여기서, 화소전극(1608)은 양극이다. 층간막(1606)에 TFT(1601)의 소스 영역 및 드레인 영역, 즉, 1604a 및 1604c에 달하는 콘택홀을 형성한다. Ti층, Ti를 포함하는 Al층 및 또 다른 Ti층으로 이루어진 적층막을 형성하고, 원하는 형상으로 패터닝하여, 배선 1607 및 배선 1609을 형성한다. 배선 1609를 화소전극(1608)과 접촉시켜서 전기가 통한다.
- <181> 계속해서, 아크릴 등의 유기 수지재료 등으로 이루어진 절연막을 형성하고, OLED 소자(1614)의 화소전극(1608)에 대응하는 위치에 개구부를 형성하여 절연막(1610)을 형성한다. 여기서, 개구부의 측벽의 단차로 인한 OLED층의 열화, 절단 등의 문제를 회피하기 위해서, 개구부는 충분히 완만한 테이퍼 형상의 측벽을 갖도록 형성한다.
- <182> 다음에, OLED층(1611)을 형성한 후, OLED 소자(1614)의 대향전극(음극)(1612)을, 2[nm] 이하의 두께의 세슘(Cs)막 및 10[nm] 이하의 두께의 은(Ag)막을 순차로 형성한 적층막에 의해서 형성한다. OLED 소자(1614)의 대향전극(1612)의 막두께를 매우 얇게 함으로써, OLED층(1611)에서 발생한 빛은 대향전극(1612)을 투과하고, 화소기관(1600)과는 반대의 방향으로 출사된다. 이어서, OLED 소자(1614)의 보호를 목적으로, 보호막(1613)을 형성한다.
- <183> 이와 같이, 화소기관(1600)과는 반대의 방향으로 빛을 방사하는 표시장치의 경우, OLED 소자(1614)에 대하여, 화소기관(1600)측에 형성된 TFT(1601) 등의 소자를 통해, OLED 소자(1614)의 발광을 시인할 필요가 없기 때문에, 개구율을 크게 하는 것이 가능하다.
- <184> 또한, 화소전극(1608)의 재료로서, TiN 등을 사용하여, 화소전극을 음극으로 하고, 대향전극(1612)을 ITO막 등을 대표로 하는 투명 도전막을 사용하여 형성하고, 양극으로 한다. 이렇게 해서, 양극측으로부터 화소기관(1600)과는 반대의 방향으로 OLED층(1611)이 발광한 빛을 방사하는 구성으로 해도 된다.
- <185> 도 13b는, 도 13a와 다른 구성의 OLED 소자를 갖는 화소의 구성을 나타낸 단면도이다.
- <186> 도 13b에서, 도 13a와 같은 부분은 같은 부호를 사용해서 설명한다.
- <187> 도 13b에서, TFT(1601)를 형성하고, 층간막(1606)을 형성할 때까지는, 도 13a에서 나타낸 구성과 같이 작성할 수 있다.
- <188> 다음에, 층간막(1606)에, TFT(1601)의 소스 영역 및 드레인 영역(1604a, 1604c)에 달하는 콘택홀을 형성한다. 그 후, Ti층, Ti를 포함하는 Al층 및 또 다른 Ti층으로 이루어진 적층막을 형성하고, 계속해서, ITO막 등을 대표로 하는 투명 도전막을 형성한다. 그 적층막과 그 투명 도전막을 원하는 형상으로 패터닝하여, 배선 1607 및 1608b로 구성되는 배선 1621, 1619와, 화소전극(1620)을 형성한다. 화소전극(1620)이 OLED 소자(1624)의 양극에 해당한다.
- <189> 계속해서, 아크릴 등의 유기 수지재료 등으로 이루어지는 절연막을 형성한다. OLED 소자(1624)의 화소전극(1620)에 대응하는 위치에 개구부를 형성하여 절연막(1610)을 형성한다. 여기서, 개구부의 측벽의 단차로 인한 OLED층의 열화, 절단 등의 문제를 회피하기 위해서, 개구부는 충분히 완만한 테이퍼 형상의 측벽을 갖도록 형성한다.
- <190> 다음에, OLED층(1611)을 형성한 후, OLED 소자(1624)의 대향전극(음극)(1612)을, 2[nm] 이하의 두께의 세슘(Cs)막 및 10[nm] 이하의 두께의 은(Ag)막을 순차로 형성한 적층막으로 형성한다. OLED 소자(1624)의 대향전극(1612)의 막두께를 매우 얇게 함으로써, OLED층(1611)에서 발생한 빛은 대향전극(1612)을 투과하여, 화소기관(1600)과는 반대의 방향으로 출사된다. 이어서, OLED 소자(1624)의 보호를 목적으로, 보호막(1613)을 형성한다.
- <191> 이와 같이, 화소기관(1600)과는 반대의 방향으로 빛을 방사하는 표시장치의 경우, OLED 소자(1624)에 대하여, 화소기관(1600)측에 형성된 TFT(1601) 등의 소자를 통해, OLED 소자(1624)의 발광을 시인할 필요가 없기 때문에, 개구율을 크게 하는 것이 가능하다.
- <192> 또한, 화소전극(1620) 및 배선(1621)의 재료로서 TiN 등을 사용하여, 화소전극을 음극으로 하고, 대향전극(1612)을 ITO막 등을 대표로 하는 투명 도전막을 사용하여 형성하고, 양극으로 한다. 이렇게 해서, 양극측으로부터 화소기관(1600)과는 반대의 방향으로 OLED층(1611)이 발광한 빛을 방사하는 구성으로 해도 된다.
- <193> 이 경우, 본 발명의 표시장치의 화소가 갖는 OLED 소자에 전류를 흘려보내는 TFT는, n형을 사용하여 구성하는

것이 필요하다.

<194> 도 13b에서 나타낸 구성의 화소는, 도 13a에서 나타낸 구성의 화소와 비교하여, TFT의 소스 영역 또는 드레인 영역과 접속되는 배선(1619)과, 화소전극(1620)을 공통의 포토마스크를 사용하여 패터닝 형성할 수 있기 때문에, 제작공정에서 필요로 하는 포토마스크의 삭감 및 공정의 간략화가 가능해진다.

<195> 또한, 본 실시예는, OLED소자를 사용한 표시장치뿐만 아니라, 또 다른 발광소자를 사용한 표시장치에도 적용 가능하다.

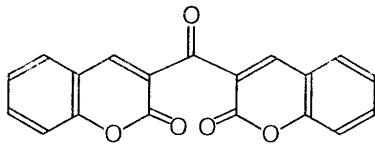
<196> (실시예 6)

<197> 본 발명에서, 3중항 여기자로부터의 인광을 발광에 이용할 수 있는 유기 발광재료를 사용함으로써, 외부 발광 양자 효율을 비약적으로 향상시킬 수 있다. 이에 따라, 발광소자의 저소비 전력화, 장기 수명화 및 경량화가 가능해진다.

<198> 여기서, 3중항 여기자를 이용하여, 외부 발광양자 효율을 향상시킨 보고를 나타낸다(T.Tsutsui, C.Adachi, S.Saito, Photochemical Processes in Organized Molecular Systems, ed.K.Honda, (Elsevier Sci.Pub., Tokyo, 1991) p.437.).

<199> 상기한 논문에 의해 보고된 유기 발광재료(쿠마린(coumarin) 색소)의 분자식을 이하에 나타낸다.

<200> [화학식 1]

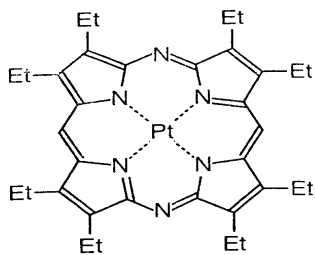


<201>

<202> (M.A.Baldo, D.F.O' Brien, Y.You, A.Shoustikov, S.Sibley, M.E.Thompson, S.R.Forrest, Nature 395(1998) p.151)

<203> 상기한 논문에 의해 보고된 유기 발광재료(Pt 착체)의 분자식을 이하에 나타낸다.

<204> [화학식 2]



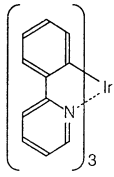
<205>

<206> (M.A.Baldo, S.Lamansky, P.E.Burrows, M.E.Thompson, S.R.Forrest, Appl.Phys.Lett.,75(1999) p.4.)

<207> (T.Tsutsui, M.-J.Yang, M.Yahiro, K.Nakamura, T.Watanabe, T.tsuji, Y.Fukuda, T.Wakimoto, S.Mayaguchi, Jpn.Appl.Phys.,38(12B)(1999) L1502)

<208> 상기한 논문에 의해 보고된 유기 발광재료(Ir 착체)의 분자식을 이하에 나타낸다.

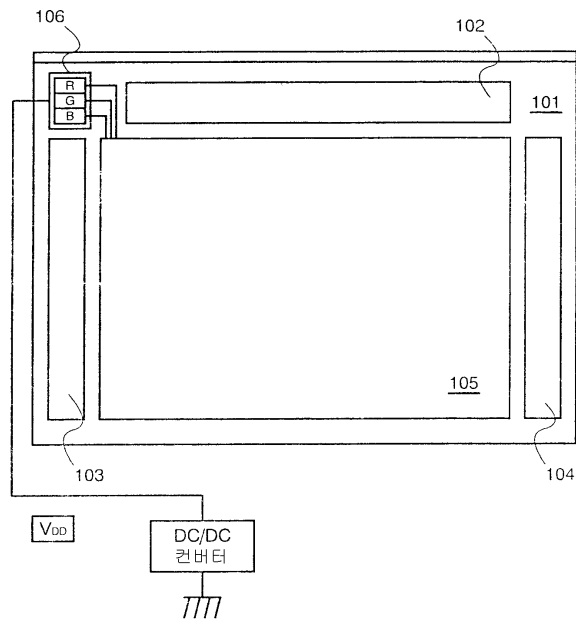
<209> [화학식 3]



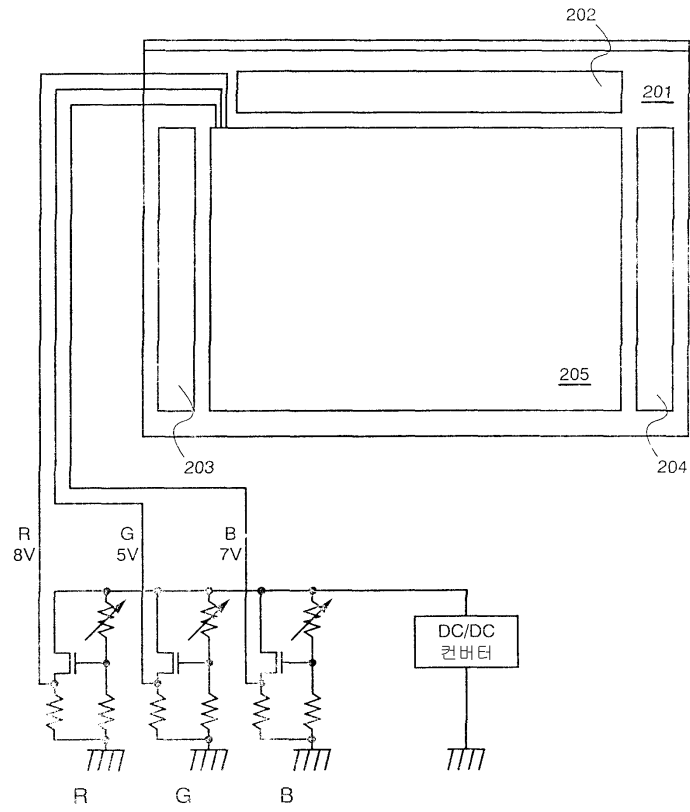
- <210>
- <211> 이상과 같이 3중항 여기자로부터의 인광 발광을 이용할 수 있으면, 원리적으로는 단일항 여기자로부터의 형광 발광을 사용하는 경우보다 높은 외부 발광 양자 효율의 실현이 가능해진다.
- <212> (실시예 7)
- <213> 발광소자를 사용한 표시장치는 자발광형이기 때문에, 액정 디스플레이에 비해, 밝은 장소에서의 시감도가 뛰어나고, 시야각이 넓다. 따라서, 여러 가지 전자기기의 표시부에 사용할 수 있다.
- <214> 본 발명이 적용가능한 전자기기의 예로서, 비디오 카메라, 디지털 카메라, 고글형 디스플레이(헤드 마운트 디스플레이), 네비게이션 시스템, 음향재생장치(카오디오, 오디오 컴포넌트 스트레오 등), 랩탑 컴퓨터, 게임기기, 휴대정보단말(모바일 컴퓨터, 휴대전화, 휴대형 게임기 또는 전자서적 등), 기록매체를 구비한 화상재생장치(구체적으로는 Digital Versatile Disc(DVD) 등의 기록매체를 재생하고, 그 화상을 표시할 수 있는 디스플레이를 구비한 장치) 등을 들 수 있다. 특히, 경사방향에서 화면을 보는 기회가 많은 휴대정보단말은, 시야각의 넓이가 중요시되기 때문에, 발광장치를 사용하는 것이 바람직하다. 이들 전자기기의 구체적인 예를 도 14a 내지 도 14h에 나타낸다.
- <215> 도 14a는 디스플레이 장치로, 케이싱(3001), 지지대(3002), 표시부(3003), 스피커부(3004), 비디오 입력단자(3005) 등을 포함한다. 본 발명에 의해 형성된 발광장치는 표시부(3003)에 사용할 수 있다. 발광장치는 자발광형이기 때문에, 백라이트가 필요없고, 액정 디스플레이보다도 얇은 표시부로 할 수 있다. 이때, 디스플레이 장치는, 퍼스널 컴퓨터용, TV 방송수신용, 광고표시용 등의 모든 디스플레이 장치가 포함된다.
- <216> 도 14b는 디지털 스틸 카메라로, 본체(3101), 표시부(3102), 화상 수신부(3103), 조작키(3104), 외부접속포트(3105), 셔터(3106) 등을 포함한다. 본 발명에 의해 형성된 발광장치는 표시부(3102)에 사용할 수 있다.
- <217> 도 14c는 랩탑 컴퓨터로, 본체(3201), 케이싱(3202), 표시부(3203), 키보드(3204), 외부접속포트(3205), 포인팅 마우스(3206) 등을 포함한다. 본 발명에 의해 형성된 발광장치는 표시부(3203)에 사용할 수 있다.
- <218> 도 14d는 모바일 컴퓨터로, 본체(3301), 표시부(3302), 스위치(3303), 조작키(3304), 적외선 포트(3305) 등을 포함한다. 본 발명에 의해 형성된 발광장치는 표시부(3302)에 사용할 수 있다.
- <219> 도 14e는 기록매체를 구비한 휴대형 화상재생장치(구체적으로는 DVD 재생장치)로, 본체(3401), 케이싱(3402), 표시부A(3403), 표시부B(3404), 기록매체(DVD 등) 판독부(3405), 조작키(3406), 스피커부(3407) 등을 포함한다. 표시부A(3403)는 주로 화상정보를 표시하고, 표시부B(3404)는 주로 문자정보를 표시하지만, 본 발명에 의해 형성된 발광장치는 이들 표시부A, B(3403, 3404)에 사용할 수 있다. 이때, 기록매체를 구비한 화상재생장치에는 가정용 게임기기 등도 포함된다.
- <220> 도 14f는 고글형 디스플레이(헤드 마운트 디스플레이)로, 본체(3501), 표시부(3502), 아암부(3503)를 포함한다. 본 발명은 표시부(3502)에 사용할 수 있다.
- <221> 도 14g는 비디오 카메라로, 본체(3601), 표시부(3602), 케이싱(3603), 외부접속포트(3604), 원격 제어 수신부(3605), 화상 수신부(3606), 배터리(3607), 음성입력부(3608), 조작키(3609)등을 포함한다. 본 발명에 의해 형성된 발광장치는, 표시부(3602)에 사용할 수 있다.
- <222> 도 14h는 휴대전화로, 본체(3701), 케이싱(3702), 표시부(3703), 음성입력부(3704), 음성출력부(3705), 조작키(3706), 외부접속포트(3707), 안테나(3708) 등을 포함한다. 본 발명에 의해 형성된 발광장치는, 표시부(3703)에 사용할 수 있다. 이때, 표시부(3703)는 블랙색의 배경에 백색의 문자를 표시함으로써 휴대전화의 소비전류를 억제할 수 있다.
- <223> 이때, 앞으로, 유기발광재료의 발광 휘도가 높아지면, 출력한 화상정보를 포함하는 빛을 렌즈 등으로 확대 투영

도면

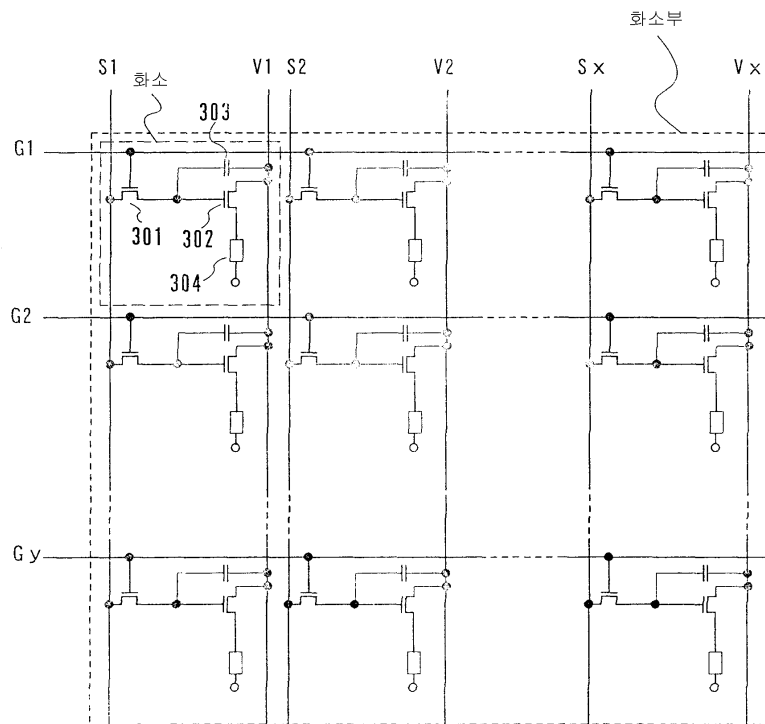
도면1



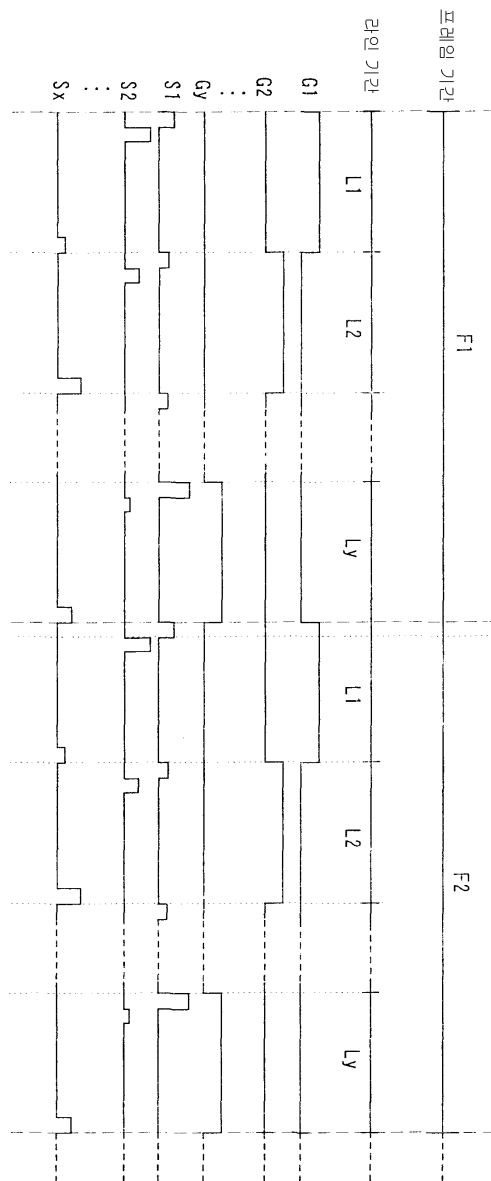
도면2



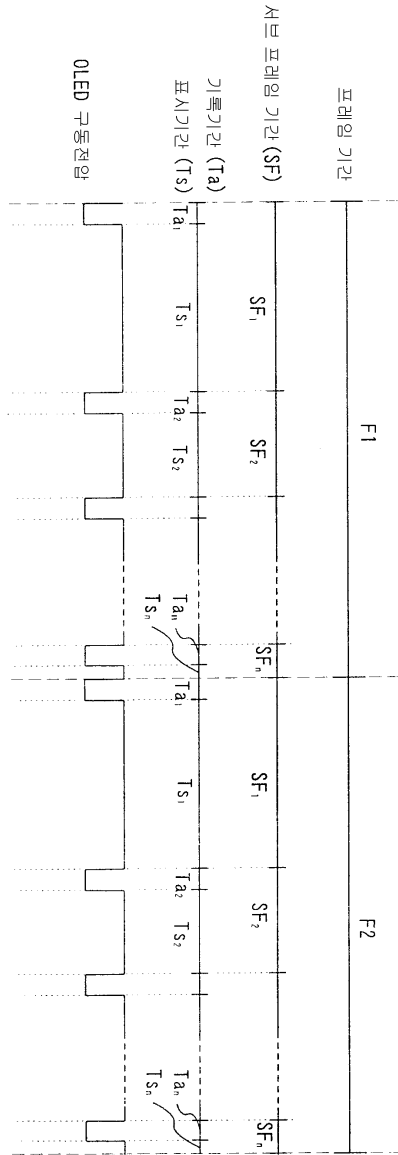
도면3



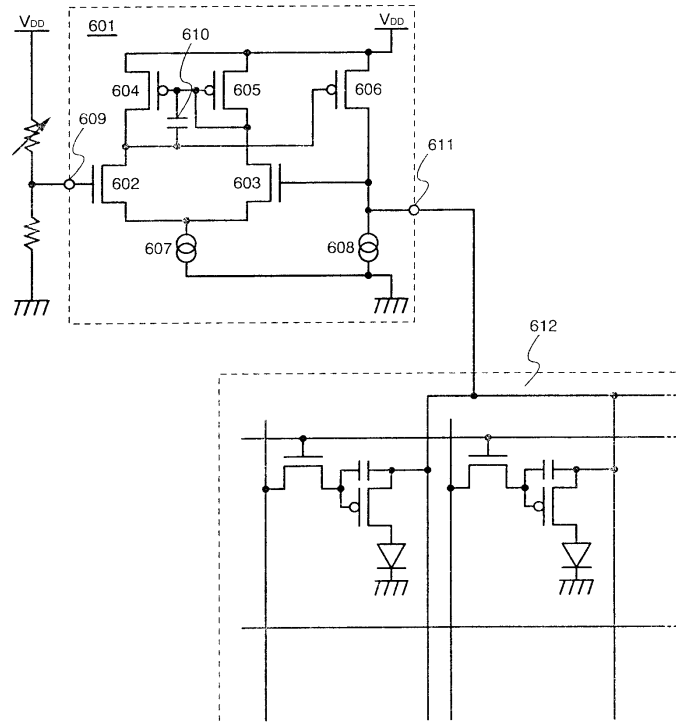
도면4



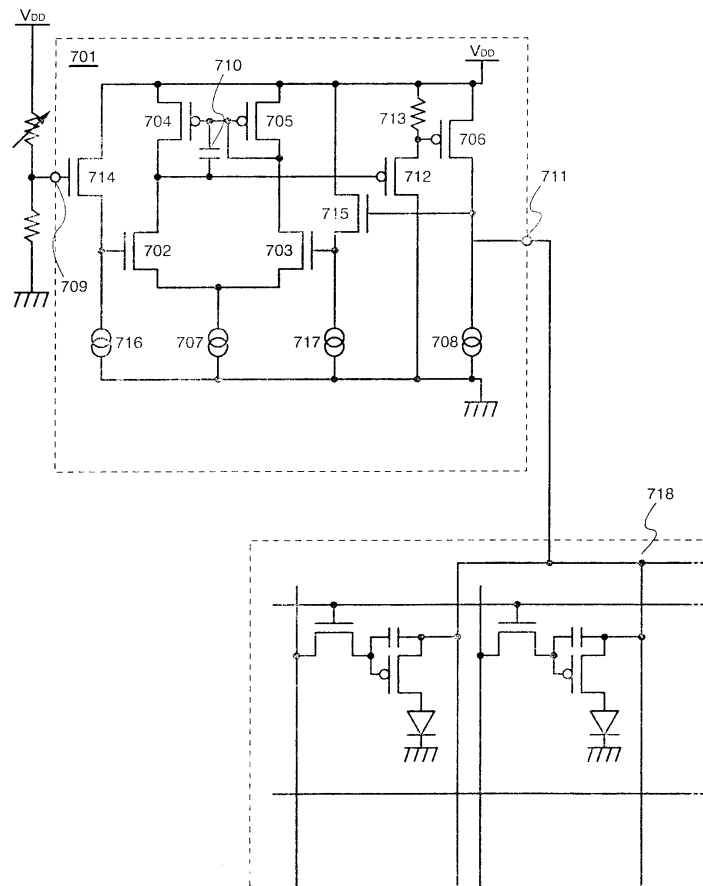
도면5



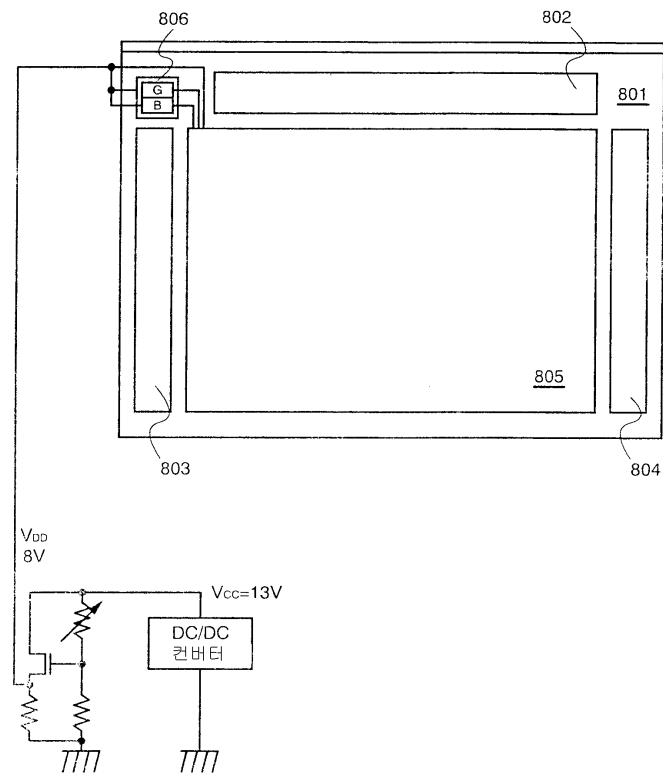
도면6



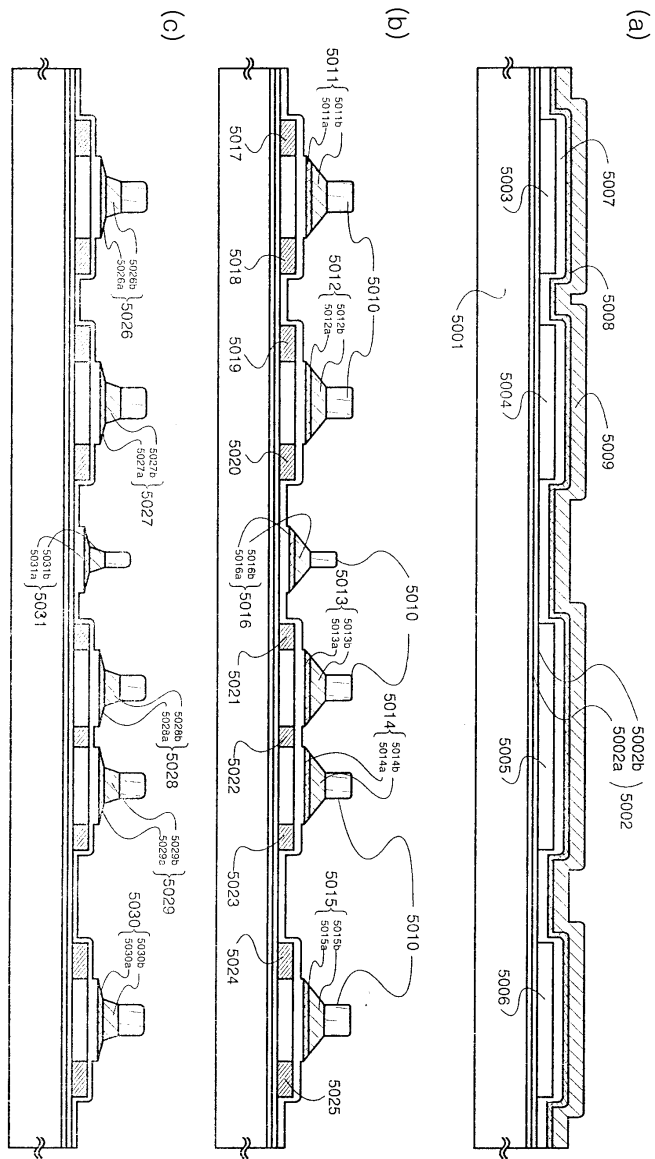
도면7



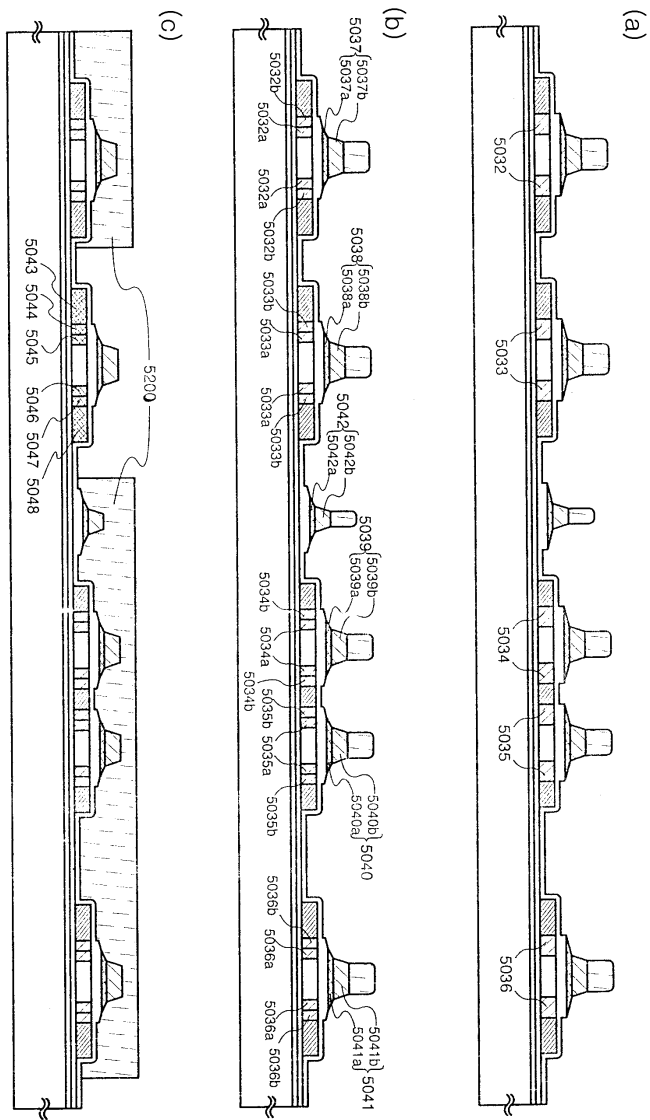
도면8



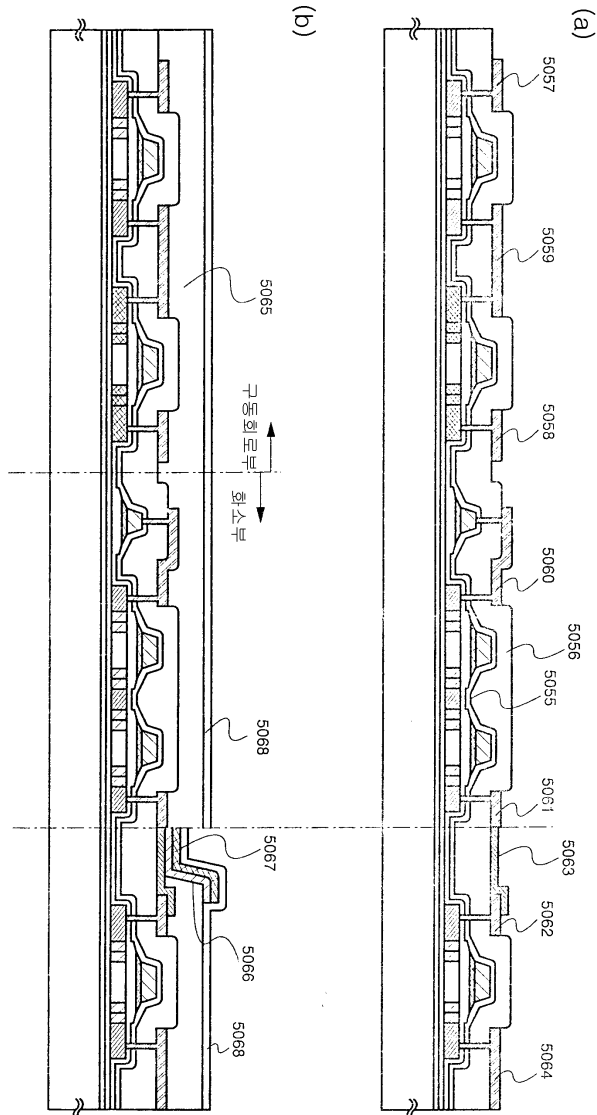
도면9



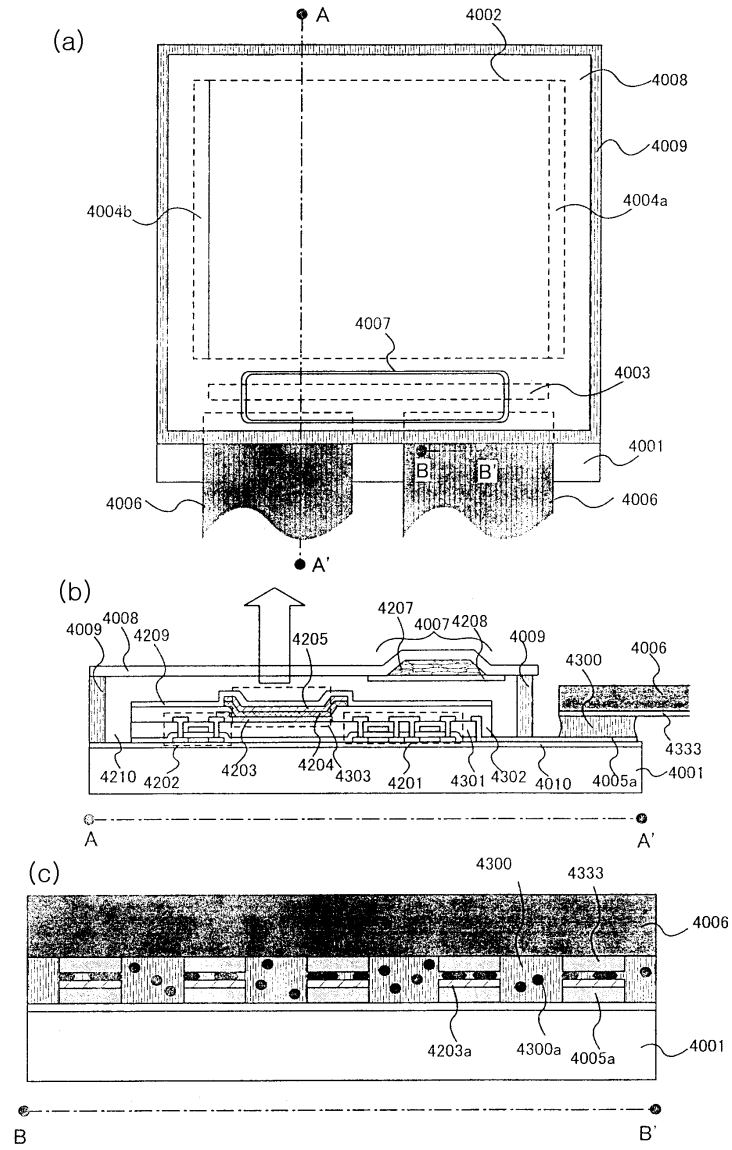
도면10



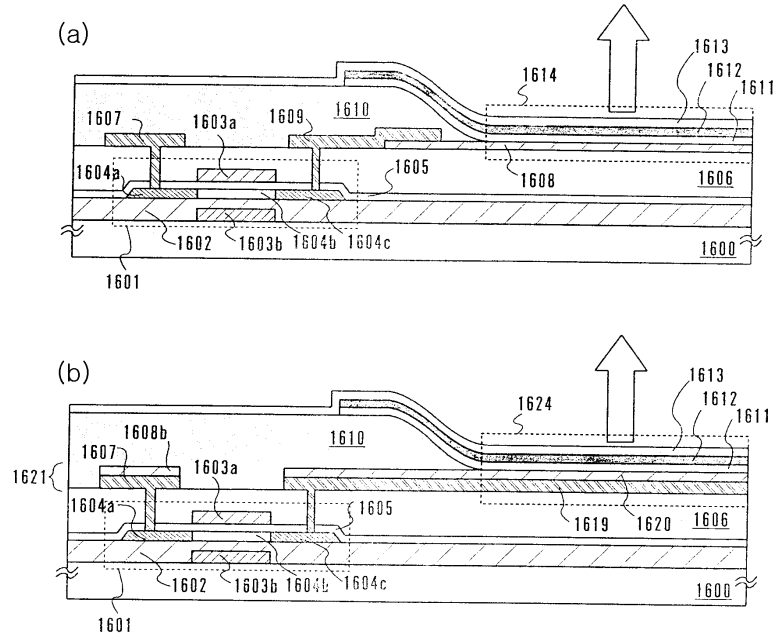
도면11



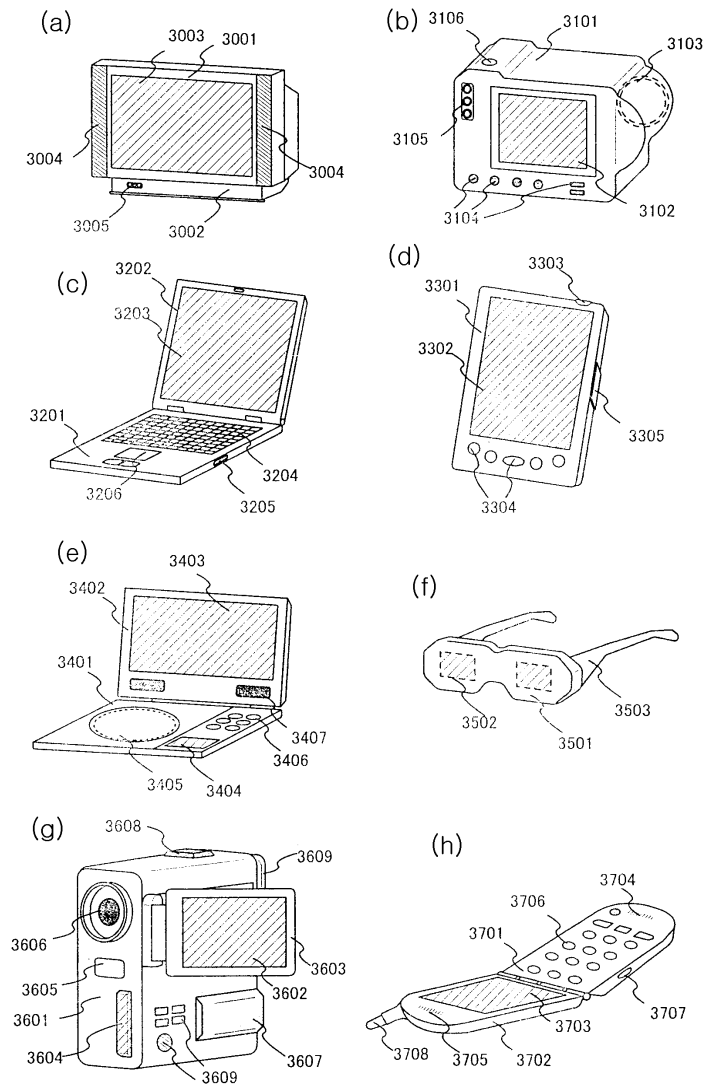
도면12



도면13



도면14



专利名称(译)	显示装置和使用其的电子设备		
公开(公告)号	KR100934396B1	公开(公告)日	2009-12-29
申请号	KR1020020077281	申请日	2002-12-06
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	株式会社绒布器肯kyusyo极限戴哦		
当前申请(专利权)人(译)	株式会社绒布器肯kyusyo极限戴哦		
[标]发明人	KOYAMA JUN 코야마준		
发明人	코야마준		
IPC分类号	H05B33/00 G09G3/20 G09G3/32 H01L27/32		
CPC分类号	G09G3/2022 G09G3/3233 G09G2300/0408 G09G2300/0842 G09G2330/02 G09G2330/028 H01L27/3244		
代理人(译)	金红豆 권태복 Yihwaik		
优先权	2001374938 2001-12-07 JP		
其他公开文献	KR1020030047800A		
外部链接	Espacenet		

摘要(译)

目的：提供一种显示装置和使用该显示装置的电子设备，以减小安装区域的尺寸，每个部件的成本和电力消耗。组成：显示装置包括多个像素（105），a多个源极信号线和多个栅极信号线（103,104）以矩阵形状排列在基板上，多个发光元件设置在多个像素中的每一个上，每个发光元件包括至少一个光发光层包括有机材料，以及在基板上的电源电路，用于向发光元件施加电流和电压中的至少一个。©KIPO 2004

