(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0049907
(43) 공개일자 2012년05월17일

(51) 국제특허분류(Int. Cl.)
G09G 3/30 (2006.01) *H05B 33/10* (2006.01)
(21) 출원번호 10-2012-7006222
(22) 출원일자(국제) 2010년08월02일
심사청구일자 없음
(85) 번역문제출일자 2012년03월09일
(86) 국제출원번호 PCT/US2010/044088
(87) 국제공개번호 WO 2011/022193
국제공개일자 2011년02월24일
(30) 우선권주장
12/544,294 2009년08월20일 미국(US)

(71) 출원인
글로벌 오엘이디 테크놀러지 엘엘씨
미국 버지니아 20171 헌던 스위트 330 13873 파크 센터 로드
(72) 발명자
코크 로널드 에스
미국 뉴욕 14650 로체스터 스테이트 스트리트 343 내
(74) 대리인
김용인, 석혜선

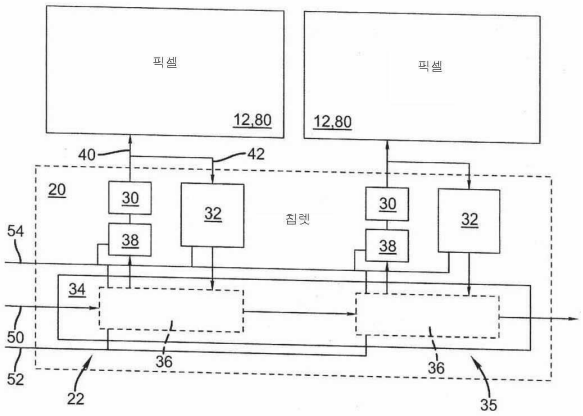
전체 청구항 수 : 총 19 항

(54) 발명의 명칭 **전계발광 디스플레이에서 결함 탐지**

(57) 요 약

디스플레이 디바이스 내의 구동 회로들에서 결함들을 탐지하는 방법이 개시된다. 디스플레이 디바이스는 디스플레이 영역에 기판 위에 형성된 픽셀들의 어레이를 가지며, 각 픽셀은 구동 회로 및 연결된 통신 회로를 가지며, 통신 회로는 멀티 픽셀 시리얼 시프트 레지스터를 함께 형성한다. 멀티 픽셀 시리얼 시프트 레지스터는 원하는 픽셀 휘도 값들에 상응하는 빛을 방출하기 위해 구동된 전기 신호들에 의해 픽셀들을 구동하고 감지 회로에 의해 구동된 전기 신호들에 상응하는 전기 신호들을 감지하기 위해 멀티 픽셀 시리얼 시프트 레지스터를 통해 디스플레이 컨트롤러로부터 상응하는 구동 회로들로 원하는 픽셀 휘도 값들을 이동시키는데 사용된다. 또한 감지된 전기 신호들은 멀티 픽셀 시리얼 시프트 레지스터에 의해 디스플레이 컨트롤러로 이동되며 결함들은 감지된 전기 신호들을 분석함으로써 구동 회로들에서 탐지된다.

대 표 도 - 도2



특허청구의 범위

청구항 1

(a) 원하는 픽셀 휘도 값을 제공하는 디스플레이 컨트롤러 및 디스플레이 영역을 가지는 디스플레이 기판;

(b) 디스플레이 영역에 있는 디스플레이 기판 위에 형성된 복수의 픽셀(각각의 픽셀은 제 1 전극을 포함하며, 발광 재료의 하나 이상의 층이 제 1 전극 위에 형성되며 제 2 전극은 발광 재료의 하나 이상의 층 위에 형성되며, 발광 재료는 복수의 구동된 전기 신호를 사용하여 제 1 및 제 2 전극에 의해 발광 재료를 통과한 전류에 응답하여 빛을 방출한다);

(c) 각각의 구동된 전기 신호를 위해 디스플레이 영역에 위치한 구동 회로(구동 회로는 각각의 원하는 픽셀 휘도 값에 상응하는 구동된 전기 신호를 상응하는 픽셀들의 제 1 또는 제 2 전극에 제공하며, 구동된 전기 신호는 발광 재료가 빛을 방출하도록 발광 재료를 통과하는 전류를 생산한다);

(d) 각각의 구동된 전기 신호를 위해 디스플레이 영역에 위치한 감지 회로(감지 회로는 구동된 전기 신호 또는 각각의 픽셀에 의해 방출된 빛에 상응하는 감지된 전기 신호를 감지한다);

(e) 각각의 구동된 전기 신호를 위해 디스플레이 영역에 위치한 통신 회로(둘 이상의 통신 회로는 디스플레이 컨트롤러로부터 원하는 휘도 값을 수신하고 원하는 휘도 값을 각각의 픽셀을 위해 상응하는 구동 회로에 제공하며 각각의 구동된 전기 신호를 위해 감지 회로로부터 감지된 전기 신호를 수신하고 각각의 구동된 전기 신호에 대한 감지된 전기 신호를 디스플레이 컨트롤러에 전달하는 멀티 픽셀 시리얼 시프트 레지스터를 함께 형성한다); 및

(f) 구동 회로의 성능에서 결함들을 측정하기 위해 디스플레이 컨트롤러에서 감지된 전기 신호들에 응답하는 수단을 포함하는 디스플레이 구동 회로에서 결함들을 측정하기 위한 전계발광 디스플레이 디바이스.

청구항 2

제 1 항에 있어서,

구동, 감지 및 통신 회로들이 디스플레이 영역에서 디스플레이 기판상에 형성된 박막 트랜지스터 회로들인 디스플레이 디바이스.

청구항 3

제 1 항에 있어서,

디스플레이 영역에서 디스플레이 기판상에 위치한 디스플레이 기판으로부터 분리된 기판들을 가지는 칩렛들을 더 포함하며, 각각의 칩렛은 하나 이상의 픽셀과 연결되며 구동, 감지 및 통신 회로들은 상응하는 픽셀들에 형성되는 디스플레이 디바이스.

청구항 4

제 3 항에 있어서,

적어도 하나의 시리얼 시프트 레지스터가 각각의 칩렛에 형성되는 디스플레이 디바이스.

청구항 5

제 1 항에 있어서,

원하는 픽셀 휘도 값들의 각각을 저장하거나 감지된 전기 신호들의 각각을 저장하기 위한 저장 소자들을 더 포함하는 디스플레이 디바이스.

청구항 6

제 1 항에 있어서,

원하는 휘도 값들은 전하 또는 전압으로 나타내어지는 디스플레이 디바이스.

청구항 7

제 1 항에 있어서,

감지된 전기 신호들은 전하 또는 전압으로 나타내어지는 디스플레이 디바이스.

청구항 8

제 1 항에 있어서,

감지 회로는 상응하는 제 1 또는 제 2 전극에 연결되는 디스플레이 디바이스.

청구항 9

제 8 항에 있어서,

감지된 전기 신호는 상응하는 제 1 또는 제 2 전극 상에 제공된 전압 또는 제 1 및 제 2 전극에 의해 발광층을 통해 제공된 전류에 상응하는 디스플레이 디바이스.

청구항 10

제 1 항에 있어서,

감지 회로는 발광 재료에 의해 방출된 빛에 상응하는 감지된 전기 신호를 생산하는 발광 재료에 의해 방출된 빛에 응답하는 광 응답성 회로를 포함하는 디스플레이 디바이스.

청구항 11

제 10 항에 있어서,

광 응답성 회로는 주위 빛에 응답하는 감지된 전기 신호를 생산하기 위해 주위 빛에 응답하는 디스플레이 디바이스.

청구항 12

제 10 항에 있어서,

감지된 전기적 값들을 분석함으로써 발광 재료에 의해 방출된 감지된 빛에 대한 원하는 픽셀 휘도 값들을 보상하는 컨트롤러에 있는 보상 회로를 더 포함하는 디스플레이 디바이스.

청구항 13

디스플레이 영역에서 기판상에 형성된 픽셀들의 어레이를 가진 디스플레이 디바이스 내의 구동 회로들에서 결함들을 탐지하는 방법으로서, 각각의 픽셀은 구동 회로 및 연결된 통신 회로를 가지며, 통신 회로들은 멀티 픽셀 시리얼 시프트 레지스터를 함께 형성하며,

(a) 디스플레이 컨트롤러로부터 멀티 픽셀 시리얼 시프트 레지스터를 통해 원하는 픽셀 휘도 값들에 상응하는 빛을 발광하기 위해 구동된 전기 신호들에 의해 픽셀들을 구동하기 위한 상응하는 구동 회로들로 원하는 픽셀 휘도 값들을 이동시키는 멀티 픽셀 시리얼 시프트 레지스터를 사용하는 단계;

(b) 구동된 전기 신호들에 상응하는 전기 신호들을 감지 회로에 의해 감지하는 단계;

(c) 감지된 전기 신호들을 멀티 픽셀 시리얼 시프트 레지스터에 의해 디스플레이 컨트롤러로 이동시키는 단계; 및

(d) 감지된 전기 신호들을 분석함으로써 구동 회로들에서 결함들을 탐지하는 단계를 포함하는 방법.

청구항 14

제 13 항에 있어서,

감지 회로는 감지된 전기 신호들을 형성하기 위해 구동된 전기 신호들을 직접 감지하는 방법.

청구항 15

제 13 항에 있어서,

감지 회로는 감지된 전기 신호들을 형성하기 위해 픽셀들에 의해 방출된 빛을 감지하는 방법.

청구항 16

제 15 항에 있어서,

픽셀들에 의한 광 출력을 측정하기 위해 감지된 전기 신호들을 분석하는 단계 및 원하는 휘도를 유지하기 위해 휘도 값들을 보상하는 단계를 더 포함하는 방법.

청구항 17

(a) 디스플레이 영역에 복수의 픽셀 전극을 포함하는 디스플레이 영역을 가지는 디스플레이 기판을 형성하는 단계;

(b) 각각의 픽셀 전극을 위해 디스플레이 영역에 통신 회로를 형성하는 단계(통신 회로는 원하는 휘도 값들을 각각의 픽셀 전극으로 이동시키기 위해 멀티 픽셀 시리얼 시프트 레지스터를 형성한다);

(c) 픽셀 전극과 연결된 픽셀들을 위한 이동된 원하는 휘도 값들에 상응하는 구동된 전기 신호들에 의해 픽셀 전극들을 구동하기 위해 디스플레이 영역에 구동 회로들을 형성하는 단계;

(d) 각각의 픽셀을 위해 디스플레이 영역에 위치한 감지 회로를 형성하는 단계(감지 회로는 구동된 전기 신호에 상응하는 감지된 전기 신호를 감지한다);

(e) 멀티 픽셀 시리얼 시프트 레지스터를 통해 원하는 휘도 값들을 구동 회로들에 전달하기 위한 디스플레이 컨트롤러를 제공하고 멀티 픽셀 시리얼 시프트 레지스터를 통해 컨트롤러에 대한 감지된 전기 신호를 수신하는 단계;

(f) 구동된 전기 신호로 픽셀 전극을 구동하고, 구동된 전기 신호에 상응하는 전기 신호를 감지하고 멀티 픽셀 시리얼 시프트 레지스터를 통해 감지된 전기 신호를 컨트롤러에 전달하는 단계; 및

(g) 감지된 전기 신호들을 분석하고, 결함 있는 구동, 감지 또는 통신 회로를 탐지하고 결함 있는 구동, 감지 또는 통신 회로를 수리 또는 대체하는 단계를 포함하는 디스플레이 디바이스의 제조 방법.

청구항 18

제 17 항에 있어서,

픽셀 전극들 위에 발광 재료의 하나 이상의 층을 형성하고 그런 후에 발광 재료의 하나 이상의 층 위에 하나 이상의 제 2 전극을 형성하는 단계를 더 포함하는 방법.

청구항 19

제 18 항에 있어서,

(a) 컨트롤러에 보상 회로를 제공하는 단계;

(b) 빛을 방출하기 위해 구동된 전기 신호에 상응하는 전류로 발광 재료를 구동하고, 구동된 전기 신호에 상응하는 감지된 전기 신호를 형성하기 위해 발광 재료에 의해 방출된 빛을 감지하고, 멀티 픽셀 시리얼 시프트 레지스터를 통해 감지된 전기 신호를 컨트롤러에 전달하고, 픽셀 휘도 보상 값들을 측정하기 위해 감지된 전기 신호를 분석하는 단계; 및

(c) 발광 재료에 의해 방출된 감지된 빛에 대한 원하는 픽셀 휘도 값들을 보상하기 위해 보상 회로에 보상 값들을 저장하는 단계를 더 포함하는 방법.

명 세 서

기 술 분 야

[0001] 본 발명은 픽셀 어레이를 제어하고 픽셀 어레이와 통신하기 위한 분산되고, 독립된 칩렛들을 구비한 기판을 가진 디스플레이 디바이스에서 결함 탐지에 관한 것이다.

배 경 기 술

[0002] 평판 디스플레이 디바이스들은 휴대용 장치 내의 컴퓨팅 장치와 연결하여 그리고 텔레비전과 같은 오락 장치들에 대하여 널리 사용되고 있다. 그러한 디스플레이들은 일반적으로 이미지를 디스플레이하기 위하여 기판상에 분산된 복수의 픽셀들을 사용하고 있다. 각 픽셀은 각 이미지 소자를 나타내기 위하여 적색, 녹색 및 청색광을 방출하는 일반적으로 서브-픽셀로 불리는 복수의 서로 다른 색의 발광 소자들을 포함한다. 본 발명에서 사용된 대로, 픽셀들과 서브 픽셀들은 본 발명에서 구별되지 않는다. 예를 들어, 플라즈마 디스플레이, 액정 디스플레이, 및 발광 다이오드(LED) 디스플레이와 같은 다양한 평판 패널 디스플레이 기술들이 공지되어 있다.

[0003] 발광 소자들을 형성하는 발광 재료들의 박막을 포함하는 발광 다이오드들 (LEDs)은 평판 디스플레이 디바이스에서 많은 장점을 가지며 광학 시스템들에 유용하다. 탕 등(Tang et al.)의 미국특허 제6,384,529호는 유기 LED 발광 소자들의 어레이를 포함하는 유기 LED 컬러 디스플레이를 보여준다. 선택적으로, 무기 재료들이 사용될 수 있으며 다결정 반도체 매트릭스에 인광 결정들 또는 양자 도트들(quantum dots)을 포함할 수 있다. 유기 또는 무기 재료의 다른 박막들이 또한 발광 박막 재료로의 전하 주입, 이송 또는 차단을 제어하기 위하여 사용될 수 있으며 본 기술분야에 공지되어 있다. 재료들은 캡슐화된 커버층 또는 판을 구비하여 기판상의 전극들 사이에 위치한다. 전류가 발광 재료를 통과할 때 빛이 픽셀로부터 방출된다. 방출된 빛의 주파수는 사용된 재료의 성질에 의존한다. 그러한 디스플레이에서, 빛은 기판을 통하여 방출(바텀 이미터)되거나 캡슐화된 커버를 통하여 방출(탑 이미터)되거나, 또는 둘 다를 통하여 방출될 수 있다. 그러나, 특히 유기 재료들의 효율은 유기 재료들이 사용됨에 따라 감소한다.

[0004] LED 디바이스들은 패터닝된 발광층을 포함할 수 있으며, 서로 다른 재료들이 전류가 재료를 통과할 때 서로 다른 색의 빛을 방출하기 위하여 그 패턴에 사용될 수 있다. 선택적으로, LED 디바이스는 예를 들어, 콕(Cok)의 미국특허 제6,987,355호에 개시된 바와 같이, 풀-컬러 디스플레이를 형성하기 위한 컬러 필터들과 함께 단일 발광층, 예를 들어 백색광 이미터를 사용할 수 있다. 또한, 예를 들어 콕 등(Cok et al.)의 미국특허 제6,919,681호에 교시된 바와 같이, 컬러 필터를 포함하지 않는 백색 서브-픽셀을 사용하는 것도 공지되어 있다. 디바이스의 효율을 향상시키기 위하여, 적색, 녹색, 청색 컬러 필터들과 서브-픽셀들을 포함하는 네 가지 컬러 픽셀과 필터링되지 않는 백색 서브-픽셀을 함께 구비하는 패터닝되지 않은 백색 이미터를 사용하는 디자인이 제안되었다(예를 들어, 밀러 등의 미국특허 7,230,594 참조).

[0005] 일반적으로 평판 디스플레이 디바이스에서 픽셀을 제어하기 위한 두 가지 다른 방법: 즉 능동 매트릭스 및 수동 매트릭스 제어가 공지되어 있다. 수동 매트릭스 디바이스에서, 기판은 어떠한 능동 전자 소자(예를 들어, 트랜지스터)를 포함하지 않는다. 분리된 층에 있는 로우(row) 전극들의 어레이와 컬럼(column) 전극들의 직교 어레이가 기판 위에 형성된다; 로우 및 컬럼 전극들이 겹치는 교차점들이 발광 다이오드의 전극들을 형성한다. 그런 후에 외부 드라이버 집적 회로 (칩들)은 각 로우(또는 컬럼)에 연속적으로 전류를 공급하는 반면 직교 열(column)(또는 행(row))은 행(또는 열)에 있는 각 발광 다이오드를 조명하기 위해 적절한 전압을 공급한다. 따라서, 수동 매트릭스 디자인은 n^2의 개별적으로 제어가능한 발광 소자들을 만들기 위해 2n 연결을 사용한다. 그러나, 수동 매트릭스 드라이브 디바이스는 행(또는 열) 구동의 순차적 특성이 플리커를 생성할 수 있기 때문에 디바이스에 포함될 수 있는 행(또는 열)의 수가 제한된다. 너무 많은 행들이 포함되는 경우, 플리커는 인식할 수 있게 된다. 또한, 디스플레이서 전체 행(또는 열)을 구동하는데 필요한 전류는 문제가 될 수 있고 PM 구동의 비 이미징 선-충전 및 방전 단계들에 필요한 전력은 PM 디스플레이의 면적이 성장함에 따라 우세해진다. 이런 두 문제들은 수동 매트릭스 디스플레이의 물리적 크기를 제한한다.

[0006] 능동 매트릭스 디바이스에서, 능동 제어 소자들은 평판 기판 위에 분포된 반도체 재료, 예를 들어, 비결정 또는 다결정 실리콘의 박막으로 형성된다. 통상적으로, 각각의 서브 픽셀은 하나의 제어 소자에 의해 제어되고 각각의 제어 소자는 적어도 하나의 트랜지스터를 포함한다. 예를 들어, 간단한 능동 매트릭스 유기 발광(OLED) 디스플레이에서, 각 제어 소자는 두 개의 트랜지스터(선택 트랜지스터 및 구동 트랜지스터) 및 서브-픽셀의 휘도를 특정하는 전하를 저장하기 위한 하나의 커패시터를 포함한다. 각 발광 소자는 일반적으로 독립 제어 전극 및 공통 전극을 사용한다. 발광 소자들의 제어는 통상적으로 데이터 신호 라인, 선택 신호 라인, 전력 연결 및 접지 연결을 통해 제공된다. 능동 매트릭스 소자들은 디스플레이들에 반드시 제한되지 않고 기판 위에 분포될 수 있고 공간에서 분포된 제어를 필요로 하는 다른 응용분야에서 사용될 수 있다. 동일한 수의 외부 제어 라인(전력

및 접지 제외)이 수동 매트릭스 디바이스와 같이 능동 매트릭스 디바이스에서 사용될 수 있다. 그러나, 능동 매트릭스 디바이스에서, 각 발광 소자는 제어 회로로부터의 분리된 구동 연결을 가지며 플리커가 제거되도록 데이터 등록을 위해 선택되지 않을 때에도 능동적이다.

[0007] 능동 매트릭스 제어 소자를 형성하기 위한 하나의 공통된 종래 기술의 방법은 일반적으로 유리 기판상에 실리콘과 같은 반도체 재료의 박막을 적층한 다음 포토리소그래피 공정을 통하여 그 반도체 재료를 트랜지스터들과 커패시터들로 형성하는 것이다. 박막 실리콘은 비결정 또는 다결정 실리콘일 수 있다. 비결정 또는 다결정 실리콘으로 이루어진 박막 트랜지스터들(TFTs)은 결정 실리콘 웨이퍼로 이루어진 종래 트랜지스터들에 비하여 상대적으로 크고 낮은 성능을 갖는다. 게다가, 그러한 박막 디바이스들은 일반적으로 유리 기판을 가로지르는 국지적이거나 큰 영역의 불균일성을 나타내며, 이는 그러한 재료를 사용하는 디스플레이의 전기적 성능 및 시각적 형태의 불균일성을 가져온다. 이런 능동 매트릭스 디자인에서, 각각의 발광 소자는 구동 회로에 대한 개별적 연결을 필요로 한다.

[0008] 다른 제어 기술을 사용하는, 미국특허출원 공개공보 제2006/0055864호에서 마츠무라 등(Matsumura et al.)은 LCD 디스플레이를 구동하기 위하여 사용되는 결정질 실리콘 기판들을 설명한다. 마츠무라 등은 제 1 반도체 기판들로부터 이루어진 픽셀 제어 디바이스들을 제 2 평판 디스플레이 기판상으로 선택적으로 이송하고 부착하는 방법을 설명한다. 픽셀 제어 디바이스 내의 와이어링 상호연결 및 픽셀 제어 디바이스에 대한 버스들 및 제어 전극들로부터의 연결들이 도시된다. 이런 제어 기술에 의해, 결정질 실리콘 기판들의 모두가 제 2 평판 디스플레이 기판상에 적절하게 옮겨지고 고정된다.

[0009] 이미지 데이터는 통상적으로 각 픽셀의 구동 회로들에 연결된 데이터 및 선택 제어 라인들을 통해 능동 매트릭스 제어 디스플레이에 분배된다. 이런 라인들은 발광을 위해 이용가능한 기판 면적을 감소시키는 기판 위의 제어 와이어의 격자를 형성한다. 각 픽셀 회로의 성능을 나타내는 데이터는, 예를 들어, 미국특허 6,995,519에 기술된 대로 디바이스 성능을 개선하기 위해 수집되고 사용될 수 있다. 그러나, 이런 디자인의 와이어링 및 회로 필요조건은 발광을 위해 이용할 수 있는 기판 면적을 추가로 감소시킬 수 있다.

[0010] 디스플레이의 성능을 테스트하고 회로에서 결함들을 탐지하기 위해 집적 회로 및 디스플레이 내의 테스트 구조들을 사용하는 것이 공지되어 있다. 이런 결함들은 집적 회로 또는 안에 집적 회로가 설계되는 디바이스를 방해할 수 있다. 예를 들어, 상기한 미국특허 6,995,519는 OLED 디스플레이에서 구동 트랜지스터를 전기적으로 테스트하는 것을 개시한다. 미국특허 6,720,942는 광 이미터, 광 이미터에 광학적으로 결합된 포토-센서 및 피드백 리드아웃 회로를 가진 어드레스할 수 있는 이미지-디스플레이 픽셀을 기술한다. 미국특허 6,028,441은 LEDs에 의한 전류 사용을 관찰함으로써 LED 디스플레이 디바이스에서 자가 테스트의 정해진 순서를 기술한다. 미국특허 5,369,357은 CCD에 대한 변조전파기능을 테스트하기 위한 CCD 이미저에 대한 광학적으로 작동된 테스트 구조를 기술한다. 이런 디자인의 와이어링 및 회로 필요조건은 발광에 이용가능한 기판 면적을 감소시킬 수 있다.

[0011] 종래의 수동 매트릭스 디스플레이 디자인은 발광 소자의 크기와 수가 제한되기 때문에, TFFs를 사용하는 능동 매트릭스 디자인은 더 낮은 전기적 성능과 착물 기판뿐만 아니라 현저한 와이어링 필요조건을 가지며, 디바이스 테스팅과 결함 탐지는 제조 수율과 디스플레이 수명에 중요하다.

발명의 내용

해결하려는 과제

[0012] 개선된 제어의 결함 탐지 테스트 구조 및 디스플레이 디바이스를 제조하는 개선된 방법에 대한 요구가 존재한다.

과제의 해결 수단

[0013] 본 발명에 따라, 디스플레이 영역에서 기판 위에 형성된 픽셀들의 어레이를 가진 디스플레이 디바이스 내의 구동 회로들에서 결함을 탐지하는 방법을 제공하며, 각각의 픽셀은 구동 회로 및 연결된 통신 회로들을 가지며, 통신 회로들은 멀티 픽셀 시리얼 시프트 레지스터를 함께 형성하며, 상기 방법은

[0014] (a) 디스플레이 컨트롤러로부터 멀티 픽셀 시리얼 시프트 레지스터를 통해 원하는 픽셀 휘도 값들에 상응하는 빛을 발광하기 위해 구동된 전기 신호들에 의해 픽셀들을 구동하기 위한 상응하는 구동 회로들로 원하는 픽셀 휘도 값들을 이동시키는 멀티 픽셀 시리얼 시프트 레지스터를 사용하는 단계;

[0015] (b) 구동된 전기 신호들에 상응하는 전기 신호들을 감지 회로에 의해 감지하는 단계;

[0016] (c) 감지된 전기 신호들을 멀티 픽셀 시리얼 시프트 레지스터에 의해 디스플레이 컨트롤러로 이동시키는 단계; 및

[0017] (d) 감지된 전기 신호들을 분석함으로써 구동 회로들에서 결함들을 탐지하는 단계를 포함한다.

발명의 효과

[0018] 본 발명은 디스플레이 디바이스에 삽입된 칩렛 제어 및 결함 탐지를 제공함으로써, 개선된 성능, 개선된 라우팅 및 제조 수율이 개선되는 장점을 가진다. 통신을 위한 시리얼 시프트 레지스터는 디스플레이 디바이스를 제어하는 단순하고 유연한 방식을 제공한다.

도면의 간단한 설명

[0019] 도 1은 본 발명의 한 실시태양에 따른 디스플레이의 개략도이다.

도 2는 본 발명의 한 실시태양에 따른 도 1에 도시된 픽셀 회로의 개략도이다.

도 3은 본 발명의 한 실시태양에 따른 칩렛 회로를 구비한 디스플레이 디바이스의 단면도이다.

도 4a는 본 발명의 다른 실시태양에 따른 도 1에 도시된 감지 회로의 부분 개략도이다.

도 4b는 본 발명의 한 실시태양에 따른 광 응답성 회로를 가진 도 1에 도시된 감지 회로의 부분 개략도이다.

도 5는 본 발명의 한 실시태양에 따른 작업 흐름도이다.

도 6은 본 발명의 한 실시태양에 따른 제조 흐름도이다.

도면들에서 다양한 층과 소자들은 크게 다른 크기를 갖기 때문에, 도면은 정확한 축적이 아니다.

발명을 실시하기 위한 구체적인 내용

[0020] 도 1과 3을 참조하면, 본 발명의 한 실시태양에서, 디스플레이 디바이스는 디스플레이 영역(11)을 가진 디스플레이 기판(10)을 포함한다. 복수의 픽셀(80)은 디스플레이 영역(11)에서 디스플레이 기판(10) 위에 형성되며, 각각의 픽셀은 제 1 전극(12), 제 1 전극(12) 위에 형성된 발광 재료(14)의 하나 이상의 층 및 발광 재료(14)의 하나 이상의 층 위에 형성된 제 2 전극(16)을 포함하며, 빛을 방출하는 발광 재료(14)는 구동된 전기 신호를 사용하여 제 1 및 제 2 전극(12, 16)에 의해 발광 재료(14)를 통과한 전류에 응답한다. 구동 회로(30)는 각각의 구동된 전기 신호를 위해 디스플레이 영역(11)에 위치하며, 구동 회로(30)는 픽셀(80)의 제 1 또는 제 2 전극(12, 16)에 대한 원하는 픽셀 휘도 값(72)에 상응하는 구동된 전기 신호(40)를 제공하며, 구동된 전기 신호(40)는 빛을 방출하기 위해 발광 재료(14)를 통과한 전류를 생산한다. 감지 회로(32)는 (각각의 픽셀(80)에 상응할 수 있는) 각각의 구동 전기 신호(40)를 위해 디스플레이 영역(11)에 위치하며, 감지 회로(32)는 구동된 전기 신호(40) 또는 각각의 픽셀(80)에 의해 방출된 빛에 상응하는 감지된 전기 신호(42)를 감지한다. 통신 회로(34)는 각각의 픽셀(80)을 위해 디스플레이 영역(11)에 위치한다. 통신 회로(34)는 각각의 픽셀(80)을 위해 디스플레이 컨트롤러(60)로부터 구동 회로(30)까지 원하는 휘도 값들(72)을 전달하고 각각의 픽셀(80)을 위해 감지된 전기 신호(42)를 디스플레이 컨트롤러(60)에 전달하는 멀티 픽셀 시리얼 시프트 레지스터(35)를 함께 형성한다. 본 발명의 한 실시태양에서, 디스플레이 컨트롤러(60)는 디스플레이 디바이스의 일부일 수 있다. 디스플레이 컨트롤러(60)는 이미지 신호(70)에 응답할 수 있다.

[0021] 도 3을 참조하면, 개개의 칩렛 기판(28)을 가진 칩렛(20)은 디스플레이 기판(10)에 부착되고 접착제 층(18)으로 덮인다. 칩렛(20)은 회로(22)를 포함한다. 제 1 전극(12)은 칩렛(20) 상에 형성된 연결 패드(24)에 전기적으로 연결된다. 발광 재료(14)는 발광 재료(14) 위에 형성된 제 1 전극(12)과 제 2 전극(16) 위에 위치된다. 발광 재료(14)는 유기 및 무기 발광 다이오드 업계에 공지된 대로 발광 재료의 여러 층들뿐만 아니라 다양한 전하-제어 층들을 포함할 수 있다. 전극(12, 16) 및 발광 재료(14)는 발광 다이오드(15)를 형성한다.

[0022] 본 발명의 한 실시태양에서, 구동, 감지 및 통신 회로(30, 32, 34)는 통상적인 포토리소그래픽 기술을 사용하여 디스플레이 영역(11)에서 디스플레이 기판(10)상에 형성된 박막 트랜지스터 회로들이다. 그러나, 이런 박막 전자 구성요소들의 크기와 성능 때문에, 이런 디자인은 발광 또는 와이어링을 위한 디스플레이 기판(10) 상에서 이용가능한 영역을 현저하게 감소시킬 수 있다. 본 발명의 다른 실시태양에서, 구동, 감지 및 통신 회로(30,

32, 34)는 디스플레이 기판(10)으로부터 분리된 칩렛 기판(28) 상에 형성되고 디스플레이 영역(11)에서 디스플레이 기판(10) 위에 위치한 회로(22)를 가진 칩렛들(20)이다. 칩렛들(20)(예를 들어, 도 1의 20A, 20B)은 칩렛들에 및 디스플레이 영역(11) 내에 고속 소형 회로들을 가능하게 하는 고성능 결정 실리콘으로 형성될 수 있다. 예를 들어, 본 발명의 한 실시태양에서, 도 1과 2를 참조하여, 각 칩렛 통신 회로(34)는 멀티 칩렛, 멀티 픽셀 시리얼 시프트 레지스터(35)를 형성하기 위해 이웃한 칩렛 통신 회로(34)의 시리얼 시프트 레지스터(36)에 일렬로 연결되는 시리얼 시프트 레지스터(36)를 포함할 수 있고, 칩렛 통신 회로(34A)(도 1)의 적어도 하나는 디스플레이 컨트롤러(60)에 연결된다. 능동 매트릭스 디스플레이 실시태양에서, 구동된 전기 신호(40)는 단일 픽셀(80)에 직접 상응할 수 있고 픽셀 전극(예를 들어, 제 1 전극(12))을 직접 구동할 수 있다. 다른, 수동 매트릭스 실시태양에서, 각각의 구동된 전기 신호(40)는 전극들의 열(또는 행)을 구동할 수 있다.

[0023] 도 2를 참조하면, 픽셀(80) 또는 구동된 전기 신호(40)와 연결된 각각의 회로는 픽셀(80)을 위해 원하는 휘도 값을 저장하기 위한 저장 소자(38)를 포함할 수 있다. 저장 소자(38)는 원하는 휘도 값을 가진 구동된 전기 신호(40)를 구동하기 위해 구동 회로(30)에 연결된다. 상응하는 저장 소자(38)는 바람직한 경우 감지 회로(32)(도 2에 도시되지 않음)와 연결될 수 있다. 저장 소자(38)는 원하는 휘도 값을 저장하기 위해 제어 신호(54)에 의해 제어될 수 있다. 원하는 휘도 값들은, 예를 들어, 클럭 신호인 제어 신호(52)의 제어하에서 데이터 신호(50)에 의해 멀티 픽셀 시리얼 시프트 레지스터(35)를 통해 이동될 수 있다. 데이터 신호(50)는 전하 또는 전압일 수 있고 저장 소자(38) 및 레지스터(34)는 아날로그 저장 소자들일 수 있다. 신호 및 저장 소자들과 레지스터들은 디지털일 수 있다. 아날로그 저장 및 이동 소자들은 종래기술, 예를 들어, CCD 및 CMOS 이미지 센서에서 공지되어 있다. 마찬가지로, 감지된 전기 신호들은 아날로그일 수 있고 전하 또는 전압으로 나타날 수 있다.

[0024] 감지된 전기 신호(42)는 이것이 각각의 픽셀(80)과 관련되는 각각의 픽셀(80)의 실행에 상응한다. 본 발명의 한 실시태양에서, 감지된 전기 신호(42)는 (예를 들어, 도 4a에 도시된 대로 트랜지스터를 제어하거나 트랜지스터를 통해 전압을 전달함으로써) 구동된 전기 신호(40)로부터 얻는다. 디스플레이에서 나와 디스플레이 컨트롤러(60) 속으로 이동할 때, 감지된 전기 신호(42)는 디스플레이 디바이스의 회로가 정확하게 작동하는 지를 측정하기 위해 원하는 픽셀 휘도 신호로부터 유도된 예상된 구동된 전기 신호와 비교될 수 있다. 이런 경우에, 감지된 전기 신호(42)는 제 1 또는 제 2 전극(12, 16)과 연결될 수 있고 제 1 또는 제 2 전극(12, 16)에 제공된 전압 또는 제 1 및 제 2 전극(12, 16)에 의해 발광 재료(14)를 통해 제공된 전류에 상응할 수 있다. 감지된 전기 신호(42)가 정확한 신호가 아닌 경우, 회로(22) 또는 칩렛(20)은 수리 또는 대체될 수 있다.

[0025] 본 발명의 다른 실시태양에서, 감지 회로(32)는 발광 재료(14)에 의해 방출된 빛에 상응하는 감지된 전기 신호(42)를 생산하는 발광 재료(14)에 의해 방출된 빛에 응답하는 광 응답성 회로를 포함할 수 있다(예를 들어, 제어 신호에 응답하여 최초로 하전되는 커패시터를 방전할 수 있는 포토-민감성 다이오드에 의해 도 4b에 도시된 대로). 이런 경우에, 감지된 전기 신호(42)는 구동된 전기 신호(40)에 의해 제어된 발광 재료(14)의 발광을 간접적으로 통과하는 구동된 전기 신호(40)에 상응한다. 본 명세서 내에서, 감지된 전기 신호(42)는 감지된 신호(42)가 구동된 전기 신호(40)에 의해 구동된 광 이미터의 광 출력을 감지함으로써 형성될 때 구동된 전기 신호(40)에 상응하는 것으로 생각된다. 디스플레이에서 나와 디스플레이 컨트롤러(60) 속으로 이동할 때, 감지된 전기 신호(42)는 디스플레이 디바이스의 발광 소자가 정확하게 작동하는 지를 측정하기 위해 예상된 휘도 값과 비교될 수 있다. 그렇지 않은 경우, 구동된 전기 신호(40)는 감지된 전기적 값들을 분석함으로써 원하는 픽셀 휘도 값을 보상하는 디스플레이 컨트롤러(60)에 보상 회로(62)를 포함시킴으로써 원하는 픽셀 휘도를 얻도록 발광 소자 성능을 보상할 수 있다. 이런 실시태양에서, 광 응답성 회로는 주위 빛에 응답하는 감지된 전기 신호를 생산하기 위해 주위 빛에 응답할 수 있다.

[0026] 도 1과 5를 참조하면, 본 발명의 디스플레이 디바이스는 디스플레이 컨트롤러(60)에 의해 이미지 신호를 수신함으로써(단계 100) 작동할 수 있다. 디스플레이 컨트롤러(60)는 보상 변수들을 이용할 수 있는 경우 이미지 신호를 보상할 수 있다(단계 105). 이미지 신호의 보상되거나 보상되지 않은 휘도 값들은 통신 회로(34)를 통해서 디스플레이 컨트롤러(60) 및, 예를 들어, 칩렛 회로(22)를 통해 멀티 픽셀 시리얼 시프트 레지스터(35)의 제어하에서 디스플레이 영역(11) 속으로 이동된다(단계 110). 동시에, 임의의 감지된 전기 신호(42)는 통신 회로(34)와 멀티 픽셀 시리얼 시프트 레지스터(35)를 통해 디스플레이 컨트롤러(60)로 밖으로 이동된다. 디스플레이 컨트롤러(60)는 감지된 전기 신호들을 사용하여 보상 변수들을 계산할 수 있다(단계 115). 휘도 값들은 저장될 수 있고(130) 그런 후에 픽셀들을 구동하고(단계 120) 전기 신호들을 감지(단계 125)하는데 사용될 수 있다. 이미 이동된 휘도 값들은 픽셀들을 구동하고 픽셀에 국소적인 저장 소자(38)에 디스플레이 픽셀들을 저장함으로써 회로 또는 광 이미터 성능을 감지하는데 사용되는 것과 동시에 도 5의 실시태양은 멀티 픽셀 시리얼 시프트 레지스터(35)를 통해 새로운 휘도 값으로 이동될 수 있다. 픽셀 휘도 값 이동, 저장 소자 저장, 감지 회로 감지

및 감지된 저기 신호 이동 또는 보상 계산은 다단계 절차를 형성할 수 있다. 절차가 시작될 때, 구동된 픽셀들과 감지된 전기 신호들은 유효하지 않거나 픽셀들을 구동하기 위한 유효한 데이터가 없기 때문에 어떠한 보상도 실행되지 않을 수 있다. 제 1 휘도 데이터가 디스플레이 속으로 이동한 후, 구동된 픽셀들뿐만 아니라 감지된 전기 신호들도 유효하게 된다. 유효한 감지된 전기 신호들이 밖으로 이동한 후, 보상 회로(62)는 유효한 보상 변수들을 계산할 수 있고 입력 이미지 신호들이 보상될 수 있다. 감지 회로(32)는 구동 회로(30)(예를 들어, 전압 또는 전류)의 전기 성능 또는 발광 재료(14)에 의해 출력된 빛을 감지할 수 있다. 광 출력이 감지되는 경우, 컨트롤러(60)에서 보상 회로(62)가 픽셀들(80)에 의한 광 출력을 측정하기 위해 감지된 전기 신호들(42)을 분석할 수 있고 원하는 휘도를 유지하기 위해 휘도 값들을 보상한다. 본 발명의 다른 실시태양에서, 보상 회로(62)는 디스플레이의 구동 또는 통신 회로에서 결함들을 측정하기 위해 감지된 전기 신호들(42)을 사용할 수 있다. 보상 회로(62)는, 예를 들어, 저장된 프로그램, 중앙처리장치, 상태 장치, 디지털 로직 및 메모리를 포함하는 당업계에 공지된 디지털 회로들을 포함할 수 있다.

[0027] 본 발명은 또한 발광 재료들의 증착 이전에 회로를 검사함으로써 디스플레이들의 제조 수율을 개선하는데 사용될 수 있다. 본 발명의 한 실시예에서 및 도 1과 6에 도시된 대로, 디스플레이 영역(11)을 가진 디스플레이 기판(10)이 형성되고(단계 200), 구동 회로(30)가 디스플레이 기판(10) 위에 형성되고(단계 205), 복수의 픽셀 전극(12)이 형성된다(단계 210). 각각의 제 1 전극(12)은 픽셀(80)과 연결될 수 있다. 또한 감지 회로(32)가 형성된다(단계 215). 각각의 구동된 전기 신호(40)를 위해(예를 들어, 픽셀(80)을 위해) 디스플레이 영역(11)에 통신 회로(34)가 형성되며(단계 220), 통신 회로(34)는 원하는 휘도 값을 각각의 제 1 전극(12)에 이동시키고 감지된 전기 신호(42)를 디스플레이 컨트롤러(60)에 이동시키기 위해 멀티 픽셀 시리얼 시프트 레지스터(35)를 형성한다. 픽셀 전극(12)은 각각의 픽셀(80)을 위한 이동된 원하는 휘도 값에 상응하는 구동된 전기 신호(40)에 의해 구동된다(단계 225). 감지 회로(32)는 구동된 전기 신호(40)에 상응하는 감지된 전기 신호(42)를 감지하고(단계 230) 감지된 전기 신호(42)를 저장한다(단계 235). 각각의 픽셀(80)을 위한 통신 회로(34)는 멀티 픽셀 시리얼 시프트 레지스터(35)를 통해 감지된 전기 신호(42)를 디스플레이 컨트롤러(60)에 전달한다(단계 240). 그런 후에 감지된 전기 신호(42)는 결함 있는 구동, 감지 또는 통신 회로(30, 32, 34), 와이어링 또는 전기적 연결을 탐지하기 위해(단계 245) 분석된다. 임의의 탐지된 결함 있는 구동, 감지, 통신 회로(30, 32, 34), 와이어링 또는 전기적 연결은 수리 또는 대체된다(단계 250). 그런 후에 발광 재료(14)가 증착될 수 있고(단계 255), 제 2 전극(16)이 발광 재료(14) 위에 형성될 수 있고(단계 260) 디바이스는 상기한 대로 작동할 수 있다(단계 265).

[0028] 게다가, 디스플레이 디바이스의 제조 방법은 디스플레이 컨트롤러(60)에 보상 회로(62)를 제공하는 단계 및 빛을 방출하기 위해 구동된 전기 신호(40)에 상응하는 전류로 발광 재료(14)를 구동하는 단계, 구동된 전기 신호(40)에 상응하는 감지된 전기 신호(42)를 형성하기 위해 발광 재료(14)에 의해 방출된 빛을 감지하는 단계, 멀티 픽셀 시리얼 시프트 레지스터(35)를 통해 감지된 전기 신호(42)를 디스플레이 컨트롤러(60)에 전달하는 단계, 픽셀 휘도 보상 값들을 측정하기 위해 감지된 전기 신호(42)를 분석하는 단계; 및 도 5를 참조하여 기술한 대로 발광 재료(14)에 의해 방출된 감지된 빛에 대한 원하는 픽셀 휘도 값을 보상하기 위해 보상 회로(62)에 보상 값을 저장하는 단계를 더 포함할 수 있다.

[0029] 칩렛들(20)은 비교적 더 짧은 이웃한 면보다 더 긴 칩렛들의 비교적 긴 면을 따라 연결 패드들(24)의 한 행 또는 여러 행을 가질 수 있다. 칩렛들은 한 버스를 통해 또는 여러 버스들을 통해 외부 컨트롤러에 연결될 수 있다. 버스들은 직렬, 병렬 또는 포인트-투-포인트 버스일 수 있고 디지털 또는 아날로그일 수 있다. 버스는 전력, 접지, 데이터 또는 선택 신호와 같은 신호를 제공하기 위해 칩렛들에 연결된다. 하나 이상의 컨트롤러에 개별적으로 연결된 하나 이상의 버스가 사용될 수 있다.

[0030] 작동시에, 컨트롤러는 디스플레이 디바이스의 요구에 따라 정보 신호를 수신하고 처리하고 멀티 픽셀 시리얼 시프트 레지스터를 통해 디바이스에 있는 각 칩렛에 처리된 신호와 제어 정보를 전송한다. 처리된 신호는 각 발광 픽셀 소자에 대한 휘도 정보를 포함한다. 휘도 정보는 각 발광 픽셀 소자에 상응하는 아날로그 또는 디지털 저장 소자에 저장될 수 있다. 그런 후에 칩렛들은 이들이 연결되는 픽셀들을 활성화한다.

[0031] 추가 버스들은 타이밍(예를 들어, 클럭) 신호, 데이터 신호, 선택 신호, 전력 연결 또는 접지 연결을 포함하는 다양한 신호들을 제공할 수 있다. 신호들은 예를 들어, 디지털 주소 또는 데이터 값과 같은 아날로그 또는 디지털일 수 있다. 아날로그 데이터 값은 전하 또는 전압으로 제공될 수 있다. 저장 레지스터들은 디지털(예를 들어, 플립-플랍(flip-flops)을 포함)) 또는 아날로그(예를 들어, 전하를 저장하기 위한 커패시터를 포함)일 수 있다.

[0032] 본 발명의 한 실시태양에서, 디스플레이 디바이스는 OLED 디바이스와 같은 전계발광 디스플레이이다. 본 발명의 다른 실시태양에서, 통신 회로는 컨트롤러로부터 각각의 픽셀에 상응하는 구동 회로까지 원하는 픽셀 휘도에 상응하는 값들을 이동시키기 위해 저장 소자들을 가진 제 2 시리얼 시프트 레지스터를 더 포함한다. 이런 경우에, 시리얼 시프트 레지스터들은 교대로 사용될 수 있다. 값들은 전하일수 있고 저장 소자들은 커패시터일 수 있다. 전하 저장 및 이동은 CCD 업계에 공지되어 있다. 각각의 픽셀을 위한 구동 회로는 제 1 또는 제 2 시리얼 시프트 레지스터에 저장된 전하에 상응하는 전기 신호에 의해 픽셀을 구동할 수 있다. 각각의 픽셀은 능동 매트릭스 픽셀 소자일 수 있다. 선택적으로, 회로, 예를 들어, 칩렛 회로는 픽셀 그룹들의 수동 매트릭스 제어를 제공할 수 있다. 디스플레이들은 탑 이미터 또는 바텀 이미터일 수 있다.

[0033] 컨트롤러는 칩렛으로 제공될 수 있고 기판에 부착될 수 있다. 컨트롤러는 기판의 주변 상에 위치될 수 있거나 기판의 외부에 위치할 수 있고 종래의 집적 회로를 포함한다.

[0034] 본 발명의 다양한 실시태양들에 따라, 칩렛들은, 예를 들어, 칩렛의 긴 치수를 따라 연결 패드의 한 행 또는 두 행에 의해, 다양한 방식으로 제조될 수 있다. 상호연결 버스와 와이어는 다양한 재료들로 형성될 수 있고 디바이스 기판상의 증착을 위한 다양한 방법을 사용할 수 있다. 예를 들어, 상호연결 버스와 와이어는, 예를 들어 알루미늄 또는 알루미늄 합금과 같은 증착되거나 스퍼터링된 금속일 수 있다. 선택적으로, 상호연결 버스와 와이어는 경화된 도전성 잉크 또는 금속 산화물로 이루어질 수 있다. 비용 절약적인 한 실시태양에서, 상호연결 버스와 와이어는 단일층으로 형성된다.

[0035] 본 발명은 예를 들어, 디바이스 기판 위에 규칙적인 배열로 배열된 복수의 칩렛들을 구비한 유리, 플라스틱 또는 호일과 같은 대형 디바이스 기판을 사용하는 멀티 픽셀 디바이스 실시태양에 특히 유용하다. 각 칩렛은 칩렛 내의 회로에 따라 그리고 제어 신호에 응답하여 디바이스 디스플레이 기판 위에 형성된 복수의 픽셀들을 제어할 수 있다. 개개의 픽셀 그룹 또는 복수의 픽셀 그룹은 타일드(tiled) 소자들 상에 위치할 수 있고, 타일드 소자들은 전체 디스플레이를 형성하기 위해 결합될 수 있다.

[0036] 본 발명에 따르면, 칩렛들은 기판 위에 분산된 픽셀 제어 소자들을 제공한다. 칩렛은 디바이스 기판에 비하여 상대적으로 소형의 집적 회로이며 독립된 기판상에 형성된, 와이어, 연결 패드들, 저항기 또는 커패시터와 같은 수동 구성요소들, 또는 트랜지스터 또는 다이오드와 같은 능동 구성요소들을 포함하는 회로를 포함한다. 칩렛들은 디스플레이 기판과 개별적으로 제조된 후 디스플레이 기판에 사용된다. 칩렛들은 바람직하게는 반도체 디바이스를 제조하기 위한 공지된 공정들을 사용하는 실리콘 또는 실리콘 온 인슐레이터(SOI) 웨이퍼를 사용하여 제조된다. 각 칩렛은 디바이스 기판에 부착하기 전에 분리된다. 따라서 각 칩렛의 결정질 기재(base)는 디바이스 기판과 분리된 기판으로 생각될 수 있고 기판 위에 칩렛 회로가 배치된다. 따라서, 복수의 칩렛들은 디바이스 기판으로부터 분리되고 서로로부터 분리된 상응하는 복수의 기판을 가진다. 특히, 독립 기판들은 픽셀들이 형성된 기판과 분리되며, 독립 칩렛 기판들의 영역은 모두 합쳐도 디바이스 기판보다 작다. 칩렛들은 예를 들어, 박막 비결정 또는 다결정 실리콘 디바이스들에서 발견된 것보다 고성능의 능동 구성요소들을 제공하기 위해 결정 기판을 가질 수 있다. 칩렛들은 바람직하게는 100㎛ 이하의 두께, 더욱 바람직하게는 20㎛ 이하의 두께를 가질 수 있다. 이것이 칩렛 위에 종래의 스핀-코팅 기술을 사용하여 도포될 수 있는 칩렛 위에 접착제 및 평탄화 재료의 형성을 용이하게 한다. 본 발명의 한 실시태양에 따르면, 결정질 실리콘 기판상에 형성된 칩렛들은 기하학적 어레이로 배열되며, 접착제 또는 평탄화 재료와 함께 디바이스 기판에 부착된다. 칩렛 표면상의 연결 패드들이 픽셀들을 구동하기 위하여 각 칩렛을 신호 와이어, 전력 버스 및 전극에 연결하는데 사용된다. 칩렛들은 적어도 네 개의 픽셀을 제어할 수 있다.

[0037] 칩렛들은 반도체 기판에 형성되기 때문에, 칩렛의 회로는 최신 리소그래피 공구들을 사용하여 형성될 수 있다. 그러한 공구들로, 0.5 마이크론 이하의 피처 크기(feature size)가 쉽게 달성될 수 있다. 예를 들어, 최신 반도체 제조 라인은 90㎚ 또는 45㎚의 선폭(line width)을 달성할 수 있으며 본 발명의 칩렛들을 제조하는데 사용될 수 있다. 그러나, 칩렛은 또한 디스플레이 기판상에 조립된 후 칩렛 위에 제공된 와이어링 층에 전기적 연결을 형성하기 위한 연결 패드들을 필요로 한다. 연결 패드들은 디스플레이 기판에 사용된 리소그래피 공구들의 피처 크기(예를 들어 5㎛) 및 와이어링 층에 대한 칩렛의 정렬(예를 들어, +/- 5㎛)에 기초하여 크기가 결정된다. 따라서, 연결 패드는 예를 들어 패드들 사이에 5㎛의 공간을 갖는 15㎛ 폭을 가질 수 있다. 이는 일반적으로 패드들이 칩렛에 형성된 트랜지스터 회로들보다 상당히 클 것임을 의미한다.

[0038] 패드들은 일반적으로 트랜지스터들 위의 칩렛 상에 금속층에 형성될 수 있다. 낮은 제조 비용을 가능하게 하기 위하여 가능한 작은 표면 영역을 갖는 칩렛을 만드는 것이 바람직하다.

[0039] 기판(예를 들어, 비결정 또는 다결정 실리콘) 상에 직접 형성된 회로보다 높은 성능을 구비한 회로를 갖는 (예

를 들어, 결정질 실리콘을 포함하는) 독립된 기판을 구비한 칩렛들을 사용함으로써, 더 높은 성능의 디바이스가 제공된다. 결정질 실리콘은 더 높은 성능뿐 아니라 훨씬 작은 능동 소자들(예를 들어, 트랜지스터들)을 갖기 때문에, 회로 크기가 훨씬 감소한다. 유용한 칩렛이 또한 예를 들어, 2008년 3.4의 13페이지 Digest of Technical Papers of the Society for Imformation Display에, 윤, 리, 양 및 장(Yoon, Lee, Yang 및 Jang)에 의한 "AMOLED 구동에서 MEMs 스위치들의 새로운 용도(A novel use of MEMs switches in driving AMOLED)"에 개시된 바와 같이, 미소 전자 기계(MEMS) 구조를 사용하여 형성될 수 있다.

[0040] 디바이스 기판은 유리 및 본 기술분야에서 공지된 포토리소그래피 기술들로 패터닝된 평탄 층(예를 들어, 수지) 위에 형성된, 예를 들어, 알루미늄 또는 은과 같이 증착 또는 스퍼터링된 금속 또는 금속 합금으로 이루어진 와이어링 층을 포함할 수 있다. 칩렛들은 집적회로 산업에서 널리 인정받는 공지된 기술들을 사용하여 형성될 수 있다.

[0041] 본 발명은 멀티 픽셀 인프라 구조를 갖는 디바이스들에 사용될 수 있다. 특히, 본 발명은 유기 또는 무기 LED 디바이스로 사용될 수 있으며, 특히 정보 디스플레이 디바이스에 유용하다. 바람직한 실시태양에서, 본 발명은 탕 등(Tang et al.)의 미국특허번호 제4,769,292호 및 반 슬리크 등(Val Slyke et al.)의 미국특허번호 제5,061,569에 개시된, 그러나 이에 제한되지 않는 소분자 또는 중합체 OLED로 구성된 평판 OLED 디바이스에 사용될 수 있다. 예를 들어, (예를 들어 카렌(Kahen)의 미국출원공개공보 제2007/0057263호에 개시된 바와 같이) 다결정 반도체 매트릭스에 형성된 양자 도트를 사용하는 무기 디바이스들 및 유기 또는 무기 전하 제어층을 사용하는 무기 디바이스들 또는 하이브리드 유기/무기 디바이스들이 사용될 수 있다. 유기 또는 무기 발광 디스플레이의 많은 조합 및 변형들이 탑 이미터 구조 또는 바텀 이미터 구조를 갖는 능동 매트릭스 디스플레이를 포함하는 이런 디바이스를 제조하기 위하여 사용될 수 있다.

[0042] 본 발명은 특정한 바람직한 실시태양들을 구체적으로 참조하여 상세하게 기술되었으나, 변형과 변화가 본 발명의 취지와 범위 내에서 가능하다는 것을 이해해야 한다.

부호의 설명

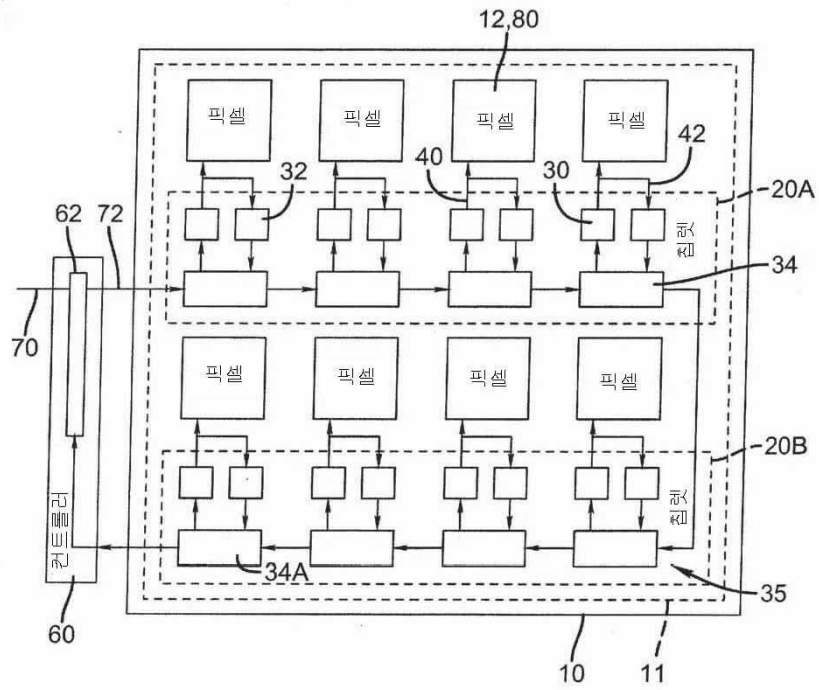
[0043]

10	디스플레이 기판
11	디스플레이 영역
12	제 1 전극
12	픽셀 전극
14	발광 재료
15	발광 다이오드
16	제 2 전극
18	접착층
20, 20A, 20B	칩렛
22	회로
24	연결 패드
28	칩렛 기판
30	구동 회로
32	감지 회로
34, 34A	통신 회로
35	멀티 픽셀 시리얼 시프트 레지스터
36	시리얼 시프트 레지스터
38	저장 소자

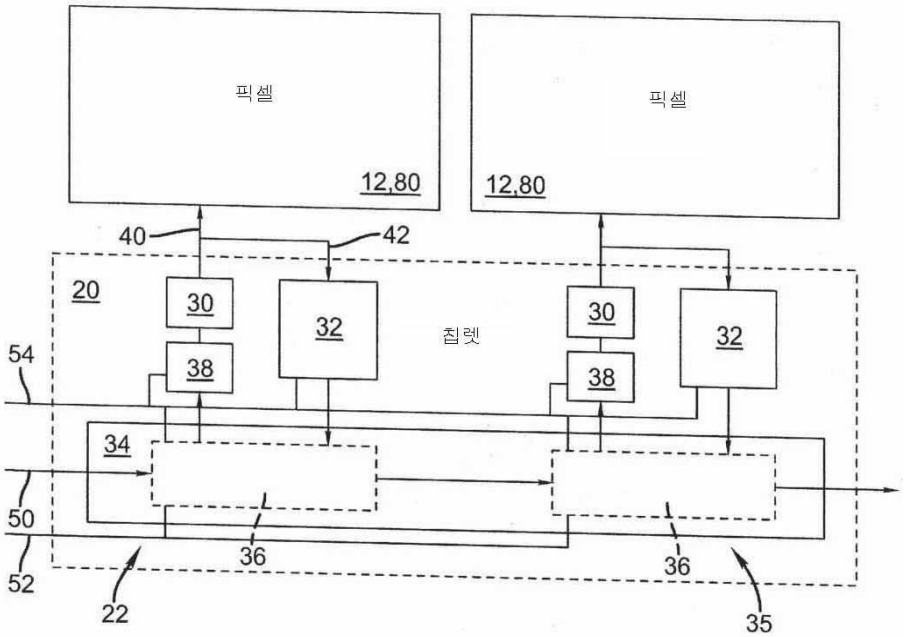
40	구동된 전기 신호
42	감지된 전기 신호
50	데이터 신호
52	제어 신호
54	제어 신호
60	디스플레이 컨트롤러
62	보상 회로
70	이미지 신호
72	원하는 휘도 값 신호
80	픽셀
100	이미지 신호를 수신하는 단계
105	신호를 보상하는 단계
110	휘도와 감지된 신호들을 이동시키는 단계
115	보상 / 수정을 계산하는 단계
120	픽셀들을 구동하는 단계
125	신호들을 감지하는 단계
130	휘도와 감지된 신호들을 저장하는 단계
200	디스플레이 기판을 형성하는 단계
205	구동 회로를 형성하는 단계
210	픽셀 전극들을 형성하는 단계
215	감지 회로를 형성하는 단계
220	통신 회로를 형성하는 단계
225	픽셀들을 구동하는 단계
230	신호들을 감지하는 단계
235	감지된 신호들을 저장하는 단계
240	감지된 신호들을 컨트롤러에 이동시키는 단계
245	결함 있는 회로들을 탐지하는 단계
250	결함 있는 회로들을 수리 또는 대체하는 단계
255	광 이미터를 제공하는 단계
260	제 2 전극을 제공하는 단계
265	디스플레이를 작동시키는 단계

도면

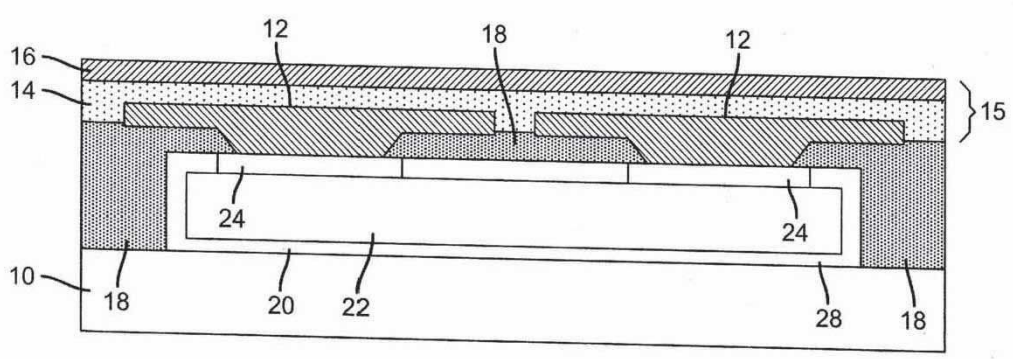
도면1


12,80
픽셀
픽셀
픽셀
픽셀
42
40
30
32
20A
62
72
칩렛
34
70
픽셀
픽셀
픽셀
픽셀
20B
칩렛
컨트롤러
34A
35
60
10
11

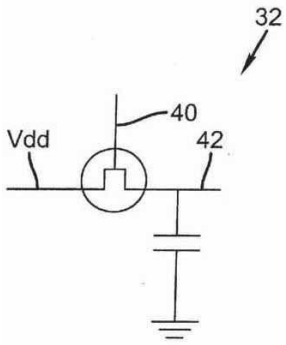
도면2


픽셀
픽셀
12,80
12,80
40
42
20
30
32
칩렛
30
32
38
38
54
34
50
52
36
36
22
35

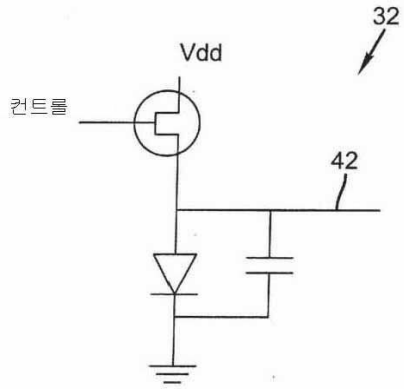
도면3



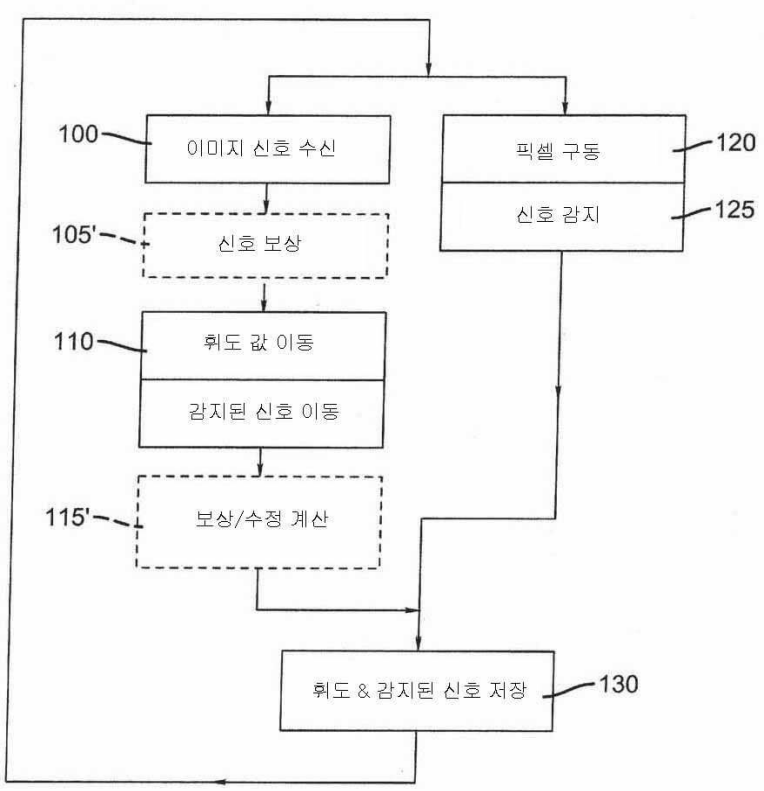
도면4a



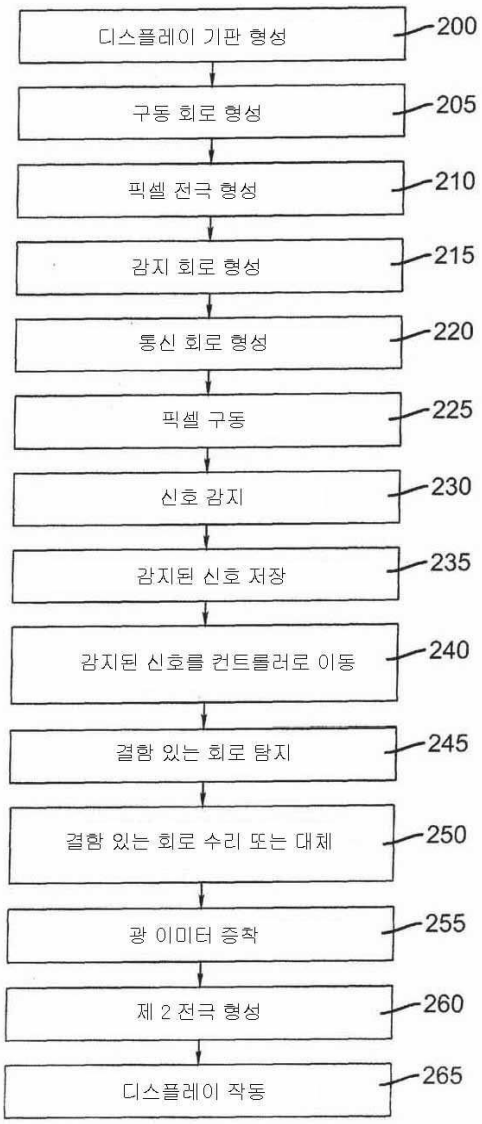
도면4b



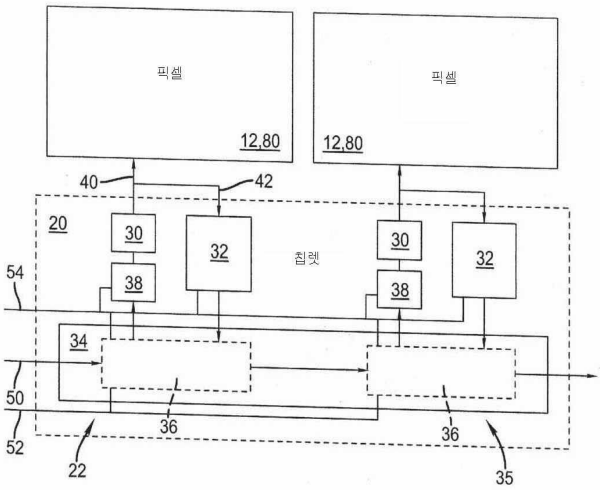
도면5


100
이미지 신호 수신
105'
신호 보상
110
휘도 값 이동
감지된 신호 이동
115'
보상/수정 계산
120
픽셀 구동
125
신호 감지
130
휘도 & 감지된 신호 저장

도면6


디스플레이 기판 형성
200
구동 회로 형성
205
픽셀 전극 형성
210
감지 회로 형성
215
통신 회로 형성
220
픽셀 구동
225
신호 감지
230
감지된 신호 저장
235
감지된 신호를 컨트롤러로 이동
240
결함 있는 회로 탐지
245
결함 있는 회로 수리 또는 대체
250
광 이미터 증착
255
제 2 전극 형성
260
디스플레이 작동
265

专利名称(译)	标题：电致发光显示器中的缺陷检测		
公开(公告)号	KR1020120049907A	公开(公告)日	2012-05-17
申请号	KR1020127006222	申请日	2010-08-02
[标]申请(专利权)人(译)	全球OLED TECH		
申请(专利权)人(译)	글로벌오엘이디테크놀러지엘엘씨		
当前申请(专利权)人(译)	글로벌오엘이디테크놀러지엘엘씨		
[标]发明人	COK RONALD S 코크로널드에스		
发明人	코크로널드에스		
IPC分类号	G09G3/30 H05B33/10		
CPC分类号	G09G3/006 G09G3/2085 G09G3/3208 G09G2320/0295 G09G2320/04 G09G2360/148		
代理人(译)	Gimyongin		
优先权	12/544294 2009-08-20 US		
外部链接	Espacenet		

摘要(译)

在显示装置内的驱动电路中，启动用于检测畸形的方法。它具有这样的阵列，其中显示装置形成在像素基板上的显示区域中，并且每个像素具有连接到驱动电路的通信电路，并且通信电路一起形成多像素串行移位寄存器。多像素串行移位寄存器用于当用电信号感测操作像素的电信号时被驱动它发出对应于所需像素亮度的光并且对应于用感测电路驱动的电信号，所需的像素亮度被移动到相应的从显示控制器通过多像素串行移位寄存器驱动电路。此外，由于感测到的电信号在移动到显示控制器的同时分析其中由多像素串行移位寄存器感测到变形的电信号，因此在驱动电路中检测到电信号。