



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0030886
(43) 공개일자 2011년03월24일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/20 (2006.01)

(21) 출원번호 10-2009-0088538

(22) 출원일자 2009년09월18일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 용산구 한강로3가 65-228

(72) 발명자

이현재

경북 구미시 구평동 부영아파트 707동 1105호

전창훈

경북 칠곡군 석적면 중리 부영아파트 110-1606

(뒷면에 계속)

(74) 대리인

특허법인로알

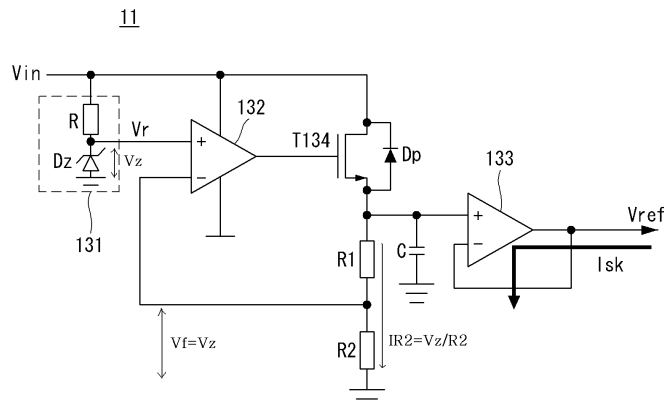
전체 청구항 수 : 총 8 항

(54) 레귤레이터와 이를 이용한 유기발광다이오드 표시장치

(57) 요약

본 발명은 출력이 안정화된 레귤레이터에 관한 것으로, 입력 전압으로부터 기준 전압을 발생하는 기준전압 발생부; 출력 단자의 전압을 피드백시키기 위한 분압 저항회로; 상기 기준 전압과 분압 저항회로의 출력을 비교하는 비교기; 상기 비교기의 출력에 따라 온/오프되어 상기 출력단자에 공급되는 상기 입력 전압을 스위칭하는 트랜지스터소자; 및 상기 출력 단자로 유입되는 싱크 전류를 기저 전압원으로 방전시키는 싱크 전류 차단회로를 구비한다.

대표도 - 도14



(72) 발명자

김진형

경기 고양시 일산구 마두1동 880-14(22/6)

손재성

경북 구미시 신평동 LG전자 기숙사 라동 104호실

특허청구의 범위

청구항 1

입력 전압으로부터 기준 전압을 발생하는 기준전압 발생부;

출력 단자의 전압을 피드백시키기 위한 분압 저항회로;

상기 기준 전압과 분압 저항회로의 출력을 비교하는 비교기;

상기 비교기의 출력에 따라 온/오프되어 상기 출력단자에 공급되는 상기 입력 전압을 스위칭하는 트랜지스터소자; 및

상기 출력 단자로 유입되는 싱크 전류를 기저 전압원으로 방전시키는 싱크 전류 차단회로를 구비하는 것을 특징으로 하는 레귤레이터.

청구항 2

제 1 항에 있어서,

상기 싱크 전류 차단회로는,

상기 분압 저항회로와 상기 출력단자 사이에 접속되는 버퍼를 구비하는 것을 특징으로 하는 레귤레이터.

청구항 3

제 2 항에 있어서,

상기 버퍼는,

상기 출력단자와 상기 기저 전압원 사이에 접속되어 상기 싱크 전류를 상기 기저 전압원으로 방전시키는 p 타입 MOSFET를 구비하는 것을 특징으로 하는 레귤레이터.

청구항 4

제 1 항에 있어서,

상기 싱크 전류 차단회로는,

상기 출력단자와 상기 기저전압원 사이에 접속된 제2 트랜지스터소자; 및

상기 분압 저항회로의 출력 노드와 상기 비교기 사이의 전압이 상승할 때 상기 제2 트랜지스터소자를 턴-온시키는 싱크 제어부를 구비하는 것을 특징으로 하는 레귤레이터.

청구항 5

데이터라인들과 스캔라인들이 교차되고 유기발광다이오드와 구동 TFT를 포함한 발광셀들이 매트릭스 타입으로 배치되는 표시패널;

상기 데이터라인들에 데이터전압을 공급하는 데이터 구동부;

상기 스캔라인들에 스캔펄스를 공급하는 스캔 구동부; 및

입력 전압으로부터 기준 전압을 발생하는 기준전압 발생부, 자신의 출력 단자의 전압을 피드백시키기 위한 분압 저항회로, 상기 기준 전압과 분압 저항회로의 출력을 비교하는 비교기, 상기 비교기의 출력에 따라 온/오프되어 상기 출력단자에 공급되는 상기 입력 전압을 스위칭하는 트랜지스터소자, 및 상기 출력 단자로 유입되는 싱크 전류를 기저 전압원으로 방전시키는 싱크 전류 차단회로를 포함하여 상기 구동 TFT의 문턱전압을 보상하기 위한 기준전압을 상기 표시패널에 공급하는 레귤레이터를 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 6

제 5 항에 있어서,

상기 싱크 전류 차단회로는,

상기 분압 저항회로와 상기 출력단자 사이에 접속되는 버퍼를 구비하는 유기발광다이오드 표시장치.

청구항 7

제 6 항에 있어서,

상기 버퍼는,

상기 출력단자와 상기 기저 전압원 사이에 접속되어 상기 싱크 전류를 상기 기저 전압원으로 방전시키는 p 타입 MOSFET를 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 8

제 6 항에 있어서,

상기 싱크 전류 차단회로는,

상기 출력단자와 상기 기저전압원 사이에 접속된 제2 트랜지스터소자; 및

상기 분압 저항회로의 출력 노드와 상기 비교기 사이의 전압이 상승할 때 상기 제2 트랜지스터소자를 턴-온시키는 싱크 제어부를 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 출력이 안정화된 레귤레이터와 이를 이용한 유기발광다이오드 표시장치에 관한 것이다.

배경기술

[0002] 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들(Flat Panel Display, FPD)이 개발되고 있다. 이러한 평판 표시장치는 액정 표시장치(Liquid Crystal Display : 이하 "LCD"라 한다), 전계 방출 표시장치(Field Emission Display : FED), 플라즈마 디스플레이 패널(Plasma Display Panel : 이하 "PDP"라 한다) 및 전계발광소자(Electroluminescence Device) 등이 있다.

[0003] 전계발광소자는 발광층의 재료에 따라 무기 전계발광소자와 유기발광다이오드소자(Organic Light Emitting Diode, OLED)로 대별되며 스스로 발광하는 자발광소자로서 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0004] 유기발광다이오드 표시장치는 전압구동, 전압보상, 전류구동, 디지털구동, 외부보상 등의 구동방법으로 구동될 수 있고, 최근에는 전압보상 구동방법이 가장 많이 선택되고 있다. 전압보상 구동방법은 소정의 기준전압을 이용하여 유기발광다이오드소자(OLED)에 전류를 공급하는 구동소자의 문턱전압을 보상하는 방법이 있다.

[0005] 기준전압은 직류 전압을 비교적 안정적으로 출력하는 레귤레이터(Regulator)로부터 발생된다. 그런데, 레귤레이터는 유기발광다이오드 표시장치의 각 발광셀들에 전류를 공급하는 소스 전류(source current) 능력은 우수하나, 유기발광다이오드 표시장치의 각 발광셀들로부터 역류하는 싱크 전류(sink current)에는 취약하다. 예컨대, 통상의 레귤레이터에 싱크 전류가 유입되면 레귤레이터의 입력 전압이 상승하고, 출력 전압이 동반 상승한다. 레귤레이터로부터 출력되는 기준전압이 변동되면 유기발광다이오드 표시장치의 방전셀 각각에서 구동소자의 문턱전압 보상이 불균일하게 되므로 표시품질이 떨어질 수 밖에 없다.

발명의 내용

해결 하고자하는 과제

[0006] 따라서, 본 발명의 목적은 싱크 전류의 역류시에도 출력을 안정화하도록 한 레귤레이터를 제공하는 것이다.

[0007] 본 발명의 다른 목적은 상기 레귤레이터를 이용하여 안정적인 기준전압을 이용하여 문턱전압을 보상함으로써 표시품질을 높이도록 한 유기발광다이오드 표시장치를 제공하는 데 있다.

과제 해결수단

[0008] 상기 목적을 달성하기 위하여, 본 발명의 레귤레이터는 입력 전압으로부터 기준 전압을 발생하는 기준전압 발생부; 출력 단자의 전압을 피드백시키기 위한 분압 저항회로; 상기 기준 전압과 분압 저항회로의 출력을 비교하는 비교기; 상기 비교기의 출력에 따라 온/오프되어 상기 출력단자에 공급되는 상기 입력 전압을 스위칭하는 트랜지스터소자; 및 상기 출력 단자로 유입되는 싱크 전류를 기저 전압원으로 방전시키는 싱크 전류 차단회로를 구비한다.

[0009] 상기 싱크 전류 차단회로는 상기 분압 저항회로와 상기 출력단자 사이에 접속되는 버퍼를 구비한다.

[0010] 상기 버퍼는 상기 출력단자와 상기 기저 전압원 사이에 접속되어 상기 싱크 전류를 상기 기저 전압원으로 방전시키는 p 타입 MOSFET를 구비한다.

[0011] 상기 싱크 전류 차단회로는 상기 출력단자와 상기 기저전압원 사이에 접속된 제2 트랜지스터소자; 및 상기 분압 저항회로의 출력 노드와 상기 비교기 사이의 전압이 상승할 때 상기 제2 트랜지스터소자를 턴-온시키는 싱크 제어부를 구비한다.

[0012] 본 발명의 유기발광다이오드 표시장치는 데이터라인들과 스캔라인들이 교차되고 유기발광다이오드와 구동 TFT를 포함한 발광셀들이 매트릭스 타입으로 배치되는 표시패널; 상기 데이터라인들에 데이터전압을 공급하는 데이터 구동부; 상기 스캔라인들에 스캔펄스를 공급하는 스캔 구동부; 및 입력 전압으로부터 기준 전압을 발생하는 기준전압 발생부, 자신의 출력 단자의 전압을 피드백시키기 위한 분압 저항회로, 상기 기준 전압과 분압 저항회로의 출력을 비교하는 비교기, 상기 비교기의 출력에 따라 온/오프되어 상기 출력단자에 공급되는 상기 입력 전압을 스위칭하는 트랜지스터소자, 및 상기 출력 단자로 유입되는 싱크 전류를 기저 전압원으로 방전시키는 싱크 전류 차단회로를 포함하여 상기 구동 TFT의 문턱전압을 보상하기 위한 기준전압을 상기 표시패널에 공급하는 레귤레이터를 구비한다.

효과

[0013] 본 발명은 레귤레이터에 싱크 전류를 차단하는 회로를 추가하여 레귤레이터에 싱크 전류가 역류하더라도 기준 전압을 항상 일정하게 안정화할 수 있다. 나아가, 본 발명은 상기 레귤레이터를 이용하여 발광셀의 구동 TFT의 문턱전압을 보상하는 화소 회로에 공급되는 기준 전압을 일정하게 유지하여 유기발광다이오드 표시장치의 표시품질을 높일 수 있다.

발명의 실시를 위한 구체적인 내용

[0014] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.

[0015] 이하, 도 1 내지 도 16을 참조하여 본 발명의 바람직한 실시예에 대하여 상세히 설명하기로 한다.

[0016] 도 1 내지 도 5를 참조하면, 본 발명의 유기발광다이오드 표시장치는 데이터라인들(20)과 스캔라인들(21~23)이 교차되고 발광셀들이 매트릭스 형태로 배치된 표시패널(10), 데이터전압을 데이터라인들(20)에 공급하기 위한 데이터 구동부(13), 제1 스캔라인들(21)에 제1 스캔펄스를 순차적으로 공급하기 위한 제1 스캔 구동부(14), 제2 스캔라인들(22)에 제2 스캔펄스를 순차적으로 공급하기 위한 제2 스캔 구동부(15), 제3 스캔라인들(23)에 발광 제어펄스를 순차적으로 공급하기 위한 제3 스캔 구동부(16), 상기 구동부들(13~16)을 제어하기 위한 타이밍 콘트롤러(12), 및 소정의 기준 전압(Vref)을 발생하는 레귤레이터(11)를 구비한다.

[0017] 발광셀들은 데이터라인들(20)과 스캔라인들(21~23)의 교차로 정의된 화소 영역들에 형성된다. 표시패널(10)의

발광셀들에는 고전위 전원전압(VDD), 저전위 전원전압 또는 그라운드전압(GND), 기준전압(Vref) 등이 공통으로 공급된다. 기준전압(Vref)은 유기발광다이오드소자(OLED)의 문턱전압 미만의 전압으로 설정된다. 예컨대, 기준전압(Vref)은 0.2V~2V 이내의 전압으로 설정될 수 있다. 기준전압(Vref)은 유기발광다이오드(OLED)를 구동하기 위한 구동 TFT(Thin Film Transistor)의 초기화시에 유기발광다이오드소자(OLED)에 역바이어스를 인가할 수 있도록 부극성 전압으로 설정될 수도 있다. 이 경우에, 유기발광다이오드소자(OLED)에 주기적으로 역바이어스가 인가되므로 유기발광다이오드소자(OLED)의 열화를 줄여 그 수명을 연장시킬 수도 있다.

- [0018] 데이터 구동부(13)는 디지털 비디오 데이터(RGB)를 아날로그 데이터전압으로 변환하여 데이터라인들(20)에 공급한다.
- [0019] 제1 스캔 구동부(14)는 도 10 및 도 13에 도시된 제1 스캔펄스(SCAN)를 제1 스캔라인들(21)에 순차적으로 공급한다. 제2 스캔 구동부(15)는 도 10 및 도 13에 도시된 제2 스캔펄스(SRO)를 제2 스캔라인들(22)에 순차적으로 공급한다. 제3 스캔 구동부(15)는 도 10 및 도 13에 도시된 발광제어펄스(EM)를 제3 스캔라인들(23)에 순차적으로 공급한다.
- [0020] 타이밍 콘트롤러(12)는 디지털 비디오 데이터(RGB)를 데이터 구동부(13)에 공급한다. 타이밍 콘트롤러(12)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블신호(DE), 및 클럭신호(CLK) 등의 외부로부터 입력되는 타이밍 신호를 이용하여 데이터 구동부(13), 및 제1 내지 제3 스캔 구동부(14-16)의 동작 타이밍을 제어하기 위한 타이밍 제어신호들(CS, CG1~CG3)를 발생한다.
- [0021] 레귤레이터(11)는 소정의 기준전압을 발생하여 모든 방전셀들에 공급하고, 방전셀들로부터 역류된 싱크 전류를 기저전압원(GND)으로 방전시킨다. 이러한 레귤레이터(11)에 대하여는 도 14 내지 도 16을 결부하여 상세히 설명하기로 한다.
- [0022] 도 2 내지 도 10은 발광셀의 제1 실시예를 상세히 보여 주는 회로도이다. 도 11은 도 2 내지 도 10에 도시된 발광셀들의 구동 신호 파형을 보여 주는 파형도이다.
- [0023] 도 2 내지 도 11을 참조하면, 발광셀들은 제1 내지 제5 TFT(T1 내지 T5), 구동 TFT(DTFT), 스토리지 커패시터(Cstg), 및 발광다이오드(OLED)를 구비한다. 제1 내지 제5 TFT들(T1 내지 T5), 및 구동 TFT(DTFT)는 p 타입 MOSFET(Metal-Oxide Semiconductor Field-Effect Transistor)로 구현된다.
- [0024] 제1 TFT(T1)는 제2 스캔펄스(SRO)에 응답하여 데이터전압(DATA)을 제1 노드(N1)에 공급하는 스위치 TFT이다. 제1 TFT(T1)는 제2 스캔펄스(SRO)가 인가되는 제3 내지 제6 기간(t3~t6) 동안 턴-온(turn-on)되어 데이터라인(20)과 제1 노드(N1) 사이에 전류패스를 형성한다. 제1 TFT(T1)의 드레인전극은 제1 노드(N1)에 접속되고, 그 소스전극은 데이터라인(20)에 접속된다. 제1 TFT(T1)의 게이트전극은 제2 스캔라인(22)에 접속된다.
- [0025] 제2 TFT(T2)는 발광제어펄스(EM)에 응답하여 제4 및 제5 기간(t4, t5) 동안 제1 노드(N1)와 레귤레이터(11) 사이의 전류패스를 차단하고 제3 스캔라인(23)의 전압이 로우논리전압을 유지하는 나머지 기간(t1~t4, t7~t9) 동안 턴-온되어 레귤레이터(11)로부터의 기준전압(Vref)을 제1 노드(N1)에 공급한다. 제2 TFT(T2)의 드레인전극에는 기준전압(Vref)이 공급되고, 그 소스전극은 제1 노드(N1)에 접속된다. 제2 TFT(T2)의 게이트전극은 제3 스캔라인(23)에 접속된다.
- [0026] 제3 TFT(T3)는 제2 스캔펄스(SRO)에 응답하여 제3 내지 제6 기간(t3~t6) 동안 제2 노드(N2)의 전압을 제4 TFT(T4)의 소스전극에 공급한다. 제3 TFT(T3)의 소스전극은 제2 노드(N2)에 접속되고, 그 드레인전극은 제4 TFT(T4)의 소스전극 및 구동 TFT(DTFT)의 드레인전극에 접속된다. 제3 TFT(T3)의 게이트전극은 제2 스캔라인(22)에 접속된다.
- [0027] 제4 TFT(T4)는 발광제어펄스(EM)에 응답하여 제4 및 제5 기간(t5, t6) 동안 구동 TFT(DTFT) 및 제3 TFT(T3)와, 유기발광다이오드(OLED) 사이의 전류패스를 차단하고 제3 스캔라인(23)의 전압이 로우논리전압을 유지하는 나머지 기간(t1~t4, t7~t9) 동안 턴-온되어 구동 TFT(DTFT) 및 제3 TFT(T3)와, 유기발광다이오드소자(OLED) 사이의 전류패스를 형성한다. 제4 TFT(T4)의 드레인전극은 유기발광다이오드소자(OLED)의 애노드전극에 접속되고, 그 소스전극은 구동 TFT(DTFT) 및 제3 TFT(T3)의 드레인전극들에 접속된다. 제4 TFT(T4)의 게이트전극은 제3 스캔라인(23)에 접속된다.
- [0028] 제5 TFT(T5)는 제1 스캔펄스(SCAN)에 응답하여 제1 내지 제8 기간(t1~t8) 동안 턴-온되어 제3 노드(N3)와 레귤레이터(11) 사이에 전류패스를 형성시킨다. 제1 스캔펄스(SCAN)의 펄스폭은 제2 스캔펄스(SRO)의 펄스폭보다 넓다. 제1 스캔펄스(SCAN)의 라이징 타임은 제2 스캔펄스(SRO)의 라이징 타임보다 빠르고, 제1 스캔펄스(SCA

N)의 풀링 타임은 제2 스캔펄스(SRO)의 풀링 타임보다 늦다. 제5 TFT(T5)의 드레인전극은 제3 노드(N3)에 접속되고, 그 소스전극은 레귤레이터(11)에 접속된다. 제5 TFT(T5)의 게이트전극은 제1 스캔라인(21)에 접속된다.

- [0029] 구동 TFT(DTFT)는 고전위 전원전압원(VDD)으로부터의 전류를 유기발광다이오드소자(OLED)에 공급하고, 그 전류를 게이트-소스간 전압으로 제어한다. 구동 TFT(DTFT)의 드레인전극은 제3 TFT(T3)의 드레인전극과 제4 TFT(T4)의 소스전극에 접속되고, 그 소스전극은 고전위 전원전압원(VDD)에 접속된다. 구동 TFT(DTFT)의 게이트전극은 제2 노드(N2)에 접속된다.
- [0030] 스토리지 커패시터(Cstg)는 제1 노드(N1)와 제2 노드(N2) 사이에 접속되어 구동 TFT(DTFT)의 게이트전압을 유지한다.
- [0031] 유기발광다이오드(OLED)의 애노드전극과 캐소드전극 사이에는 다층의 유기 화합물층이 형성된다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)을 포함한다. 유기발광다이오드(OLED)는 구동 TFT(DTFT)의 제어 하에 공급되는 전류에 따라 제9 기간(t9)에 발광한다. 유기발광다이오드(OLED)의 애노드전극은 제3 노드(N3)에 접속되고, 그 캐소드전극은 저전위 전압원 또는 기저전압원(GND)에 접속된다.
- [0032] 발광셀의 동작을 도 2 내지 도 11을 결부하여 단계적으로 설명하면 다음과 같다.
- [0033] 제1 기간(t1) 동안, 제1 및 제3 TFT(T1, T3)는 제2 스캔라인들(22)의 전압이 하이 논리 전압을 유지하므로 오프 상태를 유지한다. 제2 및 제4 TFT(T2, T4)는 제3 스캔라인들(23)의 전압이 로우 논리 전압을 유지하므로 온 상태를 유지한다. 제5 TFT(T5)는 제1 스캔라인들(21)에 공급되는 제1 스캔펄스(SCAN)에 응답하여 턴-온되어 오프 상태에서 온 상태로 변한다. 이 제1 기간(t1) 동안, 제1 노드(N1)는 제2 TFT(T2)를 통해 공급되는 기준 전압(Vref)으로 충전되고, 제2 노드(N2)에는 $VDD-V_{th}-(V_{data}-V_{ref})$ 의 전압이 충전된다. 제1 기간(t1) 동안, 제3 노드(N3)에는 $VDD-V_{th}-V_{th}(of T4)$ 의 전압이 충전된다. 여기서, 'Vth'는 구동 TFT(DTFT)의 문턱전압이며, 'Vth(of T4)'는 제4 TFT(T4)의 문턱전압이다. 제1 기간(t1) 내에서, 제5 TFT(T5)가 오프 상태일 때 구동 TFT(DTFT)의 소스-드레인 전류(Isd)는 제4 TFT(T4)를 통해 유기발광다이오드(OLED)로 흘러 유기발광다이오드(OLED)를 턴-온시킨다.
- [0034] 제2 기간(t2) 동안, 제1 및 제3 TFT(T1, T3)는 제2 스캔라인들(22)의 전압이 하이 논리 전압을 유지하므로 오프 상태를 유지한다. 제2 및 제4 TFT(T2, T4)는 제3 스캔라인들(23)의 전압이 로우 논리 전압을 유지하므로 온 상태를 유지한다. 제5 TFT(T5)는 로우 논리전압의 제1 스캔펄스(SCAN)에 의해 온 상태를 유지한다. 제2 기간(t2) 동안, 제1 노드(N1)는 기준 전압(Vref)을 유지하고, 제2 노드(N2)는 $VDD-V_{th}-(V_{data}-V_{ref})$ 의 전압을 유지한다. 제2 기간(t2) 동안, 제3 노드(N3)에는 유기발광다이오드(OLED)의 전압(Voled)이 충전된다. 제5 TFT(T5)가 온 상태일 때 구동 TFT(DTFT)의 소스-드레인 전류(Isd)는 제4 TFT(T4), 제5 TFT(T5), 및 제2 TFT(T2)를 경유하여 제1 노드(N1)로 흐르고 유기발광다이오드(OLED)는 턴-오프된다.
- [0035] 제3 기간(t3) 동안, 제2 스캔라인(22)에 로우 논리 전압의 제2 스캔펄스(SRO)가 공급된다. 제1 및 제3 TFT(T1, T3)는 제2 스캔라인들(22)의 전압이 하이 논리 전압으로부터 로우 논리전압으로 변하므로 턴-온되어 오프 상태에서 온 상태로 변한다. 제2 및 제4 TFT(T2, T4)는 제3 스캔라인들(23)의 전압이 로우 논리 전압을 유지하므로 온 상태를 유지한다. 제5 TFT(T5)는 제1 스캔라인(21)의 전압이 로우 논리 전압을 유지하므로 온 상태를 유지한다. 제3 기간(t3) 동안, 제1 노드(N1)는 기준 전압(Vref)을 유지하고, 제2 노드(N2)는 $VDD-V_{th}-(V_{data}-V_{ref})$ 의 전압을 유지한다. 제3 기간(t3) 동안, 제3 노드(N3)의 전압은 유기발광다이오드(OLED)의 전압(Voled)을 유지한다. 제5 TFT(T5)가 온 상태일 때 구동 TFT(DTFT)의 소스-드레인 전류(Isd)는 제4 TFT(T4), 제5 TFT(T5), 및 제2 TFT(T2)를 경유하여 제1 노드(N1)로 흐르고 유기발광다이오드(OLED)는 턴-오프된다.
- [0036] 제4 기간(t4) 동안, 제3 스캔라인(23)에 하이 논리 전압의 발광제어펄스(EM)가 공급된다. 제1 및 제3 TFT(T1, T3)는 제2 스캔라인들(22)의 전압이 로우 논리전압을 유지하므로 온 상태를 유지한다. 제2 및 제4 TFT(T2, T4)는 제3 스캔라인들(23)의 전압이 로우 논리 전압으로부터 하이 논리 전압으로 변하여 턴-오프되어 온 상태에서 오프 상태로 변한다. 제5 TFT(T5)는 제1 스캔라인(21)의 전압이 로우 논리 전압을 유지하므로 온 상태를 유지한다. 제4 기간(t4) 동안, 제1 노드(N1)의 전압은 기준 전압(Vref)을 유지하고, 제2 노드(N2)의 전압은 $VDD-V_{th}$ 로 변한다. 제3 TFT(T3)가 턴-온되면, 구동 TFT(DTFT)는 게이트전극과 드레인단자가 단락(short)되어 다이오드(diode)로 동작한다. 제4 기간(t4) 동안, 제3 노드(N3)의 전압은 유기발광다이오드(OLED)의 전압(Voled)을

유지한다. 제5 TFT(T5)가 온 상태일 때 구동 TFT(DTFT)의 소스-드레인 전류(Isd)는 제4 TFT(T4)와 제5 TFT(T5)를 경유하여 레귤레이터(11) 쪽으로 흘러 유기발광다이오드(OLED)는 턴-오프된다. 제4 기간(t4) 동안, 데이터전압이 Data = Vref(Black 제조) 일 때, 레귤레이터(11)로 역류하는 싱크 전류는 최대가 된다.

[0037] 제5 기간(t5) 동안, 제1, 제3 및 제5 TFT(T1, T3, T5)는 온 상태를 유지한다. 제2 및 제4 TFT(T2, T4)는 오프 상태를 유지한다. 제5 기간(t5) 동안, 제1 노드(N1)는 데이터 전압(Vdata)을 충전하고, 제2 노드(N2)의 전압은 VDD-Vth-(Vdata-Vref)로 변한다. 이 때, 스토리지 커패시터(Cstg)의 전압은 전하량 보존의 법칙에 따라 충전량이 일정하다. 제5 기간(t5) 동안, 제3 노드(N3)의 전압은 유기발광다이오드(OLED)의 전압(Voled)을 유지한다. 제5 TFT(T5)가 온 상태일 때, 구동 TFT(DTFT)의 소스-드레인 전류(Isd)는 제3 TFT(T3)를 경유하여 제2 노드(N2) 쪽으로 흘러 유기발광다이오드(OLED)는 턴-오프된다.

[0038] 제6 기간(t6) 동안, 제1, 제3 및 제5 TFT(T1, T3, T5)는 온 상태를 유지한다. 제2 및 제4 TFT(T2, T4)는 제3 스캔라인(23)의 전압이 하이 논리 전압으로부터 로우 논리전압으로 변하므로 턴-온되어 오프 상태에서부터 온 상태로 변한다. 제6 기간(t6) 동안, 제1 노드(N1)의 전압은 데이터 전압(Vdata)을 유지하고, 제2 노드(N2)의 전압은 VDD-Vth-(Vdata-Vref)을 유지한다. 제6 기간(t6) 동안, 제3 노드(N3)의 전압은 유기발광다이오드(OLED)의 전압(Voled)을 유지한다. 제5 TFT(T5)가 온 상태일 때, 구동 TFT(DTFT)의 소스-드레인 전류(Isd)는 제3 TFT(T3)를 경유하여 제2 노드(N2) 쪽으로 흘러 유기발광다이오드(OLED)는 턴-오프된다.

[0039] 제7 기간(t7) 동안, 제1 및 제3 TFT(T1, T3)는 제2 스캔라인의 전압이 로우 논리 전압으로부터 하이 논리전압으로 변하므로 턴-오프되어 온 상태에서부터 오프 상태로 변한다. 제2, 제4 및 제5 TFT(T2, T4, T5)는 온 상태를 유지한다. 여기서, 제2 및 제4 TFT(T2, T4)의 턴-온시점에서 제1 및 제3 TFT(T1, T3)는 턴-오프된다. 제7 기간(t7) 동안, 제1 노드(N1)의 전압은 데이터 전압(Vdata)으로부터 기준 전압(Vref)으로 변하고, 제2 노드(N2)의 전압은 VDD-Vth-(Vdata-Vref)을 유지한다. 제7 기간(t7) 동안, 제3 노드(N3)의 전압은 유기발광다이오드(OLED)의 전압(Voled)을 유지한다. 제5 TFT(T5)가 온 상태일 때, 구동 TFT(DTFT)의 소스-드레인 전류(Isd)는 제4 TFT(T4), 제5 TFT(T5) 및 제2 TFT(T2)를 경유하여 제1 노드(N1) 쪽으로 흘러 유기발광다이오드(OLED)는 턴-오프된다.

[0040] 제8 기간(t8) 동안, 제1 및 제3 TFT(T1, T3)는 오프 상태를 유지한다. 제2 및 제4 TFT(T2, T4)는 온 상태를 유지한다. 제5 TFT(T5)는 제8 기간(t8) 동안 제1 스캔라인(21)의 전압이 로우 논리 전압으로부터 하이 논리 전압으로 변하므로 턴-오프되어 오프 상태에서부터 온 상태로 변한다. 제8 기간(t8) 동안, 제1 노드(N1)의 전압은 기준 전압(Vref)을 유지하고, 제2 노드(N2)의 전압은 VDD-Vth-(Vdata-Vref)을 유지한다. 제8 기간(t8) 동안, 제3 노드(N3)의 전압은 유기발광다이오드(OLED)의 전압(Voled)을 유지한다. 제5 TFT(T5)가 온 상태일 때, 구동 TFT(DTFT)의 소스-드레인 전류(Isd)는 제4 TFT(T4), 제5 TFT(T5) 및 제2 TFT(T2)를 경유하여 제1 노드(N1) 쪽으로 흘러 유기발광다이오드(OLED)는 턴-오프된다.

[0041] 제9 기간(t9) 동안, 제1, 제3 및 제5 TFT(T1, T3, T5)는 오프 상태를 유지한다. 제2 및 제4 TFT(T2, T4)는 온 상태를 유지한다. 제9 기간(t9) 동안, 제1 노드(N1)의 전압은 기준 전압(Vref)을 유지하고, 제2 노드(N2)의 전압은 VDD-Vth-(Vdata-Vref)을 유지한다. 제9 기간(t9) 동안, 제3 노드(N3)의 전압은 유기발광다이오드(OLED)의 전압(Voled)을 유지한다. 제5 TFT(T5)가 온 상태일 때, 구동 TFT(DTFT)의 소스-드레인 전류(Isd)는 제4 TFT(T4)를 경유하여 유기발광다이오드(OLED)로 흘러 유기발광다이오드(OLED)를 턴-온시킨다. 제9 기간(t9) 동안, 유기발광다이오드(OLED)에는 아래의 수식과 같이 구동 TFT(DTFT)의 문턱전압(Vth) 영향을 받지 않는 전류(I_{OLED})가 흐르게 된다.

수학식 1

$$\begin{aligned}
 I_{OLED} &= \frac{1}{2} \cdot k \cdot (V_{gs} - |V_{th}|)^2 && \Leftarrow V_{gs} = V_{data} + V_{th} = V_{ref} \text{ 대입} \\
 &= \frac{1}{2} \cdot k \cdot \frac{W}{L} (V_{data} - V_{ref})^2
 \end{aligned}$$

[0042]

[0043] 여기서, k는 구동 TFT(DTFT)의 이동도(μ) 및 기생용량(C_{ox})을 함수로 하는 상수값, 'L'은 구동 TFT(DTFT)의 채널길이, 'W'는 구동 TFT(DTFT)의 채널폭을 각각 의미한다.

- [0044] 도 12는 발광셀의 제2 실시예를 상세히 보여 주는 회로도이다. 도 13은 도 12에 도시된 발광셀들의 구동 신호 파형을 보여 주는 파형도이다.
- [0045] 도 12 및 도 13을 참조하면, 발광셀들은 제1 내지 제5 TFT(T11 내지 T15), 구동 TFT(DTFT), 스토리지 커패시터(Cstg), 및 발광다이오드(OLED)를 구비한다. 제1 내지 제5 TFT들(T11 내지 T15), 및 구동 TFT(DTFT)는 p 타입 MOSFET로 구현된다.
- [0046] 제1 TFT(T11)는 제2 스캔펄스(SRO)에 응답하여 데이터전압(DATA)을 제1 노드(N1)에 공급하는 스위치 TFT이다. 제1 TFT(T11)는 제2 스캔펄스(SRO)가 인가되는 제3 및 제4 기간(t13~t14) 동안 턴-온되어 데이터라인(20)과 제1 노드(N1) 사이에 전류패스를 형성한다. 제1 TFT(T11)의 드레인전극은 제1 노드(N1)에 접속되고, 그 소스전극은 데이터라인(20)에 접속된다. 제1 TFT(T11)의 게이트전극은 제2 스캔라인(22)에 접속된다.
- [0047] 제2 TFT(T12)는 발광제어펄스(EM)에 응답하여 제4 기간(t14) 동안 제1 노드(N1)와 레귤레이터(11) 사이의 전류패스를 차단하고 제3 스캔라인(23)의 전압이 로우논리전압을 유지하는 나머지 기간(t11~t3, t15) 동안 턴-온되어 레귤레이터(11)로부터의 기준전압(Vref)을 제1 노드(N1)에 공급한다. 제2 TFT(T12)의 소스전극에는 기준전압(Vref)이 공급되고, 그 드레인전극은 제1 노드(N1)에 접속된다. 제2 TFT(T12)의 게이트전극은 제3 스캔라인(23)에 접속된다.
- [0048] 제3 TFT(T13)는 제2 스캔펄스(SRO)에 응답하여 제3 및 제4 기간(t13~t14) 동안 제2 노드(N2)의 전압을 제4 TFT(T14)의 소스전극에 공급한다. 제3 TFT(T13)의 소스전극은 제2 노드(N2)에 접속되고, 그 드레인전극은 제4 TFT(T14)의 소스전극 및 구동 TFT(DTFT)의 드레인전극에 접속된다. 제3 TFT(T13)의 게이트전극은 제2 스캔라인(22)에 접속된다.
- [0049] 제4 TFT(T14)는 발광제어펄스(EM)에 응답하여 제4 기간(t14) 동안 구동 TFT(DTFT) 및 제3 TFT(T13)와, 유기발광다이오드(OLED) 사이의 전류패스를 차단하고 제3 스캔라인(23)의 전압이 로우논리전압을 유지하는 나머지 기간(t11~t13, t15) 동안 턴-온되어 구동 TFT(DTFT) 및 제3 TFT(T13)와, 유기발광다이오드소자(OLED) 사이의 전류패스를 형성한다. 제4 TFT(T14)의 드레인전극은 유기발광다이오드소자(OLED)의 애노드전극에 접속되고, 그 소스전극은 구동 TFT(DTFT) 및 제3 TFT(T13)의 드레인전극들에 접속된다. 제4 TFT(T14)의 게이트전극은 제3 스캔라인(23)에 접속된다.
- [0050] 제5 TFT(T15)는 제1 스캔펄스(SCAN)에 응답하여 제2 내지 제4 기간(t12~t14) 동안 턴-온되어 제3 노드(N3)와 레귤레이터(11) 사이에 전류패스를 형성시킨다. 제1 스캔펄스(SCAN)의 펄스폭은 제2 스캔펄스(SRO)의 펄스폭보다 넓다. 제1 스캔펄스(SCAN)의 라이징 타임은 제2 스캔펄스(SRO)의 라이징 타임보다 빠르고, 제1 스캔펄스(SCAN)의 폴링 타임은 제2 스캔펄스(SRO)의 폴링 타임과 동일하다. 제5 TFT(T15)의 드레인전극은 제3 노드(N3)에 접속되고, 그 소스전극은 레귤레이터(11)에 접속된다. 제5 TFT(T15)의 게이트전극은 제1 스캔라인(21)에 접속된다.
- [0051] 구동 TFT(DTFT)는 고전위 전원전압원(VDD)으로부터의 전류를 유기발광다이오드소자(OLED)에 공급하고, 그 전류를 게이트-소스간 전압으로 제어한다. 구동 TFT(DTFT)의 드레인전극은 제3 TFT(T13)의 드레인전극과 제4 TFT(T14)의 소스전극에 접속되고, 그 소스전극은 고전위 전원전압원(VDD)에 접속된다. 구동 TFT(DTFT)의 게이트전극은 제2 노드(N2)에 접속된다.
- [0052] 스토리지 커패시터(Cstg)는 제1 노드(N1)와 제2 노드(N2) 사이에 접속되어 구동 TFT(DTFT)의 게이트전압을 유지한다.
- [0053] 유기발광다이오드(OLED)의 애노드전극과 캐소드전극 사이에는 다층의 유기 화합물층이 형성된다. 유기 화합물층은 정공주입층(HIL), 정공수송층(HTL), 발광층(EML), 전자수송층(ETL) 및 전자주입층(EIL)을 포함한다. 유기발광다이오드(OLED)는 구동 TFT(DTFT)의 제어 하에 공급되는 전류에 따라 제5 기간(t15)에 발광한다. 유기발광다이오드(OLED)의 애노드전극은 제3 노드(N3)에 접속되고, 그 캐소드전극은 저전위 전압원 또는 기저전압원(GND)에 접속된다.
- [0054] 도 12와 같은 발광셀에서 제1 내지 제3 스캔라인들(21~23)의 전압이 로우 논리 전압을 유지하는 제3 기간(t13) 동안 도 12의 화살표 같이 레귤레이터(11)에 싱크 전류가 유입될 수 있다.
- [0055] 도 14는 본 발명의 제1 실시예에 따른 레귤레이터를 보여 주는 회로도이다. 도 15는 도 14에 도시된 레귤레이터의 출력단을 상세히 보여 주는 회로도이다.
- [0056] 도 14를 참조하면, 본 발명의 제1 실시예에 따른 레귤레이터(11)는 기준전압 발생부(131), 비교기(132),

TFT(T134), 분압 저항회로(R1, R2) 및 버퍼(133)를 구비한다.

[0057] 기준전압 발생부(131)는 저항(R)과 제너 다이오드(Dz)를 포함하여 기준 전압(Vr)을 출력한다. 비교기(132)는 기준 전압(Vr)과 출력단으로부터 피드백된 전압을 비교하여 피드백 전압이 기준전압 미만일 때 TFT(T134)를 턴-온시켜 레귤레이터(11)의 출력단자를 통해 출력되는 기준 전압(Vref)을 일정하게 유지시킨다. TFT(T134)는 비교기(132)의 제어 하에 턴-온/오프되어 입력 전압(Vin)과 분압 저항회로(R1, R2) 사이의 전류패스를 절환한다. TFT(T134)의 드레인전극에는 입력 전압(Vin)이 공급된다. TFT(T134)의 소스전극은 분압 저항회로(R1, R2)의 제1 저항(R1)에 접속되고, 그 게이트 전극은 비교기(132)의 출력단자에 접속된다. 도 14에서, 'Dp'는 TFT(T134)의 기생 다이오드를 나타낸다. 분압 저항회로(R1, R2)는 직렬로 접속된 제1 및 제2 저항(R1, R2)을 포함하고 그 저항들 사이의 노드를 통해 피드백 전압을 비교기(132)의 반전 단자에 입력한다.

[0058] 이 레귤레이터(11)로부터 출력되는 기준 전압(Vref)은 제너 다이오드 전압(Vz)에 의존하며, 분압 저항회로(R1, R2)는 항상 일정하므로 제너 다이오드 전압(Vz)이 변하지 않으면 일정한 피드백 전압(Vf)을 출력한다.

[0059] 버퍼(133)는 연산 증폭기(Operation Amplifier, OP.AMP.)를 이용하여 TFT(T134)를 통해 입력되는 기준 전압(Vref)을 레귤레이터(11)의 출력 단자에 손실 없이 전송한다. 이 버퍼(133)는 발광셀들로부터 유입되는 싱크 전류(Isk)를 기저전압원(GND)으로 방전시켜 싱크 전류(Isk)로 인하여 입력 전압(Vin)이 흔들려 초래되는 기준 전압(Vref)의 변동을 방지한다. 버퍼(133)의 출력단은 도 15와 같이 n 타입 TFT(T141)와 p 타입 TFT(T142)가 인버터 푸쉬풀 형태로 접속된다. 발광셀들로부터 레귤레이터(11)로 역류하는 싱크 전류(Isk)는 p 타입 TFT(T142)의 소스-드레인을 통해 기저전압원(GND)으로 방전된다.

[0060] 도 16은 본 발명의 제2 실시예에 따른 레귤레이터를 보여 주는 회로도이다.

[0061] 도 16을 참조하면, 본 발명의 제2 실시예에 따른 레귤레이터(11)는 기준전압 발생부(131), 비교기(132), TFT(T134), 분압 저항회로(R1, R2), 싱크 제어부(141), 및 TFT(142)를 구비한다. 기준전압 발생부(131), 비교기(132), TFT(T134), 및 분압 저항회로(R1, R2)은 전술한 실시예와 실질적으로 동일하므로 그에 대한 상세한 설명을 생략하기로 한다.

[0062] 싱크 제어부(141)와 TFT(142)는 방전셀들로부터 역류하는 싱크 전류(Isk)가 입력 전압에 영향을 주지 않도록 싱크 전류(Isk)를 기저 전압원(GND)으로 방전시키는 역할을 한다. 레귤레이터(11)로 싱크 전류(Isk)가 유입되면, 제2 저항(R2)에서 감지(sensing)되는 피드백 전압이 상승된다. 싱크 제어부(141)는 제2 저항(R2)에서 감지되는 피드백 전압(Vf)이 기준 전압(Vr) 이상으로 상승할 때 TFT(T142)를 턴-온시켜 싱크 전류(Isk)를 기저 전압원(GND)으로 방전시킨다. 싱크 제어부(141)는 피드백 전압(Vf)이 상승하지 않고 일정하게 유지되면 TFT(142)를 턴-오프시킨다. TFT(T142)는 p 타입 MOSTFT로 구현될 수 있다. TFT(T142)의 소스 전극은 레귤레이터(11)의 출력단자에 접속되고, 그 드레인단자는 기저전압원(GND)에 접속된다. 그리고 TFT(T142)의 게이트 전극은 싱크 제어부(141)의 출력단자에 접속된다.

[0063] 한편, 도 14 및 도 15의 회로에서 싱크 전류를 빠르게 방전시키는 회로들은 하나의 레귤레이터(11)에 함께 적용될 수 있다.

[0064] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위 내에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명은 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

[0065] 도 1은 본 발명의 실시예에 따른 유기발광다이오드 표시장치를 나타내는 블록도이다.

[0066] 도 2는 본 발명의 제1 실시예에 따른 발광셀에서 t1 기간 동안 전류 흐름을 보여 주는 회로도이다.

[0067] 도 3은 본 발명의 제1 실시예에 따른 발광셀에서 t2 기간 동안 전류 흐름을 보여 주는 회로도이다.

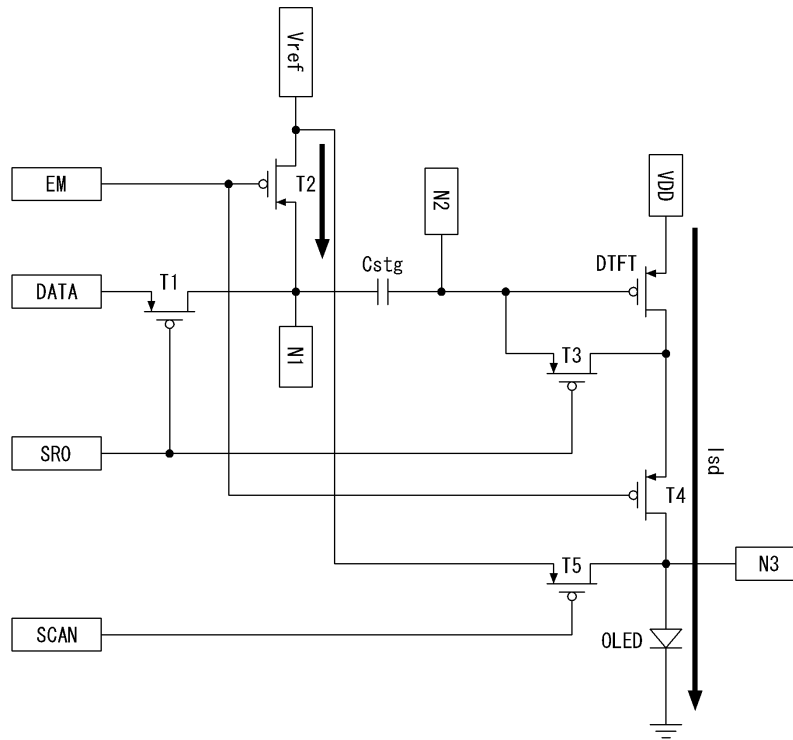
[0068] 도 4는 본 발명의 제1 실시예에 따른 발광셀에서 t3 기간 동안 전류 흐름을 보여 주는 회로도이다.

[0069] 도 5는 본 발명의 제1 실시예에 따른 발광셀에서 t4 기간 동안 전류 흐름을 보여 주는 회로도이다.

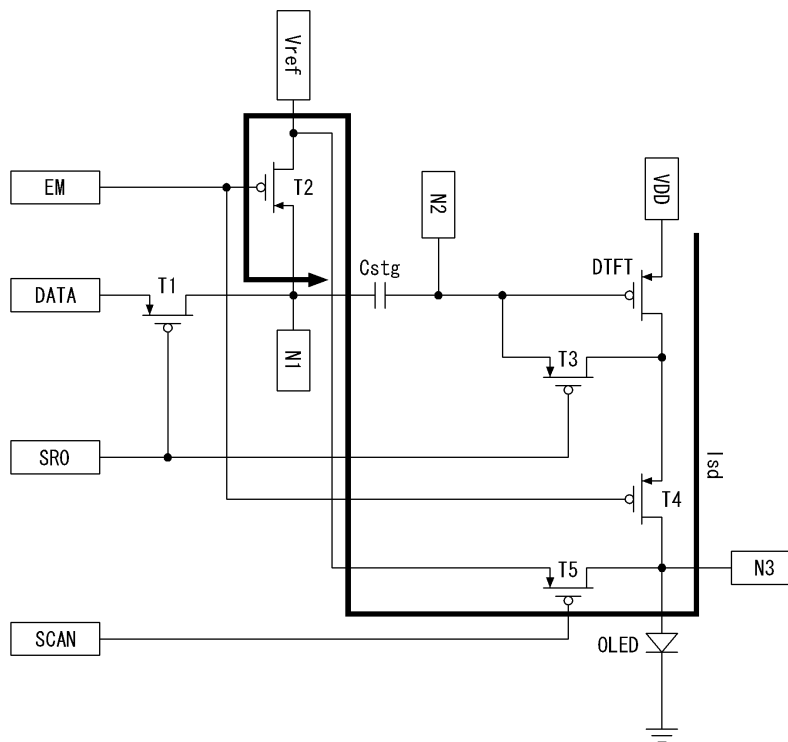
[0070] 도 6은 본 발명의 제1 실시예에 따른 발광셀에서 t5 기간 동안 전류 흐름을 보여 주는 회로도이다.

[0071] 도 7은 본 발명의 제1 실시예에 따른 발광셀에서 t6 기간 동안 전류 흐름을 보여 주는 회로도이다.

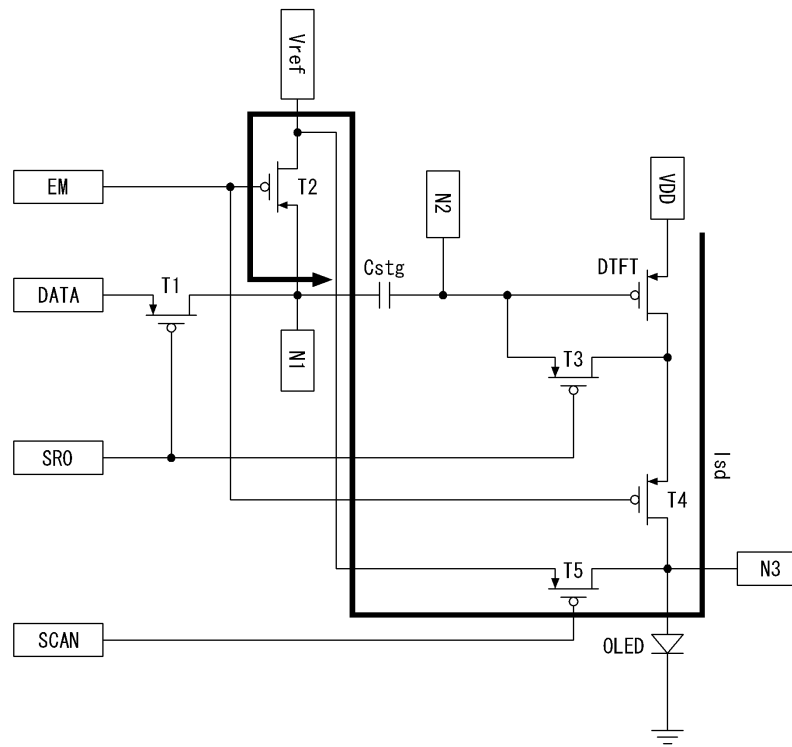
도면2



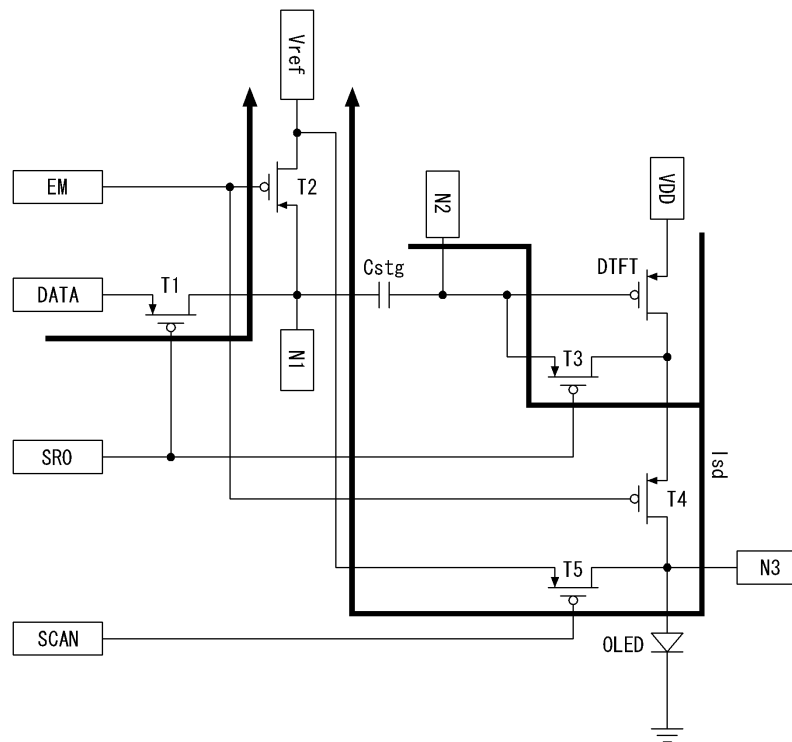
도면3



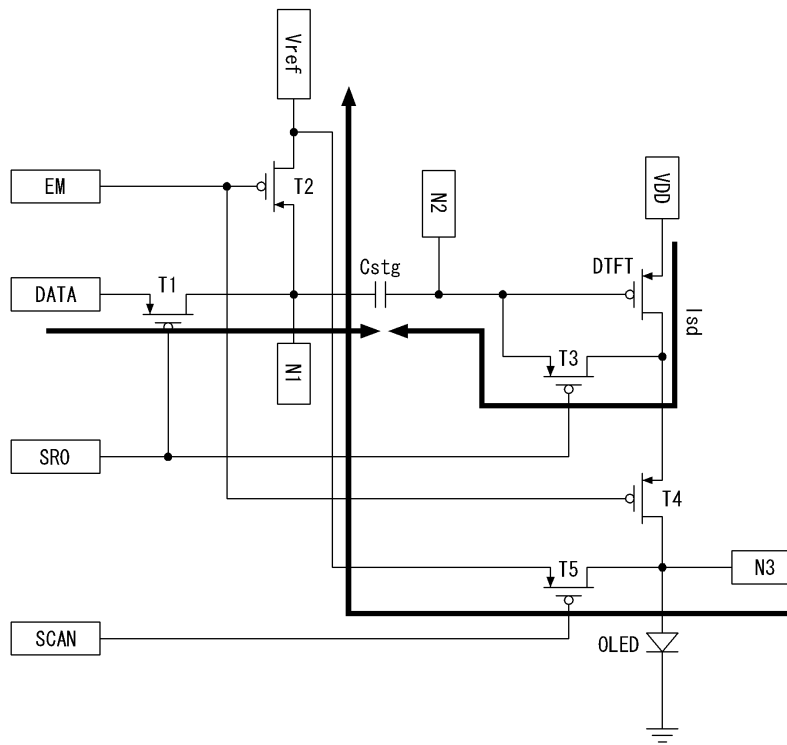
도면4



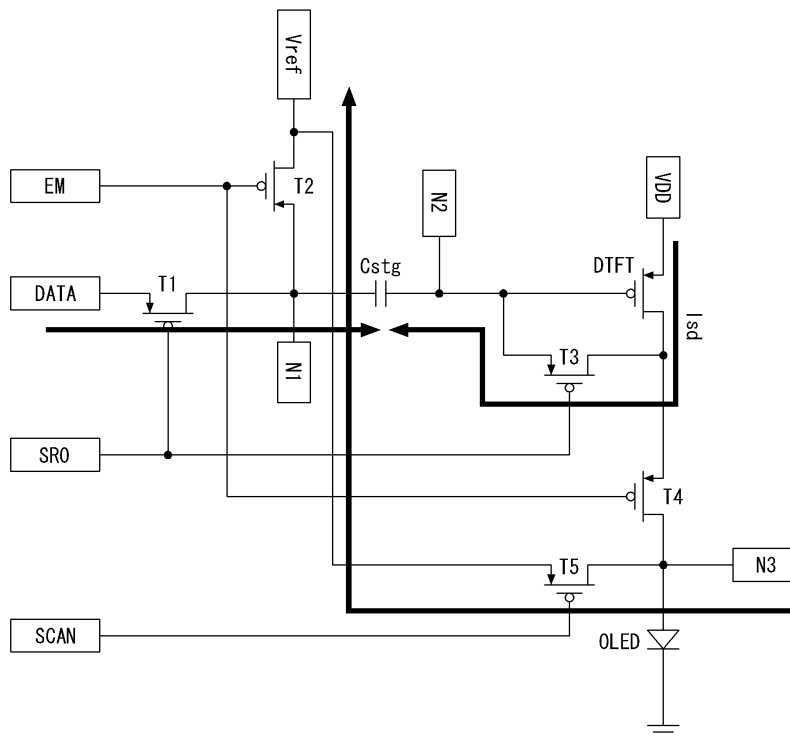
도면5



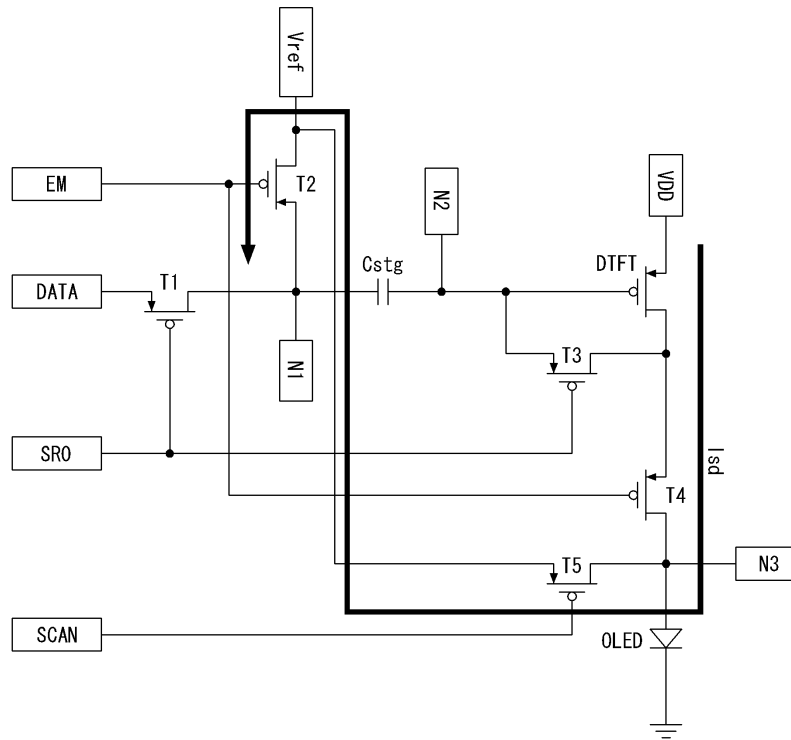
도면6



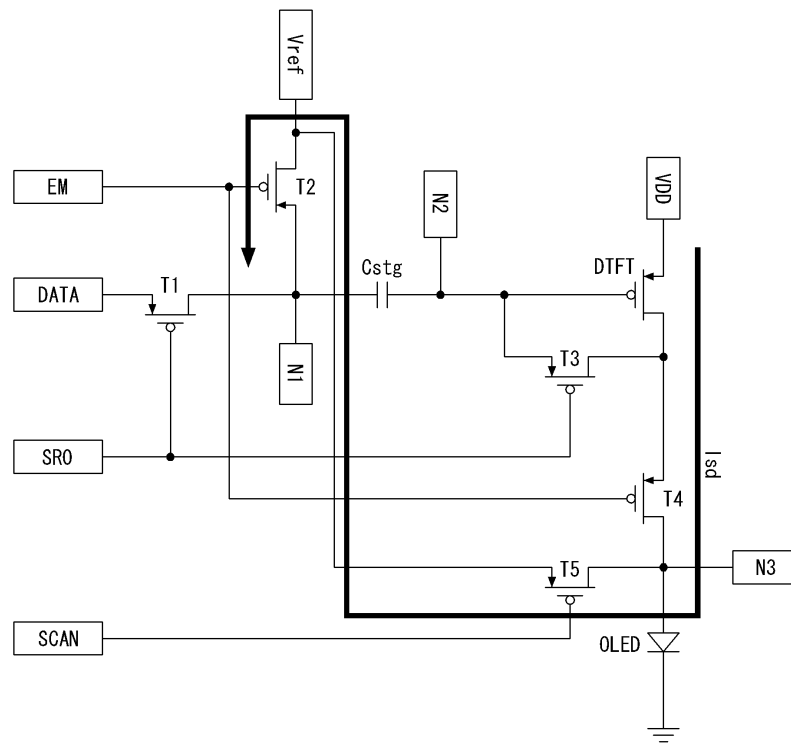
도면7



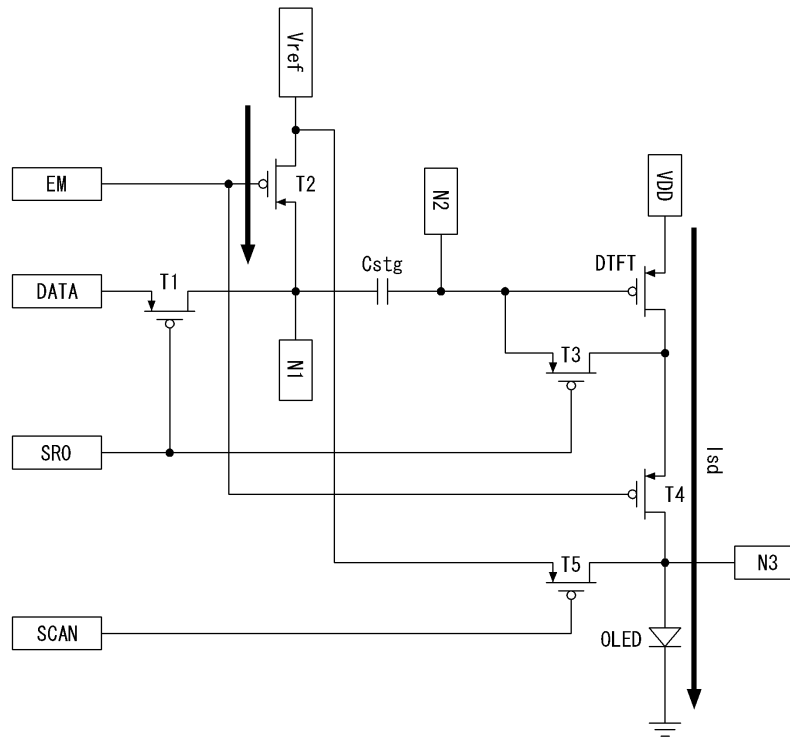
도면8



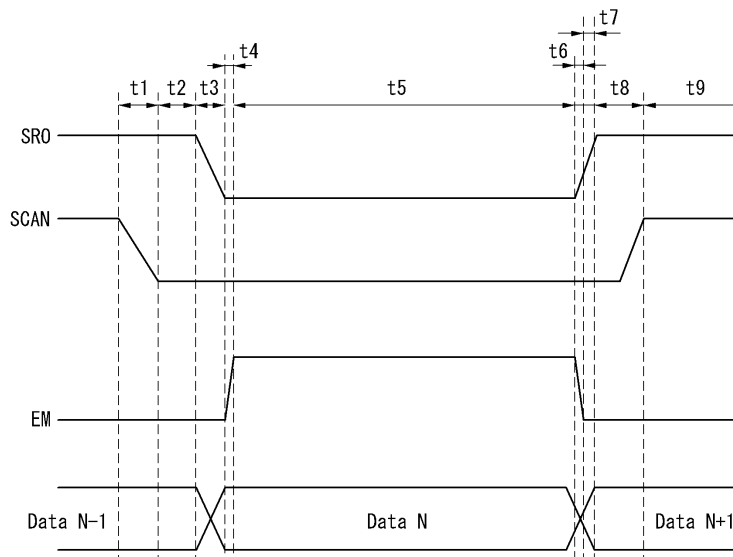
도면9



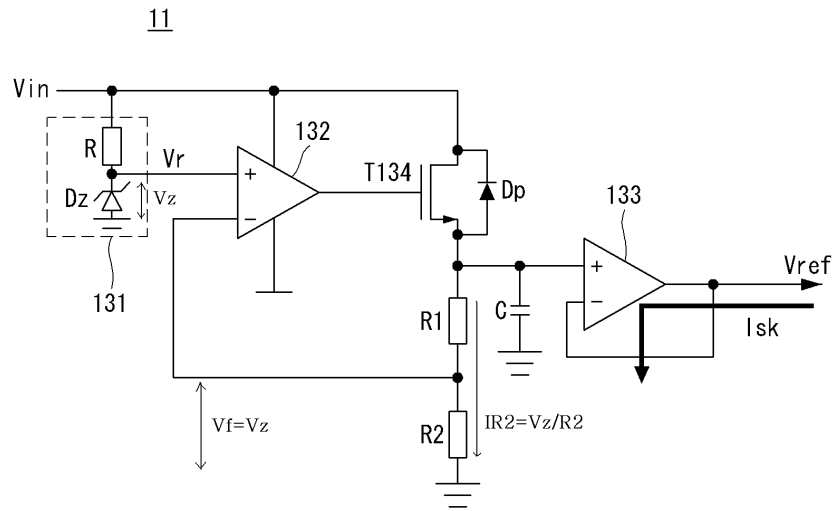
도면10



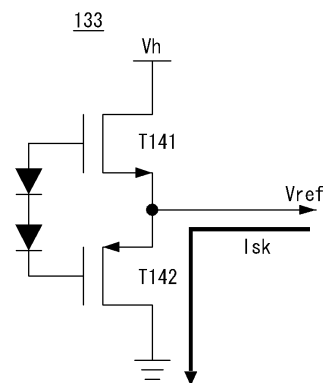
도면11



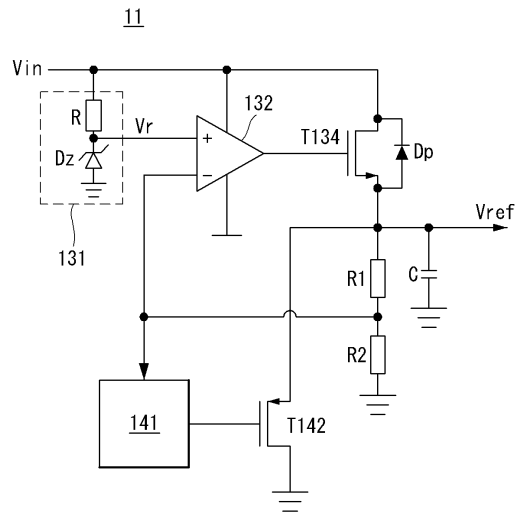
도면14



도면15



도면16



专利名称(译)	调节器和使用其的有机发光二极管显示装置		
公开(公告)号	KR1020110030886A	公开(公告)日	2011-03-24
申请号	KR1020090088538	申请日	2009-09-18
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE HYUN JAE 이현재 JEON CHANG HOON 전창훈 KIM JIN HYOUNG 김진형 SON JAE SUNG 손재성		
发明人	이현재 전창훈 김진형 손재성		
IPC分类号	G09G3/30 G09G3/20		
CPC分类号	G09G3/20 G09G3/3233 G05F1/56 G09G2330/02 G09G2310/061 G09G2330/028 G09G2300/0819 G09G3/3291		
其他公开文献	KR101361877B1		
外部链接	Espacenet		

摘要(译)

用途：提供调节器和使用该调节器的有机发光二极管显示装置，以通过稳定的参考电压补偿阈值电压来提高显示质量。组成：在调节器和使用它的有机发光二极管显示设备中，参考电压发生器（131）从输入电压产生参考电压。分压电阻器反馈输出端子的电压。比较器（132）将参考电压与分压电阻器的输出进行比较。晶体管器件（T134）根据比较器的输出导通/截止。晶体管器件切换提供给输出端的输入电压。吸收电流截取电路（133）将吸收电流放电到基极电压源。吸电流流入输出端。

