



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0047922
(43) 공개일자 2008년05월30일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)

G09G 3/28 (2006.01) G09G 3/20 (2006.01)

(21) 출원번호 10-2006-0117952

(22) 출원일자 2006년11월27일

심사청구일자 없음

(71) 출원인

엘지전자 주식회사

서울특별시 영등포구 여의도동 20번지

(72) 발명자

양광수

서울특별시 서초구 양재동 374-2 9동 2반 유토피아빌라 304호

(74) 대리인

진천용, 정중옥, 조현동

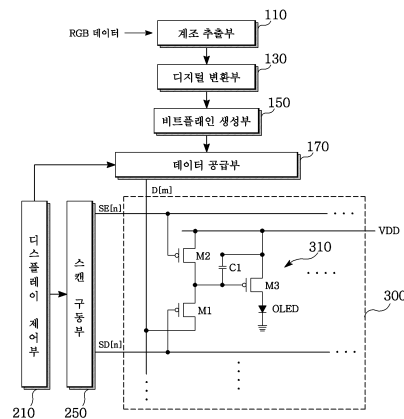
전체 청구항 수 : 총 14 항

(54) OLED 패널의 디지털 구동 장치 및 그 방법

(57) 요약

본 발명은 유기발광소자의 디스플레이 시간을 조절하여 계조를 표현하는 OLED 패널의 디지털 구동 장치 및 그 방법에 관한 것이다. 이를 위하여 본 발명은 단위 프레임에서 각 셀에 대한 RGB 데이터를 제공받아 RGB 데이터의 계조를 추출하는 계조추출부와, 상기 계조추출부를 통해 추출한 계조성분을 미리 설정된 일정 비트수의 디지털데이터로 변환하는 디지털변환부와, 상기 일정 비트수의 디지털데이터에서 동일 자리수의 비트에 해당하는 디지털데이터끼리 모아 복수의 비트플레인(Bit-Plane Image)을 생성하는 비트플레인생성부와, 상기 비트플레인생성부에서 생성된 비트플레인에 대한 각 셀의 데이터를 OLED 패널의 데이터라인으로 순차 공급하는 데이터공급부와, 상기 데이터공급부에 디스플레이 할 라인과 타이밍에 대한 제어정보를 생성하여 전달함과 아울러 OLED 패널의 디스플레이 또는 이레이즈 할 비트플레인의 각 셀을 선택하기 위한 어드레스 제어신호를 생성하는 디스플레이제어부, 및 상기 디스플레이제어부로부터 디스플레이 또는 이레이즈 라인 선택을 위한 어드레스 제어신호를 각각 제공받아 OLED 패널의 특정 셀을 선택하여 디스플레이를 구동하는 스캔구동부를 포함한다.

대표도 - 도2



특허청구의 범위

청구항 1

단위 프레임에서 각 셀에 대한 RGB 데이터를 제공받아 RGB 데이터의 계조를 추출하는 계조추출부;

상기 계조추출부를 통해 추출한 계조성분을 미리 설정된 일정 비트수의 디지털데이터로 변환하는 디지털변환부;

상기 일정 비트수의 디지털데이터에서 동일 자리수의 비트에 해당하는 디지털데이터들끼리 모아 복수의 비트플레인(Bit-Plane Image)을 생성하는 비트플레인생성부;

상기 비트플레인생성부에서 생성된 비트플레인에 대한 각 셀의 데이터를 OLED 패널의 데이터라인으로 순차 공급하는 데이터공급부;

상기 데이터공급부에 디스플레이 할 라인과 타이밍에 대한 제어정보를 생성하여 전달함과 아울러 OLED 패널의 디스플레이 또는 이레이즈 할 비트플레인의 각 셀을 선택하기 위한 어드레스 제어신호를 생성하는 디스플레이제어부; 및

상기 디스플레이제어부로부터 디스플레이 또는 이레이즈 라인 선택을 위한 어드레스 제어신호를 각각 제공받아 OLED 패널의 특정 셀을 선택하여 디스플레이를 구동하는 스캔구동부;를 포함하는 OLED 패널의 디지털 구동 장치.

청구항 2

청구항 1에 있어서,

상기 디스플레이제어부는, 단위 프레임을 구성하는 각 비트플레인에 대한 디스플레이 시간을 각기 다르게 제어하여 특정 셀에 대한 계조가 표현되도록 하는 것을 특징으로 하는 OLED 패널의 디지털 구동 장치.

청구항 3

청구항 1 또는 청구항 2에 있어서,

상기 디스플레이제어부는 단위 프레임을 구성하는 복수의 비트플레인에서 하위비트로 이루어진 비트플레인보다 상위비트로 이루어진 비트플레인의 디스플레이 시간을 더 길게 제어하는 것을 특징으로 하는 OLED 패널의 디지털 구동 장치.

청구항 4

청구항 3에 있어서,

상기 각 비트플레인의 디스플레이 시간은, 최하위 비트에 할당된 기본 디스플레이 시간에 2의 기수를 갖는 비트 자리수의 승수를 곱한 값으로 결정되는 것을 특징으로 하는 OLED 패널의 디지털 구동 장치.

청구항 5

청구항 1 또는 청구항 2에 있어서,

상기 OLED 패널의 셀은,

상기 스캔구동부의 디스플레이용 선택라인에 게이트가 연결되고, 데이터공급부의 데이터라인에 드레인이 연결되어, 스캔구동부에서 출력되는 선택신호에 따라 데이터라인을 통해 인가되는 데이터신호를 소스 측으로 전달하는 제 1트랜지스터; 상기 제 1트랜지스터의 소스와 외부 고전압원 사이에 전류통로가 연결되고 상기 스캔구동부의 이레이즈용 선택라인에 게이트가 연결되어 상기 스캔구동부의 이레이즈신호에 따라 외부 고전압원을 자신의 소스 측으로 전달하는 제 2트랜지스터; 상기 외부 고전압원과 유기발광소자 사이에 전류통로가 연결되어 상기 제 1 트랜지스터를 통해 인가되는 신호에 의해 스위칭되어 외부 고전압원으로부터 인가되는 전류를 유기발광소자로 공급하는 제 3트랜지스터; 및 상기 제 3트랜지스터의 게이트와 외부 고전압원 사이에 연결되어 인가된 전압을 일정시간 유지하기 위한 캐패시터;로 이루어진 것을 특징으로 하는 OLED 패널의 디지털 구동 장치.

청구항 6

청구항 5에 있어서,

상기 제 1 내지 제 3 트랜지스터는 PMOS형 트랜지스터인 것을 특징으로 하는 OLED 패널의 디지털 구동 장치.

청구항 7

청구항 1 또는 청구항 2에 있어서,

상기 비트플레인생성부는, 생성된 각 비트플레인의 디지털 영상데이터를 일시 저장하는 메모리를 더 포함하는 것을 특징으로 하는 OLED 패널의 디지털 구동 장치.

청구항 8

각 셀에 대한 RGB 영상데이터의 계조를 추출하는 제 1단계;

상기에서 추출된 각 셀의 계조를 미리 설정된 일정 비트수의 디지털데이터로 변환하는 제 2단계;

상기 각 셀의 일정 비트수의 디지털데이터에서 동일 자리수의 비트에 해당하는 디지털데이터들끼리 모아 서로 다른 복수의 비트플레인(Bit-Plane Image)을 생성하는 제 3단계; 및

상기에서 생성된 각 비트플레인의 디지털데이터에 따라 각 셀의 디스플레이를 순차적으로 제어하되, 복수의 비트플레인에 대한 디스플레이 시간을 다르게 제어하여 단위 프레임이 형성되도록 하는 제 4단계;를 포함하여 이루어진 OLED 패널의 디지털 구동 방법.

청구항 9

청구항 8에 있어서,

상기 제 4단계에서 비트플레인의 디스플레이 시간은, 각 비트플레인마다 미리 설정된 것을 특징으로 하는 OLED 패널의 디지털 구동 방법.

청구항 10

청구항 8 또는 청구항 9에 있어서,

상기 제 4단계에서 비트플레인의 디스플레이 시간은, 하위 비트플레인에서 상위 비트플레인으로 갈수록 증가되는 것을 특징으로 하는 OLED 패널의 디지털 구동 방법.

청구항 11

청구항 8 또는 청구항 9에 있어서,

상기 제 4단계에서 각 비트플레인의 디스플레이 시간은, 최하위 비트에 할당된 기본 디스플레이 시간에 2의 기수를 갖는 비트자리수의 승수를 곱한 값으로 결정되는 것을 특징으로 하는 OLED 패널의 디지털 구동 방법.

청구항 12

청구항 8 또는 청구항 9에 있어서,

상기 제 4단계에서 비트플레인을 디스플레이할 때, 설정된 디스플레이 시간이 모든 라인을 어드레스하는 시간보다 짧을 경우 비트플레인 간의 셀 데이터가 어드레스 구간에서 겹치지 않게 하기 위해 이레이즈 동작을 수행하는 것을 특징으로 하는 OLED 패널의 디지털 구동 방법.

청구항 13

청구항 8 또는 청구항 9에 있어서,

상기 제 3단계에서 복수의 비트플레인은 동일한 비트플레인끼리 메모리에 일시 저장되는 것을 특징으로 하는 OLED 패널의 디지털 구동 방법.

청구항 14

청구항 8 또는 청구항 9에 있어서,

상기 제 3단계에서 단위 프레임을 형성하는 비트플레인의 개수를 조절하여 계조레벨을 조정하는 것을 특징으로 하는 OLED 패널의 디지털 구동 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <15> 본 발명은 OLED(Organic Light Emitting Diode) 패널의 구동방법에 관한 것으로, 특히 기존과 같이 각 셀에 인가되는 전류 또는 전압의 세기를 조절하여 각 셀의 계조를 표현하는 것이 아니라 유기발광소자의 디스플레이 시간을 조절하여 계조를 표현하는 OLED 패널의 디지털 구동 장치 및 그 방법에 관한 것이다.
- <16> 일반적으로, 유기발광 디스플레이(OLED Display)는 형광성 유기화합물을 전기적으로 여기시켜 발광시키는 자발 광형 디스플레이로서, N x M개의 유기발광소자들을 전압구동 또는 전류구동하여 영상을 표현할 수 있도록 되어 있다.
- <17> 도 1은 종래기술에 의한 유기발광소자를 구동하기 위한 회로를 도시한 것으로서, 데이터구동부(1), 스캔구동부(5) 및 다수의 셀로 이루어진 OLED 패널(9)로 이루어져 있다.
- <18> 도 1에 도시된 바와 같이, 종방향으로 연장되는 복수의 데이터라인(Data[m])이 데이터구동부(1)에서 인출되고, 횡방향으로 연장되는 복수의 선택라인(Select[n]) 또는 리셋라인(Reset[n-1])이 스캔구동부(5)에서 인출된다. 그리고, 데이터라인과 선택라인이 교차되는 영역마다 유기발광소자(OLED)와 상기 유기발광소자를 구동하는 셀 회로가 배치되어 있다.
- <19> 데이터구동부(1)와 스캔구동부(5)는 OLED 패널(9)을 매트릭스 구동하도록 형성 배치된다. 상기 OLED 패널(9)에서 복수의 유기발광소자는 매트릭스 형태로 배열되며, 복수의 유기발광소자들 사이에는 복수의 데이터라인과 복수의 선택라인이 교차하여 배치될 수 있다. 도면에서는 N x M개의 셀 중 하나의 셀을 대표적으로 도시한 것이다.
- <20> 그리고, 셀 회로에서 제 1트랜지스터(M11)는 게이트에 선택라인(Select[n])이 연결되고 드레인에는 데이터라인(Data[m])이 연결되어 스캔구동부(5)에서 출력되는 선택신호에 따라 제 1트랜지스터(M11)가 선택되면 데이터라인을 통해 인가되는 데이터신호를 소스측으로 전달하는 스위칭 기능을 수행하게 된다.
- <21> 제 2트랜지스터(M12)는 드레인이 제 1트랜지스터(M11)의 소스와 연결되고 자신의 게이트와 소스측이 상호 연결되어 다이오드 기능을 수행하게 된다.
- <22> 상기 제 3트랜지스터(M13)는 게이트에 리셋신호(Reset)나 이전 라인의 선택신호(Select[n-1])가 연결되고, 드레인이 노드A와 연결되며 소스가 접지(GND)와 연결되어 리셋신호(Reset)나 이전 라인의 선택신호(Select[n-1])에 따라 노드A를 초기화하게 된다.
- <23> 캐패시터(C11)는 외부 고전압원(VDD)과 노드A 사이에 연결되어 노드A의 데이터신호 전압을 일정기간 유지하고, 제 4트랜지스터(M14)는 게이트가 노드A에 연결되어 데이터신호의 크기에 비례하는 전류를 외부 고전압원(VDD)으로부터 유기발광소자(OLED)로 흐르게 하여 유기발광소자(OLED)가 발광되도록 한다.
- <24> 이와 같이 구성된 기존의 OLED 패널은 전압 혹은 전류제어를 통한 아날로그구동 방식으로서, 화상의 계조(휘도)를 구현하기 위해서 각 셀에 대해 한 프레임의 빛의 세기에 해당하는 전압 혹은 전류를 인가하여 계조를 표현하게 된다. 즉, 아날로그구동 방식은 각 셀의 디스플레이 시간은 동일하고 각 셀의 스위칭 트랜지스터의 게이트로 인가되는 전압 혹은 전류의 세기를 제어하여 유기발광소자로 인가되는 전류량을 조절함에 따라 빛의 세기를 표현하게 되는 것이다.
- <25> 따라서, 종래의 아날로그구동 방식의 경우 각 유기발광소자로 인가되는 전류량을 조절하여 계조를 표현하기 때문에 트랜지스터의 특성에 상당히 민감하게 반응하여 계조를 정확하게 조절하기가 힘들었다. 즉, 데이터라인으로 인가되는 데이터는 계조를 표현하기 위하여 일정 범위에서 다단계의 값을 갖는 데, 셀을 구동하기 위한 구동 트랜지스터의 문턱전압의 불규칙성으로 인해 고계조를 얻기가 어려운 문제점이 있었다. 예를 들어, 3V로 픽셀을 구동할 경우에 8비트(256)계조를 표현하기 위해서는 12mV(3/256)로 대략 10mV 단위를 갖는 반면, 구동 트랜지스

터의 문턱전압의 변화는 100mV의 단위를 갖기 때문에 고계조를 표현하기가 어려운 문제점이 있게 되는 것이다.

- <26> 그리고, 이와 같은 문제점을 해결하기 위해서는 셀을 구동하기 위한 트랜지스터의 개수를 늘여 보다 정밀하게 제어하는 방법들이 필요로 하게 되는 데, 이러한 경우 셀을 구동하기 위한 트랜지스터의 개수가 많아 개구율이 나빠지게 되며, 또한 트랜지스터의 개수가 많아 외부의 빛에 의해 트랜지스터의 특성이 변하여 원하지 않는 발광 현상이 발생할 수도 있는 문제를 초래하게 된다.

발명이 이루고자 하는 기술적 과제

- <27> 본 발명의 목적은 단위 프레임에서 각 셀의 계조를 디지털데이터로 변환하여 복수의 비트플레인(Bit-Plane Image)으로 나누고 각 비트플레인의 디스플레이 시간을 조절함으로써, 고계조의 표현이 용이하고, OLED 패널의 구조가 간단하여 개구율을 높일 수 있는 OLED 패널의 디지털 구동 장치 및 그 방법을 제공하는 데 있다.

발명의 구성 및 작용

- <28> 상기 목적을 달성하기 위한 본 발명의 기술적 수단은, 단위 프레임에서 각 셀에 대한 RGB 데이터를 제공받아 RGB 데이터의 계조를 추출하는 계조추출부; 상기 계조추출부를 통해 추출한 계조성분을 미리 설정된 일정 비트수의 디지털데이터로 변환하는 디지털변환부; 상기 일정 비트수의 디지털데이터에서 동일 자리수의 비트에 해당하는 디지털데이터들끼리 모아 복수의 비트플레인(Bit-Plane Image)을 생성하는 비트플레인생성부; 상기 비트플레인생성부에서 생성된 비트플레인에 대한 각 셀의 데이터를 OLED 패널의 데이터라인으로 순차 공급하는 데이터공급부; 상기 데이터공급부에 디스플레이 할 라인과 타이밍에 대한 제어정보를 생성하여 전달함과 아울러 OLED 패널의 디스플레이 또는 이레이즈 할 비트플레인의 각 셀을 선택하기 위한 어드레스 제어신호를 생성하는 디스플레이제어부; 및 상기 디스플레이제어부로부터 디스플레이 또는 이레이즈 라인 선택을 위한 어드레스 제어신호를 각각 제공받아 OLED 패널의 특정 셀을 선택하여 디스플레이를 구동하는 스캔구동부;를 포함하는 것을 특징으로 한다.

- <29> 구체적으로 상기 디스플레이제어부는, 단위 프레임을 구성하는 각 비트플레인에 대한 디스플레이 시간을 각기 다르게 제어하여 특정 셀에 대한 계조가 표현되도록 하되, 단위 프레임을 구성하는 복수의 비트플레인에서 하위 비트로 이루어진 비트플레인보다 상위비트로 이루어진 비트플레인의 디스플레이 시간을 더 길게 제어하는 것을 특징으로 한다.

- <30> 또한, 상기 OLED 패널의 셀은, 상기 스캔구동부의 디스플레이용 선택라인에 게이트가 연결되고, 데이터공급부의 데이터라인에 드레인이 연결되어, 스캔구동부에서 출력되는 선택신호에 따라 데이터라인을 통해 인가되는 데이터신호를 소스 측으로 전달하는 제 1트랜지스터와, 상기 제 1트랜지스터의 소스와 외부 고전압원 사이에 전류통로가 연결되고 상기 스캔구동부의 이레이즈용 선택라인에 게이트가 연결되어 상기 스캔구동부의 이레이즈신호에 따라 외부 고전압원을 자신의 소스측으로 전달하는 제 2트랜지스터와, 상기 외부 고전압원과 유기발광소자 사이에 전류통로가 연결되어 상기 제 1트랜지스터를 통해 인가되는 신호에 의해 스위칭되어 외부 고전압원으로부터 인가되는 전류를 유기발광소자로 공급하는 제 3트랜지스터, 및 상기 제 3트랜지스터의 게이트와 외부 고전압원 사이에 연결되어 인가된 전압을 일정시간 유지하기 위한 캐패시터로 이루어져 있으며, 상기 제 1 내지 제 3 트랜지스터는 PMOS형 트랜지스터인 것을 특징으로 한다.

- <31> 상기 목적을 달성하기 위한 본 발명의 기술적 방법은, 각 셀에 대한 RGB 영상데이터의 계조를 추출하는 제 1단계; 상기에서 추출된 각 셀의 계조를 미리 설정된 일정 비트수의 디지털데이터로 변환하는 제 2단계; 상기 각 셀의 일정 비트수의 디지털데이터에서 동일 자리수의 비트에 해당하는 디지털데이터들끼리 모아 서로 다른 복수의 비트플레인을 생성하는 제 3단계; 및 상기에서 생성된 각 비트플레인의 디지털데이터에 따라 각 셀의 디스플레이를 순차적으로 제어하되, 복수의 비트플레인에 대한 디스플레이 시간을 다르게 제어하여 단위 프레임이 형성되도록 하는 제 4단계;를 포함하여 이루어진 것을 특징으로 한다.

- <32> 구체적으로 상기 제 4단계에서 비트플레인의 디스플레이 시간은, 각 비트플레인마다 미리 설정되되, 하위 비트플레인에서 상위 비트플레인으로 갈수록 증가되도록 설정되어 있으며, 각 비트플레인의 디스플레이 시간은 최하위 비트에 할당된 기본 디스플레이 시간에 2의 기수를 갖는 비트자리수의 승수를 곱한 값으로 결정하는 것이 바람직하다.

- <33> 또한, 상기 제 4단계에서 비트플레인을 디스플레이할 때, 설정된 디스플레이 시간이 모든 라인을 어드레스하는 시간보다 짧은 경우 비트플레인 간의 셀 데이터가 어드레스 구간에서 겹치지 않게 하기 위해 이레이즈 동작을 수행하는 것을 특징으로 한다.

- <34> 이하 첨부된 도면을 참조하여 본 발명의 실시예에 대하여 보다 상세하게 설명하고자 한다.
- <35> 도 2는 본 발명에 의한 OLED 패널의 디지털 구동장치를 나타낸 도면으로서, 이는 제조추출부(110)와 디지털변환부(130), 비트플레인생성부(150), 데이터공급부(170), 디스플레이제어부(210), 스캔구동부(250) 및 OLED 패널(300)을 포함하여 이루어져 있다.
- <36> 상기 제조추출부(110)는 단위 프레임의 각 셀에 대한 RGB 영상데이터를 제공받아 RGB 영상데이터에 해당하는 휘도 계조를 추출하도록 구성되어 있다.
- <37> 상기 디지털변환부(130)는 제조추출부(110)를 통해 추출한 계조성분을 미리 설정된 일정 비트수의 디지털데이터로 변환하도록 구성되어 있다.
- <38> 상기 비트플레인생성부(150)는 디지털변환부(130)를 통해 변환된 일정 비트수의 디지털데이터에서 단위 프레임 내의 동일 자리수의 비트에 해당하는 디지털데이터들끼리 모아 복수의 비트플레인(Bit-Plane Image)을 생성하도록 구성되어 있다. 그리고, 상기에서 생성된 비트플레인의 디지털데이터는 비트플레인별로 메모리에 일시 저장하게 된다.
- <39> 상기 데이터공급부(170)는 비트플레인생성부(150)에서 생성된 비트플레인에 대한 영상데이터를 소정의 타이밍 제어신호에 따라 OLED 패널(300)의 데이터라인으로 순차 공급하도록 구성되어 있다.
- <40> 상기 디스플레이제어부(210)는 상기 데이터공급부(170)에 디스플레이 할 라인과 타이밍에 대한 제어정보를 생성하여 전달함과 아울러 스캔구동부(250)에 OLED 패널(300)에 디스플레이(Display) 또는 이레이즈(Erase)할 비트플레인의 각 셀을 선택하기 위한 어드레스(Address) 제어신호를 생성하여 전달하도록 구성되어 있다. 즉, 디스플레이제어부(210)는 타이밍신호에 기초하여 스캔구동부(250)와 데이터공급부(170)의 작동 상태를 제어하는 스캔제어 신호 및 데이터제어 신호를 생성하고 출력한다.
- <41> 상기 스캔구동부(250)는 상기 디스플레이제어부(210)로부터 디스플레이 또는 이레이즈 라인 선택을 위한 어드레스 제어신호를 각각 제공받아 OLED 패널(300)의 셀을 선택하여 디스플레이를 구동하는 시프트 레지스터와 같은 장치로 이루어져 있다.
- <42> 그리고, OLED 패널(300)은 유기발광소자(OLED; Organic Light Emitting Diode)를 구동하기 위한 복수의 피모스(PMOS)형 트랜지스터(M1~M3)와 캐패시터(C1)로 이루어진 셀(310)이 매트릭스 형태로 다수개 배치되어 있다. 도면에서는 N x M개의 셀 중 하나의 셀(310)을 대표적으로 도시한 것이다.
- <43> 그리고, OLED 패널(300)의 셀 회로에서, 제 1트랜지스터(M1)는 게이트에 스캔구동부(250)의 디스플레이를 위한 선택라인(SD[n])이 연결되고, 드레인에는 데이터공급부(170)의 데이터라인(D[m])이 연결되어 있는 데, 스캔구동부(250)에서 출력되는 선택신호(SD[n])에 따라 제 1트랜지스터(M1)가 선택되면 데이터라인을 통해 인가되는 데이터신호를 소스 측으로 전달하는 스위칭 기능을 수행하게 된다.
- <44> 제 2트랜지스터(M2)는 소스가 제 1트랜지스터(M1)의 소스와 연결되고 드레인이 외부 고전압원(VDD)과 연결되며 게이트에 스캔구동부(250)의 이레이즈용 선택라인(SE[n])이 연결되어 있는 데, 스캔구동부(250)의 이레이즈신호에 따라 제 2트랜지스터(M2)가 선택되면 외부 고전압원(VDD)을 소스측으로 전달하는 스위칭 기능을 하게 된다.
- <45> 그리고, 제 3트랜지스터(M3)는 외부 고전압원(VDD)과 유기발광소자(OLED) 사이에 전류통로가 연결되어 상기 제 1트랜지스터(M1)를 통해 인가되는 신호에 의해 스위칭되어 외부 고전압원(VDD)에 의해 인가되는 전류를 유기발광소자(OLED)로 공급하도록 구성되어 있다.
- <46> 즉, 제 3트랜지스터(M3)는 소스에 연결된 유기발광소자(OLED)로 발광을 위한 전류를 공급하게 되고, 유기발광소자(OLED)로 전류를 공급하는 시간은 제 1트랜지스터(M1) 및 제 2트랜지스터(M2)를 통해 게이트에 인가되는 전압에 의해 제어되도록 구성되어 있다. 이때 인가된 전압을 일정시간 유지하기 위한 캐패시터(C1)가 제 3트랜지스터(M3)의 게이트와 외부 고전압원(VDD) 사이에 연결되어 있다.
- <47> 이와 같은 구조의 픽셀의 동작을 살펴보면, 제 1트랜지스터(M1)의 게이트에 인가되는 선택신호(SD[n])에 의해 제 1트랜지스터(M1)가 온되면 데이터라인(D[m])을 통해 공급된 구동전압이 제 3트랜지스터(M3)의 게이트에 인가되고, 이에 따라 제 3트랜지스터(M3)가 턴온되어 제 3트랜지스터(M3)의 전류통로를 통해 유기발광소자(OLED)로 전류가 공급되어 발광이 이루어지게 된다. 상기 유기발광소자(OLED)는 제 1트랜지스터(M1)가 턴오프되더라도 캐패시터(C1)에 충전된 전압에 의해 일정시간동안 발광이 더 지속되게 된다.
- <48> 그리고, 유기발광소자(OLED)의 발광 중 제 2트랜지스터(M2)의 게이트에 이레이즈신호(SE[n])가 인가되면, 제 2

트랜지스터(M2)의 전류통로를 통해 외부 고전압원(VDD)이 제 3트랜지스터(M3)의 게이트에 인가되고, 이에 따라 제 3트랜지스터(M3)가 턴오프되어 제 3트랜지스터(M3)의 전류통로를 통해 흐르는 전류가 중단되어 유기발광소자(OLED)의 발광은 중단되게 된다.

- <49> 상기에서 OLED 패널(300)의 셀 회로를 PMOS 트랜지스터로 구성한 것을 예로 들어 설명하였지만, 이에 한정되는 것은 않으며, 트랜지스터를 NMOS 또는 CMOS를 이용하여 구성할 수도 있음은 당연하다.
- <50> 기존에는 도 3a와 같이 각 셀에 인가하는 전압 혹은 전류의 세기를 조절하여 각 셀의 빛의 세기(계조)를 표현하지만, 본 발명에서는 도 3b에 도시된 바와 같이 셀 회로에 일정 전압을 인가한 상태에서 각 셀의 디스플레이 시간을 조절하여 계조를 표현하게 된다.
- <51> 즉, 본 발명에서는 도 4에 도시된 바와 같이 1개의 프레임을 복수의 비트플레인으로 나누어서 1개의 프레임을 디스플레이하는 시간동안 복수의 비트플레인을 모두 디스플레이하게 된다. 그리고, 상기 복수의 비트플레인은 비트플레인별로 계조값이 미리 정해져 있고, 상기 비트플레인별로 디스플레이하는 시간을 조절함에 따라 계조를 다단계로 표현할 수 있다.
- <52> 도 4에서는 1개의 프레임에서 각 셀에 대한 RGB데이터의 계조를 8bit(256계조)의 디지털데이터로 표현하였고, 이에 따라 1개의 프레임은 각 셀의 최하위비트들로 이루어진 제 1비트플레인부터 최상위비트들로 이루어진 제 8 비트플레인까지 총 8개의 비트플레인으로 구성되게 된다.
- <53> 도 5는 본 발명에 의한 단위 프레임의 구동예를 보인 도면으로서, 유기발광소자(OLED)는 온/오프 방식으로 디스플레이 데이터를 표현하게 된다.
- <54> 도 5에서와 같이 각 셀의 계조를 만약 6비트(n)의 디지털데이터로 변환할 경우 비트수(n)에 해당하는 6개의 디스플레이 구간과, 4개(n-2)의 이레이즈 구간 및 디스플레이와 이레이즈를 위한 10개의 어드레스 구간으로 이루어진 6개의 비트플레인(BP1 ~ BP6)으로 구성되어 있다.
- <55> 도 5에서 비트플레인은 각 셀의 계조를 일정 비트의 디지털데이터로 변환할 경우 각 셀의 동일 자리수의 비트들 끼리 모여 한 화면을 형성한 디스플레이 데이터를 의미한다. 즉, 셀의 계조를 6비트로 표현할 경우 한 프레임은 6개의 비트플레인으로 이루어지게 되는 것이고, 셀의 계조를 8비트로 표현할 경우 한 프레임은 8개의 비트플레인으로 이루어지게 되는 것이다.
- <56> 예를 들어, 특정 셀의 계조가 20일 경우, 이를 6비트의 2진 데이터로 표현하면 $(010100)_2$ 로 표현된다. 물론, 계조의 비트 수를 높일수록 표현할 수 있는 계조가 많아져 화질을 높일 수가 있는 것이다.
- <57> 도 6은 이와 같은 방식으로 이루어진 한 프레임에 대한 복수의 비트플레인을 나타낸 것이다. 만약, OLED 패널(300)의 해상도가 240×320 일 경우에 1개의 비트플레인은 240×320 개의 6비트 디지털데이터로 이루어져 있고, 1개의 프레임이 6개의 비트플레인으로 이루어져 있으므로 한 프레임의 총 데이터 개수는 $240 \times 320 \times 6$ (비트플레인의 개수)이다.
- <58> 여기에서 특정 셀의 계조가 $(010100)_2$ 의 디지털데이터로 표현되면, 제 1비트플레인(BP1)에서는 상기 셀의 데이터가 0이고, 제 2비트플레인(BP2)에서는 상기 셀의 데이터가 0이며, 제 3비트플레인(BP3)에서는 상기 셀의 데이터가 1이고, 제 4비트플레인(BP4)에서는 상기 셀의 데이터가 0이며, 제 5비트플레인(BP5)에서는 상기 셀의 데이터가 1이고, 제 6비트플레인(BP6)에서는 상기 셀의 데이터가 0이 되는 것이다. 상기에서 2진 데이터의 0은 해당 유기발광소자(OLED)로 전류가 공급되지 않아 유기발광소자(OLED)가 발광되지 않는 경우이며, 2진 데이터의 1은 해당 유기발광소자(OLED)로 전류가 공급되어 유기발광소자(OLED)가 발광되는 경우이다.
- <59> 따라서, 특정 셀의 계조가 20일 경우에는 제 3비트플레인(BP3)과 제 5비트플레인(BP5)의 디스플레이 구간에서만 해당 셀의 유기발광소자(OLED)가 발광되어 계조 20을 표현하게 되는 것이다. 아울러, 제 1비트플레인(BP1)에서 제 6비트플레인(BP6)으로 갈수록 각 비트플레인에 설정된 디스플레이 기간이 증가됨을 알 수 있다.
- <60> 도 5에서의 어드레스 구간은 한 프레임의 데이터 중 한 라인의 셀들의 선택을 의미하며, 선택된 라인은 디스플레이 혹은 이레이즈를 위한 동작을 수행하게 된다. 이와 같은 동작이 모든 라인에 대해 수행되면 하나의 비트플레인에 대한 디스플레이 동작이 끝나게 된다. 모든 비트플레인에 대해 위와 같은 동작을 반복 수행하게 되면 1개의 프레임에 대한 디스플레이 동작이 완료되게 된다.
- <61> 이레이즈 구간은 비트플레인 간의 데이터가 어드레스 구간에서 서로 겹치지 않게 하기 위하여 필요하며, 디스플레이 시간이 모든 라인을 어드레싱하는 시간보다 크면 이레이즈 동작은 없어도 된다. 이와 같은 이유로 도 5에

서 제 4비트플레인(BP4) 및 제 5비트플레인(BP5)에서는 이레이즈 동작이 없는 것이다.

- <62> 1개의 영상 프레임에서 각 셀의 영상데이터를 표시하기 위해서 각 비트플레인의 디스플레이 시간을 아래와 같이 조절한다.
- <63> 예를 들어, 초당 60개의 프레임으로 디스플레이할 경우 한 프레임의 디스플레이 시간은 대략 16.67ms가 되는데, 이때 제 1비트플레인의 디스플레이 시간이 $T1$ 이고, 비트플레인이 6개일 경우, 제 1비트플레인(BP1)의 디스플레이 시간은 $BP1 = T1$ 이고, 제 2비트플레인(BP2)의 디스플레이 시간은 $BP2 = T1 \times 2$ 이고, 제 3비트플레인(BP3)의 디스플레이 시간은 $BP3 = T1 \times 4$ 이고, 제 4비트플레인(BP4)의 디스플레이 시간은 $BP4 = T1 \times 8$ 이고, 제 5비트플레인(BP5)의 디스플레이 시간은 $BP5 = T1 \times 16$ 이며, 제 6비트플레인(BP6)의 디스플레이 시간은 $BP6 = T1 \times 32$ 가 된다.
- <64> 이와 같이 하위 비트플레인에서 상위 비트플레인으로 갈수록 디스플레이 시간에 가중치를 부여하여 보다 긴 시간으로 디스플레이를 제어하게 되며, 각 비트플레인의 디스플레이 시간은 최하위 비트에 할당된 기본 디스플레이 시간($T1$)에 2의 기수를 갖는 비트자리수의 승수를 곱한 값으로 결정하는 것이 바람직하다.
- <65> 한편, 이와 같이 구성된 OLED 패널(300)은 유기발광소자(OLED)의 구동 트랜지스터로 인가되는 전압 혹은 기준 디스플레이 시간($T1$)을 조절하여 한 프레임의 빛의 세기를 조절할 수도 있다.
- <66> 이와 같이 구성된 본 발명의 작동 과정을 도 7의 플로우차트를 이용하여 살펴보면 아래와 같다.
- <67> 먼저, 계조추출부(110)는 1개의 프레임에서 외부로부터 인가되는 각 셀의 RGB 영상데이터를 제공받아 RGB 데이터에 대한 휘도 계조를 추출하게 된다($S1$).
- <68> 이어, 디지털변환부(130)는 상기에서 추출된 각 셀의 계조를 미리 설정된 일정 비트수의 디지털데이터로 변환하게 된다($S2$). 만약 계조를 64레벨로 표현하고자 하면 6비트의 2진 데이터로 변환하면 되고, 계조를 256레벨로 표현하고자 하면 8비트의 2진 데이터로 변환하면 된다. 여기에서 계조를 표현하는 비트수가 많을수록 계조를 보다 정밀하게 표현할 수 있으며, 이에 따라 화질이 우수해짐은 당연하다.
- <69> 상기 디지털변환부(130)에서 변환된 각 셀의 일정 비트수의 디지털데이터는 비트플레인생성부(150)로 출력되고, 비트플레인생성부(150)는 각 셀에 대한 디지털데이터의 동일 자리수의 비트들끼리 모아 복수의 비트플레인을 생성하게 되며, 생성된 각 비트플레인의 셀 데이터는 비트플레인별로 메모리에 일시 저장되게 된다($S3$).
- <70> 이어, 데이터공급부(170)는 디스플레이제어부(210)로부터 디스플레이 할 라인정보와 타이밍에 대한 제어신호를 제공받아 OLED 패널(300)의 데이터라인에 소정의 비트플레인의 셀 데이터를 실어주게 된다($S4$).
- <71> 그리고, 스캔구동부(250)는 디스플레이제어부(210)로부터 디스플레이 할 라인정보와 디스플레이를 위한 어드레스 또는 이레이즈를 위한 어드레스 제어신호에 따라 디스플레이 라인의 셀을 선택하도록 하여 일정시간 동안 유기발광소자(OLED)로 전류가 공급되도록 하여 발광을 제어하게 된다($S5, S6$). 상기에서 디스플레이제어부(210)는 비트플레인 별로 디스플레이 및 이레이즈 라인 선택을 위한 어드레스 제어신호를 스캔구동부(250)로 출력하고 스캔구동부(250)는 디스플레이 또는 이레이즈를 위한 해당 셀을 순차 선택하게 된다.
- <72> 상기에서 디스플레이제어부(210)는 1개의 프레임에서 각 비트플레인마다 디스플레이 시간이 미리 설정되어 있는데, 비트플레인별로 디스플레이 시간을 다르게 제어하며, 하위비트에서 상위비트의 화면으로 갈수록 디스플레이 시간에 가중치를 부여하는 것이 바람직하다. 예를 들어 각 비트플레인의 디스플레이 시간은 최하위 비트에 할당된 기본 디스플레이 시간에 2의 기수를 갖는 비트자리수의 승수를 곱한 값으로 제어하는 것이 바람직하다.
- <73> 물론, 1개의 프레임을 구성하는 비트플레인의 개수에 따라 각 비트플레인을 디스플레이하는 시간은 변하게 되며, 6비트나 8비트로 표현된 비트플레인의 개수에 관계없이 1개의 프레임을 구성하는 모든 비트플레인의 디스플레이 시간은 16.67ms에 이루어져야 한다.
- <74> 즉, 도 2에 도시된 셀 구동회로에서 스캔구동부(250)에 의해 선택라인($SD[n]$)에 저전압 선택신호를 인가하여 해당 셀을 선택하면, 제 1트랜지스터($M1$)는 턴온이 되고, 데이터공급부(170)에 의해 데이터라인($D[m]$)으로 공급되는 표시 데이터가 제 3트랜지스터($M3$)의 게이트에 반영되어 제 3트랜지스터($M3$)는 턴온된다.
- <75> 결과적으로, 디스플레이 데이터의 전압은 제 1트랜지스터($M1$)의 소스와 제 3트랜지스터($M3$)의 게이트 사이에 생성된다. 이어, 제 3트랜지스터($M3$)는 게이트에 생성된 전압에 따라 턴온이 되고, 그리고 소정의 외부 고전압원(VDD)에 의한 구동 전류가 제 3트랜지스터($M3$)를 통해 유기발광소자(OLED)를 통해 접지단으로 흐르면, 유기발광소자(OLED)는 발광하게 된다.

- <76> 이어서, 스캔구동부(250)로부터 선택라인(SD[n])에 고전압이 인가되면 제 1트랜지스터(M1)는 턴오프된다. 결과적으로, 셀 구동회로는 전기적으로 단락된 상태이지만 제 3트랜지스터(M3)는 기생 커패시턴스(C1)에 유지되는 전압에 기초한 전위차에 의해 턴온상태가 지속되게 되고, 이에 따라 외부 고전압원(VDD)에 의한 구동 전류가 제 3트랜지스터(M3)의 전류통로를 통해 유기발광소자(OLED)로 지속적으로 공급되므로 유기발광소자(OLED)의 발광 작동은 계속된다.
- <77> 여기에서, 제 1트랜지스터(M1)를 온오프시키는 선택신호의 어드레스 시간은 한 프레임 내의 비트플레인마다 다르며, 스캔구동부(250)는 상위비트의 비트플레인인 경우 어드레스, 즉 디스플레이 시간을 하위비트의 비트플레인보다 더 길게 제어한다.
- <78> 만약, 1개의 비트플레인에서 디스플레이하는 시간이 모든 라인을 어드레스하는 시간보다 작을 경우에는 스캔구동부(250)는 도 5와 같이 이레이즈 작업을 실행하게 되며, 이는 비트플레인 간에 데이터가 어드레스 구간에서 서로 겹치지 않게 하기 위함이다.
- <79> 상기 이레이즈 작업은 스캔구동부(250)가 제 2트랜지스터(M2)의 게이트로 저전압 선택신호를 인가하면 제 2트랜지스터(M2)는 턴온되고, 이에 따라 외부 고전압원(VDD)이 제 2트랜지스터(M2)의 전류통로를 통해 제 3트랜지스터(M3)의 게이트에 인가되므로 제 3트랜지스터(M3)는 턴오프된다. 이에 따라 유기발광소자(OLED)로 공급되는 전류는 차단되어 유기발광소자(OLED)의 발광은 멈추게 된다.
- <80> 이와 같은 과정을 통해 1개의 프레임에 해당하는 모든 비트플레인의 각 셀의 디스플레이를 제어하게 된다.(S7)
- <81> 도 8a 내지 도 8f는 이와 같은 과정을 통해 디스플레이되는 6개의 비트플레인을 나타낸 것이다. 즉, 도 8a 내지 도 8f는 도 8g와 같은 1개의 영상 프레임을 본 발명에 의한 복수의 비트플레인으로 분리하여 순차적으로 디스플레이한 각 비트플레인을 나타낸 것이다.
- <82> 도 8a는 최하위비트로 이루어진 제 1비트플레인(BP1)을 디스플레이한 영상이고, 도 8b는 두번째 하위비트로 이루어진 제 2비트플레인(BP2)을 디스플레이한 영상이고, 도 8c는 세번째 하위비트로 이루어진 제 3비트플레인(BP3)을 디스플레이한 영상이고, 도 8d는 네번째 하위비트로 이루어진 제 4비트플레인(BP4)을 디스플레이한 영상이고, 도 8e는 다섯번째 하위비트로 이루어진 제 5비트플레인(BP5)을 디스플레이한 영상이며, 도 8f는 최상위비트로 이루어진 제 6비트플레인(BP6)을 디스플레이한 영상이다.
- <83> 도면에서 보는바와 같이 하위비트에서 상위비트로 갈수록 이미지가 밝고 선명해지는 데, 이는 하위 비트플레인보다 상위 비트플레인에 대한 디스플레이 시간이 더 길기 때문이다.
- <84> 이와 같이 도 8a 내지 도 8f까지, 즉 아주 짧은 시간(16.67ms)에 제 1비트플레인부터 제 6비트플레인까지 연속적으로 디스플레이하면 도 8g와 같은 계조를 갖는 이미지가 만들어지는 데, 이는 인간의 착시 현상에 의한 것이다.
- <85> 한편, 상기에서는 본 발명을 특정의 바람직한 실시 예에 관련하여 도시하고 설명하였지만, 이하의 특허청구범위에 의해 마련되는 본 발명의 정신이나 분야를 이탈하지 않는 한도 내에서 본 발명이 다양하게 개조 및 변화될 수 있다는 것을 당 업계에서 통상의 지식을 가진 자는 용이하게 알 수 있다.

발명의 효과

- <86> 이상에서 설명한 바와 같이 본 발명에서는 1개의 영상프레임을 복수의 비트플레인으로 나누고 각 비트플레인의 디스플레이 시간을 조정하여 각 셀의 계조를 표현함에 따라 계조의 표현이 쉽고, 1개의 프레임에 대한 비트플레인의 개수를 조정함에 따라 고계조의 표현이 상당히 용이한 이점이 있다.
- <87> 또한, 패널의 구조면에서 유기발광소자의 발광을 제어하고 구동하기 위한 트랜지스터가 기존의 아날로그 구동시보다 적게 들어 패널의 개구율이 좋아지고, 유기발광소자로 공급되는 전류량을 조절하여 각 셀의 휘도 계조를 표현하는 것이 아니라 비트플레인의 디스플레이 시간 즉, 구동 트랜지스터의 온/오프 시간을 조절하여 각 셀의 계조를 표현함에 따라 셀구동 회로의 특성에 영향을 받지 않아 균일한 계조 표현이 가능한 이점이 있다.

도면의 간단한 설명

- <1> 도 1은 종래기술에 의한 유기발광소자를 구동하기 위한 회로를 도시한 도면이다.
- <2> 도 2는 본 발명에 의한 OLED 패널의 디지털 구동장치를 나타낸 도면이다.

- <3> 도 3a 및 도 3b는 유기발광소자에 대한 기존의 아날로그 방식과 본 발명에 의한 디지털방식을 설명하기 위해 도시한 도면이다.

<4> 도 4는 본 발명에 의한 디지털 구동 방식의 개념을 설명하기 위해 도시한 도면이다.

<5> 도 5는 본 발명에 의한 1개의 영상프레임에 대해 복수의 비트플레인의 구동 타이밍을 나타낸 도면이다.

<6> 도 6은 본 발명에 의한 비트플레인의 개념을 설명하기 위해 도시한 도면이다.

<7> 도 7은 본 발명에 의한 OLED 패널의 디지털 구동과정을 나타낸 플로우차트이다.

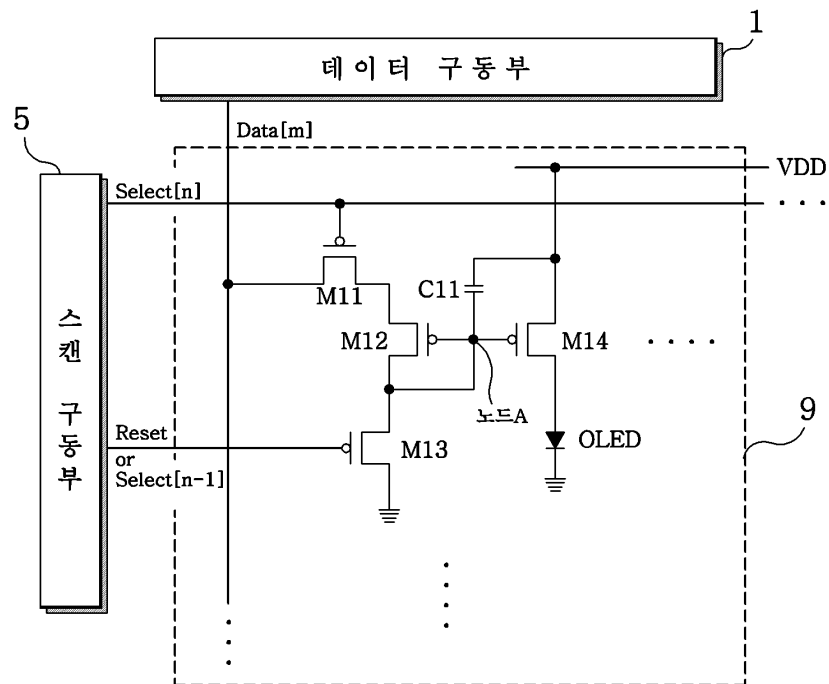
<8> 도 8a 내지 도 8g는 본 발명에 의한 복수의 비트플레인이 디스플레이되는 예를 나타낸 도면이다.

<9> * 도면의 주요부분에 대한 부호의 설명

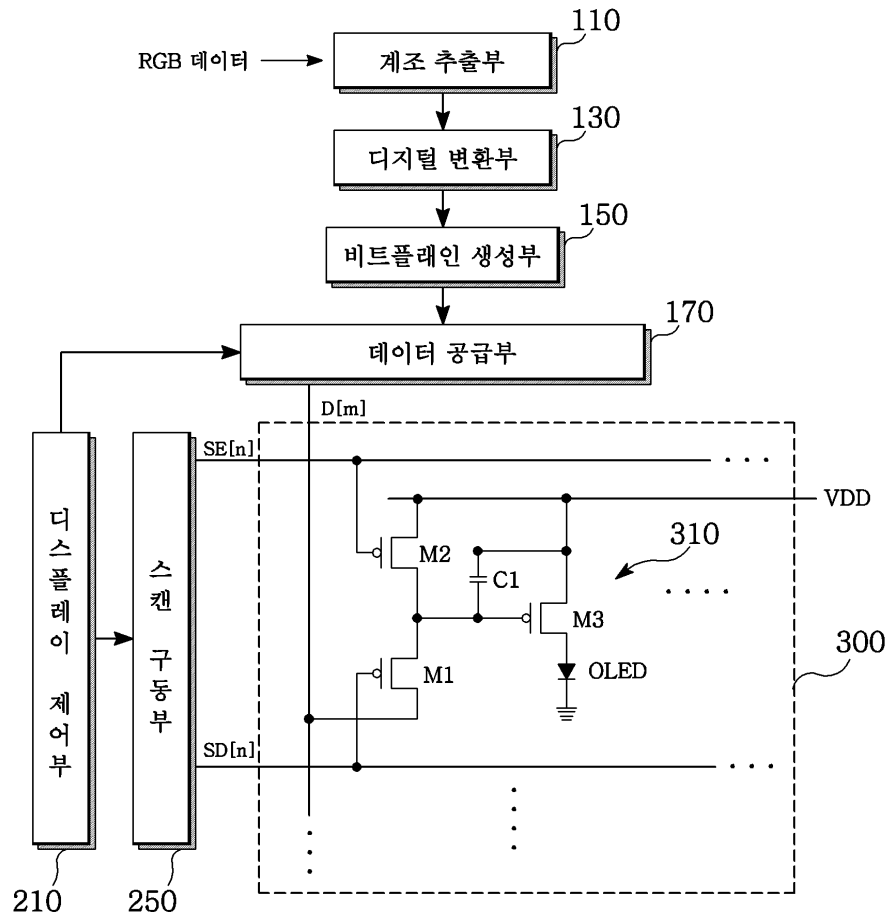
<10>	110: 계조추출부	130: 디지털변환부
<11>	150: 비트플레인생성부	170: 데이터공급부
<12>	210: 디스플레이제어부	250: 스캔구동부
<13>	300: OLED 패널	310: 셀
<14>	OLED: 유기발광소자	BP1~BP6: 제 1 내지 제 6비트플레인

도면

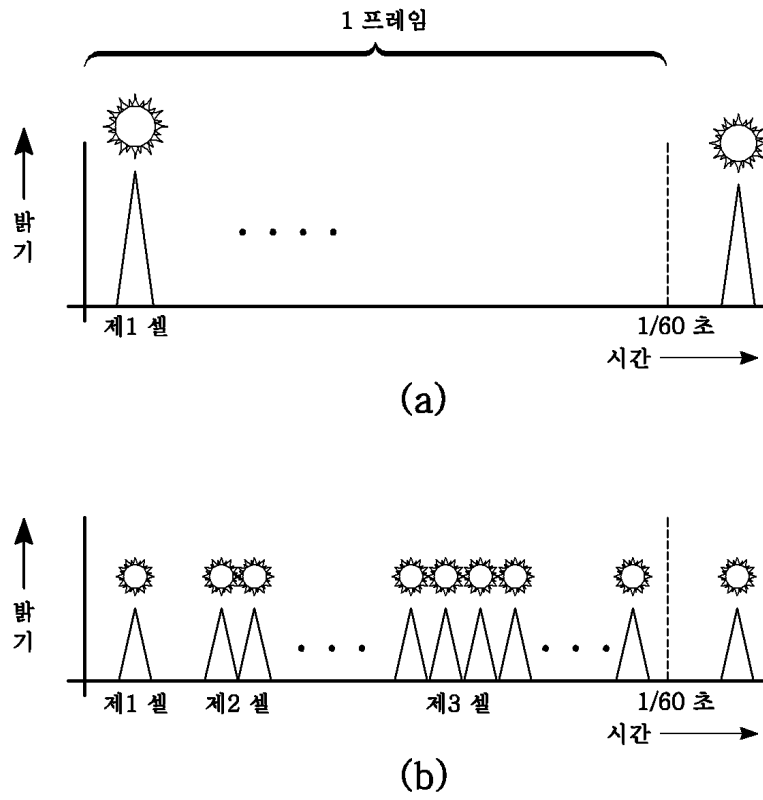
도면1



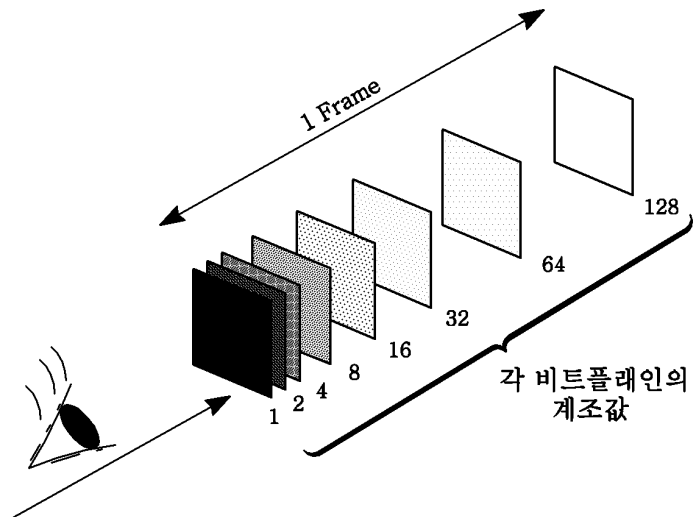
도면2



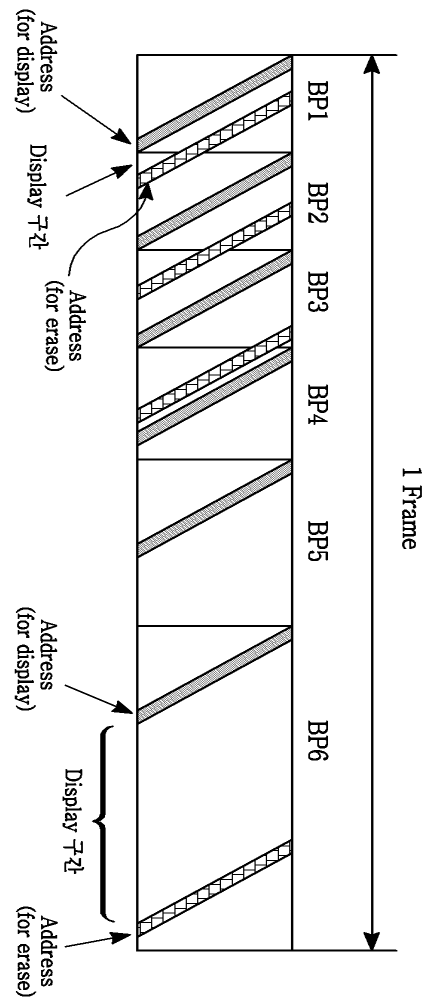
도면3



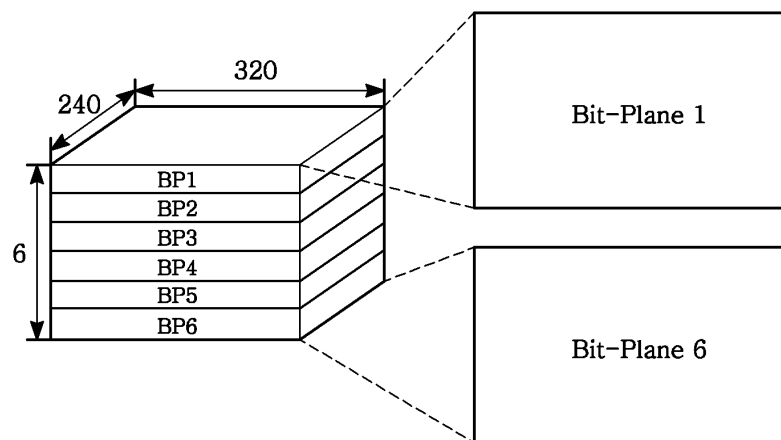
도면4



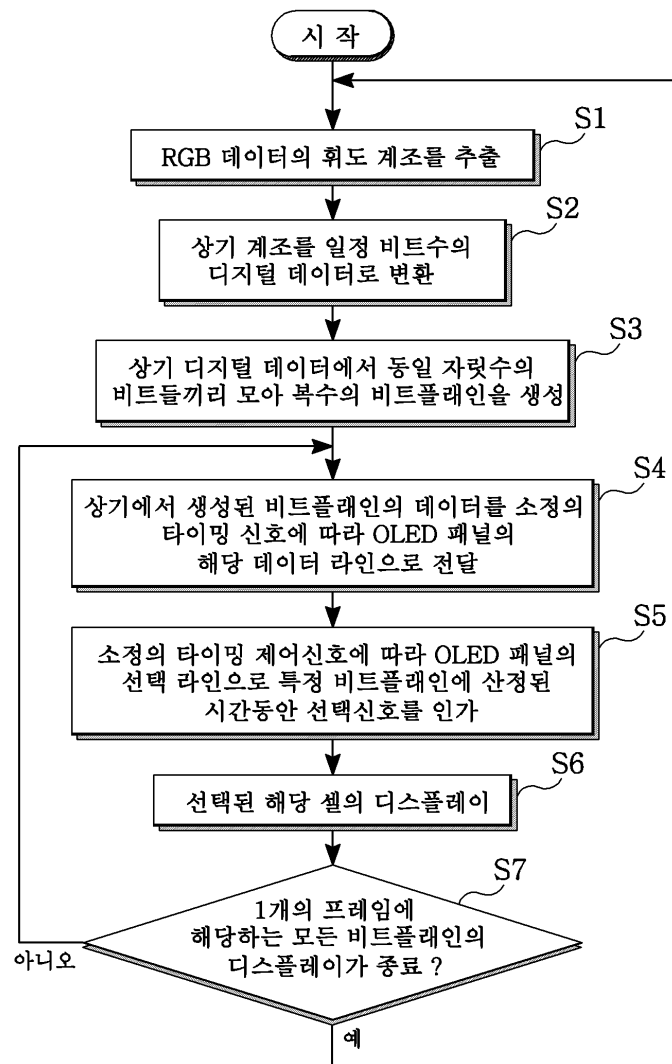
도면5



도면6



도면7



도면8a



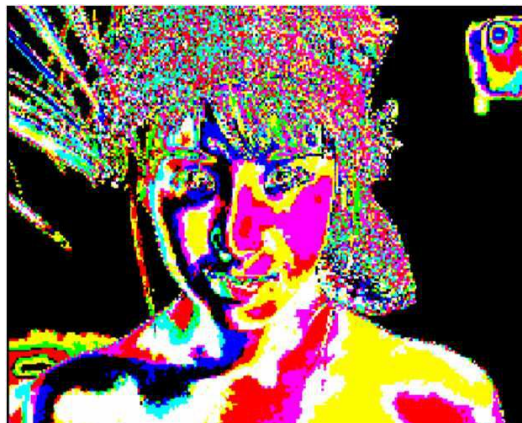
도면8b



도면8c



도면8d



도면8e



도면8f



도면8g



专利名称(译)	OLED面板的数字驱动装置和方法		
公开(公告)号	KR1020080047922A	公开(公告)日	2008-05-30
申请号	KR1020060117952	申请日	2006-11-27
申请(专利权)人(译)	LG电子公司		
当前申请(专利权)人(译)	LG电子公司		
[标]发明人	YANG KWANG SOO		
发明人	YANG KWANG SOO		
IPC分类号	G09G3/30 G09G3/32 G09G3/28 G09G3/20 G09G3/296		
CPC分类号	G09G3/2018 G09G3/3208 H04N19/34		
代理人(译)	CHO, 董HYUN		
外部链接	Espacenet		

摘要(译)

本发明涉及一种数字驱动装置并通过控制有机发光元件的显示时间表示灰度级的OLED面板的方法。为此，本发明是一种数字RGB数据集转换，成为具有一定数目的位的数字数据接收提供灰度级提取部分，以及用于在一个单元帧前提取的灰度级RGB数据的用于每个小区通过所述灰度级提取所提取的灰度分量位平面生成单元，用于通过收集与具有预定位数的数字数据中的相同位数相对应的数字数据来生成多个位平面图像;还通过以产生用于每个小区的给数据供给单元，线和显示用于提供给所产生的位平面的OLED面板的数据线以及所述OLED面板的显示或顺序的数据供给部分的一个计时数据的控制信息一种显示器，用于产生地址控制信号，用于选择要擦除的位平面的每个单元以及扫描驱动器，用于选择OLED面板的特定单元并通过从显示控制器接收用于选择显示或擦除线的地址控制信号来驱动显示器。

