



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.

H05B 33/26 (2006.01)

H05B 33/10 (2006.01)

(11) 공개번호 10-2007-0043551

(43) 공개일자 2007년04월25일

(21) 출원번호 10-2005-0099925

(22) 출원일자 2005년10월21일

심사청구일자 2005년10월21일

(71) 출원인 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575

(72) 발명자 김은아
경기 수원시 팔달구 영통동 풍림아파트 601-1501

(74) 대리인 신영무

전체 청구항 수 : 총 6 항

(54) 유기 전계 발광표시장치 및 그의 제조방법

(57) 요약

본 발명은 캐소드 전극의 전압 강하 및 발광소자의 특성저하를 방지할 수 있는 유기 전계 발광표시장치 및 그의 제조방법에 관한 것이다.

본 발명의 유기 전계 발광표시장치는 기관 상에 형성되는 발광표시영역 및 비발광표시영역을 포함하는 유기 전계 발광표시장치에 있어서, 상기 발광표시영역과 상기 비발광표시영역의 일 영역 상에 형성되는 캐소드 전원라인과, 상기 발광표시영역 상부를 덮는 봉지막을 포함한다.

이에 따라, 본 발명의 유기 전계 발광표시장치는 캐소드 전극의 전압 강하 및 발광소자의 특성저하를 방지하며, 더 나아가 유기 전계 발광표시장치의 휘도 및 화질 특성을 향상시킨다.

대표도

도 4

특허청구의 범위

청구항 1.

기관 상에 형성되는 발광표시영역 및 비발광표시영역을 포함하는 유기 전계 발광표시장치에 있어서,

상기 기관 상에 형성되어 상기 발광표시영역 및 상기 비발광표시영역의 일 영역 상에 형성되는 캐소드 전원라인과, 상기 발광표시영역 상부를 덮는 봉지막을 포함하는 유기 전계 발광표시장치.

청구항 2.

제1 항에 있어서, 상기 비발광표시영역의 일 영역 상에 형성된 캐소드 전원라인 상부에는 상기 봉지막 상부면이 돌출 형성되어 상기 캐소드 전원라인을 보호하는 것을 특징으로 하는 유기 전계 발광표시장치.

청구항 3.

제1 항에 있어서, 상기 비발광표시영역 상에 형성된 캐소드 전원라인은 상기 캐소드 전원라인의 전원부에서 발생된 열을 외부로 방출시키는 것을 특징으로 하는 유기 전계 발광표시장치.

청구항 4.

제1 항에 있어서, 상기 캐소드 전원라인은 선 또는 망 형태로 형성되는 것을 특징으로 하는 유기 전계 발광표시장치.

청구항 5.

기관 상에 발광표시영역 및 비발광표시영역을 형성하는 단계;

상기 발광표시영역과 상기 비발광표시영역의 일 영역 상에 캐소드 전원라인을 형성하는 단계;

상기 기관 상부에 형성되며, 상기 발광표시영역을 덮는 봉지막을 형성하는 단계를 포함하는 유기 전계 발광표시장치의 제조방법.

청구항 6.

제5 항에 있어서, 상기 비발광표시영역 상에 형성된 캐소드 전원라인의 상부영역에는 상기 봉지막의 상부면이 돌출되어 형성되는 것을 특징으로 하는 유기 전계 발광표시장치의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 전계 발광표시장치 및 그의 제조방법에 관한 기술로서, 더욱 상세하게는 유기 전계 발광표시장치의 발광표시영역 상에 형성된 캐소드 전원라인을 비발광표시영역의 일 부분 상에 연장 형성함으로써 유기 전계 발광표시장치의 전압강하 및 발광소자의 열화를 방지할 수 있는 유기 전계 발광표시장치 및 그의 제조방법에 관한 것이다.

일반적으로, 유기 전계 발광표시장치는 기관 상에 적어도 하나의 박막 트랜지스터가 형성된다. 상기 박막 트랜지스터 상에는 평탄화층이 형성되고, 상기 평탄화층 상에는 애노드 전극, 발광층 및 캐소드 전극을 포함하는 발광소자가 형성된다.

한편, 통상적으로 전면 발광 유기 전계 발광표시장치에서는 광을 봉지 기관 방향으로 발광시키기 위하여 투명 캐소드 전극이 사용된다. 이때, 일반적으로 사용되는 캐소드 전극은 ITO 또는 IZO 등의 투명한 도전성 물질로 형성되지만, 캐소드 전극으로서의 역할을 수행하기 위해서는 유기막과 접하는 쪽에 일함수가 낮은 Mg 또는 Ag와 같은 금속 물질을 얇게 증착하여 반투명 금속막을 형성한 후, 상기 금속막 상에 ITO 또는 IZO를 두껍게 증착하여 형성된다.

그러나 상기와 같은 공정에서 캐소드 전극의 비저항이 높아져서, 화소의 위치별로 동일한 캐소드 전압이 인가되는 것이 아니라 전압강하(IR DROP)에 의해 전원이 입력되는 부위에서 가까운 영역과 먼 영역에서 전압차이가 발생한다. 이에 따라 상기 유기 전계 발광표시장치의 휘도나 화상 특성의 불균일이 발생한다.

이러한 문제점을 해결하고자, 상기 유기 전계 발광표시장치의 캐소드 전극과 접촉되어 캐소드 전극에 전원을 인가해주는 캐소드 전원라인을 형성한다.

이하에서는 도면을 참조하여, 종래기술에 따른 유기 전계 발광표시장치를 구체적으로 설명한다.

도 1은 종래기술에 따른 유기 전계 발광표시장치의 개략적인 평면도이고, 도 2는 도 1의 I - I' 선에 따른 단면도이다.

도 1 및 도 2를 참조하면, 유기 전계 발광표시장치(100)는 기관(110) 상에 형성되는 복수의 부화소(120), 칩(140)이 포함되는 패드부(150)가 있다. 상기와 같이 기관(110) 상에 ACF를 접착한 후, 칩을 얼라이먼트를 통하여 정확한 위치에 가입 및 본압하는 방식을 COG(Chip On Glass)라 한다. 이때 상기 기관(110) 상의 발광표시영역인 상기 복수의 부화소(120) 상부에 캐소드 전극(미도시)과 접촉되어 캐소드 전극에 전원을 공급해주는 캐소드 전원라인(130)이 더 형성된다. 상기 캐소드 전원라인(130)은 대형화 기관에 따른 캐소드 전극의 전압강하를 방지하는 역할을 한다. 또한 발광표시영역인 상기 복수의 부화소(120)를 밀봉하도록 상기 기관(110) 상부에 상기 복수의 부화소(120)를 덮는 봉지막(160)이 형성된다. 상기 부화소(120)에는 박막 트랜지스터(미도시) 및 캐소드 전원라인을 포함하는 발광소자 등이 형성되어 있다. 설명의 편의상, 박막 트랜지스터 및 발광소자에 대한 세부적인 개시 및 그에 대한 구체적인 설명은 생략한다.

도 3은 도 1에 따른 유기 전계 발광표시장치를 열화상 카메라로 찍은 Microscopy 사진이다.

도 3을 참조하면, 유기 전계 발광표시장치는 전원이 인가되는 전원선 영역 "A", 화상이 표시되는 화상표시영역 "B" 및 기관영역 "C"로 이루어진다. 이 때, 상기 "A" 영역 즉, 전원이 인가되는 전원부에서 가장 많은 열이 발생함을 알 수 있다.

이러한 현상은 상기 캐소드 전원라인(230)의 전원부에서 발생하는 열이 발광표시영역 내로 전도되어 유기 전계 발광표시장치의 박막 트랜지스터 및 발광소자의 소자특성을 저하시키는 문제점을 갖는다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 전술한 종래의 문제점들을 해소하기 위해 도출된 발명으로, 발광표시영역 상에 형성된 캐소드 전원라인을 비발광표시영역의 일 부분 상에 연장 형성함으로써 캐소드 전극의 전압강하 및 열화에 의한 발광층을 특성저하를 방지할 수 있는 유기 발광표시장치 및 그의 제조 방법을 제공하는 것을 목적으로 한다.

발명의 구성

전술한 목적을 달성하기 위한, 본 발명의 일 측면에 따르면, 본 발명의 유기 전계 발광표시장치는 유기 전계 발광표시장치는 기관 상에 형성되는 발광표시영역 및 비발광표시영역을 포함하는 유기 전계 발광표시장치에 있어서, 상기 발광표시영역과 상기 비발광표시영역의 일 영역 상에 형성되는 캐소드 전원라인과, 상기 발광표시영역 상부를 덮는 봉지막을 포함한다.

바람직하게, 상기 비발광표시영역의 일 영역 상에 형성된 캐소드 전원라인 상부에는 상기 봉지막 상부면이 돌출 형성되어 상기 캐소드 전원라인을 보호하며, 상기 비발광표시영역 상에 형성된 캐소드 전원라인은 상기 캐소드 전원라인의 전원부에서 발생된 열을 외부로 방출시키며, 상기 캐소드 전원라인은 선 또는 망 형태로 형성된다.

이하에서는, 본 발명의 실시예들을 도시한 도면을 참조하여, 본 발명을 보다 구체적으로 설명한다.

도 4는 본 발명에 따른 유기 전계 발광표시장치의 개략적인 평면도이고, 도 5는 도 4의 II - II' 선에 따른 단면도이다.

도 4 및 도 5를 참조하면, 유기 전계 발광표시장치(200)는 기관(210) 상에 복수의 부화소(220)가 형성된 발광표시영역과, 패드부(250)인 비발광표시영역과, 상기 발광표시영역 및 상기 비발광표시영역의 일 영역 상에 형성되는 캐소드 전원라인(230)과, 상기 발광표시영역 상부 상부를 덮는 봉지막(260) 등으로 구성된다.

상기 기관(210)은 상기 복수의 부화소(220)가 형성된 발광표시영역 및 패드부(150)가 형성된 비발광표시영역이 포함된다.

상기 캐소드 전원라인(230)은 발광표시영역인 상기 부화소(220)의 화소와 화소 사이 및 비발광표시영역인 상기 패드부(250)의 일 영역 상에 선(line) 또는 망(mesh)과 같은 형태로 형성된다. 이에 따라, 상기 캐소드 전원라인(230)은 후공정될 제2 전극층(미도시)과 보다 많은 영역과 접촉되어 상기 제2 전극층의 전 영역 상에 전원을 공급한다. 상기 캐소드 전원라인(230)은 전면발광 및 대형화 기관에 따른 제2 전극 즉, 캐소드 전극의 전압 강하 현상을 방지 한다. 또한, 상기 캐소드 전원라인(230)은 캐소드 전극의 전원이 입력되는 전원부 즉, 상기 복수의 부화소(220)와 상기 패드부(250)의 경계면이 아닌 상기 비발광표시영역 상에 형성됨으로써, 상기 전원부에서 발생하는 열이 외부로 방출된다. 이에 따라, 발광표시영역 내에 형성된 상기 부화소(220)들의 발광소자 특성 저하를 방지한다.

상기 봉지막(260)은 상기 발광표시영역을 밀봉한다. 상기 봉지막(260)을 형성하기 위해서는 실부재를 이용한다. 우선, 상기 실부재를 상기 기관(210) 상에 형성된 상기 복수의 부화소(220)의 둘레방향을 따라 도포한 다음, 상기 봉지막(260)의 하부면과 상기 기관(210)을 접촉시킨다. 상기 봉지막(260)은 상기 발광소자에서 발생된 빛을 투과시키는 투명기관을 이용하는 것이 바람직하다.

또한, 상기 봉지막(260)은 비발광표시영역 상에 형성된 상기 캐소드 전원라인(230) 상부에 상기 봉지막(260) 상부면의 일 영역이 연장 형성됨으로써 상기 캐소드 전원라인(230)을 보호하는 역할을 할 수 있다.

상기 봉지막(260)의 하부면 즉, 발광소자와 대향되는 상부 면에 흡습제(미도시)가 형성되며, 상기 흡습제는 기관(210)과 상기 봉지막(260) 사이에 존재하는 수분 및 산소 등을 흡수한다.

도 6은 도 5의 A'영역을 확대하여 나타낸 단면도로, 즉 화소부와 연결된 구조를 도시한 도면이다.

도 6을 참조하면, 유기 전계 발광표시장치(200)를 제조하기 위해서는 우선, 기관(210)을 준비한다. 설명의 편의상, 상기 기관 내에 형성된 박막 트랜지스터에 대한 세부적인 개시 및 그에 대한 구체적인 설명은 생략한다.

상기 제1 전극층(211)은 상기 기관(210) 상에 형성되며, 상기 기관(210) 상에 형성된 상기 박막 트랜지스터의 소스 및 드레인 전극 중 어느 하나와 전기적으로 연결된다.

상기 캐소드 전원라인(230)은 상기 제1 전극층(211)과 상기 기관(210) 상에 동시에 형성된다. 상기 제1 전극층(211)은 알루미늄(Al), 알루미늄 합금, 은(Ag), 은 합금, MoW, 몰리브덴(Mo), 구리(Cu) 또는 ITO, IZO 등과 같은 도전성 금속 산화물로 이루어지며, 이들에 제한되지는 않는다. 상기 캐소드 전원라인(230)은 상기 제1 전극층(211)과 동일한 재료 및 동시에 형성됨으로써, 추가적인 공정단계가 필요하지 않다. 또한, 상기 캐소드 전원라인(230)은 상기 기관(210) 상에 형성된 상기 박막 트랜지스터의 소스 및 드레인 전극 중 어느 하나와 전기적으로 연결된다.

상기 화소정의막(212)은 상기 제1 전극층(211), 상기 캐소드 전원라인(230) 및 기관(210) 상에 형성되며, 상기 제1 전극층(150) 및 상기 캐소드 전원라인(230)을 부분적으로 노출시키는 개구부(미도시)를 형성한다.

상기 발광층(213)은 개구부를 포함하는 상기 제1 전극층(211) 상에 형성된다. 상기 발광층(213)은 정공주입층, 정공수송층, 발광층, 정공억제층, 전자수송층, 전자주입층 중 적어도 하나의 단층막 또는 복수의 다층막으로 구성될 수 있다.

상기 제2 전극층(214)은 상기 발광층(213) 및 개구부를 포함하는 상기 캐소드 전원라인(230) 상부에 형성된다. 상기 제2 전극층(214)은 상기 캐소드 전원라인(230)과 접촉되어 상기 제2 전극층(214) 상에 전원을 공급한다. 이러한 구조의 유기 발광소자는 다음과 같은 발광원리에 의해 발광한다. 일단, 상기 제1 전극층(211)으로 부터 주입된 정공과 상기 제2 전극층(214)으로 부터 발생된 정공이 발광층(213)에서 결합하여 여기자를 생성하고, 이 여기자가 여기상태에서 기저상태로 변화됨에 따라, 발광층의 형광성 분자가 발광한다.

상기 봉지막(260)은 상기 기관(210)과 대향되는 상부영역에서 상기 기관(210)이 밀봉되도록 형성되며, 이때 상기 봉지막(260)은 상기 캐소드 전극라인(230)의 일 영역이 노출되도록 형성된다. 또한, 상기 노출된 캐소드 전극라인(230) 상부에 상기 봉지막(260) 상부면이 더 형성되어 상기 노출된 캐소드 전극라인(230)을 보호한다.

또한 상기 봉지막(260)의 내측 면, 즉 상기 기관(210)의 적층물과 대향되는 위치에 흡습제가 형성된다.

이상 본 발명을 상세히 설명하였으나 본 발명은 이에 한정되지 않으며, 본 발명이 속하는 기술적 사상 내에서 당 분야의 통상의 지식을 가진 자에 의해 많은 변형이 가능함은 물론이다.

발명의 효과

이상과 같이, 본 발명에 의하면, 유기 전계 발광표시장치의 발광표시영역 상에 형성된 캐소드 전극라인을 비발광표시영역의 일 영역 상에 연장 형성함으로써 캐소드 전극의 전압강하 및 전원부에서 발생하는 열에 의한 발광소자의 특성저하를 방지할 수 있다. 이에 따라, 유기 전계 발광표시장치의 휘도 및 화질 특성을 향상시키며, 소비전력을 감소시킨다. 또한, 상기 캐소드 전극라인은 제1 전극층과 동시에 형성함으로써, 추가적인 마스크 공정이 없다.

도면의 간단한 설명

도 1은 종래기술에 따른 유기 전계 발광표시장치의 개략적인 평면도.

도 2는 도 1의 I - I' 선에 따른 단면도.

도 3은 도 1에 따른 유기 전계 발광표시장치를 열화상 카메라로 찍은 Microscopy 사진.

도 4는 본 발명에 따른 유기 전계 발광표시장치의 개략적인 평면도.

도 5는 도 4의 II - II' 선에 따른 단면도.

도 6은 도 5의 A'영역을 확대하여 나타낸 단면도.

♣ 도면의 주요 부분에 대한 부호의 설명 ♣

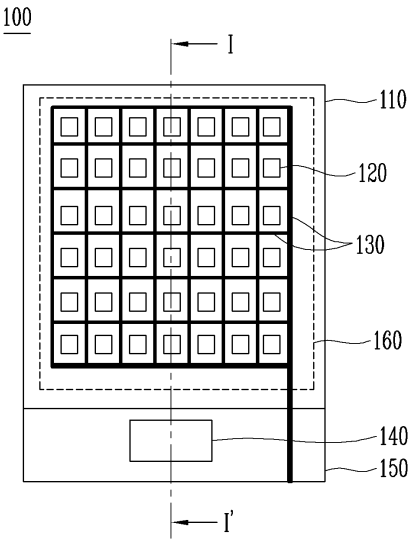
210 : 기관 220 : 부화소

230 : 캐소드 전극라인 240 : 칩

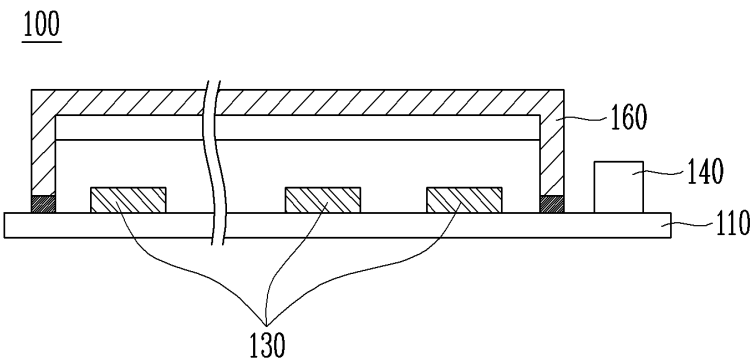
250 : 패드부 260 : 봉지막

도면

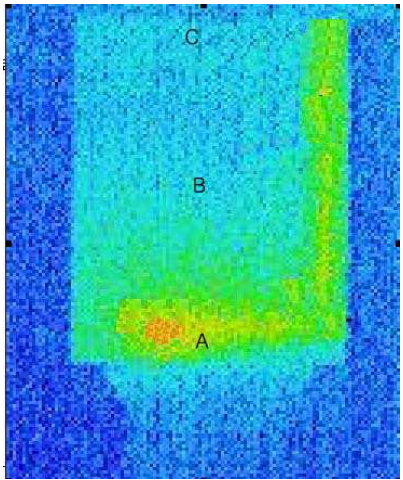
도면1



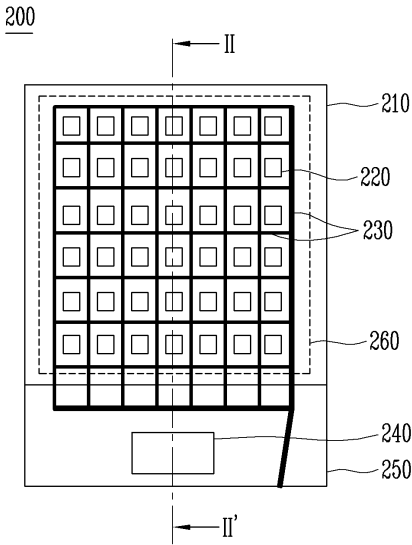
도면2



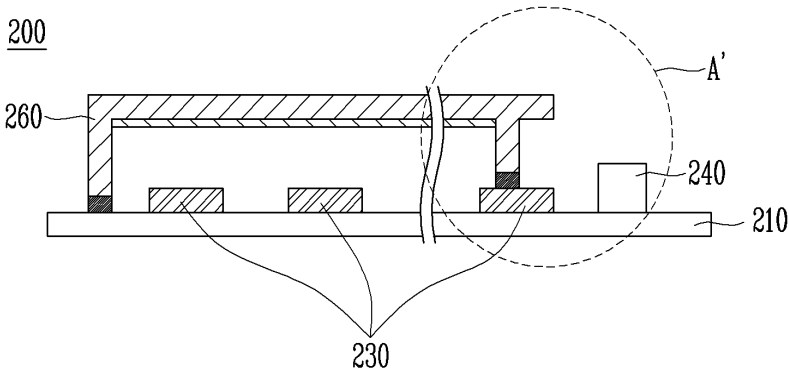
도면3



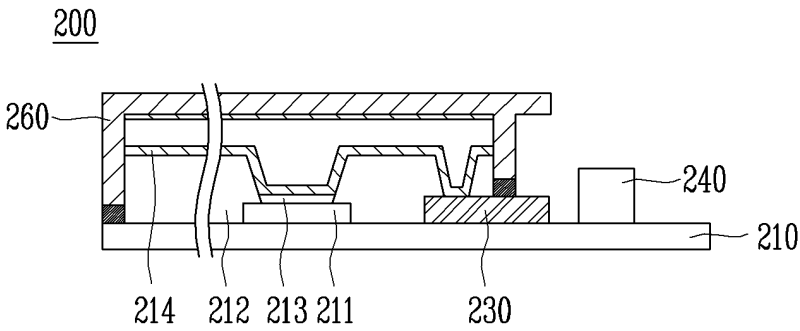
도면4



도면5



도면6



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	KR1020070043551A	公开(公告)日	2007-04-25
申请号	KR1020050099925	申请日	2005-10-21
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	EUNAH KIM 김은아		
发明人	김은아		
IPC分类号	H05B33/26 H05B33/10		
CPC分类号	H01L27/3276 H01L51/5221 H01L51/524 H01L51/56		
代理人(译)	SHIN , YOUNG MOO		
其他公开文献	KR100729078B1		
外部链接	Espacenet		

摘要(译)

用途：提供一种有机电致发光显示装置及其制造方法，以防止由于通过将阴极电源线延伸到非发光显示区域而从电源单元产生的热量而导致的发光装置的特性劣化。

200

