

(19)대한민국특허청(KR)

(12) 공개특허공보(A)

(51) 。 Int. Cl.⁷
G09G 3/30

(11) 공개번호 특2003-0057754
(43) 공개일자 2003년07월07일

(21) 출원번호 10-2001-0087831
(22) 출원일자 2001년12월29일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 이한상
서울특별시관악구신림1동1608-9202호

박준규
서울특별시관악구신림1동1630-17번지

이명호
경기도의왕시왕곡동600번지솔거아파트101-1106

(74) 대리인 김용인
심창섭

심사청구 : 있음

(54) 전계발광 디스플레이 패널

요약

본 발명은 전계 발광 소자의 동작을 제어하여 고해상도 디스플레이를 구현할 수 있는 전계발광 디스플레이 패널에 관한 것으로, 교차 배치되는 복수 개의 게이트 라인 및 소오스 라인에 의해 정의되는 각각의 단위픽셀을 이루는 전계발광 디스플레이 패널에 있어서, 상기 각각의 단위픽셀 상에 상기 게이트 라인에 인가되는 신호에 의해 제어되어 데이터 신호를 스위칭하는 제 1 스위칭 소자와, 제 1 단자가 상기 제 1 스위칭 소자의 출력단과 연결되고 제 2 단자는 전원전압단에 연결되어 상기 제 1 스위칭 소자를 통해 전달된 데이터 전압을 충전하는 커패시터와, 상기 전원전압단에 연결되어 상기 커패시터의 제 1 단자에 유기된 전압에 의해 스위칭되는 제 2 스위칭 소자와, 상기 제 2 스위칭 소자를 통한 전원전압에 의해 빛을 발광시키는 전계발광부와, 현 프레임 동작 전 일정 구간에서 상기 커패시터의 방전이 수행되도록 하는 인에이블 신호에 의해 전 프레임의 상기 커패시터에 저장되어 있는 전하를 방전시켜 상기 전계발광부를 일정 시간 오프(OFF)시키는 발광억제부를 포함하는 것을 특징으로 한다.

대표도

도 4

명세서

도면의 간단한 설명

도 1은 종래의 전계발광 디스플레이 패널의 단위 픽셀의 회로도.

도 2는 종래의 전계발광 디스플레이 패널의 문제점을 설명하기 위한 타이밍도.

도 3는 본 발명의 제 1 실시예에 따른 전계발광 디스플레이 패널의 회로도.

도 4 및 도 5는 도 3의 동작 타이밍도.

도 6은 도 3의 단위픽셀을 포함하는 전계발광 디스플레이의 전체구성도.

도 7은 본 발명의 제 2 실시예에 따른 회로도.

도 8은 도 6의 동작 타이밍도.

도 9는 도 7의 단위픽셀을 포함하는 전계발광 디스플레이의 전체구성도.

도 10 내지 도 15는 본 발명의 제 3 내지 제 8 실시예에 따른 회로도.

* 도면의 주요 부분에 대한 부호 설명 *

100 : 제 1 스위칭 회로 110 : 커패시터

120 : 제 2 스위칭 회로 130 : 전계발광부

140 : 발광억제부 150 : 제 3 스위칭 회로

200 : 구동시스템 203 : 시스템인터페이스부

205 : 타이밍컨트롤러부 207 : 소스 구동부

209 : 게이트 구동부 210 : 전계발광디스플레이패널

213 : 감마전원부 220 : 발광억제구동부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 전계발광 디스플레이 패널(Electroluminescent Display Panel)에 관한 것으로, 보다 구체적으로는 전계 발광 소자의 동작을 제어하여 고해상도 디스플레이를 구현할 수 있는 전계발광 디스플레이 패널에 관한 것이다.

전계발광(Electroluminescen) 소자는 액정표시소자(LCD)와 같은 수광형태의 소자에 비하여 응답속도가 빠르고, 자체발광 형태이므로 휘도가 우수하며, 구조가 간단하여 생산시 제조가 용이하고, 경량박형의 장점을 가지고 있어 차세대 평판 디스플레이 소자로 주목받고 있다. 이러한 전계발광 소자는 LCD 백라이트, 휴대용 단말기, 자동차 항법 시스템(CNS, Car Navigation System), 노트북 컴퓨터 및 벽걸이용 TV 까지 그 용도가 다양하다.

상기 전계 발광 디스플레이는 사용하는 재료에 따라 무기 발광 소자와 유기 발광 소자로 크게 나뉘어지는데, 이중 유기 발광 소자는 전자 주입 전극과 정공 주입 전극 사이에 형성된 유기 박막층에 전하를 주입하면 전자와 정공이 쌍을 이룬 후 소멸하면서 빛을 내는 소자이고, 무기 발광 소자는 높은 전계에 의해 가속된 전자가 발광체에 충돌, 여기시키고, 여기된 발광체가 기저 상태로 떨어지면서 발광하는 소자이다.

이하, 첨부된 도면을 참조하여 종래의 전계발광 디스플레이 패널을 설명하면 다음과 같다.

도 1은 종래의 전계발광 디스플레이 패널의 단위 픽셀의 회로도를 도시한 것이다.

도시된 바와같이, 전계 발광 디스플레이 패널의 단위 픽셀은 소오스 라인(SL)에 연결되어 게이트 라인(GL)에 인가되

는 신호에 의해 제어되어 데이터 신호를 스위칭하는 제 1 스위칭 소자(11)와, 제 1 단자가 상기 제 1 스위칭 소자(11)의 출력단에 연결되고 제 2 단자는 전원전압단(Vdd)에 연결되어 제 1 스위칭 소자(11)를 통해 전달된 데이터 전압을 충전하는 커패시터(15)와, 상기 전원전압단(Vdd)과 전계 발광 소자(20) 사이에 연결되어 상기 커패시터의 제 1 단자에 유기된 전압에 의해 스위칭되는 제 2 스위칭 소자(19)로 구성된다. 여기서, 상기 제 1 및 제 2 스위칭 소자는 PMOS 트랜지스터로 구성된다.

상기 구성을 갖는 종래의 전계발광 디스플레이 패널의 동작을 설명하면 다음과 같다.

단위 픽셀에서 게이트 라인(GL)에 활성화 신호를 인가하고, 소오스 라인(SL)에 데이터 전압을 인가하면 제 1 스위칭 소자(11)를 통해 상기 커패시터(15)에 전하를 충전시키면서, 제 2 스위칭 소자(19)를 턴 온 시켜 전계 발광 소자(20)를 일정시간 빛을 발하게 한다.

이후, 상기 제 1 스위칭 소자(11)를 제어하는 게이트 신호를 절단하더라도 커패시터(15)에 저장된 데이터 전압이 방전되면서 계속해서 제 2 스위칭 소자(19)를 턴 온 시켜 전계 발광 소자를 계속해서 발광하게 한다.

발명이 이루고자 하는 기술적 과제

그러나, 종래 기술에 따른 전계발광 디스플레이 패널은 다음과 같은 문제점이 있었다.

전계발광 디스플레이 패널의 전영역에 배치되는 픽셀 소오스 라인에는 저항 성분이 있고, 또한, 게이트 라인과 소오스 라인 사이에서 기생 캐패시터가 형성되어 있다. 이는 전 프레임 동작 후, 현 프레임에서 소오스 라인(SL)에 그에 해당하는 데이터 전압이 인가되면, 커패시터(15)에 상기 신호에 해당되는 데이터 전압을 저장하는 데에는 오랜 시간이 필요하게 된다. 이에 의해, 도 2에 도시된 바와같이, 전 프레임(1f) 동작 후, 현 프레임(2f) 동작시, 화면상의 블러링(blurring)현상이 발생하여 고해상도의 전계발광 디스플레이 패널을 제작하기가 어려웠다.

따라서, 본 발명은 상기 문제점을 해결하기 위해 안출된 것으로, 현 프레임 동작 전 일정구간에서, 전계 발광 소자를 발광시키는 전 프레임의 커패시터에 저장되어 있는 전하를 방전하도록 하여 상기 전계 발광 소자를 일정시간 동안 오프(OFF)함으로써, 현 프레임에서 그에 해당하는 데이터 전압을 커패시터가 빠르게 충전하여 디스플레이할 수 있도록 하는 고해상도의 전계발광 디스플레이 패널을 제공하는 것을 그 목적으로 한다.

발명의 구성 및 작용

상기 목적 달성을 위한 본 발명의 전계발광 디스플레이 패널은, 교차 배치되는 복수 개의 게이트 라인 및 소오스 라인에 의해 정의되는 각각의 단위픽셀을 이루는 전계발광 디스플레이 패널에 있어서, 상기 각각의 단위픽셀 상에 상기 게이트 라인에 인가되는 신호에 의해 제어되어 데이터 신호를 스위칭하는 제 1 스위칭 소자와, 제 1 단자가 상기 제 1 스위칭 소자의 출력단과 연결되고 제 2 단자는 전원전압단에 연결되어 상기 제 1 스위칭 소자를 통해 전달된 데이터 전압을 충전하는 커패시터와, 상기 전원전압단에 연결되어 상기 커패시터의 제 1 단자에 유기된 전압에 의해 스위칭되는 제 2 스위칭 소자와, 상기 제 2 스위칭 소자를 통한 전원전압에 의해 빛을 발광시키는 전계발광부와, 현 프레임 동작 전 일정 구간에서 상기 커패시터의 방전이 수행되도록 하는 인에이블 신호에 의해 전 프레임의 상기 커패시터에 저장되어 있는 전하를 방전시켜 상기 전계발광부를 일정 시간 오프(OFF)시키는 발광억제부를 포함하는 것을 특징으로 한다.

이하, 본 발명에 따른 바람직한 실시예를 첨부한 도면을 참조하여 상세히 설명한다.

도 3는 본 발명의 제 1 실시예에 따른 전계발광 디스플레이 패널의 회로도이고, 도 4 및 도 5는 도 3의 동작 타이밍도이며, 도 6은 도 3의 단위픽셀을 포함하는 전계발광 디스플레이의 전체구성도이고, 도 7은 본 발명의 제 2 실시예에 따른 회로도이며, 도 8은 도 6의 동작 타이밍도이고. 도 9는 도 7의 단위픽셀을 포함하는 전계발광 디스플레이의 전체구성도이며, 도 10 내지 도 15는 본 발명의 제 3 내지 제 8 실시예에 따른 회로도이다.

먼저, 도 3에 도시된 바와 같이, 교차 배치되는 복수 개의 게이트 라인(GL) 및 소오스 라인(SL)에 의해 정의되는 각각의 단위픽셀을 제공한다. 도면상에는 하나의 단위픽셀을 도시하였다.

본 발명의 전계발광 디스플레이 패널은 상기 단위픽셀 상에 상기 게이트 라인(GL)에 인가되는 신호에 의해 제어되어 데이터 신호를 스위칭하는 제 1 스위칭 소자(100)와, 제 1 단자가 제 1 스위칭 소자(100)의 출력단과 연결되고 제 2 단자는 전원전압단(VDD)에 연결되어 제 1 스위칭 소자(100)를 통해 전달된 데이터 전압을 충전하는 커패시터(110)와, 상기 전원전압단에 연결되어 커패시터(110)의 제 1 단자에 유기된 전압에 의해 스위칭되는 제 2 스위칭 소자(120)

)와, 제 2 스위칭 소자(120)를 통한 전원전압에 의해 빛을 발광시키는 전계발광부(130)와, 현 프레임 동작 전 일정 구간에서 상기 커패시터(110)의 방전이 수행되도록 하는 인에이블 신호를 수신하여 전 프레임의 커패시터에 저장되어 있는 전하를 방전하도록 함으로써, 상기 전계발광부(130)를 일정 구간에서 오프(OFF)시키는 발광억제부(140)를 포함하여 이루어진다.

상기 제 1, 제 2 스위칭 소자(100)(120) 및 발광억제부(140)는 각각 PMOS 트랜지스터(P1)(P2)(P3)로 구성되고, 발광억제부(140)는 커패시터(110)의 제 1 단자와 제 2 단자 사이에서 커패시터(110)와 병렬적으로 연결되어, 상기 복수 개의 게이트 라인에 각각의 활성화 신호가 인가되기 전, 로우(LOW)레벨의 일정 펄스를 인가하도록 하는 발광억제구동부(미도시)에 의해 생성되는 인에이블 신호를 통하여 상기 커패시터(110)의 방전 전압이 전계발광부(130)로 전달되지 못하도록 한다.

상기 구성의 단위 픽셀을 갖는 전계발광 디스플레이 패널의 동작을 타이밍도를 참조하여 설명하면 다음과 같다.

즉, 도 4 및 도 5에 도시된 바와 같이, 현 프레임 동작 전, 즉 게이트 신호가 활성화되기 이전에 상기 발광억제구동부(미도시)가 커패시터(110) 양단에 구성된 발광억제부(140)로 소거 신호(E)를 출력하면 전 프레임의 커패시터(110)에 충전된 전압이 완전히 방전되면서 발광억제부(140)에 의해 전계발광부(130)는 더 이상 발광하지 못하게 된다.

그런 다음, 현 프레임 동작시, 즉 게이트 라인(GL)에 활성화 신호가 인가되고, 소오스 라인(SL)에 데이터 전압이 인가되면, 제 1 스위칭 소자(100)를 통해 상기 데이터 전압을 커패시터(110)에 충전시키면서, 제 2 스위칭 소자(120)를 턴 온 시켜 전원전압단(VDD)을 통해 상기 전계발광부(130)가 일정시간 빛을 발하게 한다.

상기 동작에 의해 도 5에 도시된 바와같이, 전 프레임(1f) 동작 후, 현 프레임(2f) 동작 전, 일정 구간동안 전 프레임(1f)에서의 커패시터(110)에 저장되어 있는 데이터 전압을 완전히 방전하여 전계발광부(130)의 발광을 방지함으로써, 화면상의 블러링(blurring) 현상을 억제하여 화질 개선을 이룰 수 있다.

여기서, 상기 전계발광부(130)가 발광하기 시작한 시점으로부터 다음 프레임 전의 소거 신호(E)가 출력될 때까지의 시간을 t_1 이라고 가정할 경우, 상기 t_1 을 조정하는 것에 의해 전계발광부(130)의 발광 시간을 조절함으로써 밝기 조정이 가능해진다. 또한, 저전력 모드로 전계발광부(130)의 구동이 필요할 때는 상기 t_1 시간을 짧게 하여, 전체적인 그레이(gray) 균형을 맞추면서 효과적으로 저전력 모드로 구동 가능하다.

상기와 같은 구조를 갖는 단위 픽셀로 이루어진 전계발광 디스플레이 패널의 전체 구성도를 살펴보면 다음과 같다.

도 6에 도시된 바와 같이, 전계발광 디스플레이는 구동시스템(200)으로부터 입력되는 디스플레이 데이터(data) 신호인 R(Red), G(Green), B(Blue) 신호를 전계발광디스플레이패널(210)에 인가되도록 하는 시스템인터페이스부(203)와, 시스템인터페이스부(203)로부터 데이터 신호를 수신하여 전계발광디스플레이패널(210)이 안정되게 구동될 수 있도록 각종 컨트롤 신호 및 데이터를 생성하는 타이밍컨트롤러부(205)와, 타이밍컨트롤러부(205)로부터의 데이터 신호를 아날로그 신호로 변환하여 전계발광디스플레이패널(210)의 각 소오스 라인(SL)에 전압을 인가하는 소오스구동부(207)와, 타이밍컨트롤러부(205)로부터 수신되는 디스플레이컨트롤신호를 입력하여 각 게이트 라인에 펄스 전압을 인가하는 게이트구동부(209)와, 상기 구동시스템(200)으로부터 전원을 인가 받아 각 부에 필요한 전원을 인가하는 파워부(211)와, 상기 파워부(211)로부터 분기된 전원을 인가받아 소오스구동부(207)의 디지털/아날로그 변환에 필요한 기준 전압을 생성하는 감마전원부(213) 및 상기 전술된 단위픽셀 내의 전계발광부(130)를 일정 구간에서 오프(OFF)시키는 발광억제부(140)를 제어하도록 타이밍컨트롤러부(205)의 제어를 받는 발광억제구동부(220)를 포함하여 이루어진다.

그 다음, 도 7은 본 발명에 따른 제 2 실시예를 도시한 것으로, 발광억제부(140)의 인에이블 신호인 소거 신호(E)가 복수 개의 게이트 라인(GL(N)) 중 전 단의 게이트 라인(GL(N-1))에 의해 활성화되는 신호인 것을 특징으로 한다. 이는 도 4에서 설명된 발광억제부(140)를 제어하는 발광억제구동부(미도시)가 필요치 않고, 자체적으로 발광억제부(140)를 제어하여 커패시터(110)를 초기화한다.

이에 대한 동작을 도 8을 참조하여 설명하면 다음과 같다.

도시된 바와 같이, 전 단의 게이트 라인(GL(N-1))이 활성화되면 상기 라인에 연결된 화소에 비디오 신호가 저장된다. 그 다음, 게이트 라인(GL(N))에 연결된 화소는 발광억제부(140)를 구동시켜 도 4에서 설명된 바와같이, 전 프레임의 커패시터(110)에 저장된 데이터 전압을 완전히 방전하여 초기화시킨다. 그 다음, 게이트 라인(GL(N))이 활성화되고 소오스 라인(SL)에 데이터 전압이 인가되면, 제 1 스위칭 소자(100)를 통해 상기 데이터 전압을 커패시터(110)에 충전시키면서, 제 2 스위칭 소자(120)를 턴 온 시켜 전원전압단(VDD)을 통해 상기 전계발광부(130)가 일정시간 빛을 발하게 한다.

도 9는 도 7에 도시된 단위 픽셀로 이루어진 전계발광 디스플레이 패널의 전체 구성도로서, 도 6에 도시된 전계발광 디스플레이에서 발광억제구동부(220)가 생략된 형태이다. 즉, 발광억제부(140)의 인에이블 신호인 소거 신호(E)가 복수 개의 게이트 라인(GL(N)) 중 전 단의 게이트 라인(GL(N-1))에 의해 활성화되므로 도 6에 도시된 발광억제구동부(220)가 필요없다.

도 10은 본 발명에 따른 제 3 실시예를 설명하기 위한 회로도이다. 이에 대한 동작 타이밍도는 도 4와 동일하다.

도시된 바와같이, 상기 발광억제부(140)는 상기 제 1 스위칭 소자(100)의 출력단과 제 2 스위칭 소자(120)의 출력단 사이에 접속되어 있다. 이는 현 프레임 동작 전, 즉 게이트 신호가 활성화되기 이전에 상기 발광억제구동부(미도시)가 커패시터(110) 양단에 구성된 발광억제부(140)로 소거 신호(E)를 출력하면 발광억제부(140)가 구동하여 전 프레임의 커패시터(110)에 저장된 데이터 전압을 제 2 스위칭 소자(120)의 문턱전압 근처의 값으로 초기화함으로써, 전계발광부(130)가 발광하지 못하게 한다.

그런 다음, 현 프레임 동작시, 즉, 게이트 라인(GL)이 활성화되고 소오스 라인(SL)에 데이터 전압, 예를 들어 낮은 휘도를 갖는 비디오 신호가 인가되면, 기존의 구조에서는 커패시터에 전압을 충전하는데 시간이 오랫동안 소요되었으나, 본 발명의 실시예에 따른 구조에서는 상기 데이터 전압이 커패시터(110)에 빠르게 충전이 가능하여 고해상도의 전계발광 디스플레이 패널을 제작할 수 있다.

도 11은 본 발명의 제 4 실시예를 설명하기 위한 회로도이다. 이에 대한 동작타이밍도는 도 8과 동일하다.

도시된 바와같이, 본 발명의 제 4 실시예는 도 7과 도 10에 설명된 실시예를 조합한 것이다. 즉, 상기 발광억제부(140)는 상기 제 1 스위칭 소자(100)의 출력단과 제 2 스위칭 소자(120)의 출력단 사이에 접속되고, 발광억제부(140)의 인에이블 신호인 소거 신호(E)가 복수 개의 게이트 라인(GL(N)) 중 전 단의 게이트 라인(GL(N-1))에 의해 활성화되는 신호인 것을 특징으로 한다.

도 12 내지 도 15는 상술된 제 1 내지 제 4 실시예로 구성된 전계발광 디스플레이 패널상에 상기 인에이블 신호에 의해 제 2 스위칭 소자(120)와 전계발광부(130) 사이를 스위칭하는 제 3 스위칭 소자(150)를 더 포함하여 구성하는 제 5 내지 제 8 실시예를 도시한 것이다. 상기 제 3 스위칭 소자(150)는 바람직 하게 NMOS 트랜지스터로 형성되어 발광억제부(140)가 구동할 때에는 턴 오프되고, 발광억제부(140)가 구동하지 않을 때는 턴 온되어, 전계발광부(130)를 좀 더 효과적으로 제어할 수가 있다.

한편, 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

발명의 효과

상술한 본 발명에 따른 전계발광 디스플레이 패널 및 그의 구동방법에 의하면 다음과 같은 효과가 있다.

전 프레임(1f) 동작 후, 현 프레임(2f) 동작 전, 일정 구간동안 전 프레임(1f)에서의 커패시터(110)에 저장되어 있는 데이터 전압을 완전히 방전하여 전계발광부(130)의 발광을 방지함으로써, 화면상의 블러링(blurring) 현상을 억제하여 화질 개선을 이룰 수 있다.

또한, 다음 프레임 전의 소거 신호(E)가 출력될 때까지의 시간인 t_1 을 조정하는 것에 의해 전계발광부(130)의 발광 시간을 조절함으로써 밝기 조정이 가능해진다. 또한, 저전력 모드로 전계발광부(130)의 구동이 필요할 때는 상기 t_1 시간을 짧게 하여, 전체적인 그레이(gray) 균형을 맞추면서 효과적으로 저전력 모드로 구동 가능하다.

아울러, 현 프레임에서 낮은 휘도를 갖는 비디오 신호가 인가되면, 그에 해 당하는 데이터 전압을 커패시터가 빠르게 충전하여 디스플레이할 수 있도록 하는 고해상도의 전계발광 디스플레이 패널을 제작할 수 있다.

(57) 청구의 범위

청구항 1.

교차 배치되는 복수 개의 게이트 라인 및 소오스 라인에 의해 정의되는 각각의 단위픽셀을 이루는 전계발광 디스플레이 패널에 있어서,

상기 각각의 단위픽셀 상에 상기 게이트 라인에 인가되는 신호에 의해 제어되어 데이터 신호를 스위칭하는 제 1 스위칭 소자와,

제 1 단자가 상기 제 1 스위칭 소자의 출력단과 연결되고 제 2 단자는 전원전압단에 연결되어 상기 제 1 스위칭 소자를 통해 전달된 데이터 전압을 충전하는 커패시터와,

상기 전원전압단에 연결되어 상기 커패시터의 제 1 단자에 유기된 전압에 의해 스위칭되는 제 2 스위칭 소자와,

상기 제 2 스위칭 소자를 통한 전원전압에 의해 빛을 발광시키는 전계발광부와,

현 프레임 동작 전 일정 구간에서 상기 커패시터의 방전이 수행되도록 하는 인에이블 신호에 의해 전 프레임의 상기 커패시터에 저장되어 있는 전하를 방전시켜 상기 전계발광부를 일정 시간 오프(OFF)시키는 발광억제부를 포함하는 것을 특징으로 하는 전계발광 디스플레이 패널.

청구항 2.

제 1항에 있어서,

상기 제 1 스위칭 소자, 상기 제 2 스위칭 소자 및 상기 발광억제부는 PMOS 트랜지스터로 구성되는 것을 특징으로 하는 전계발광 디스플레이 패널.

청구항 3.

제 1항에 있어서,

상기 발광억제부는 상기 커패시터와 병렬로 연결되는 것을 특징으로 하는 전계발광 디스플레이 패널.

청구항 4.

제 1항에 있어서,

상기 발광억제부는 상기 제 1 스위칭 소자의 출력단과 상기 제 2 스위칭 소자의 출력단 사이에 연결되는 것을 특징으로 하는 전계발광 디스플레이 패널.

청구항 5.

제 1항에 있어서,

상기 인에이블 신호는 상기 복수 개의 게이트 라인에 각각의 활성화 신호 인가 전, 로우(LOW)레벨의 일정 펄스를 인가하도록 하는 발광억제구동부에 의해 생성되는 것을 특징으로 하는 전계발광 디스플레이 패널.

청구항 6.

제 1항에 있어서,

상기 인에이블 신호는 상기 복수 개의 게이트 라인 중 전 단의 게이트 라인에 의해 활성화되는 신호인 것을 특징으로 하는 전계발광 디스플레이 패널.

청구항 7.

제 1항에 있어서,

상기 인에이블 신호에 의해 상기 제 2 스위칭 소자와 전계발광부 사이를 스위칭하는 제 3 스위칭 소자를 더 포함하는 것을 특징으로 하는 전계발광 디스플레이 패널.

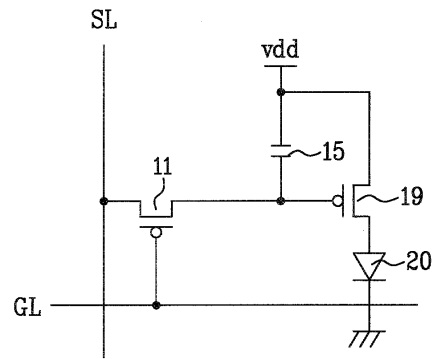
청구항 8.

제 7항에 있어서,

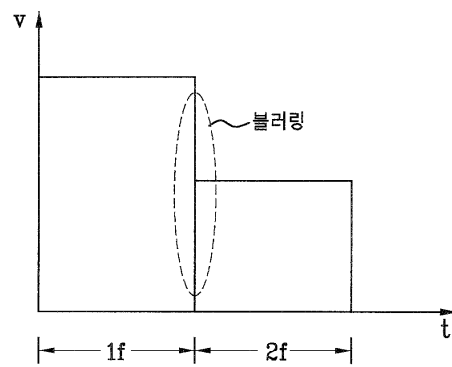
상기 제 3 스위칭 소자는 NMOS 트랜지스터로 구성되는 것을 특징으로 하는 전계발광 디스플레이 패널.

도면

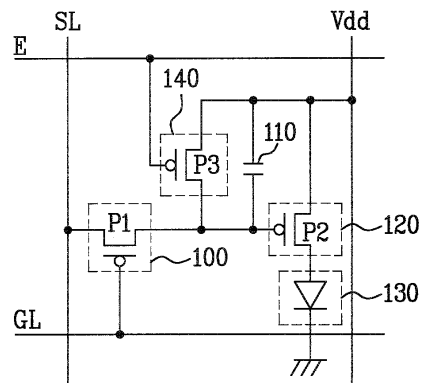
도면1



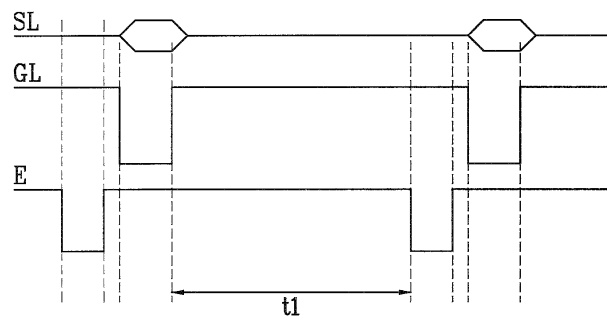
도면2



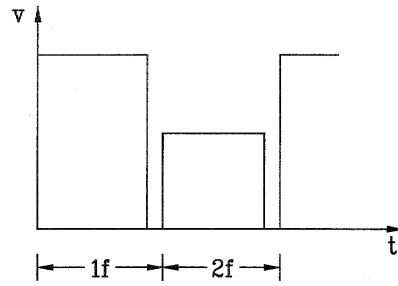
도면3



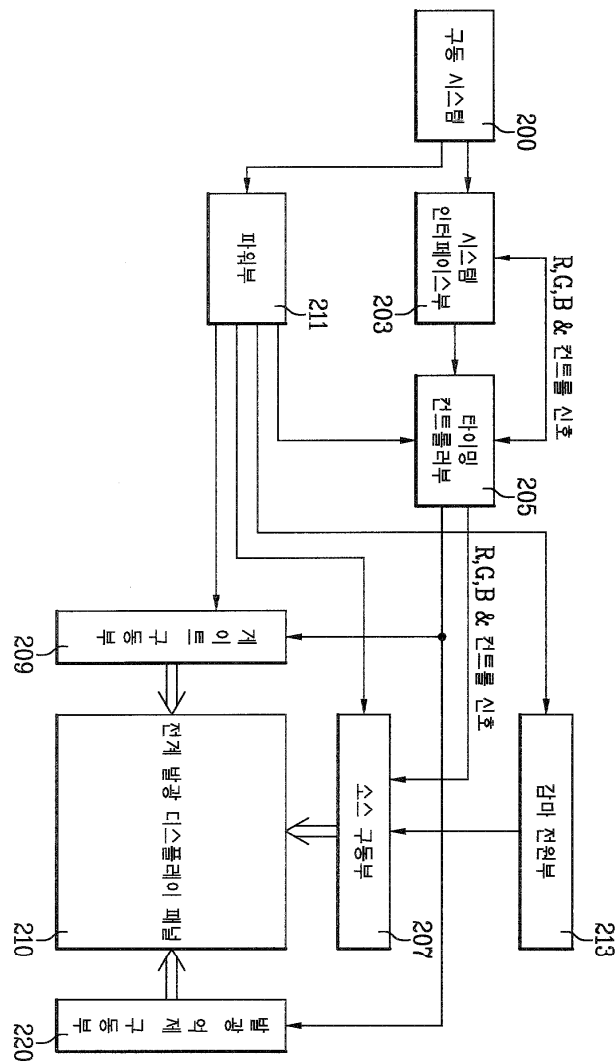
도면4



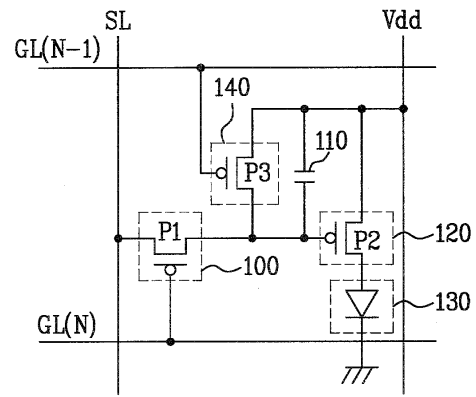
도면5



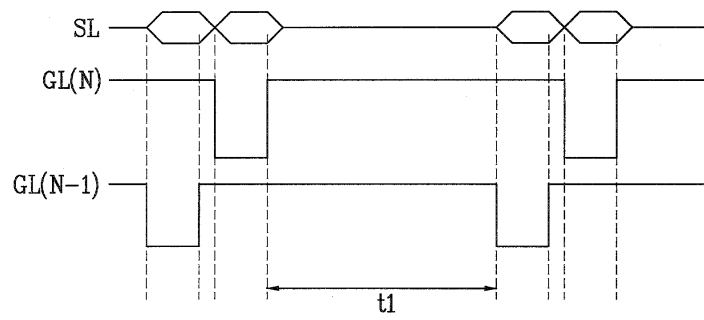
도면6



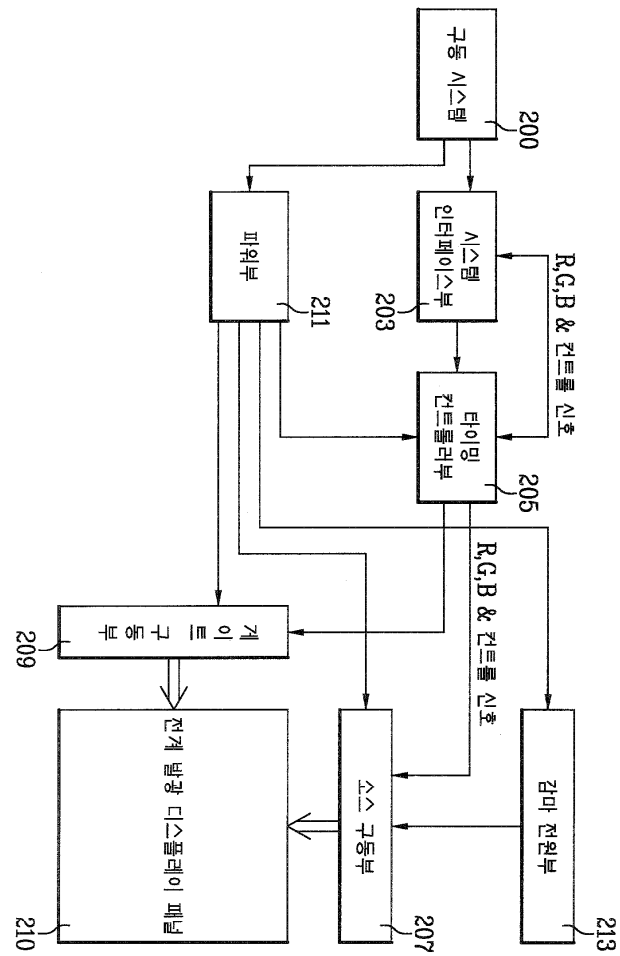
도면7



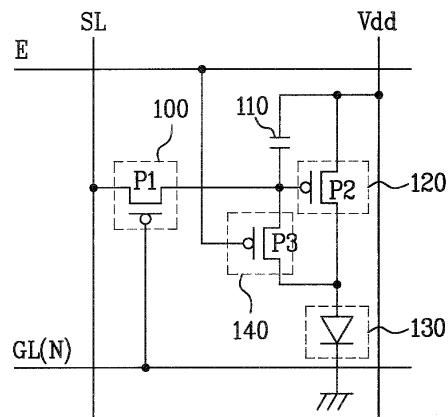
도면8



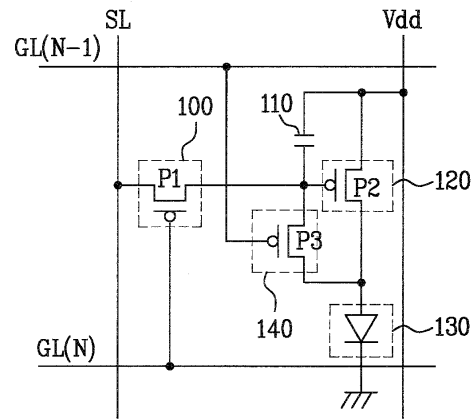
도면9



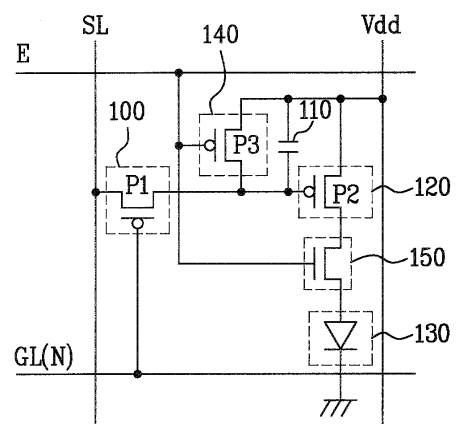
도면10



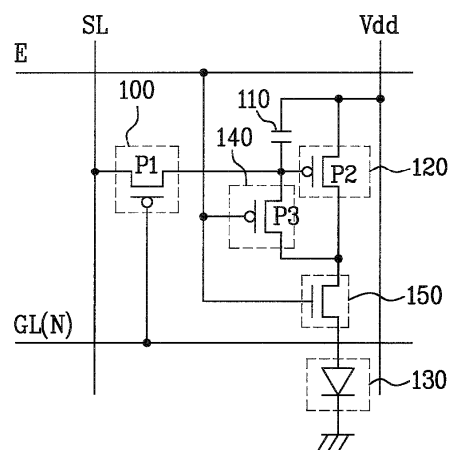
도면11



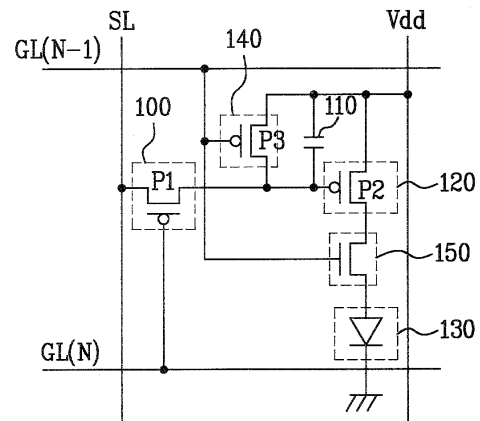
도면12



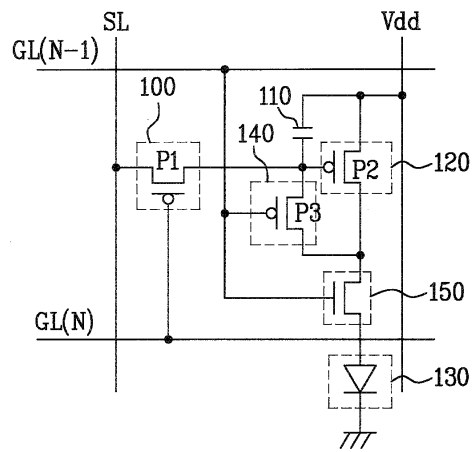
도면13



도면14



도면15



专利名称(译)	电致发光显示板		
公开(公告)号	KR1020030057754A	公开(公告)日	2003-07-07
申请号	KR1020010087831	申请日	2001-12-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE HANSANG 이한상 PARK JOONKYU 박준규 LEE MYUNGHO 이명호		
发明人	이한상 박준규 이명호		
IPC分类号	G09G3/30		
代理人(译)	金勇 新昌		
其他公开文献	KR100469347B1		
外部链接	Espacenet		

摘要(译)

用途：提供一种电致发光显示板，用于抑制屏幕上的模糊现象，并通过防止电致发光部分的发光操作来改善图像质量。组成：电致发光显示面板包括第一开关元件（100），电容器（110），第二开关元件（120），电致发光部分（130）和电致发光块部分（140）。第一开关元件由施加到栅极线的信号控制，以便切换数据信号。电容器用于对从第一开关元件传输的数据电压充电。第二开关元件连接到电源电压端子。第二开关元件由第一端子感应的电压切换。电致发光部分通过从第二开关元件施加的电源电压产生光。电致发光块部分放电前一帧的电容器的电荷，并在预定时间内关断电致发光部分。

