



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년03월10일
(11) 등록번호 10-1372760
(24) 등록일자 2014년03월04일

(51) 국제특허분류(Int. Cl.)
G09G 3/30 (2006.01)
(21) 출원번호 10-2011-7031248
(22) 출원일자(국제) 2010년03월04일
심사청구일자 2011년12월28일
(85) 번역문제출일자 2011년12월28일
(65) 공개번호 10-2012-0017084
(43) 공개일자 2012년02월27일
(86) 국제출원번호 PCT/JP2010/001523
(87) 국제공개번호 WO 2010/140285
국제공개일자 2010년12월09일

(73) 특허권자
샤프 가부시기가이샤
일본 오사카후 오사카시 아베노꾸 나가이쎄쵸 22
방 22고

(72) 발명자
기시 노리따카
일본 545-8522 오사카후 오사카시 아베노꾸 나가
이쎄쵸 22방 22고 샤프 가부시기가이샤 내

(74) 대리인
이중희, 박충범, 장수길

(30) 우선권주장
JP-P-2009-135286 2009년06월04일 일본(JP)

(56) 선행기술조사문헌
JP2007248800 A
US07283108 B2
US07911430 B2
US20090002281 A1

전체 청구항 수 : 총 13 항

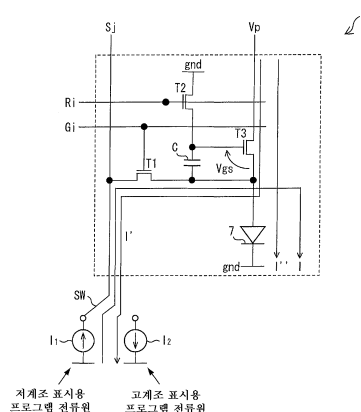
심사관 : 김기호

(54) 발명의 명칭 표시 장치 및 표시 장치의 구동 방법

(57) 요약

화소 회로(6)는 유기 EL 다이오드(7)가 선택 기간만 발광하는 임펄스 모드에서 구동되거나, 유기 EL 다이오드(7)가 상기 선택 기간 중에는 발광하지 않고 상기 선택 기간 후에 발광을 계속하는 홀드 모드에서 구동된다. 또한, 화소 회로(6)는 상기 임펄스 모드에서 구동될 때에 프로그램 전류(I)를 흘리는 저계조 표시용 프로그램 전류원(I1)과, 상기 홀드 모드에서 구동될 때에 프로그램 전류(I')를 흘리는 고계조 표시용 프로그램 전류원(I2)을 갖는다.

대표도 - 도1



특허청구의 범위

청구항 1

한 방향으로 신장하는 복수의 주사선과, 다른 방향으로 신장하는 복수의 데이터 신호선과, 복수의 상기 데이터 신호선을 구동하는 소스 드라이버 회로와, 복수의 상기 주사선을 제어하는 게이트 드라이버 회로와, 상기 주사선 및 상기 데이터 신호선의 교차부에 대응해서 설치되는 복수의 화소를 구비하고, 흐르는 전류에 따른 휘도로 발광하는 소자를 상기 화소가 갖고, 상기 게이트 드라이버 회로가 상기 주사선을 선택하는 기간을 선택 기간이라 칭하는 표시 장치로서,

상기 화소의 화소 회로는, 상기 소자가 상기 선택 기간만 발광하는 임펄스 모드, 및 상기 소자가 상기 선택 기간 중에는 발광하지 않고 상기 선택 기간 후에 발광을 계속하는 홀드 모드에서 구동되도록 구성됨과 함께,

상기 소스 드라이버 회로는, 상기 임펄스 모드에서 구동될 때에 발광 신호를 공급하는 제1 신호원과, 상기 홀드 모드에서 구동될 때에 발광 신호를 공급하는 제2 신호원과, 스위치 수단을 포함하고,

상기 스위치 수단은, 상기 화소가 상기 임펄스 모드에 의해 화상을 표시하는 경우에는, 상기 데이터 신호선을 상기 제1 신호원에 접속하고, 상기 화소가 상기 홀드 모드에 의해 상기 화상을 표시하는 경우에는, 상기 데이터 신호선을 상기 제2 신호원에 접속하고,

상기 발광 신호의 전체 계조를, 각각 저계조측과 고계조측으로 나누었을 때, 상기 화소의 화소 회로는, 저계조측의 발광 신호에 의해 표시하는 경우에는, 상기 임펄스 모드에서만 구동되고, 고계조측의 발광 신호에 의해 표시하는 경우에는, 상기 홀드 모드에서만 구동되는 것을 특징으로 하는 표시 장치.

청구항 2

제1항에 있어서,

복수의 상기 주사선은 복수의 제1 주사선 및 복수의 제2 주사선으로 이루어지고,

상기 화소 회로는 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터 및 용량을 갖고,

상기 제1 박막 트랜지스터는 게이트가 상기 제1 주사선에 접속되고, 소스가 상기 데이터 신호선에 접속되고,

상기 제2 박막 트랜지스터는 게이트가 상기 제2 주사선에 접속되고, 드레인이 전기적으로 접지되고, 소스가 상기 제3 박막 트랜지스터의 게이트 및 상기 용량의 일단부에 접속되고,

상기 제3 박막 트랜지스터는 드레인이 전원선에 접속되고, 소스가 상기 제1 박막 트랜지스터의 드레인, 상기 용량의 타단부 및 상기 소자의 애노드에 접속되고,

상기 소자의 캐소드가 전기적으로 접지되는 것을 특징으로 하는 표시 장치.

청구항 3

제1항에 있어서,

복수의 상기 주사선은 복수의 제1 주사선 및 복수의 제2 주사선으로 이루어지고,

상기 화소 회로는 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터 및 용량을 갖고,

상기 제1 박막 트랜지스터는 게이트가 상기 제1 주사선에 접속되고, 소스가 상기 데이터 신호선에 접속되고,

상기 제2 박막 트랜지스터는 게이트가 상기 제2 주사선에 접속되고, 드레인이 공통 전원선에 접속되고, 소스가 상기 제3 박막 트랜지스터의 게이트 및 상기 용량의 일단부에 접속되고,

상기 제3 박막 트랜지스터는 드레인이 상기 공통 전원선에 접속되고, 소스가 상기 제1 박막 트랜지스터의 드레인, 상기 용량의 타단부 및 상기 소자의 애노드에 접속되고,

상기 소자의 캐소드가 전기적으로 접지되고,

상기 공통 전원선의 전위는, 상기 선택 기간 중에는 접지 전위로 하고, 비선택 기간 중에는 접지 전위보다 큰

전위로 하는 것을 특징으로 하는 표시 장치.

청구항 4

제1항에 있어서,

상기 화소 회로는 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터 및 용량을 갖고,

상기 제1 박막 트랜지스터는 게이트가 상기 주사선에 접속되고, 소스가 상기 데이터 신호선에 접속되고,

상기 제2 박막 트랜지스터는 게이트가 상기 주사선에 접속되고, 드레인이 전기적으로 접지되고, 소스가 상기 제3 박막 트랜지스터의 게이트 및 상기 용량의 일단부에 접속되고,

상기 제3 박막 트랜지스터는 드레인이 전원선에 접속되고, 소스가 상기 제1 박막 트랜지스터의 드레인, 상기 용량의 타단부 및 상기 소자의 애노드에 접속되고,

상기 소자의 캐소드가 전기적으로 접지되고 있는 것을 특징으로 하는 표시 장치.

청구항 5

제1항에 있어서,

상기 제1 신호원 및 상기 제2 신호원은 출력하는 전류의 방향이 서로 역의 전류원인 것을 특징으로 하는 표시 장치.

청구항 6

제1항에 있어서,

상기 제1 신호원 및 상기 제2 신호원은 계조 변화에 대한 전압 변화의 기울기의 부호가, 한쪽이 양이며 다른 쪽이 음인 전압원인 것을 특징으로 하는 표시 장치.

청구항 7

제2항에 있어서,

상기 제1 박막 트랜지스터, 상기 제2 박막 트랜지스터 및 상기 제3 박막 트랜지스터는 N 채널의 박막 트랜지스터인 것을 특징으로 하는 표시 장치.

청구항 8

삭제

청구항 9

제1항에 있어서,

상기 발광 신호의 전체 계조에 관해서, 상기 전체 계조의 절반의 휘도를 1/2 휘도로 했을 때, 상기 저계조측은 최저 계조로부터 상기 1/2 휘도보다 작은 계조까지의 범위이며, 상기 고계조측은 상기 1/2 휘도보다 작은 계조로부터 최고 계조까지의 범위인 것을 특징으로 하는 표시 장치.

청구항 10

제2항에 있어서,

상기 소스 드라이버 회로는 상기 임펄스 모드와 상기 홀드 모드와의 양쪽에서 상기 화소 회로를 구동하거나, 상기 홀드 모드만으로 상기 화소 회로를 구동하는지를 결정하는 기준을 갖고 있으며,

상기 기준은 상기 화상을 구성하는 계조값의 분포인 것을 특징으로 하는 표시 장치.

청구항 11

제1항에 있어서,

상기 소자는 유기 일렉트로 루미네센스 다이오드인 것을 특징으로 하는 표시 장치.

청구항 12

한 방향으로 신장하는 복수의 주사선과, 다른 방향으로 신장하는 복수의 데이터 신호선과, 복수의 상기 데이터 신호선을 구동하는 소스 드라이버 회로와, 복수의 상기 주사선을 제어하는 게이트 드라이버 회로와, 상기 주사선 및 상기 데이터 신호선의 교차부에 대응해서 설치되는 복수의 화소를 구비하고, 흐르는 전류에 따른 휘도로 발광하는 소자를 상기 화소가 갖고, 상기 게이트 드라이버 회로가 상기 주사선을 선택하는 기간을 선택 기간이라 칭하는 표시 장치의 구동 방법으로서,

상기 소자가 상기 선택 기간만 발광하는 임펄스 모드 및 상기 소자가 상기 선택 기간 중에는 발광하지 않고 상기 선택 기간 후에 발광을 계속하는 홀드 모드에서 상기 화소 회로를 구동하는 공정과,

상기 화소 회로가 상기 임펄스 모드에서 구동되는 경우에, 제1 신호원에 의해 발광 신호를 공급하는 공정과,

상기 화소 회로가 상기 홀드 모드에서 구동되는 경우에, 제2 신호원에 의해 발광 신호를 공급하는 공정을 포함하고,

상기 발광 신호의 전체 계조를, 각각 저계조측과 고계조측으로 나누었을 때, 상기 화소의 화소 회로는, 저계조측의 발광 신호에 의해 표시하는 경우에는, 상기 임펄스 모드에서만 구동되고, 고계조측의 발광 신호에 의해 표시하는 경우에는, 상기 홀드 모드에서만 구동되는 것을 특징으로 하는 표시 장치의 구동 방법.

청구항 13

삭제

청구항 14

제12항에 있어서,

상기 발광 신호의 전체 계조에 관해서, 상기 전체 계조의 절반의 휘도를 1/2 휘도로 했을 때, 상기 저계조측은 최저 계조로부터 상기 1/2 휘도보다 작은 계조까지의 범위이며, 상기 고계조측은 상기 1/2 휘도보다 작은 계조로부터 최고 계조까지의 범위인 것을 특징으로 하는 표시 장치의 구동 방법.

청구항 15

제12항에 있어서,

상기 소자는 유기 일렉트로 루미네센스 다이오드인 것을 특징으로 하는 표시 장치의 구동 방법.

명세서

기술분야

[0001] 본 발명은 표시 장치 및 표시 장치의 구동 방법에 관한 것이다.

배경기술

[0002] 유기 EL이나 발광 다이오드 등의, 전류에 의해 제어되는 발광 소자, 즉 전류 소자를 구동하는 경우에는 상기 전류 소자에 흐리는 전류를, 저계조시의 미소 전류로부터 고계조시의 대전류에 이르기까지, 고정밀도로 제어할 필요가 있다. 유기 EL 디스플레이에 있어서, 종래의 단순 매트릭스 구동에서는 낮은 듀티비에 의해, 특히 고계조 영역에서 고휘도 구동이 필요해짐으로써, 유기 EL 소자의 수명이 짧아져 버린다. 이로 인해, TFT를 사용한 액티브 매트릭스 구동이 주류로 되어 있다.

[0003] 액티브 매트릭스 구동은 선택 기간에 프로그램된 신호에 의해, 비선택 기간도 발광시키는 홀드 모드에 의한 구동을 가능하게 한다.

[0004] 최근, 유기 EL 소자의 고효율화가 진행되고, 보다 미소한 전류를 고정밀도이면서 고속으로 제어되는 것이 요구되고 있다. 다양한 구동 방식이 제안되어 있으나, 결정적인 구동 방식은 아직 개발되어 있지 않고, 급후, 고화질화, 계조수의 증가에 대응한 구동 기술에의 요구는 높아진다고 예상된다.

- [0005] 도 9는 특허문헌 1에 개시되는 종래의 구동 회로의 회로도이다. 도 9의 구동 회로에서는, 트랜지스터(10)의 게이트 전극은 주사선(Xi)에 접속되어 있고, 트랜지스터(10)의 드레인 전극은 트랜지스터(12)의 드레인 전극에 접속되어 있다. 트랜지스터(12)의 드레인 전극은 전원선(Vi)에 접속되어 있고, 트랜지스터(12)의 게이트 전극은 트랜지스터(10)의 소스 전극에 접속되어 있다. 트랜지스터(12)의 소스 전극은 트랜지스터(11)의 드레인 전극 및 유기 EL 소자(Ei, j)의 애노드에 접속되어 있다. 트랜지스터(11)의 게이트 전극은 주사선(Xi)에 접속되어 있고, 트랜지스터(11)의 소스 전극은 신호선(Yj)에 접속되어 있다.
- [0006] 선택 기간의 전원선(Vi)에는 기준 전위(Vss)와 등전위 또는 기준 전위(Vss)보다 낮은 전원 신호 전압이 인가된다. 선택 기간에 주사선(Xi)이 H(하이)가 되면, 트랜지스터(10) 내지 (12)가 온이 된다. 또한, 유기 EL 소자(Ei, j)의 양단부 전압은 0 또는 역 바이어스의 전압이 된다. 따라서, 프로그램된 싱크 전류(Ij)가 화살표(α)가 나타내는 경로를 흐른다.
- [0007] 선택 기간에 트랜지스터(12)이 온함으로써, 트랜지스터(12)의 구동 능력에 따른 게이트-소스간 전압(Vgs)이 용량(13)에 인가된다. 이에 의해, 게이트-소스간 전압(Vgs)에 대응한 전하가 용량(13)에 축적된다.
- [0008] 그 후, 선택 기간이 종료하고, 주사선(Xi)이 L(로우)이 된 후의 비선택 기간에서는, 선택 기간에 충전된 용량(13)에 의해, 트랜지스터(12)의 게이트-소스간에 양의 전압이 인가된다. 이에 의해, 트랜지스터(12)만이 온이 된다.
- [0009] 또한, 비선택 기간에 있어서 전원선(Vi)에 인가되는 전원 신호 전압은 기준 전위(Vss)보다 충분히 높은 전원 전압(Vdd)이다. 그로 인해, 유기 EL 소자(Ei, j)에는 순바이어스의 전압이 인가되고, 트랜지스터(12)에 의해 유기 EL 소자에 정전류가 공급된다. 이때의 전류값은 Ij와 다름없다. 즉, 트랜지스터(12)의 특성이 변동되는 경우라도, 유기 EL 소자(Ei, j)에 정전류를 흘릴 수 있다.

선행기술문헌

특허문헌

- [0010] (특허문헌 0001) 일본 공개 특허 공보 「일본 특허 공개 제2003-195810호 공보(2003년 7월 9일 공개)」

발명의 내용

해결하려는 과제

- [0011] 도 9의 구동 회로에 있어서 전류를 프로그램하는 경우에는, 전류원이 신호원으로서 사용되지만, 몇십 nA 정도라고 하는 미소 전류의 제어를 행하는 전류원의 실현은 곤란하다. 게다가, 상술하는 것과 같은 미소 전류가 프로그램되는 경우에는, 이 미소 전류에 의해 배선이나 화소 회로의 기생 용량을 충전하는데도 시간이 걸린다. 이로 인해, 기입 시간의 부족이 발생한다.
- [0012] 한편, 도 9의 구동 회로에 있어서, 신호원으로서 전압원을 사용해서 전압을 프로그램하는 경우에는 기입 시간이 부족한 문제는 일어나지 않는다. 그러나, 인광 재료의 개발을 비롯한 EL 소자의 고효율화에 수반하여, 발광 전류값은 미소하게 되어 오고 있다. 한편, 프로그램 전압을 발광 전류로 변환하는 구동 트랜지스터는 TFT에 의해 형성되지만, TFT의 이동도를 향상시키는 기술 개발도 진행하고 있어, 보다 작은 전압 변동에 의해 큰 전류 진폭을 얻어지게 되어 오고 있다. 이것은 반대로, 미소한 전류를 제어하기 위해서는 미소한 전압의 제어가 필요한 것이며, 이러한 미소한 전압을 고정밀도로 공급하는 것은 곤란했다.
- [0013] 이로 인해, 프레임의 후반에 흑색을 삽입함으로써, 발광 기간의 휘도를 올리는 방법이 사용되는 경우가 있다. 프레임 기간 중의, 휘도 적분값이 일정하면, 외관 상의 휘도는 동일하게 보이기 때문이다.
- [0014] 그러나 흑색 삽입의 대책을 행해도 또한 전류 제어가 곤란해지는 경우가 있고, 홀드 모드에서는 몇십 nA라고 하는 미소한 전류의 제어가 필요한 경우도 있다.
- [0015] 이 전류 제어는 전류 화소 내의 구동 TFT에 의해 전압을 전류로 변환해서 행하고, 제어 전류를 EL 소자에 공급하고 있다. 그러나, 이와 같은 미소한 전류를 제어하는, 정밀도가 좋은 구동 TFT를 배치하는 것은 곤란해져 온다고 생각된다. 미소 전류의 영역에서는, 임계값의 편차의 영향을 상당히 받기 때문이다.

- [0016] 이것을 해소하기 위해서, 추가로 순간 휘도를 크고, 흑색 시간을 길게 해서 구동하면, 고계조측의 발광 기간의 휘도도 대폭 올리지 않으면 안되고, 결과적으로 유기 EL 소자의 수명의 단축을 초래하는 것이 알려져 있다.
- [0017] 본 발명은 상기의 문제점을 감안하여 이루어진 것이며, 그의 목적은 계조 제어를 종래보다 용이하게 행할 수 있고, 순간 휘도의 저하에 의한 장기 수명화를 실현할 수 있고, 또한 저소비 전력화를 실현할 수 있는, 표시 장치 및 표시 장치의 구동 방법을 제공하는 데에 있다.

과제의 해결 수단

- [0018] 본 발명의 표시 장치는 상기 과제를 해결하기 위해서, 한 방향으로 신장하는 복수의 주사선과, 다른 방향으로 신장하는 복수의 데이터 신호선과, 복수의 상기 데이터 신호선을 구동하는 소스 드라이버 회로와, 복수의 상기 주사선을 제어하는 게이트 드라이버 회로와, 상기 주사선 및 상기 데이터 신호선의 교차부에 대응해서 설치되는 복수의 화소를 구비하고, 흐르는 전류에 따른 휘도로 발광하는 소자를 상기 화소가 갖고, 상기 게이트 드라이버 회로가 상기 주사선을 선택하는 기간을 선택 기간이라고 칭하는 표시 장치이고, 상기 화소의 화소 회로는 상기 소자가 상기 선택 기간만 발광하는 임펄스 모드에서 구동되거나, 상기 소자가 상기 선택 기간 중에는 발광하지 않고 상기 선택 기간 후에 발광을 계속하는 홀드 모드에서 구동됨과 함께, 상기 화소 회로는 상기 임펄스 모드에서 구동될 때에 발광 신호를 공급하는 제1 신호원과, 상기 홀드 모드에서 구동될 때에 발광 신호를 공급하는 제2 신호원을 갖는 것을 특징으로 한다.
- [0019] 또한, 본 발명의 표시 장치의 구동 방법은 상기 과제를 해결하기 위해서, 한 방향으로 신장하는 복수의 주사선과, 다른 방향으로 신장하는 복수의 데이터 신호선과, 복수의 상기 데이터 신호선을 구동하는 소스 드라이버 회로와, 복수의 상기 주사선을 제어하는 게이트 드라이버 회로와, 상기 주사선 및 상기 데이터 신호선의 교차부에 대응해서 설치되는 복수의 화소를 구비하고, 흐르는 전류에 따른 휘도로 발광하는 소자를 상기 화소가 갖고, 상기 게이트 드라이버 회로가 상기 주사선을 선택하는 기간을 선택 기간이라고 칭하는 표시 장치의 구동 방법이며, 상기 소자가 상기 선택 기간만 발광하는 임펄스 모드에서 상기 화소의 화소 회로를 구동하는 공정과, 상기 소자가 상기 선택 기간 중에는 발광하지 않고 상기 선택 기간 후에 발광을 계속하는 홀드 모드에서 상기 화소 회로를 구동하는 공정과, 상기 화소 회로가 상기 임펄스 모드에서 구동되는 경우에, 제1 신호원에 의해 발광 신호를 공급하는 공정과, 상기 화소 회로가 상기 홀드 모드에서 구동되는 경우에, 제2 신호원에 의해 발광 신호를 공급하는 공정을 포함하는 것을 특징으로 한다.
- [0020] 상기 발명에 의하면, 상기 화소가 저계조를 표시하는 경우에는, 계조 제어를 하기 쉬운 상기 임펄스 모드에 의해 구동을 행하고, 상기 화소가 고계조를 표시하는 경우에는 수명 대책으로서 상기 홀드 모드에 의해 구동을 행한다.
- [0021] 이에 의해, 상기 홀드 모드에서 구동하는 경우에는, 상기 제2 신호원에 의해 상기 발광 신호를 공급하고, 최소 계조에 있어서의 전류값을 종래보다 크게 할 수 있으므로, 계조 제어를 종래보다 용이하게 행하는 것이 가능하게 되었다.
- [0022] 또한, 상기 임펄스 모드에서 구동하는 경우에는, 상기 제1 신호원에 의해 상기 발광 신호를 공급하고, 최대 계조에 있어서의 전류값을 종래보다 작게 할 수 있으므로, 종래보다 장기 수명화가 가능하게 되었다.
- [0023] 이와 같이, 특히 고정밀의 표시 장치에 있어서는 상기 임펄스 모드에서 구동되는 계조 영역을 작고, 상기 홀드 모드에서 구동되는 계조 영역을 크게 설정하면, 전류 제어의 영역을 유효하게 이용할 수 있다.
- [0024] 또한, 종래 기술과 비교하여, 이하의 효과를 발휘한다. 제1 효과로서, 데이터를 출력하는 타이밍을 바꿀 필요가 없기 때문에, 상기 게이트 드라이버 회로 내의 제어 회로의 구성을 보다 간단한 것으로 할 수 있다. 제2 효과로서, 선택 기간 전체에서 발광시키는 것이 가능하기 때문에, 순간 휘도의 저하에 의한 장기 수명화를 실현할 수 있다.
- [0025] 또한, 제3 효과로서, 저소비 전력화의 관점에서도, 본 발명의 기술은 유용하다. 종래의 구동 회로의 홀드 모드에서는 발광시, 항상 구동 트랜지스터를 통해 전류가 유기 EL 소자에 공급된다. 구동 트랜지스터를 포화 영역에서 구동시키는 경우, 구동 트랜지스터에 의한 전압 강하가 발생하고, 그의 에너지는 열이 되어서 발광에 기여하지 않은 채, 손실이 된다. 한편, 임펄스 모드에서는 선형 영역에서 동작하는 스위칭 소자를 통해 발광 전류가 공급되기 때문에, 전력 손실을 최소한으로 할 수 있다. 즉, 종래의 구동 회로의 홀드 모드에 의한 구동과 비교하여, 임펄스 모드에서 구동되는 경우에 있어서, 전력 손실을 저감시킬 수 있기 때문에, 소비 전력을 억제한 표시 장치가 실현 가능하게 된다.

발명의 효과

- [0026] 본 발명의 표시 장치는 이상과 같이, 화소의 화소 회로는 소자가 선택 기간만 발광하는 임펄스 모드에서 구동되거나, 상기 소자가 상기 선택 기간 중에는 발광하지 않고 상기 선택 기간 후에 발광을 계속하는 홀드 모드에서 구동됨과 함께, 상기 화소 회로는 상기 임펄스 모드에서 구동될 때에 발광 신호를 공급하는 제1 신호원과, 상기 홀드 모드에서 구동되는 때에 발광 신호를 공급하는 제2 신호원을 갖는 것이다.
- [0027] 또한, 본 발명의 표시 장치의 구동 방법은 이상과 같이, 소자가 선택 기간만 발광하는 임펄스 모드에서 화소의 화소 회로를 구동하는 공정과, 상기 소자가 상기 선택 기간 중에는 발광하지 않고 상기 선택 기간 후에 발광을 계속하는 홀드 모드에서 상기 화소 회로를 구동하는 공정과, 상기 화소 회로가 상기 임펄스 모드에서 구동되는 경우에, 제1 신호원에 의해 발광 신호를 공급하는 공정과, 상기 화소 회로가 상기 홀드 모드에서 구동되는 경우에, 제2 신호원에 의해 발광 신호를 공급하는 공정을 포함하는 방법이다.
- [0028] 그로 인해, 제조 제어를 종래보다 용이하게 행할 수 있고, 순간 휘도의 저하에 의한 장기 수명화가 실현할 수 있고, 또한 저소비 전력화를 실현할 수 있는 표시 장치 및 표시 장치의 구동 방법을 제공한다고 하는 효과를 발휘한다.

도면의 간단한 설명

- [0029] 도 1은 본 발명의 실시예에 관한 화소 회로의 회로도이다.
- 도 2는 본 발명의 실시예에 관한 화소 회로의 동작을 나타내는 타이밍 차트이다.
- 도 3은 본 발명의 실시예에 관한 표시 장치의 블록도이다.
- 도 4는 홀드 모드만으로 구동하는 구동법과, 임펄스 모드 및 홀드 모드의 양쪽에서 구동하는 구동법을, 영상원에 의해 잘라 나누는 경우의 흐름도이다.
- 도 5는 본 발명의 다른 실시예에 관한 화소 회로의 회로도이다.
- 도 6은 본 발명의 다른 실시예에 관한 화소 회로의 동작을 나타내는 타이밍 차트이다.
- 도 7은 본 발명의 또 다른 실시예에 관한 화소 회로의 회로도이다.
- 도 8은 본 발명의 또 다른 실시예에 관한 화소 회로의 동작을 나타내는 타이밍 차트이다.
- 도 9는 특허문헌 1에 개시되는 종래의 구동 회로의 회로도이다.

발명을 실시하기 위한 구체적인 내용

- [0030] 본 발명의 일 실시 형태에 대해서 실시예 1 내지 실시예 3 및 도 1 내지 도 8에 기초하여 설명하면 이하와 같다. 우선은 본 발명의 실시 형태에 관한 표시 장치(1)의 구성에 대해서 이하에 설명한다.
- [0031] [표시 장치의 구성]
- [0032] 도 3은 본 실시 형태에 관한 표시 장치(1)의 구성을 도시하는 블록도이다. 표시 장치(1)는 복수개(m 개)의 데이터 신호선($S1, S2, \dots, Sm$)을 구동하는 소스 드라이버 회로(2)와, 복수개(n 개)의 주사선($G1, G2, \dots, Gn$) 및 복수개(n 개)의 주사선($R1, R2, \dots, Rn$)을 제어하는 게이트 드라이버 회로(3)와, $m \times n$ 개의 화소($A11, \dots, A1m, \dots, An1, \dots, Anm$)를 구비하는 표시부(4)와, 소스 드라이버 회로(2) 및 게이트 드라이버 회로(3)를 제어하기 위한 컨트롤 회로(5)를 구비하고 있다.
- [0033] 소스 드라이버 회로(2)는 시프트 레지스터와, 데이터 래치부와, 스위치부를 갖고, 선택된 열에 대하여, 전압 신호 또는 전류 신호를 공급한다. 게이트 드라이버 회로(3)는 소스 드라이버 회로(2)와 마찬가지로, 시프트 레지스터와, 데이터 래치부와, 스위치부를 갖고, 주사선($G1, G2, \dots, Gn$) 및 주사선($R1, R2, \dots, Rn$)을 제어한다. 각각 선택된 행에 대하여, 제어 신호를 공급한다. 컨트롤 회로(5)는 제어 클럭이나 스타트 펄스 등을 출력한다. 소스 드라이버 회로(2)가 갖는 시프트 레지스터 및 게이트 드라이버 회로(3)가 갖는 시프트 레지스터는 행 및 열을 선택하는 신호를 출력한다.
- [0034] 표시 장치(1)에 있어서의 표시부(4)는 복수개(n 개)의 주사선($G1$ 내지 Gn)과, 주사선($G1$ 내지 Gn) 각각과 교차하는 복수개(m 개)의 데이터 신호선($S1$ 내지 Sm)과, 주사선($G1$ 내지 Gn)과 데이터 신호선($S1$ 내지 Sm)과의 교차점에 각각 대응해서 설치된 복수개($m \times n$ 개)의 화소($A11, \dots, A1m, \dots, An1, \dots, Anm$)를 포함한다. 상기 화소는

회소이어도 좋다. 화소(A11, ..., A1m, ..., An1, ..., Ann)는 매트릭스 형상으로 배치되어 화소 어레이를 구성한다. 이하에서는, 화소 어레이의 줄에 있어서의 주사선이 신장하는 방향을 행방향, 데이터 신호선이 자라는 방향을 열방향이라고 칭한다.

- [0035] 이하의 실시예 1 내지 실시예 3에서는 화소(A11, ..., A1m, ..., An1, ..., Ann)의 화소 회로의 구성 및 동작에 대해서 설명한다.
- [0036] [실시예 1]
- [0037] 도 1은 본 실시예 1에 관한 화소 회로(6)의 회로도이며, 도 2는 본 실시예 1에 관한 화소 회로(6)의 동작을 나타내는 타이밍 차트이다. 우선은 화소 회로(6)의 구성에 대해서 도 1을 참조하여 설명한다.
- [0038] 화소 회로(6)는 i행째의 주사선(Gi, Ri)과 j열째의 데이터 신호선(Sj)과의 교차점에 설치된 화소(Aij)의 화소 회로이다. i=1 내지 n이며, j=1 내지 m이다.
- [0039] 화소 회로(6)는, 흐르는 전류에 따른 휘도로 발광하는 소자인 유기 EL(Electro luminescence: 일렉트로 루미네센스) 다이오드(7)(소자), 박막 트랜지스터(thin film transistor: TFT)(T1 내지 T3), 용량(C)을 구비하고 있다. 박막 트랜지스터(T1 내지 T3)는 N 채널의 박막 트랜지스터이어도 좋다. 이에 의해, P 채널의 박막 트랜지스터를 만들기 어려운 아몰퍼스 실리콘의 패널을 표시 장치(1)에 이용할 수 있다.
- [0040] 화소 회로(6)에 있어서, 박막 트랜지스터(T1)의 게이트는 i행째의 주사선(Gi)에 접속되어 있다. 박막 트랜지스터(T2)의 게이트는 i행째의 주사선(Ri)에 접속되어 있다. 박막 트랜지스터(T3)의 게이트는 박막 트랜지스터(T2)의 소스 및 용량(C)의 일단부에 접속되어 있다. 박막 트랜지스터(T3)의 드레인은 전원선(Vp)에 접속되어 있다.
- [0041] 박막 트랜지스터(T3)의 소스는 박막 트랜지스터(T1)의 드레인, 용량(C)의 타단부 및 유기 EL 다이오드(7)의 애노드에 접속되어 있다. 박막 트랜지스터(T1)의 소스는 j열째의 데이터 신호선(Sj)에 접속되어 있다.
- [0042] 박막 트랜지스터(T2)의 드레인 및 유기 EL 다이오드(7)의 캐소드는 전기적으로 접지되어 있다.
- [0043] j열째의 데이터 신호선(Sj)은 화소(Aij)가 저계조를 표시하는 경우에는, 저계조 표시용 프로그램 전류원(I1)에 접속된다. 이에 대해, 화소(Aij)가 고계조를 표시하는 경우에는, j열째의 데이터 신호선(Sj)은 고계조 표시용 프로그램 전류원(I2)에 접속된다. j열째의 데이터 신호선(Sj)과 각 전류원(I1, I2)과의 접속의 전환은 스위치(SW)에 의해 행해진다. 각 전류원(I1, I2) 및 스위치(SW)는, 후술하는 도 3의 소스 드라이버 회로(2)가 갖고 있다.
- [0044] 이러한 화소 회로(6)의 동작에 대해서, 도 2의 타이밍 차트를 참조하여 이하에 설명한다.
- [0045] 선택된 행에 있어서의 「선택 기간」의 개시시에, 선택된 행의 주사선(Gi, Ri)의 신호 레벨은 L(로우)로부터 H(하이)로 변화한다. 상기 신호 레벨은 선택 기간 종료 후에 H로부터 L로 변화한다.
- [0046] 화소 회로(6)는 화소(Aij)가 저계조를 표시하는 경우에는 임펄스 모드에서 구동하는, 즉 유기 EL 다이오드(7)가 선택 기간만 발광하도록 한다. 구체적으로는 도 2에 있어서 프로그램 전류(I)를 소스하는, 즉 j열째의 데이터 신호선(Sj)을 저계조 표시용 프로그램 전류원(I1)에 접속한다.
- [0047] 이 경우, 데이터 신호선(Sj)의 데이터에 대응하는 전위는 양이 되고, 박막 트랜지스터(T1)의 소스의 전위도 양이 된다. 또한, 선택 기간 중에는 박막 트랜지스터(T1, T2)가 온한다. 따라서, 박막 트랜지스터(T1)의 드레인, 용량(C)의 타단부 및 유기 EL 다이오드(7)의 애노드의 전위는 박막 트랜지스터(T1)의 소스의 전위가 기입되므로 양이 된다. 박막 트랜지스터(T3)의 게이트 및 용량(C)의 일단부의 전위는 접지 전위가 된다.
- [0048] 이에 의해, 유기 EL 다이오드(7)에는 순바이어스의 전압이 인가되므로, 유기 EL 다이오드(7)는 온한다. 또한, 박막 트랜지스터(T3)의 게이트-소스간 전압(Vgs)은 음이 되므로, 박막 트랜지스터(T3)는 오프한다.
- [0049] 따라서, 저계조 표시용 프로그램 전류원(I1)의 출력→데이터 신호선(Sj)→박막 트랜지스터(T1)의 소스→박막 트랜지스터(T1)의 드레인→유기 EL 다이오드(7)의 애노드→유기 EL 다이오드(7)의 캐소드의 경로에서 프로그램 전류(I)가 흘러, 유기 EL 다이오드(7)는 발광한다.
- [0050] 단, 박막 트랜지스터(T1)는 주사선(Gi)의 신호 레벨이 L로부터 H로 변화해도 드레인 전류가 곧바로 흐르지 않고, 드레인 전류가 포화할 때까지 지연 시간과 상승 시간을 필요로 한다. 지연 시간과 상승 시간에 대해서는 후술한다. 이로 인해, 유기 EL 다이오드(7)의 전류 파형(El(i행), (El(i-1(i-1줄)))은 상기 지연 시간 및 상기

상승 시간을 경과하는 사이는 완만하게 상승된다.

- [0051] 유기 EL 다이오드(7)의 발광 휘도는 저계조 표시용 프로그램 전류원(I1)에서 설정되는, 프로그램 전류(I)의 전류값에 의해 정해진다. 프로그램 전류(I)의 전류값과 계조값은 비례의 관계에 있다.
- [0052] 선택 기간 종료 후에는 박막 트랜지스터(T1, T2)가 오프하고, 프로그램 전류(I)가 흐르지 않게 된다. 또한, 박막 트랜지스터(T3)의 게이트-소스간 전압(Vgs)은 제로 또는 음이 되기 때문에, T3도 오프가 된다. 따라서, 유기 EL 다이오드(7)는 소등한다.
- [0053] 단, 박막 트랜지스터(T1)는 주사선(Gi)의 신호 레벨이 H로부터 L로 변화해도 곧바로는 오프하지 않고, 오프할 때까지 지연 시간과 하강 시간을 필요로 한다. 이로 인해, 유기 EL 다이오드(7)의 전류 파형(El_i, El_{i-1})은 상기 지연 시간 및 상기 하강 시간을 경과하는 사이는 완만하게 하강한다.
- [0054] 또한, 상기 설명에 있어서, 지연 시간이란, 박막 트랜지스터의 드레인 전류의 펄스에 관해서, 이상적인 펄스가 출현하는 시각으로부터 실제의 펄스의 진폭이 10%가 될 때까지의 시간 또는 상기 진폭이 10% 내지 0이 될 때까지의 시간을 나타낸다. 또한, 상승 시간이란, 상기 진폭이 10% 내지 90%가 될 때까지의 시간을 나타낸다. 또한, 하강 시간이란, 상기 진폭이 90% 내지 10%가 될 때까지의 시간을 나타낸다.
- [0055] 또한, 도 2의 전류 파형(El_i)은 주사선(Gi, Ri)에 의해 제어되는 화소(Aij)의 전류 파형이지만, 주사선(Gi, Ri)에 의해 제어되는 화소의 모두가 임펄스 모드에서 구동하고 있는 것은 아니다. 데이터 신호선(Sj)에 대응하고, 임펄스 모드에서 구동하고 있는 화소와, 홀드 모드에서 구동하고 있는 화소가 존재한다. 따라서, 일부의 홀드 모드에서 구동하고 있는 화소에 흑색 삽입을 행하기 위해서, 주사선(Gi)의 신호 레벨을 L이라고 하고, 주사선(Ri)의 신호 레벨을 H로서 흑색 삽입 기간을 설정하고 있다.
- [0056] 이어서, 화소 회로(6)는 화소(Aij)가 고계조를 표시하는 경우에는 홀드 모드에서 구동하는, 즉 유기 EL 다이오드(7)가 선택 기간 중에는 발광하지 않고 선택 기간 후에 발광을 계속하도록 한다. 구체적으로는 도 2에 있어서 프로그램 전류(I')를 싱크하는, 즉 j열째의 데이터 신호선(Sj)을 고계조 표시용 프로그램 전류원(I2)에 접속한다.
- [0057] 이 경우, 데이터 신호선(Sj)의 전위는 음이 되고, 박막 트랜지스터(T1)의 소스의 전위도 음이 된다. 또한, 선택 기간 중에는 박막 트랜지스터(T1, T2)가 온한다. 따라서, 박막 트랜지스터(T1)의 드레인, 용량(C)의 타단부 및 유기 EL 다이오드(7)의 애노드의 전위는 박막 트랜지스터(T1)의 소스의 전위가 기입되므로 음이 된다. 또한, 박막 트랜지스터(T3)의 게이트 및 용량(C)의 일단부의 전위는 접지 전위가 된다.
- [0058] 이에 의해, 유기 EL 다이오드(7)에는 역 바이어스의 전압이 인가되므로, 유기 EL 다이오드(7)는 오프한다. 또한, 박막 트랜지스터(T3)의 게이트-소스간 전압(Vgs)은 양이 되므로, 박막 트랜지스터(T3)는 온한다.
- [0059] 따라서, 전원선(Vp)→박막 트랜지스터(T3)의 드레인→박막 트랜지스터(T3)의 소스→박막 트랜지스터(T1)의 드레인→박막 트랜지스터(T1)의 소스→데이터 신호선(Sj)→고계조 표시용 프로그램 전류원(I2)의 입력→고계조 표시용 프로그램 전류원(I2)의 출력의 경로에서 프로그램 전류(I')가 흐른다. 프로그램 전류(I')의 전류값은 계조값에 대응하고 있고, 고계조 표시용 프로그램 전류원(I2)으로 설정된다.
- [0060] 선택 기간 종료 후에는 박막 트랜지스터(T3)의 소스 전위는, 유기 EL 다이오드(7)의 애노드 전위에 따라서 변동한다. 또한, 박막 트랜지스터(T3)의 게이트 전위는 박막 트랜지스터(T3)의 게이트-소스간 전압(Vgs)이 일정해지도록, 박막 트랜지스터(T3)의 소스 전위의 변동에 추종한다. 이것은 박막 트랜지스터(T2)가 오프가 된 것에 의해 플로팅이 되어 있기 때문이다.
- [0061] 선택 기간 중의 박막 트랜지스터(T3)의 게이트-소스간 전압(Vgs)은 상기 게이트-소스간 전압(Vgs)에 의해 선택 기간 중에 용량(C)이 충전되어 있기 때문에, 선택 기간 종료 후에도 유지된다. 이로 인해, 선택 기간 종료 후에는 박막 트랜지스터(T1, T2)는 오프하지만, 박막 트랜지스터(T3)는 온한 채다.
- [0062] 따라서, 선택 기간에 있어서의 프로그램 전류(I')와 전류값이 거의 동등한 프로그램 전류(I'')가, 전원선(Vp)→박막 트랜지스터(T3)의 드레인→박막 트랜지스터(T3)의 소스→유기 EL 다이오드(7)의 애노드→유기 EL 다이오드(7)의 캐소드의 경로에서 흐른다.
- [0063] 단, 박막 트랜지스터(T1)는 주사선(Gi)의 신호 레벨이 H로부터 L로 변화해도 곧바로는 오프하지 않고, 오프할 때까지 지연 시간과 하강 시간을 필요로 한다. 이로 인해, 유기 EL 다이오드(7)의 전류 파형(El_{i+1}(i+1줄))은 상기 지연 시간 및 상기 하강 시간을 경과하는 사이는 완만하게 하강한다.

- [0064] 선택 기간 종료 후에 흑색을 삽입하는 경우에는, 주사선(Gi)의 신호 레벨은 L(로우)로 하고, 주사선(Ri)의 신호 레벨은 H(하이)로 한다. 이에 의해, 박막 트랜지스터(T1)는 오프하고 박막 트랜지스터(T2)는 온한다. 박막 트랜지스터(T3)는 박막 트랜지스터(T2)가 온함으로써 게이트 전위가 접지 전위가 되기 때문에 오프한다. 박막 트랜지스터(T3)가 오프하기 때문에, 프로그램 전류(I')가 흐르지 않게 되고, 유기 EL 다이오드(7)는 소등한다.
- [0065] 단, 박막 트랜지스터(T3)는 주사선(Ri)의 신호 레벨이 L로부터 H로 변화해도 곧바로는 오프하지 않고, 오프할 때까지 지연 시간과 하강 시간을 필요로 한다. 이로 인해, 유기 EL 다이오드(7)의 전류 파형(Eli+1)은, 상기 지연 시간 및 상기 하강 시간을 경과하는 사이는 완만하게 하강한다.
- [0066] 본 실시예 1의 화소 회로(6)에서는 임펄스 모드에서 데이터 신호선(Sj)에 흐르는 프로그램 전류(I)의 방향과, 홀드 모드에 있어서 데이터 신호선(Sj)에 흐르는 프로그램 전류(I')의 방향과는 데이터 신호선(Sj) 상에 있어서 서로 역방향이다.
- [0067] 이에 의해, 임펄스 모드와 홀드 모드를, 각 프로그램 전류의 방향에 의해 구별하는 것이 가능하게 된다.
- [0068] 또한, 임펄스 모드 및 홀드 모드의 양쪽 모드도, 데이터 출력의 타이밍은 선택 기간의 개시 및 종료와 동일하게 할 수 있으므로, 데이터 출력의 타이밍을 제어하는 회로를 복잡하게 할 필요가 없어진다.
- [0069] 또한, EL 소자에 직접 흐르는 전류에 의해 EL 소자의 휘도를 제어하므로, 화소 회로의 구동에 사용하는 구동 TFT의 편차(개체차)에 영향받지 않는, 균일한 휘도 분포를 얻을 수 있다.
- [0070] 또한, 도 2에 있어서의 「선택 기간」, 「프레임 기간」, 「흑색 삽입 기간」 등의 기제는, i행에 관한 기재이다.
- [0071] 본 발명에서는 전체 계조가 저계조와 고계조로 나뉘어지고, 화소(Aij)가 저계조를 표시하는 경우에는, 계조 제어를 하기 쉬운 임펄스 모드에 의해 구동을 행하고, 화소(Aij)가 고계조를 표시하는 경우에는, 수명 대책으로서 홀드 모드에 의해 구동을 행하는 구성을 제안하는 것이다.
- [0072] 본 실시예 1에서는 이하의 표 1에 나타난 바와 같이, 전체 계조를 0 내지 255으로 하고, 32 계조까지는 임펄스 모드에 의해 구동을 행하고, 33 계조 이후는 「1 프레임 기간의 90%의 기간에 흑색을 삽입한 홀드 모드」에서 구동하고 있다.
- [0073] 흑색, 즉 0 계조에 대해서는, 임펄스 모드 및 홀드 모드 중 어느 쪽에서 구동해도 상관없다.

표 1

임펄스/홀드 모드에서의 발광 전류값
※ 흑 삽입 90% 홀드 모드에서의 백 전류 = 10 μ A의 경우

계조	임펄스 (μ A)	홀드 (μ A)
255	1076	10.0
128	540	5.0
64	270	2.5
33	139	1.29
32	135	1.25
16	68	0.63
8	34	0.31
4	17	0.16
2	8	0.08
1	4.2	0.04

※ 라인수: 1080개의 경우의 시산

- [0074]
- [0075] 이 구동 방법에 의해, 홀드 모드에서 구동하는 경우에는, 최소 계조에 있어서의 전류값이 40nA이었던 것을, 4.2 μ A로 할 수 있었다. 이에 의해, 계조 제어를 의해 용이하게 행하는 것이 가능하게 되었다.
- [0076] 또한, 임펄스 모드에서 구동하는 경우에는, 최대 계조에 있어서의 전류값이 1mA 이상이었던 것을, 10 μ A로 할

수 있었다. 이에 의해, 종래보다 장기 수명화가 가능하게 되었다.

- [0077] 이와 같이, 특히 고정밀의 표시 장치에 있어서는, 임펄스 모드에서 구동되는 계조 영역을 작게, 홀드 모드에서 구동되는 계조 영역을 크게 설정하면, 전류 제어의 영역을 유효하게 이용할 수 있다. 임펄스 모드에서 구동되는 계조 영역을 크게 설정했을 경우, 필요 전류값이 증가하고, 순간적으로 대전류를 흘리는 것이기 때문에, 바람직하지 않다.
- [0078] 또한, 종래 기술과 비교하여, 이하의 효과를 발휘한다. 제1 효과로서, 데이터를 출력하는 타이밍을 바꿀 필요가 없기 때문에, 게이트 드라이버 회로 내의 제어 회로의 구성을 보다 간단한 것으로 할 수 있다. 제2 효과로서, 선택 기간 전체에서 발광시키는 것이 가능하기 때문에, 순간 휘도의 저하에 의한 장기 수명화를 실현할 수 있었다.
- [0079] 제3 효과로서, 저소비 전력화의 관점에서, 본 실시 형태에 기재된 기술은 유용하다. 종래의 구동 회로의 홀드 모드에서는 발광시, 항상 구동 트랜지스터를 통해 전류가 유기 EL 소자에 공급된다. 구동 트랜지스터를 포화 영역에서 구동시키는 경우, 구동 트랜지스터에 의한 전압 강하가 발생하고, 그의 에너지는 열이 되어서 발광에 기여하지 않은 채, 손실이 된다. 한편, 임펄스 모드에서는, 선형 영역에서 동작하는 스위칭 소자를 통해 발광 전류가 공급되기 때문에, 전력 손실을 최소한으로 할 수 있다. 즉, 종래의 구동 회로의 홀드 모드에 의한 구동과 비교하여, 임펄스 모드에서 구동되는 경우에 있어서, 전력 손실을 저감시킬 수 있기 때문에, 소비 전력을 억제한 표시 장치가 실현 가능하게 된다.
- [0080] 또한, 임펄스 모드와, 홀드 모드와의 전환은, 계조에 의한 전환이 아니어도 좋다. 예를 들면, 텍스트 등, 흑백 주체의 표시 콘텐츠를 표시하는 제1 패턴에 있어서의 계조값의 분포에서는, 백색을 표시하기 위한 계조값과 흑색을 표시하기 위한 계조값이 다른 색을 표시하기 위한 계조값보다 커진다. 이러한 제1 패턴에서는 계조의 불균일에 대하여, 표시 품위의 저하는 한정적이기 때문에, 유기 EL 소자의 장기 수명화를 목적으로, 계조에 의하지 않고 홀드 모드만으로 화소 회로를 구동하면 좋다.
- [0081] 한편, 사진이나 동화상 등, 계조의 불균일의 표시 품위의 저하에 직결하는 것과 같은 콘텐츠를 표시하는 제2 패턴에 있어서의 계조값의 분포는, 예를 들면 전체 계조에 걸치는 폭넓은 분포가 된다. 이러한 제2 패턴에서는 임펄스 모드와 홀드 모드와의 양쪽에서 화소 회로를 구동하면 좋다.
- [0082] 도 4에, 홀드 모드만으로 구동하는 구동법과, 임펄스 모드 및 홀드 모드의 양쪽에서 구동하는 구동법을, 영상원에 의해 잘라 나누는 경우의 흐름도의 일례를 나타낸다. 즉, 표시 장치(1)가 영상 신호를 해석하는 수단을 갖고 있으며, 동화상인지 아닌지, 흑색 표시의 면적의 대소 및 텍스트 주체인지 아닌지에 의해, 양쪽의 구동 방법을 전환한다.
- [0083] 도 4의 흐름도에서는 우선 스텝 s1에 있어서 영상 신호가 동화상인지 아닌지를 판정한다. 영상 신호가 동화상인 경우(스텝 s1에서 "예")에는 임펄스 모드 및 홀드 모드의 양쪽에서 구동하는 구동법을 사용한다.
- [0084] 영상 신호가 동화상이 아닌 경우(스텝 s1에서 "아니오")에는 흑색 표시의 면적의 대소를 판정하기 위해서, 중간조의 신호가 90% 이상인지의 여부를 판정한다(스텝 s2). 중간조의 신호가 90% 이상이 아닌 경우(스텝 s2에서 "아니오")에는 홀드 모드만으로 구동하는 구동법을 사용한다.
- [0085] 중간조의 신호가 90% 이상인 경우(스텝 s2에서 "예")에는 텍스트 주체인지 아닌지를 판정한다(스텝 s3). 텍스트 주체인 경우(스텝 s3에서 "예")에는 홀드 모드만으로 구동하는 구동법을 사용한다. 텍스트 주체가 아닌 경우(스텝 s3에서 "아니오")에는 임펄스 모드 및 홀드 모드의 양쪽에서 구동하는 구동법을 사용한다.
- [0086] 상술한 바와 같이, 양쪽의 구동 방법은 신호 전류원의 전환만으로 선택할 수 있으므로, 특별한 제어를 하지 않아도, 영상이 전환될 때마다 제어를 변경하는 것이 가능하게 된다.
- [0087] 이와 같이, 임펄스 모드와, 홀드 모드와의 전환의 기준, 즉 임펄스 모드와 홀드 모드와의 양쪽에서 화소 회로(6)를 구동하거나, 홀드 모드만으로 화소 회로(6)를 구동하는지를 결정하는 기준은, 화상을 구성하는 계조값의 분포이어도 좋다. 상기 기준은 소스 드라이버 회로(2)가 가져도 좋고, 컨트롤 회로(5)가 가져도 좋다.
- [0088] [실시예 2]
- [0089] 본 발명의 다른 실시예에 대해서 도 5 및 도 6에 기초하여 설명하면, 이하와 같다. 또한, 본 실시예 2에 있어서 설명하는 것 이외의 구성은 상기 실시예 1과 같다. 또한, 설명의 편의상, 상기 실시예 1의 도면에 나타난 부재와 동일한 기능을 갖는 부재에 대해서는, 동일한 부호를 부여하고, 그의 설명을 생략한다.

- [0090] 도 5는 본 실시예 2에 관한 화소 회로(8)의 회로도이다. 화소 회로(8)는 실시예 1에 관한 화소 회로(6)와 이하의 점에서 상이하다.
- [0091] 실시예 1에 관한 화소 회로(6)에서는, 박막 트랜지스터(T2)의 드레인은 전기적으로 접지되어 있고, 박막 트랜지스터(T3)의 드레인은 전원선(Vp)에 접속되어 있다.
- [0092] 이에 대해, 본 실시예 2에 관한 화소 회로(8)에서는, 박막 트랜지스터(T2)의 드레인 및 박막 트랜지스터(T3)의 드레인은 공통 전원선(Pi)에 접속되어 있다. 공통 전원선(Pi)의 전위는 도 6의 타이밍 차트에 도시된 바와 같이, 선택 기간 중에는 접지 전위로 하고, 비선택 기간 중에는 접지 전위보다 큰 전위(Vp')로 한다.
- [0093] 이에 의해, 화소 회로(8)는 실시예 1에 관한 화소 회로(6)와 동일한 동작이 가능하게 될 뿐만 아니라, 접지 전위의 전원선과 접지 전위보다 큰 전위(Vp')의 전원선을 공통 전원선(Pi)에 의해 공통으로 할 수 있다. 따라서, 전원선을 1줄당 1개 저감시키는 것이 가능하게 된다.
- [0094] [실시예 3]
- [0095] 본 발명의 또 다른 실시예에 대해서 도 7 및 도 8에 기초하여 설명하면, 이하와 같다. 또한, 본 실시예 3에 있어서 설명하는 것 이외의 구성은, 상기 실시예 1, 2와 같다. 또한, 설명의 편의상, 상기 실시예 1, 2의 도면에 나타난 부재와 동일한 기능을 갖는 부재에 대해서는 동일한 부호를 부여하고, 그의 설명을 생략한다.
- [0096] 도 7은 본 실시예 3에 관한 화소 회로(9)의 회로도이다. 화소 회로(8)는 실시예 1에 관한 화소 회로(6)와 이하의 점에서 상이하다.
- [0097] 실시예 1에 관한 화소 회로(6)에서는, 박막 트랜지스터(T1)의 게이트는 i행째의 주사선(Gi)에 접속되어 있고, 박막 트랜지스터(T2)의 게이트는 i행째의 주사선(Ri)에 접속되어 있다.
- [0098] 이에 대해, 본 실시예 3에 관한 화소 회로(9)에서는, 박막 트랜지스터(T1)의 게이트 및 박막 트랜지스터(T2)의 게이트는 모두 i행째의 주사선(Gi)에 접속되어 있다.
- [0099] 이에 의해, 화소 회로(9)는 실시예 1에 관한 화소 회로(6)에 있어서 흑색 삽입을 행하지 않는 동작이 가능하게 될 뿐만 아니라, 주사선(Gi)을 공통으로 할 수 있으므로, 주사선을 1줄당 1개 저감시키는 것이 가능하게 된다.
- [0100] 도 8은 본 실시예 3에 관한 화소 회로(9)의 동작을 나타내는 타이밍 차트이다. 도 3의 타이밍 차트와 상이하고, 주사선(Ri)의 파형이 포함되지 않게 되어 있다.
- [0101] 또한, 본 실시 형태의 화소 회로(6, 8, 9)는 유기 EL 다이오드(7)뿐만 아니라 반도체의 발광 다이오드에도 적용 가능하다.
- [0102] 또한, 표시 장치(1)에서는 저계조 표시용 프로그램 전류원(I1) 및 고계조 표시용 프로그램 전류원(I2)은 출력하는 전류의 방향이 서로 역의 전류원이어도 좋다.
- [0103] 또한, 표시 장치(1)에서는 저계조 표시용 프로그램 전류원(I1) 및 고계조 표시용 프로그램 전류원(I2) 대신에, 계조 변화에 대한 전압 변화의 기울기의 부호가, 한쪽이 양이고 다른 쪽이 음인 전압원을 사용해도 좋다.
- [0104] 또한, 표시 장치(1)에서는 프로그램 전류(I)의 전체 계조와, 프로그램 전류(I')의 전체 계조를, 각각 저계조측과 고계조측으로 나누었을 때, 상기 임펄스 모드는 상기 저계조측에서 구동되고, 상기 홀드 모드는 상기 고계조측에서 구동되어도 좋다.
- [0105] 또한, 표시 장치(1)에서는 프로그램 전류(I)의 전체 계조에 관해서, 상기 전체 계조의 절반의 휘도를 1/2 휘도로 했을 때, 상기 저계조측은 최저 계조로부터 상기 1/2 휘도보다 작은 계조까지의 범위이며, 상기 고계조측은 상기 1/2 휘도보다 작은 계조로부터 최고 계조까지의 범위이어도 좋다.
- [0106] 본 실시 형태의 표시 장치(1)에서는 임펄스 모드와 홀드 모드와의 조합에 의해, 저계조측 및 고계조측의 양쪽에서 색 재현 영역이 넓어진다. 따라서, 각 색의 조합에 의한 전체의 색 재현 영역이 각별히 넓어진다.
- [0107] (실시 형태의 총괄)
- [0108] 표시 장치(1)에서는, 복수의 상기 주사선은 주사선(G1, G2, ..., Gn, Gi) 및 주사선(R1, R2, ..., Rn, Ri)으로 이루어지고, 화소 회로(6), 박막 트랜지스터(T1), 박막 트랜지스터(T2), 박막 트랜지스터(T3) 및 용량(C)을 갖고, 박막 트랜지스터(T1)는 게이트가 주사선(Gi)에 접속되고, 소스가 데이터 신호선(Sj)에 접속되고, 박막 트랜지스터(T2)는 게이트가 주사선(Ri)에 접속되고, 드레인이 전기적으로 접지되고, 소스가 박막 트랜지스터(T3)의

게이트 및 용량(C)의 일단부에 접속되고, 박막 트랜지스터(T3)는 드레인이 전원선(Vp)에 접속되고, 소스가 박막 트랜지스터(T1)의 드레인, 용량(C)의 타단부 및 유기 EL 다이오드(7)의 애노드에 접속되고, 유기 EL 다이오드(7)의 캐소드가 전기적으로 접지되고, 소스 드라이버 회로(3)는 저계조 표시용 프로그램 전류원(I1), 고계조 표시용 프로그램 전류원(I2) 및 스위치(SW)를 갖고, 스위치(SW)는 화소(A11, ..., A1m, ..., An1, ..., Anm, Aij)가 상기 임펄스 모드에 의해 화상을 표시하는 경우에는 데이터 신호선(S1, S2, ..., Sm, Sj)을 저계조 표시용 프로그램 전류원(I1)에 접속하고, 화소(A11, ..., A1m, ..., An1, ..., Anm, Aij)가 상기 홀드 모드에 의해 상기 화상을 표시하는 경우에는 데이터 신호선(S1, S2, ..., Sm, Sj)을 고계조 표시용 프로그램 전류원(I2)에 접속해도 좋다.

[0109] 상기 선택 기간에 있어서, 주사선(Gi)의 신호 레벨 및 주사선(Ri)의 신호 레벨을 하이 레벨로 한다. 이에 의해, 상기 임펄스 모드에서는 저계조 표시용 프로그램 전류원(I1)→데이터 신호선(Sj)→박막 트랜지스터(T1)의 소스→박막 트랜지스터(T1)의 드레인→유기 EL 다이오드(7)의 애노드→유기 EL 다이오드(7)의 캐소드의 경로에서 프로그램 전류(I)가 공급되고, 유기 EL 다이오드(7)는 발광한다.

[0110] 상기 홀드 모드에서는, 상기 선택 기간에 있어서 유기 EL 다이오드(7)에는 역 바이어스의 전압이 인가되므로, 유기 EL 다이오드(7)는 오프한다. 또한, 박막 트랜지스터(T3)의 게이트-소스간 전압은 양이 되므로, 박막 트랜지스터(T3)는 온한다.

[0111] 따라서, 전원선(Vp)→박막 트랜지스터(T3)의 드레인→박막 트랜지스터(T3)의 소스→박막 트랜지스터(T1)의 드레인→박막 트랜지스터(T1)의 소스→데이터 신호선(Sj)→고계조 표시용 프로그램 전류원(I2)의 경로에서 프로그램 전류(I')가 공급된다.

[0112] 상기 선택 기간 중의 박막 트랜지스터(T3)의 게이트-소스간 전압은 상기 게이트-소스간 전압에 의해 상기 선택 기간 중에 용량(C)이 충전되어 있기 때문에, 상기 선택 기간 종료 후에도 유지된다. 이로 인해, 상기 선택 기간 종료 후에는 박막 트랜지스터(T1) 및 박막 트랜지스터(T2)는 오프하지만, 박막 트랜지스터(T3)는 온한 채다.

[0113] 따라서, 프로그램 전류(I')와 전류값이 거의 동등한 프로그램 전류(I'')가 전원선(Vp)→박막 트랜지스터(T3)의 드레인→박막 트랜지스터(T3)의 소스→유기 EL 다이오드(7)의 애노드→유기 EL 다이오드(7)의 캐소드의 경로에서 공급된다.

[0114] 선택 기간 종료 후에 흑색을 삽입하는 경우에는, 주사선(Gi)의 신호 레벨은 로우로 하고, 주사선(Ri)의 신호 레벨은 하이로 한다. 이에 의해, 박막 트랜지스터(T1)는 오프하고 박막 트랜지스터(T2)는 온한다. 박막 트랜지스터(T3)는 박막 트랜지스터(T2)가 온함으로써 게이트 전위가 접지 전위가 되기 때문에 오프한다. 박막 트랜지스터(T3)가 오프하기 때문에, 프로그램 전류(I'')가 공급되지 않게 되고, 유기 EL 다이오드(7)는 소등한다.

[0115] 따라서, 프로그램 전류(I)의 계조를 저계조로 하는 경우에는, 상기 임펄스 모드에서 구동하고, 프로그램 전류(I)의 계조를 고계조로 하는 경우에는, 상기 홀드 모드에서 구동하는 것이 가능하게 된다.

[0116] 표시 장치(1)에서는, 복수의 상기 주사선은 주사선(G1, G2, ..., Gn, Gi) 및 주사선(R1, R2, ..., Rn, Ri)으로 이루어지고, 화소 회로(8)는 박막 트랜지스터(T1), 박막 트랜지스터(T2), 박막 트랜지스터(T3) 및 용량(C)을 갖고, 박막 트랜지스터(T1)는 게이트가 주사선(Gi)에 접속되고, 소스가 데이터 신호선(Sj)에 접속되고, 박막 트랜지스터(T2)는 게이트가 주사선(Ri)에 접속되고, 드레인이 공통 전원선(Pi)에 접속되고, 소스가 박막 트랜지스터(T3)의 게이트 및 용량(C)의 일단부에 접속되고, 박막 트랜지스터(T3)는 드레인이 공통 전원선(Pi)에 접속되고, 소스가 박막 트랜지스터(T1)의 드레인, 용량(C)의 타단부 및 유기 EL 다이오드(7)의 애노드에 접속되고, 유기 EL 다이오드(7)의 캐소드가 전기적으로 접지되고, 소스 드라이버 회로(3)는 저계조 표시용 프로그램 전류원(I1), 고계조 표시용 프로그램 전류원(I2) 및 스위치(SW)를 갖고, 스위치(SW)는 화소(A11, ..., A1m, ..., An1, ..., Anm, Aij)가 상기 임펄스 모드에 의해 화상을 표시하는 경우에는, 데이터 신호선(S1, S2, ..., Sm, Sj)을 저계조 표시용 프로그램 전류원(I1)에 접속하고, 화소(A11, ..., A1m, ..., An1, ..., Anm, Aij)가 상기 홀드 모드에 의해 상기 화상을 표시하는 경우에는, 데이터 신호선(S1, S2, ..., Sm, Sj)을 고계조 표시용 프로그램 전류원(I2)에 접속하고, 공통 전원선(Pi)의 전위는 상기 선택 기간 중에는 접지 전위로 하고, 비선택 기간 중에는 접지 전위보다 큰 전위로 해도 좋다.

[0117] 이에 의해, 화소 회로(8)는 박막 트랜지스터(T3)의 드레인이 전원선(Vp)에 접속되는 화소 회로(6)와 동일한 동작이 가능하게 될 뿐만 아니라, 접지 전위의 전원선과 접지 전위보다 큰 전위(Vp')의 전원선을 공통 전원선(Pi)에 의해 공통으로 할 수 있다. 따라서, 전원선을 1줄당 1개 저감시키는 것이 가능하게 된다.

[0118] 표시 장치(1)에서는, 화소 회로(9)는 박막 트랜지스터(T1), 박막 트랜지스터(T2), 박막 트랜지스터(T3) 및 용량

(C)을 갖고, 박막 트랜지스터(T1)는 게이트가 주사선(Gi)에 접속되고, 소스가 데이터 신호선(Sj)에 접속되고, 박막 트랜지스터(T2)는 게이트가 주사선(Gi)에 접속되고, 드레인이 전기적으로 접지되고, 소스가 박막 트랜지스터(T3)의 게이트 및 용량(C)의 일단부에 접속되고, 박막 트랜지스터(T3)는 드레인이 전원선(Vp)에 접속되고, 소스가 박막 트랜지스터(T1)의 드레인, 용량(C)의 타단부 및 유기 EL 다이오드(7)의 애노드에 접속되고, 유기 EL 다이오드(7)의 캐소드가 전기적으로 접지되고, 소스 드라이버 회로(3)는 저계조 표시용 프로그램 전류원(I1), 고계조 표시용 프로그램 전류원(I2) 및 스위치(SW)를 갖고, 스위치(SW)는 화소(A11, ..., A1m, ..., An1, ..., Anm, Aij)가 상기 임펄스 모드에 의해 화상을 표시하는 경우에는, 데이터 신호선(S1, S2, ..., Sm, Sj)을 저계조 표시용 프로그램 전류원(I1)에 접속하고, 화소(A11, ..., A1m, ..., An1, ..., Anm, Aij)가 상기 홀드 모드에 의해 상기 화상을 표시하는 경우에는, 데이터 신호선(S1, S2, ..., Sm, Sj)을 고계조 표시용 프로그램 전류원(I2)에 접속해도 좋다.

- [0119] 이에 의해, 화소 회로(9)에서는 박막 트랜지스터(T1)의 게이트 및 박막 트랜지스터(T2)의 게이트는 모두 주사선(Gi)에 접속되어 있다.
- [0120] 따라서, 화소 회로(9)는 주사선(Gi) 및 주사선(Ri)을 사용하는 화소 회로(6, 8)에 있어서 흑색 삽입을 행하지 않는 동작이 가능하게 될 뿐만 아니라, 주사선(Gi)을 공통으로 할 수 있으므로, 주사선을 1줄당 1개 저감시키는 것이 가능하게 된다.
- [0121] 표시 장치(1)에서는 저계조 표시용 프로그램 전류원(I1) 및 고계조 표시용 프로그램 전류원(I2)은, 출력하는 전류의 방향이 서로 역의 전류원이어도 좋다.
- [0122] 이에 의해, 상기 임펄스 모드에서 데이터 신호선(S1, S2, ..., Sm, Sj)에 흐르는 전류(상기 제1 전류)의 방향과, 상기 홀드 모드에 있어서 데이터 신호선(S1, S2, ..., Sm, Sj)에 흐르는 전류(상기 제2 전류)의 방향이, 데이터 신호선(S1, S2, ..., Sm, Sj) 상에 있어서 서로 역방향이 되고, 상기 임펄스 모드와 상기 홀드 모드를 구별하는 것이 가능하게 된다. 따라서, 상기 임펄스 모드의 경우에서도 선택 기간이 종료될 때까지, 발광을 계속하는 것이 가능하게 된다.
- [0123] 또한, 상기 임펄스 모드 및 상기 홀드 모드의 양쪽 모드도, 데이터 출력의 타이밍은 상기 선택 기간의 개시 및 종료와 동일하게 할 수 있으므로, 상기 데이터 출력의 타이밍을 제어하는 회로를 복잡하게 할 필요가 없어진다.
- [0124] 또한, 유기 EL 다이오드(7)에 직접 흐르는 전류에 의해 소자의 휘도를 제어하므로, 화소 회로의 구동에 사용하는 구동 TFT의 편차(개체차)에 영향받지 않는, 균일한 휘도 분포를 얻을 수 있다.
- [0125] 표시 장치(1)에서는 저계조 표시용 프로그램 전류원(I1) 및 고계조 표시용 프로그램 전류원(I2)은 계조 변화에 대한 전압 변화의 기울기의 부호가, 한쪽이 양이며 다른 쪽이 음인 전압원이어도 좋다.
- [0126] 또한, 표시 장치(1)에서는 박막 트랜지스터(T1), 박막 트랜지스터(T2) 및 박막 트랜지스터(T3)는 N 채널의 박막 트랜지스터이어도 좋다.
- [0127] 이에 의해, P 채널의 박막 트랜지스터가 만들기 어려운 아몰퍼스 실리콘의 패널을 표시 장치(1)에 이용할 수 있다.
- [0128] 또한, 표시 장치(1)에서는 상기 발광 신호의 전체 계조를, 각각 저계조측과 고계조측으로 나누었을 때, 상기 임펄스 모드는 상기 저계조측에서 구동되고, 상기 홀드 모드는 상기 고계조측에서 구동되어도 좋다.
- [0129] 또한, 상기 표시 장치의 구동 방법에서는 프로그램 전류(I, I', I'')의 전체 계조를, 각각 저계조측과 고계조측으로 나누었을 때, 상기 임펄스 모드는 상기 저계조측에서 구동되고, 상기 홀드 모드는 상기 고계조측에서 구동되어도 좋다.
- [0130] 또한, 표시 장치(1)에서는 프로그램 전류(I, I', I'')의 전체 계조에 관해서, 상기 전체 계조의 절반의 휘도를 1/2 휘도로 했을 때, 상기 저계조측은 최저 계조로부터 상기 1/2 휘도보다 작은 계조까지의 범위이며, 상기 고계조측은 상기 1/2 휘도보다 작은 계조로부터 최고 계조까지의 범위이어도 좋다.
- [0131] 또한, 표시 장치(1)의 구동 방법에서는 프로그램 전류(I, I', I'')의 전체 계조에 관해서, 상기 전체 계조의 절반의 휘도를 1/2 휘도로 했을 때, 상기 저계조측은 최저 계조로부터 상기 1/2 휘도보다 작은 계조까지의 범위이며, 상기 고계조측은 상기 1/2 휘도보다 작은 계조로부터 최고 계조까지의 범위이어도 좋다.
- [0132] 또한, 표시 장치(1)에서는, 소스 드라이버 회로(3)는 상기 임펄스 모드와 상기 홀드 모드와의 양쪽에서 화소 회로(6)를 구동하거나, 상기 홀드 모드만으로 화소 회로(6)를 구동하는지를 결정하는 기준을 갖고 있으며, 상기

기준은 상기 화상을 구성하는 계조값의 분포이어도 좋다.

[0133] 예를 들면, 텍스트 등, 흑백 주체의 표시 콘텐츠를 표시하는 제1 패턴에 있어서의 계조값의 분포에서는, 백색을 표시하기 위한 계조값과 흑색을 표시하기 위한 계조값이 다른 색을 표시하기 위한 계조값보다 커진다. 이러한 제1 패턴에서는 계조의 불균일에 대하여, 표시 품위의 저하는 한정적이기 때문에, 전력을 중시하여, 계조에 의하지 않고 상기 홀드 모드만으로 화소 회로(6)를 구동하면 좋다.

[0134] 한편, 사진이나 동화상 등, 계조의 불균일이 표시 품위의 저하에 직결하는 것과 같은 콘텐츠를 표시하는 제2 패턴에 있어서의 계조값의 분포는, 예를 들면 전체 계조에 걸치는 폭넓은 분포가 된다. 이러한 제2 패턴에서는 상기 임펄스 모드와 상기 홀드 모드와의 양쪽에서 화소 회로(6)를 구동하면 좋다.

산업상 이용가능성

[0135] 본 발명은 계조 제어를 종래보다 용이하게 행할 수 있고, 순간 휘도의 저하에 의한 장기 수명화를 실현할 수 있고, 동화상 성능의 개선이 가능하므로, 풀컬러의 화상 표시를 행하는 표시 장치에 적절하게 사용할 수 있다.

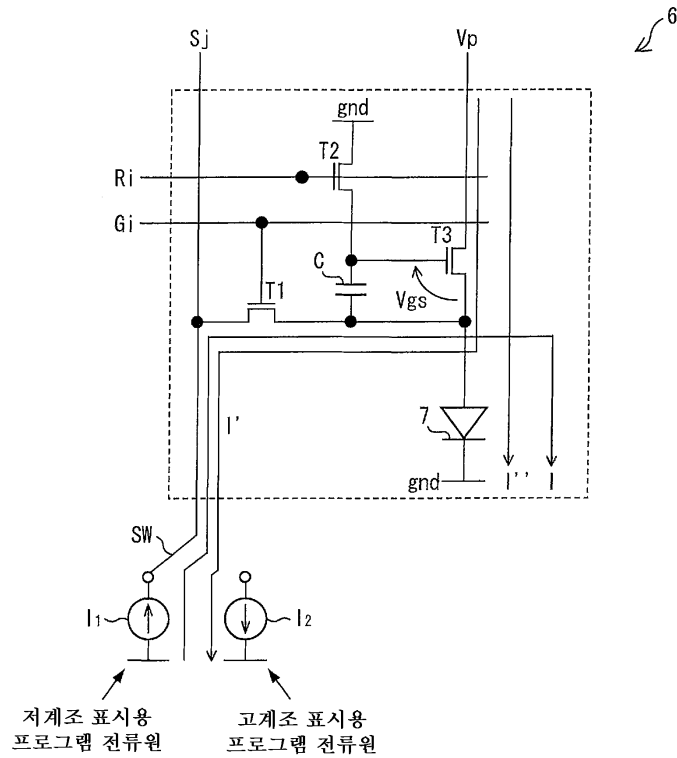
부호의 설명

[0136] 1: 표시 장치
2: 소스 드라이버 회로
3: 게이트 드라이버 회로
4: 표시부
5: 컨트롤 회로
6, 8, 9: 화소 회로
7: 유기 EL 다이오드(소자, 유기 일렉트로 루미네센스 다이오드)
A11, ..., A1m, ..., An1, ..., Anm, Aij: 화소
C: 용량
G1, G2, ..., Gn, Gi: 주사선(제1 주사선)
R1, R2, ..., Rn, Ri: 주사선(제2 주사선)
I: 프로그램 전류(발광 신호)
I': 프로그램 전류(발광 신호)
I'': 프로그램 전류(발광 신호)
I1: 저계조 표시용 프로그램 전류원(제1 신호원)
I2: 고계조 표시용 프로그램 전류원(제2 신호원)
Pi: 공통 전원선
s1 내지 s3: 스텝
S1, S2, ..., Sm, Sj: 데이터 신호선
SW: 스위치(스위치 수단)
T1: 박막 트랜지스터(제1 박막 트랜지스터)
T2: 박막 트랜지스터(제2 박막 트랜지스터)
T3: 박막 트랜지스터(제3 박막 트랜지스터)
Vgs: 게이트-소스간 전압
Vp: 전원선

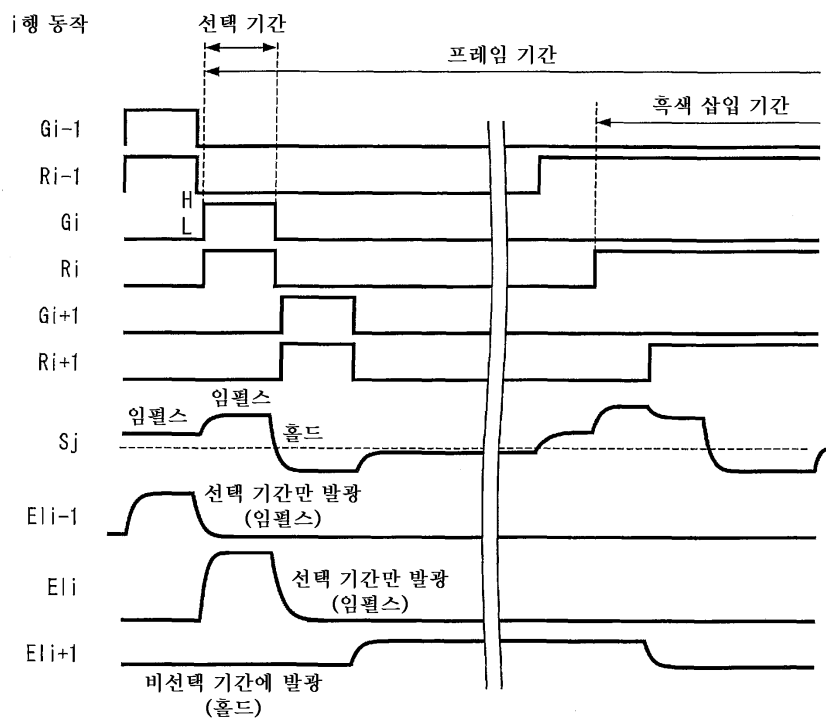
V_p' : 접지 전위보다 큰 전위

도면

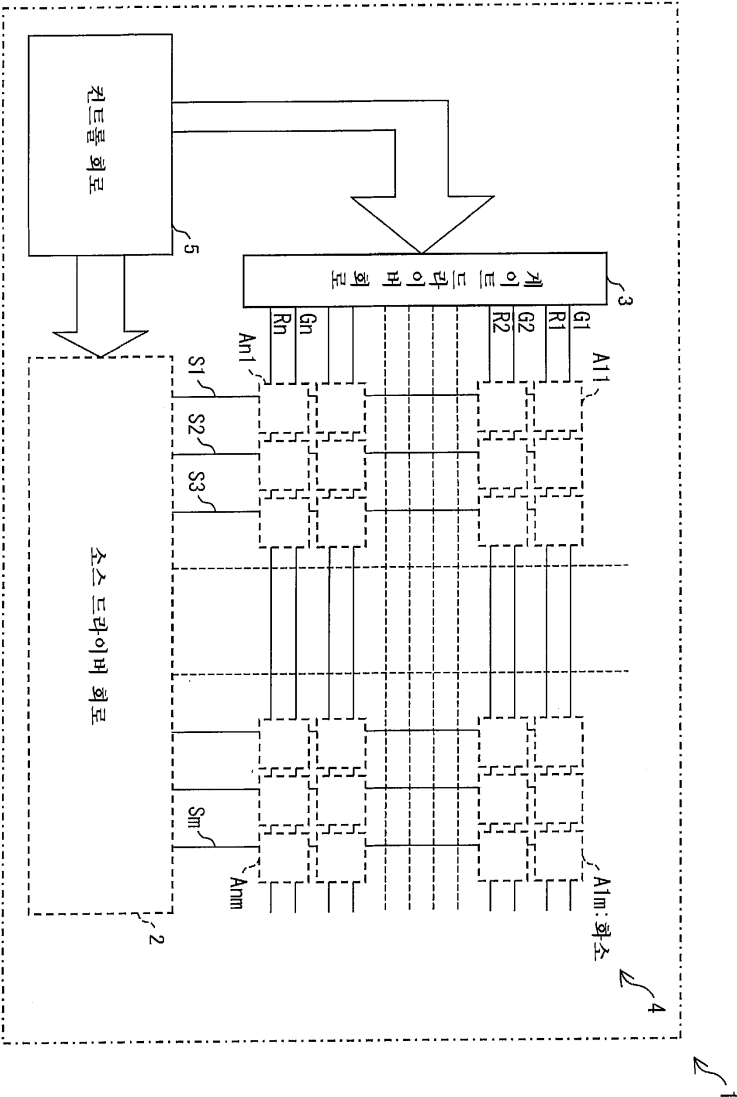
도면1



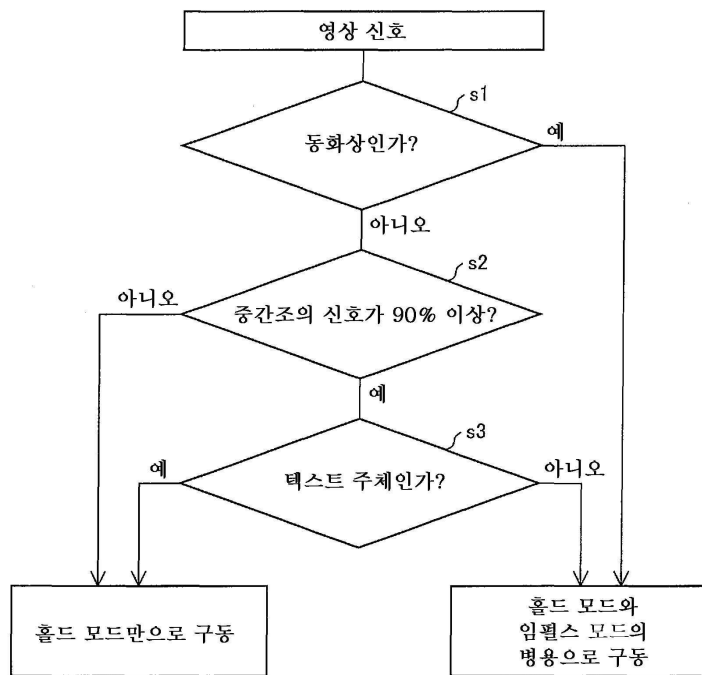
도면2



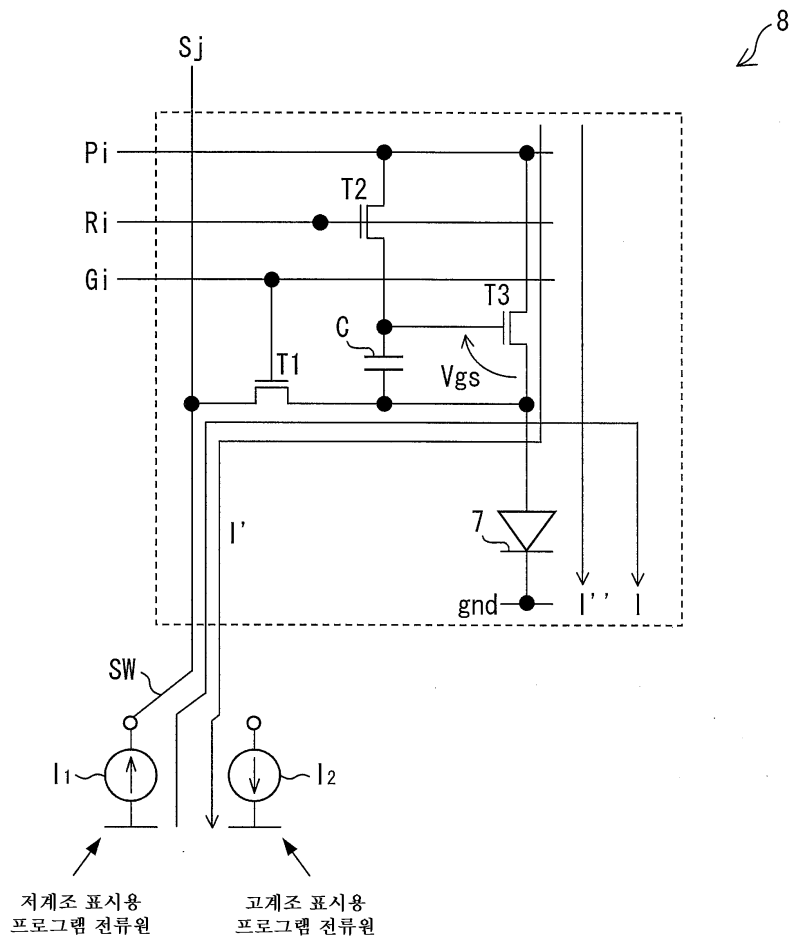
도면3



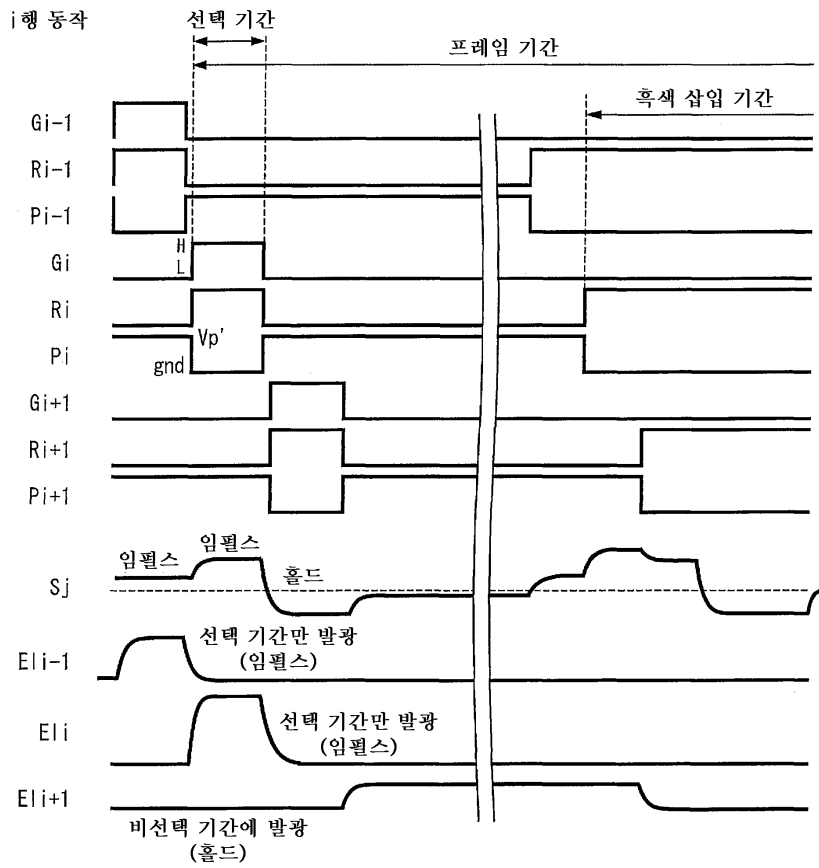
도면4



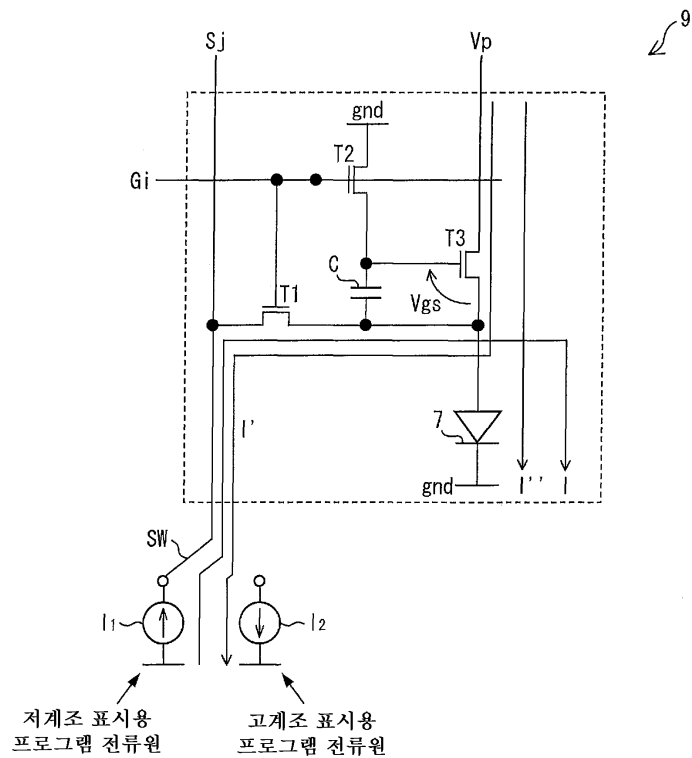
도면5



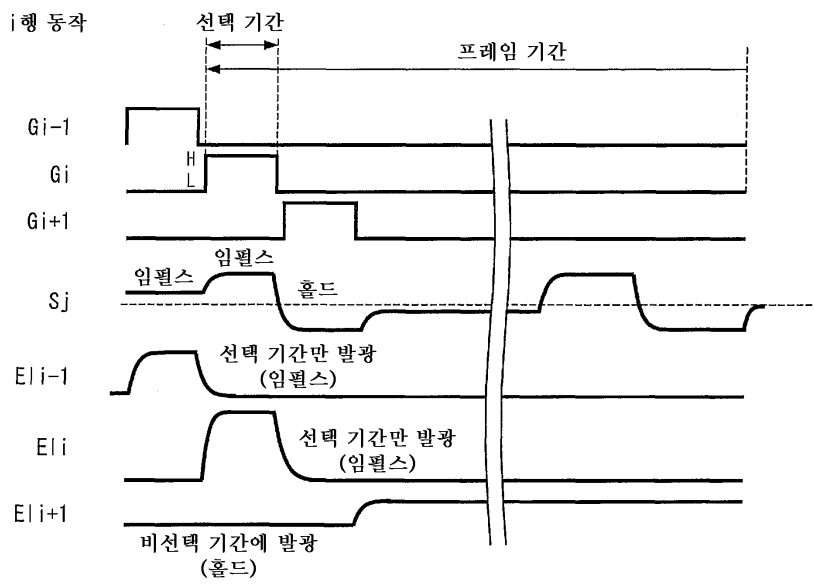
도면6



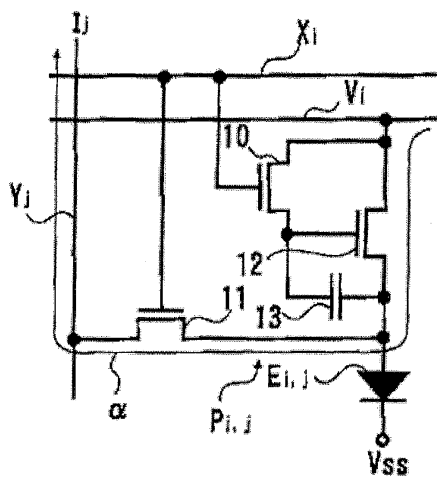
도면7



도면8



도면9



专利名称(译)	标题显示装置和显示装置的驱动方法		
公开(公告)号	KR101372760B1	公开(公告)日	2014-03-10
申请号	KR1020117031248	申请日	2010-03-04
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	KISHI NORITAKA 기시노리따까		
发明人	기시노리따까		
IPC分类号	G09G3/30		
CPC分类号	G09G3/3225 G09G3/2077 G09G3/3283 G09G2300/0842 G09G2320/0261 G09G2330/021		
代理人(译)	Jangsugil Bakchungbeom Yijunghui		
优先权	2009135286 2009-06-04 JP		
其他公开文献	KR1020120017084A		
外部链接	Espacenet		

摘要(译)

像素电路6以保持模式驱动，其中有有机EL二极管7以脉冲模式驱动，其中有有机EL二极管7仅在选择的时段内发光或者有有机EL二极管7在选择时段期间不发光并且在选择时段之后继续发光。是的。像素电路6还包括低灰度级显示程序电流源 I_1 ，用于使程序电流 I 在脉冲模式下驱动时流动；以及高灰度级显示电流源 I_0 ，用于驱动程序电流 I 。并且显示程序电流源 I_2 。

