



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl.

G09G 3/30 (2006.01)

G09G 3/20 (2006.01)

H03M 1/66 (2006.01)

G09G 3/36 (2006.01)

(45) 공고일자 2007년06월27일

(11) 등록번호 10-0732833

(24) 등록일자 2007년06월20일

(21) 출원번호 10-2006-0050483

(22) 출원일자 2006년06월05일

심사청구일자 2006년06월05일

(65) 공개번호

(43) 공개일자

(73) 특허권자 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575

(72) 발명자 박용성
서울특별시 송파구 신천동 한신 코아 아파트 1425호

(74) 대리인 신영무

(56) 선행기술조사문헌
JP2003029687 A
KR1020060110224 A

JP2004246182 A
US5617111 A

심사관 : 천대식

전체 청구항 수 : 총 12 항

(54) 구동회로 및 이를 이용한 유기전계발광표시장치

(57) 요약

본 발명의 목적은 본 발명의 목적은 D/A 컨버터의 면적을 줄여 데이터구동부의 크기를 작게 구현하도록 하는 유기전계발광표시장치 및 그의 구동회로에 관한 것이다.

본 발명은, 화소부, 데이터구동부 및 주사구동부를 포함하는 유기전계발광표시장치에 있어서, 상기 데이터구동부는, 데이터신호에 대응하여 제 1 선택신호를 생성하는 제 1 디코더, 제 1 버스로부터 복수의 제 1 전압들을 전달받고 제 2 버스로부터 복수의 제 2 전압들을 전달받 전달받아 상기 데이터신호에 대응하여 상기 제 1 전압들 또는 제 2 전압들 선택하는 제 1 스위치부, 상기 제 1 선택신호에 의해 상기 선택된 제 1 전압들 또는 상기 제 2 전압들에서 복수의 제 1 기준전압과 제 2 기준전압을 선택하는 제 2 스위치부, 상기 데이터신호에 대응하여 제 2 선택신호를 생성하는 제 2 디코더부 및 상기 스위치부에 의해 선택된 상기 제 1 기준전압 또는 상기 제 2 기준전압을 전달받아 분배하여 복수의 계조전압을 생성하며, 상기 제 2 선택신호에 대응하여 상기 복수의 계조전압 중 하나의 계조전압을 선택하여 출력하는 계조전압생성부를 포함하는 구동회로 및 유기전계발광표시장치를 제공하는 것이다.

대표도

도 4

특허청구의 범위

청구항 1.

화소부, 데이터구동부 및 주사구동부를 포함하는 유기전계발광표시장치에 있어서,

상기 데이터구동부는,

데이터신호에 대응하여 제 1 선택신호를 생성하는 제 1 디코더;

제 1 버스로부터 복수의 제 1 전압들을 전달받고 제 2 버스로부터 복수의 제 2 전압들을 전달받 전달받아 상기 데이터신호에 대응하여 상기 제 1 전압들 또는 제 2 전압들 선택하는 제 1 스위치부;

상기 제 1 선택신호에 의해 상기 선택된 제 1 전압들 또는 상기 제 2 전압들에서 복수의 제 1 기준전압과 제 2 기준전압을 선택하는 제 2 스위치부;

상기 데이터신호에 대응하여 제 2 선택신호를 생성하는 제 2 디코더부;

상기 스위치부에 의해 선택된 상기 제 1 기준전압 또는 상기 제 2 기준전압을 전달받아 분배하여 복수의 게조전압을 생성하며, 상기 제 2 선택신호에 대응하여 상기 복수의 게조전압 중 하나의 게조전압을 선택하여 출력하는 게조전압생성부를 포함하는 유기전계발광표시장치.

청구항 2.

제 1 항에 있어서,

상기 데이터신호는 상위비트와 하위비트로 구분되며, 상기 상위비트 중 최상위비트에 의해 상기 제 1 버스 또는 제 2 버스를 선택하도록 하고, 상기 최상위비트를 제외한 나머지 비트를 상기 제 1 디코더에 전달하여 상기 제 1 선택신호를 생성하고, 상기 하위비트는 상기 제 2 디코더에 전달하여 상기 제 2 선택신호를 생성하는 유기전계발광표시장치.

청구항 3.

제 2 항에 있어서,

상기 제 1 스위치부는 상기 데이터신호의 최상위비트에 대응하여 복수의 제 1 기준전압을 스위칭하는 제 1 트랜지스터, 상기 데이터신호의 최상위비트에 대응하여 복수의 제 2 기준전압을 스위칭하는 제 2 트랜지스터를 포함하는 유기전계발광표시장치.

청구항 4.

제 2 항에 있어서,

상기 제 2 스위치부는 상기 제 1 선택신호에 의해 상기 제 1 또는 제 2 트랜지스터를 통해 전달된 제 1 기준전압 또는 제 2 기준전압을 상기 게조전압 생성부에 전달하는 제 3 트랜지스터를 포함하는 유기전계발광표시장치.

청구항 5.

제 1 항에 있어서,

상기 계조전압 생성부는 복수의 저항이 직렬로 연결된 저항기와 상기 각 저항 사이에 연결되어 상기 제 2 선택신호에 의해 스위칭 동작을 수행하는 스위치들을 포함하는 유기전계발광표시장치.

청구항 6.

데이터신호에 대응하여 제 1 선택신호를 생성하는 제 1 디코더;

제 1 버스로부터 복수의 제 1 전압들을 전달받고 제 2 버스로부터 복수의 제 2 전압들을 전달받 전달받아 상기 데이터신호에 대응하여 상기 제 1 전압들 또는 제 2 전압들 선택하는 제 1 스위치부;

상기 제 1 선택신호에 의해 상기 선택된 제 1 전압들 또는 상기 제 2 전압들에서 복수의 제 1 기준전압과 제 2 기준전압을 선택하는 제 2 스위치부;

상기 데이터신호에 대응하여 제 2 선택신호를 생성하는 제 2 디코더부;

상기 스위치부에 의해 선택된 상기 제 1 기준전압 또는 상기 제 2 기준전압을 전달받아 분배하여 복수의 계조전압을 생성하며, 상기 제 2 선택신호에 대응하여 상기 복수의 계조전압 중 하나의 계조전압을 선택하여 출력하는 계조전압생성부를 포함하는 구동회로.

청구항 7.

제 6 항에 있어서,

상기 데이터신호는 상위비트와 하위비트로 구분되며, 상기 상위비트 중 최상위비트에 의해 상기 제 1 버스 또는 제 2 버스를 선택하도록 하고, 상기 최상위비트를 제외한 나머지 비트를 상기 제 1 디코더에 전달하여 상기 제 1 선택신호를 생성하고, 상기 하위비트는 상기 제 2 디코더에 전달하여 상기 제 2 선택신호를 생성하는 구동회로.

청구항 8.

제 7 항에 있어서,

상기 제 1 스위치부는 상기 데이터신호의 최상위비트에 대응하여 복수의 제 1 기준전압을 스위칭하는 제 1 트랜지스터, 상기 데이터신호의 최상위비트에 대응하여 복수의 제 2 기준전압을 스위칭하는 제 2 트랜지스터를 포함하는 구동회로.

청구항 9.

제 7 항에 있어서,

상기 제 2 스위치부는 상기 제 1 선택신호에 의해 상기 제 1 또는 제 2 트랜지스터를 통해 전달된 제 1 기준전압 또는 제 2 기준전압을 상기 계조전압 생성부에 전달하는 제 3 트랜지스터를 포함하는 구동회로.

청구항 10.

제 6 항에 있어서,

상기 계조전압 생성부는 복수의 저항이 직렬로 연결된 저항기와 상기 각 저항 사이에 연결되어 상기 제 2 선택신호에 의해 스위칭 동작을 수행하는 스위치들을 포함하는 구동회로.

청구항 11.

데이터신호에 대응하여 복수의 제 1 전압들과 복수의 제 2 전압들을 선택하며, 상기 복수의 제 1 전압들과 상기 복수의 제 2 전압들 중 하나를 선택하는 단계;

상기 선택된 제 1 전압들 또는 제 2 전압들 중에서 하나의 제 1 기준 전압과 하나의 제 2 기준전압을 선택하는 단계; 및

상기 데이터신호의 하위비트를 이용하여 상기 제 1 기준전압과 상기 제 2 기준전압을 분배하여 계조전압을 생성하여 데이터선에 전달하는 단계를 포함하는 유기전계발광표시장치의 구동방법.

청구항 12.

제 11 항에 있어서,

상기 제 1 기준전압의 전압이 변화하고 상기 제 2 기준전압의 전압은 변화하지 않는 유기전계발광표시장치의 구동방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 구동회로 및 이를 이용한 유기전계발광표시장치에 관한 것으로, 더욱 상세히 설명하면, 아날로그 스위치에서 발생하는 전압강하를 방지하여 선형성을 향상시킬 수 있도록 하여 계조오차를 줄일 수 있도록 하는 구동회로 및 이를 이용한 유기전계발광표시장치에 관한 것이다.

평판 표시장치는 기판 상에 매트릭스 형태로 복수의 화소를 배치하여 표시영역으로 하고, 각 화소에 주사선과 데이터선을 연결하여 화소에 데이터신호를 선택적으로 인가하여 디스플레이를 한다.

평판 표시장치는 화소의 구동방식에 따라 패시브(Passive) 매트릭스형 발광 표시장치와 액티브(Active) 매트릭스형 발광 표시장치로 구분되며, 해상도, 콘트라스트, 동작속도의 관점에서 단위 화소 마다 선택하여 점등하는 액티브 매트릭스형이 주류가 되고 있다.

이러한 평판 표시장치는 퍼스널 컴퓨터, 휴대전화기, PDA 등의 휴대 정보단말기 등의 표시장치나 각종 정보기기의 모니터로서 사용되고 있으며, 액정 패널을 이용한 LCD, 유기전계발광소자를 이용한 유기전계발광표시장치, 플라즈마 패널을 이용한 PDP 등이 알려져 있다.

최근에 음극선관과 비교하여 무게와 부피가 작은 각종 발광 표시장치들이 개발되고 있으며 특히 발광효율, 휘도 및 시야각이 뛰어나며 응답속도가 빠른 유기 전계발광 표시장치가 주목받고 있다.

도 1은 일반적인 유기전계발광표시장치의 구조를 나타내는 구조도이다. 도 1을 참조하여 설명하면, 유기전계발광표시장치는 화소부(100), 데이터구동부(200), 주사구동부(300)를 포함한다.

화소부(100)는 복수의 데이터선(D1,D2...Dm-1,Dm)과 복수의 주사선(S1,S2...Sn-1,Sn)을 포함하며, 복수의 데이터선(D1,D2...Dm-1,Dm)과 복수의 주사선(S1,S2...Sn-1,Sn)에 의해 정의되는 영역에 형성되는 복수의 화소를 포함한다. 화소

(101)는 화소회로와 유기전계발광소자를 포함하며, 화소회로에서 복수의 데이터선(D1,D2...Dm-1,Dm)을 통해 전달되는 데이터신호와 복수의 주사선(S1,S2...Sn-1,Sn)을 통해 전달되는 주사신호에 의해 화소에 흐르는 화소전류를 생성하여 유기전계발광소자로 흐르도록 한다.

데이터구동부(200)는 복수의 데이터선(D1,D2...Dm-1,Dm)과 연결되며 데이터신호를 생성하여 한 행 분의 데이터신호를 순차적으로 복수의 데이터선(D1,D2...Dm-1,Dm)에 전달한다. 그리고, 데이터구동부(200)는 D/A 컨버터를 구비하여 디지털신호를 아날로그 신호로 전환한 계조전압을 생성하여 데이터선(D1,D2...Dm-1,Dm)에 전달한다.

주사구동부(300)는 복수의 주사선(S1,S2...Sn-1,Sn)과 연결되며 주사신호를 생성하여 복수의 주사선(S1,S2...Sn-1,Sn)에 전달한다. 주사신호에 의해 특정한 행이 선택되며 선택된 행에 위치하는 화소(101)에 데이터신호가 전달되어 화소는 데이터신호에 대응하는 전류가 생성된다.

도 2는 도 1에 도시된 유기전계발광표시장치의 데이터구동부에 채용된 D/A 컨버터에서 계조전압을 생성하는 저항부 나타내는 회로도이다. 도 2를 참조하여 설명하면, 저항부는 8 개의 계조전압을 생성하도록 하는 것으로 가정을 한다. 8 개의 계조전압을 생성하기 위해 8 개의 저항이 직렬로 연결되며 직렬로 연결된 저항의 양단에 높은 전압인 제 1 기준전압과 낮은 전압인 제 2 기준전압이 전달되며, 제 1 기준전압과 제 2 기준전압이 8개의 저항에 의해 분배된 전압이 계조전압이 된다.

상기와 같이 구성된 유기전계발광표시장치는 구동회로의 크기를 작게 구현하여 유기전계발광표시장치의 크기를 작게 구현하도록 하는 것이 바람직하다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 상기 종래 기술의 문제점을 해결하기 위하여 창출된 것으로, 본 발명의 목적은 D/A 컨버터의 면적을 줄여 데이터구동부의 크기를 작게 구현하도록 하는 구동회로 및 이를 이용한 유기전계발광표시장치에 관한 것이다.

발명의 구성

상기 목적을 달성하기 위한 본 발명의 제 1 측면은, 화소부, 데이터구동부 및 주사구동부를 포함하는 유기전계발광표시장치에 있어서, 상기 데이터구동부는, 데이터신호에 대응하여 제 1 선택신호를 생성하는 제 1 디코더, 제 1 버스로부터 복수의 제 1 전압들을 전달받고 제 2 버스로부터 복수의 제 2 전압들을 전달받 전달받아 상기 데이터신호에 대응하여 상기 제 1 전압들 또는 제 2 전압들 선택하는 제 1 스위치부, 상기 제 1 선택신호에 의해 상기 선택된 제 1 전압들 또는 상기 제 2 전압들에서 복수의 제 1 기준전압과 제 2 기준전압을 선택하는 제 2 스위치부, 상기 데이터신호에 대응하여 제 2 선택신호를 생성하는 제 2 디코더부 및 상기 스위치부에 의해 선택된 상기 제 1 기준전압 또는 상기 제 2 기준전압을 전달받아 분배하여 복수의 계조전압을 생성하며, 상기 제 2 선택신호에 대응하여 상기 복수의 계조전압 중 하나의 계조전압을 선택하여 출력하는 계조전압생성부를 포함하는 유기전계발광표시장치를 제공하는 것이다.

상기 목적을 달성하기 위한 본 발명의 제 2 측면은, 데이터신호에 대응하여 제 1 선택신호를 생성하는 제 1 디코더, 제 1 버스로부터 복수의 제 1 전압들을 전달받고 제 2 버스로부터 복수의 제 2 전압들을 전달받 전달받아 상기 데이터신호에 대응하여 상기 제 1 전압들 또는 제 2 전압들 선택하는 제 1 스위치부, 상기 제 1 선택신호에 의해 상기 선택된 제 1 전압들 또는 상기 제 2 전압들에서 복수의 제 1 기준전압과 제 2 기준전압을 선택하는 제 2 스위치부, 상기 데이터신호에 대응하여 제 2 선택신호를 생성하는 제 2 디코더부 및 상기 스위치부에 의해 선택된 상기 제 1 기준전압 또는 상기 제 2 기준전압을 전달받아 분배하여 복수의 계조전압을 생성하며, 상기 제 2 선택신호에 대응하여 상기 복수의 계조전압 중 하나의 계조전압을 선택하여 출력하는 계조전압생성부를 포함하는 구동회로를 제공하는 것이다.

상기 목적을 달성하기 위한 본 발명의 제 3 측면은, 데이터신호에 대응하여 복수의 제 1 전압들과 복수의 제 2 전압들을 선택하며, 상기 복수의 제 1 전압들과 상기 복수의 제 2 전압들 중 하나를 선택하는 단계, 상기 선택된 제 1 전압들 또는 제 2 전압들 중에서 하나의 제 1 기준 전압과 하나의 제 2 기준전압을 선택하는 단계 및 상기 데이터신호의 하위비트를 이용하여 상기 제 1 기준전압과 상기 제 2 기준전압을 분배하여 계조전압을 생성하여 데이터선에 전달하는 단계를 포함하는 유기전계발광표시장치의 구동방법을 제공하는 것이다.

이하, 본 발명의 실시예를 첨부한 도면을 참조하여 설명하면 다음과 같다.

도 3은 본 발명에 따른 유기전계발광표시장치에서 채용된 데이터구동부를 나타내는 구조도이다. 도 3을 참조하여 설명하면, 데이터구동부(200)는 쉬프트레지스터(210), 샘플링 래치(220), 홀딩래치(230), 레벨쉬프터(240), D/A 컨버터(250) 및 버퍼부(260)를 포함한다.

쉬프트레지스터(210)는 복수의 플리 플롭으로 구성되며, 클럭신호(CLK)와 동기신호(Hsync)에 대응하여 샘플링 래치(220)를 제어한다. 샘플링 래치(220)는 쉬프트레지스터(210)의 제어 신호에 따라 한 행분의 데이터 신호를 순차적으로 입력받아 병렬적으로 출력한다. 순차적으로 입력받아 병렬적으로 출력하는 방식을 SIPO(Serial In Parallel Out)이라고 한다. 그리고, 홀딩 래치(230)는 신호를 병렬적으로 입력받고 다시 병렬적으로 출력한다. 병렬로 입력받아 병렬로 출력하는 방식을 PIPO(Parallel In Parallel Out)이라고 한다. 레벨쉬프터(240)는 홀딩래치(230)에서 출력된 신호를 시스템의 동작 전압으로 레벨을 변경하여 D/A 컨버터(250)로 전달한다. D/A 컨버터(250)는 디지털 신호로 전달되는 신호를 아날로그 신호로 전달하여 해당의 계조 전압을 선택하여 버퍼부(260)로 전달하고 버퍼부(260)는 계조전압을 증폭하여 데이터선에 전달한다.

도 4는 본 발명에 따른 D/A 컨버터의 구조를 나타내는 구조도이다. 도 4를 참조하여 설명하면, D/A 컨버터(250)는 제 1 디코더(251), 제 1 스위치부(252), 제 2 스위치부(253), 제 2 디코더(254) 및 계조전압생성부(255)를 포함한다. D/A 컨버터(250)는 256 계조를 표현하는 것을 가정하며, D/A 컨버터(250)에 전달되는 데이터신호는 8비트 신호로 구성된다.

제 1 디코더(251)는 8개의 신호를 생성하기 위해 데이터신호의 상위 4 비트 중 최상위 비트를 제외한 3 개의 비트를 이용하여 제 1 선택신호를 생성한다. 그리고, 제 1 스위치부(252)는 총 32개의 트랜지스터로 구성되며 왼쪽에서 오른쪽 방향으로 홀수번째에 있는 트랜지스터는 소스는 제 1 버스선(v11,v21....v91)에 연결되고 게이트는 최상위비트신호를 전달받으며 드레인온 제 2 스위치부(253)에 연결된다. 그리고, 짝수번째에 있는 트랜지스터는 소스가 제 2 버스선(v12,v22....v92)에 연결되고 게이트는 최상위비트신호의 부신호를 전달받으며 드레인온 제 2 스위치부(253)에 연결된다. 이때, 제 1 버스선(v11,v21....v91)과 제 2 버스선은 각각 9 개의 제 1 전압들과 9 개의 제 2 전압들을 전달하며 데이터신호의 최상위비트의 신호에 의해 제 1 버스선(v11,v21....v91)을 통해 전달되는 전압과 제 2 버스선(v12,v22....v92)을 통해 전달되는 전압 중 하나의 전압이 제 1 스위치부(251)를 통해 제 2 스위치부(252)로 전달된다. 즉, 데이터신호의 최상위비트에 대응하여 제 1 버스선(v11,v21....v91)을 통해 전달되는 9 개의 전압이 순서대로 홀수번째 트랜지스터를 통해 제 2 스위치부(252)에 전달되며 짝수번째 트랜지스터들은 제 1 버스선(v11,v21....v91)을 통해 전달되는 가장 낮은 전압을 제 2 스위치부에 전달한다. 제 2 버스선(v12,v22....v92)과 제 1 스위치부(252)는 제 1 버스선(v11,v21....v91)과 제 1 스위치부(252)의 연결과 동일하게 연결된다. 이때, 제 1 전압들은 제 2 전압들보다 높은 전압을 갖는다. 그리고, 제 1 버스선(v11,v21....v91)에 연결된 트랜지스터와 제 2 버스선(v12,v22....v92)에 연결된 트랜지스터는 데이터신호의 최상위비트의 신호를 전달받아 동작하며 제 1 버스선(v11,v21....v91)에 연결된 트랜지스터와 제 2 버스선(v12,v22....v92)에 연결된 트랜지스터는 서로 반대 동작을 하게 된다. 따라서, 최상위비트가 1 이면 데이터신호의 계조는 128에서 256 계조 사이인 것으로 판단을 하여 홀수번째 트랜지스터들이 온상태가 되어 제 1 버스선(v11,v21....v91)을 선택하도록 하고 최상위비트가 0이면 데이터신호의 계조는 0에서 127 계조 이하가 되어 짝수번째 트랜지스터들이 온상태가 되어 제 2 버스선(v12,v22....v92)을 선택하도록 한다. 즉, 트랜지스터에 의해 제 1 버스선(v11,v21....v91)과 제 2 버스선(v12,v22....v92) 중 하나의 버스선이 선택된다. 그리고, 홀수번째 트랜지스터는 순차적으로 제일 높은 전압부터 낮은 전압순으로 제 2 스위치부(254)에 전달하고 짝수번째 트랜지스터는 가장 낮은 전압을 제 2 스위치부(254)에 전달한다.

그리고, 제 2 스위치부(253)는 제 1 디코더(251)에서 생성된 제 1 선택신호에 의해 스위칭동작을 수행하며, 16 개의 트랜지스터가 제 1 스위치부(252)에서 전달된 신호를 제 1 선택신호에 의해 선택적으로 출력하여 계조전압생성부(255)로 전달한다. 이때, 제 2 디코더(254)의 하나의 출력단에 제 2 스위치부(253)의 두 개의 트랜지스터가 연결되어 제 2 스위치부(253)는 제 1 버스선(v11,v21....v91)과 제 2 버스선(v12,v22....v92) 중 제 1 스위치부(252)에 의해 선택된 하나의 버스선에서 두 개의 전압을 출력하여 제 1 기준전압과 제 2 기준전압을 선택한다. 제 1 기준전압은 제 1 선택신호에 의해 변화하고 제 2 기준전압은 제 1 버스선을 통해 전달되는 가장 낮은 전압이 된다.

제 2 디코더(254)는 데이터신호의 하위 4비트를 전달받아 16 비트의 제 2 선택신호를 생성한다. 그리고, 계조전압 생성부(266)는 16 개의 저항이 직렬로 연결되며 양단에 제 2 스위치부(253)에 의해 선택된 제 1 기준전압과 제 2 기준전압이 전달되어 16개의 저항에 의해 16 개의 계조전압이 생성된다. 그리고, 제 2 선택신호를 전달받아 16 개의 계조 전압 중 하나의 계조전압을 선택하여 출력한다. 따라서, 데이터신호의 최상위비트와 제 1 선택신호와 제 2 선택신호에 의해 총 256개의 계조전압이 생성된다.

도 5는 유기전계발광표시장치에 채용된 화소의 일례를 나타내는 회로도이다. 도 5를 참조하여 설명하면, 화소는 데이터선(Dm), 주사선(Sn) 및 화소전원선(ELVdd)에 연결되며 제 1 트랜지스터(M1), 제 2 트랜지스터(M2), 캐패시터(Cst) 및 유기전계발광소자(OLED)를 포함한다.

제 1 트랜지스터(M1)는 소스는 화소전원선(ELVdd)에 연결되고 드레인은 제 3 트랜지스터(M3)의 소스에 연결되며 게이트는 제 1 노드(N)에 연결된다. 제 2 트랜지스터(M2)는 소스는 데이터선(Dm)에 연결되고 드레인은 제 1 노드(N1)에 연결되며 게이트는 주사선(Sn)에 연결된다. 캐패시터(Cst)는 제 1 노드(N1)와 화소전원선(ELVdd) 사이에 연결되어 소정 시간 동안 제 1 노드(N1)와 화소전원선(ELVdd) 사이의 전압을 유지하도록 한다. 유기발광소자(OLED)는 애노드 전극과 캐소드 전극 및 발광층을 포함하며 애노드 전극이 제 1 트랜지스터(M1)의 드레인에 연결되고 캐소드 전극이 저전위의 전원(ELVSS)에 연결되어 제 1 트랜지스터(M1)의 게이트에 인가되는 전압에 대응하여 유기전계발광소자(OLED) 애노드 전극에서 캐소드 전극으로 전류가 흐르면 발광층에서 빛을 발광하며 전류의 양에 대응하여 밝기가 조절된다.

발명의 효과

본 발명에 따른 구동회로 및 이를 이용한 유기전계발광표시장치에 의하면, 최상위비트를 아날로그 스위치와 연결되어 있도록 하여 아날로그 스위치에 의해 기준전압을 선택할 수 있도록 하여 D/A 컨버터의 크기를 작게 구현할 수 있도록 한다.

본 발명의 바람직한 실시예가 특정 용어들을 사용하여 기술되어 왔지만, 그러한 기술은 단지 설명을 하기 위한 것이며, 다음의 청구범위의 기술적 사상 및 범위로부터 이탈되지 않고 여러 가지 변경 및 변화가 가해질 수 있는 것으로 이해되어져야 한다.

도면의 간단한 설명

도 1은 본 발명에 따른 유기전계발광표시장치의 구조를 나타내는 구조도이다.

도 2는 일반적인 D/A 컨버터에서 계조전압을 생성하는 저항부 나타내는 회로도이다.

도 3은 도 2에 도시된 유기전계발광표시장치에서 채용된 데이터구동부를 나타내는 구조도이다.

도 4는 본 발명에 따른 D/A 컨버터의 구조를 나타내는 구조도이다.

도 5는 도 2에 도시된 유기전계발광표시장치에 채용된 화소의 일례를 나타내는 회로도이다.

도면의 주요부분에 대한 부호설명

200: 데이터구동부 210: 쉬프트레지스터

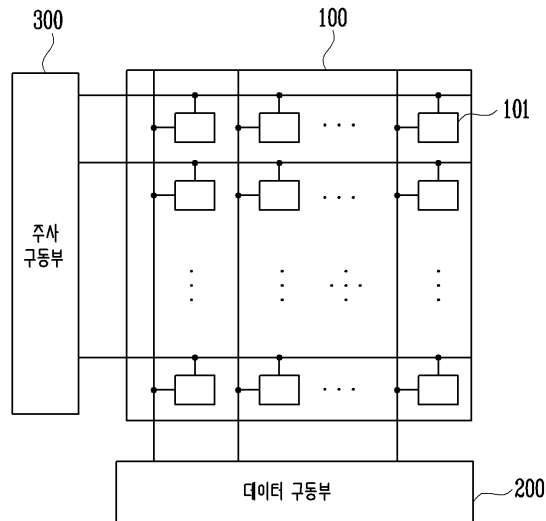
220: 샘플링래치 230: 홀딩래치

240: 레벨쉬프터 250: D/A 컨버터

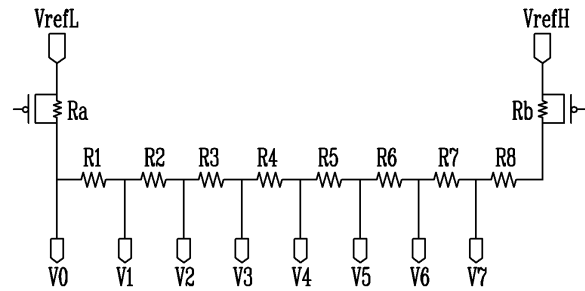
260: 버퍼부

도면

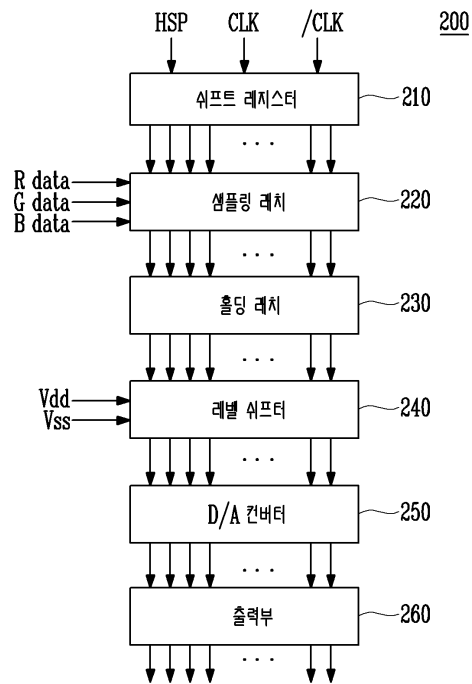
도면1



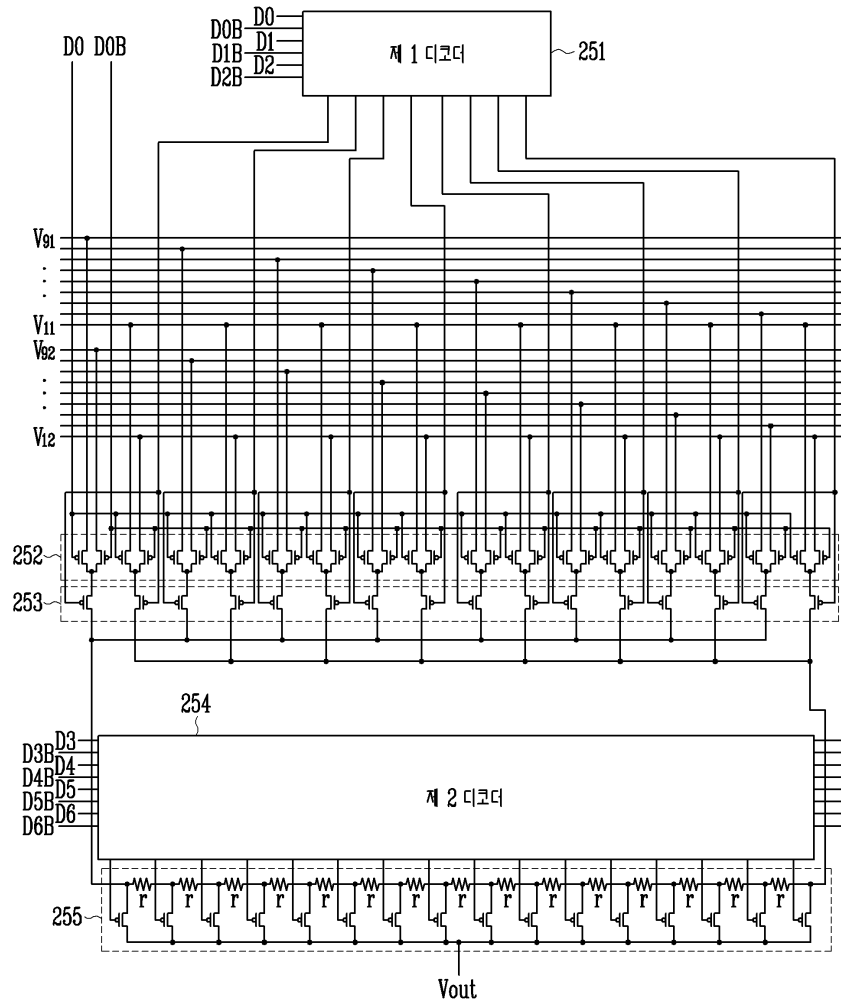
도면2



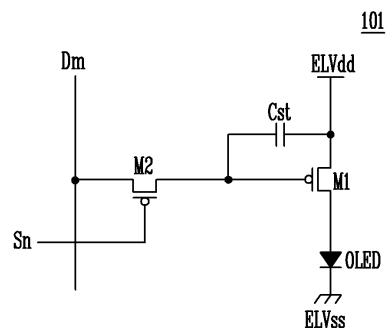
도면3



도면4



도면5



专利名称(译)	驱动电路和使用其的有机发光显示器		
公开(公告)号	KR100732833B1	公开(公告)日	2007-06-20
申请号	KR1020060050483	申请日	2006-06-05
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	PARK YONG SUNG YONGSUNG PARK 박용성		
发明人	박용성		
IPC分类号	G09G3/30 G09G3/20 H03M1/66 G09G3/36		
CPC分类号	H03M1/765 H03M1/682		
代理人(译)	Sinyoungmu		
外部链接	Espacenet		

摘要(译)

目的：提供一种驱动电路和使用该驱动电路的有机电致发光显示器，通过将数据信号的MSB（最高有效位）连接到模拟信号来减小D/A（数字-模拟）转换器的尺寸开关以便通过模拟开关选择参考电压。结构：第一解码器（251）和第二解码器（254）分别对应于数据信号产生第一选择信号和第二选择信号。第一开关（252）根据数据信号选择从第一和第二总线提供的第一电压或第二电压。此时，来自第一和第二总线的电压由数据信号的MSB选择。第二开关（253）根据所选择的电压选择多个第一和第二参考电压。灰度电压产生单元（255）通过划分第一或第二参考电压产生多个灰度电压。©KIPO 2007

