

	(19) 대한민국특허청(KR) (12) 공개특허공보(A)	(11) 공개번호 10-2010-0011298 (43) 공개일자 2010년02월03일
(51) Int. Cl. <i>H05B 33/26</i> (2006.01) <i>H01L 51/50</i> (2006.01) (21) 출원번호 10-2008-0072448 (22) 출원일자 2008년07월24일 심사청구일자 없음	(71) 출원인 엘지디스플레이 주식회사 서울 영등포구 여의도동 20번지 (72) 발명자 이재영 경북 칠곡군 석적면 중리 261-2번지 행복하이츠 203호 명노훈 충남 천안시 불당동 동일2차아파트 205동 101호 (74) 대리인 특허법인로알	

전체 청구항 수 : 총 10 항

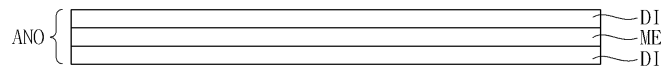
(54) 유기발광다이오드 표시장치와 그 제조방법

(57) 요약

본 발명은 표면저항을 줄임과 아울러 투과율을 높이도록 한 유기발광다이오드 표시장치와 그 제조방법에 관한 것이다.

이 OLED 표시장치는 기판 상에 형성되는 박막트랜지스터; 및 상기 박막트랜지스터 상에 형성되는 유기화합물층, 상기 유기화합물층의 아래에 형성되어 상기 박막트랜지스터의 소스 전극에 접속되는 제1 전극, 및 상기 유기화합물층의 위에 형성되는 제2 전극을 포함하여 탑 에미션 방식으로 발광하는 유기발광다이오드소자를 구비하고; 상기 제2 전극은, 두 개의 유전층들 사이에 형성된 한 개의 금속층 또는 상기 두 개의 유전층들 사이에 형성된 두 개의 금속층들로 이루어진다.

대표도 - 도2



특허청구의 범위

청구항 1

기관 상에 형성되는 박막트랜지스터; 및

상기 박막트랜지스터 상에 형성되는 유기화합물층, 상기 유기화합물층의 아래에 형성되어 상기 박막트랜지스터의 소스 전극에 접속되는 제1 전극, 및 상기 유기화합물층의 위에 형성되는 제2 전극을 포함하여 탑 에미션 방식으로 발광하는 유기발광다이오드소자를 구비하고;

상기 제2 전극은, 두 개의 유전층들 사이에 형성된 한 개의 금속층 또는 상기 두 개의 유전층들 사이에 형성된 두 개의 금속층들로 이루어지는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 2

제 1 항에 있어서,

상기 제1 전극은 불투명 캐소드전극이며, 상기 제2 전극은 투명 애노드전극인 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 3

제 2 항에 있어서,

상기 두 개의 유전층들은 서로 동일한 재질을 가지거나 또는 서로 다른 재질을 가지는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 4

제 3 항에 있어서,

상기 두 개의 유전층들은 각각 인듐 징크 옥사이드(IZO), 인듐 틴 옥사이드(ITO), 산화 텅스텐(WO_3), 알루미늄 징크 옥사이드(AZO), 및 산화 알루미늄(Al_2O_3) 중 어느 한 재질을 가지는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 5

제 2 항에 있어서,

상기 한 개의 금속층은 알루미늄(Al), 은(Ag), 및 마그네슘(Mg) 중 어느 한 재질을 가지며,

상기 두 개의 금속층들은 각각 알루미늄(Al), 은(Ag), 및 마그네슘(Mg) 중 어느 한 재질을 가지는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 6

제 1 항에 있어서,

상기 제1 전극은 투명 애노드전극이고, 상기 제2 전극은 투명 캐소드전극이며, 상기 제1 전극과 상기 박막트랜지스터 사이에는 불투명 재질의 반사막을 더 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 7

제 6 항에 있어서,

상기 두 개의 유전층들은 서로 동일한 재질을 가지거나 또는 서로 다른 재질을 가지는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 8

제 7 항에 있어서,

상기 두 개의 유전층들은 각각 인듐 징크 옥사이드(IZO), 인듐 틴 옥사이드(ITO), 산화 텅스텐(WO₃), 알루미늄 징크 옥사이드(AZO), 및 산화 알루미늄(Al₂O₃) 중 어느 한 재질을 가지는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 9

제 6 항에 있어서,

상기 한 개의 금속층은 알루미늄(Al), 은(Ag), 및 마그네슘(Mg) 중 어느 한 재질을 가지며,

상기 두 개의 금속층들은 각각 알루미늄(Al), 은(Ag), 및 마그네슘(Mg) 중 어느 한 재질을 가지는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 10

기판 상에 박막트랜지스터를 형성하는 단계; 및

상기 박막트랜지스터의 소스 전극에 접속되는 제1 전극, 상기 제1 전극 상에 위치하는 유기화합물층, 및 상기 유기화합물층 상에 위치하는 제2 전극을 구비하여 탑 에미션 방식으로 발광하는 유기발광다이오드소자를 형성하는 단계를 포함하고;

상기 제2 전극은, 대향 타겟 스퍼터를 이용한 스퍼터링 방법으로 형성된 두 개의 유전층들 사이에서 열 증착 방법으로 형성된 한 개의 금속층, 또는 대향 타겟 스퍼터를 이용한 스퍼터링 방법으로 형성된 상기 두 개의 유전층들 사이에서 열 증착 방법으로 형성된 두 개의 금속층들로 이루어지는 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 탑 에미션 방식으로 발광되는 유기발광다이오드 표시장치와 그 제조방법에 관한 것이다.

배경 기술

[0002] 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 이러한 평판 표시장치는 액정 표시장치(Liquid Crystal Display : 이하 "LCD"라 한다), 전계 방출 표시장치(Field Emission Display : FED), 플라즈마 디스플레이 패널(Plasma Display Panel : 이하 "PDP"라 한다) 및 전계발광소자(Electroluminescence Device) 등이 있다.

[0003] 전계발광소자는 발광층의 재료에 따라 무기 전계발광소자와 유기발광다이오드소자로 대별되며 스스로 발광하는 자발광소자로서 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0004] 액티브 매트릭스 타입의 유기발광다이오드 표시장치(Active Matrix type Organic Light Emitting Diode display, AMOLED)는 박막트랜지스터(Thin Film Transistor 이하, "TFT"라 함)를 이용하여 유기발광다이오드소자(이하, "OLED"라 함)에 흐르는 전류를 제어하여 화상을 표시한다. 이러한 유기발광다이오드 표시장치는 애노드전극, 캐소드전극 및 유기화합물층을 포함하는 유기발광다이오드소자의 구조에 따라 탑 에미션(Top emission) 및 보텀 에미션(bottom emission) 등의 형태로 화상을 표시한다.

[0005] 탑 에미션 OLED 표시장치는 세부적으로 투명 캐소드전극을 상부전극으로 함과 아울러 반사전극과 투명 애노드전극을 하부전극으로 하는 노멀 OLED(Normal OLED 이하, "NOD" 라 함) 방식과, 투명 애노드전극을 상부전극으로 함과 아울러 불투명 캐소드전극을 하부전극으로 하는 인버티드 OLED(Inverted OLED 이하, "IOD" 라 함) 방식으로 분류된다. 인접하는 유기화합물층과의 계면 특성 안정화를 위해, NOD 방식의 상부전극은 주로 아래의 표 1과 같이 이중 금속층(Al/Ag, Mg/Ag) 및 단일 금속층(Mg:Ag)과 같은 얇은 금속층으로 이루어지는 반면에, IOD 방식의 상부전극은 주로 아래의 표 1과 같이 단일 투명전도성 산화물(Transparent Conducting Oxide 이하, "TCO"라 함)층으로 이루어진다.

표 1

Material Properties?BR/>Properties	Thin Metal Layer			TCO
	Al/Ag	Mg/Ag	Mg:Ag	IZO
표면저항(Ω/sq)	10	13	13	26
투과율(%), 550nm	67	49	44	91

그런데, 얇은 금속층으로 상부전극을 형성하는 경우에는 위의 표 1에 기재된 바와 같이 표면저항이 낮은 장점이 있는 반면, 투과율이 매우 낮은 단점이 있다. 이에, 투과율을 높이기 위해 금속층의 두께를 얇게 하면 표면저항이 증가하게 된다.

TCO 층으로 상부전극을 형성하는 경우에는 위의 표 1에 기재된 바와 같이 특정 파장(550nm 이상의 가시광역대)에서는 투과율이 높은 장점이 있으나, 산화물층의 특성상 표면저항이 매우 높고 비교적 단파장 가시광역대에서 투과율이 현저히 감소하는 단점이 있다.

결과적으로, 종래 탑 에미션 OLED 표시장치는 높은 투과율을 얻기 위해 부득이하게 상부전극의 표면저항 증가를 수반할 수밖에 없고, 이로 인해 OLED의 구동전압을 상승시켜 유기화합물층 재료의 열화를 가속화시키는 문제점이 있다. 또한, 종래 탑 에미션 OLED 표시장치는 표면저항 증가에 의한 IR 드롭으로 인해 표시 위치에 따른 휘도 편차가 커 대면적 OLED 표시장치에 적용되기가 어려운 문제점이 있다.

발명의 내용

해결 하고자하는 과제

따라서, 본 발명의 목적은 탑 에미션 방식으로 발광하는 OLED의 상부전극 투과율을 높임과 아울러 그 표면저항을 낮추도록 한 OLED 표시장치와 그 제조방법을 제공하는 데 있다.

과제 해결수단

상기 목적을 달성하기 위하여, 본 발명의 일 실시예에 따른 OLED 표시장치는 기관 상에 형성되는 박막트랜지스터; 및 상기 박막트랜지스터 상에 형성되는 유기화합물층, 상기 유기화합물층의 아래에 형성되어 상기 박막트랜지스터의 소스 전극에 접속되는 제1 전극, 및 상기 유기화합물층의 위에 형성되는 제2 전극을 포함하여 탑 에미션 방식으로 발광하는 유기발광다이오드소자를 구비하고; 상기 제2 전극은, 두 개의 유전층들 사이에 형성된 한 개의 금속층 또는 상기 두 개의 유전층들 사이에 형성된 두 개의 금속층들로 이루어진다.

상기 제1 전극은 불투명 캐소드전극이며, 상기 제2 전극은 투명 애노드전극이다.

상기 두 개의 유전층들은 서로 동일한 재질을 가지거나 또는 서로 다른 재질을 가진다.

상기 두 개의 유전층들은 각각 인듐 징크 옥사이드(IZO), 인듐 틴 옥사이드(ITO), 산화 텅스텐(WO₃), 알루미늄 징크 옥사이드(AZO), 및 산화 알루미늄(Al₂O₃) 중 어느 한 재질을 가진다.

상기 한 개의 금속층은 알루미늄(Al), 은(Ag), 및 마그네슘(Mg) 중 어느 한 재질을 가지며, 상기 두 개의 금속층들은 각각 알루미늄(Al), 은(Ag), 및 마그네슘(Mg) 중 어느 한 재질을 가진다.

본 발명의 다른 실시예에 따른 OLED 표시장치에서 상기 제1 전극은 투명 애노드전극이고, 상기 제2 전극은 투명 캐소드전극이며, 이 OLED 표시장치는 상기 제1 전극과 상기 박막트랜지스터 사이에는 불투명 재질의 반사막을 더 구비한다.

본 발명의 실시예에 따른 OLED 표시장치의 제조방법은 기관 상에 박막트랜지스터를 형성하는 단계; 및 상기 박막트랜지스터의 소스 전극에 접속되는 제1 전극, 상기 제1 전극 상에 위치하는 유기화합물층, 및 상기 유기화합물층 상에 위치하는 제2 전극을 구비하여 탑 에미션 방식으로 발광하는 유기발광다이오드소자를 형성하는 단계를 포함하고; 상기 제2 전극은, 대향 타겟 스퍼터를 이용한 스퍼터링 방법으로 형성된 두 개의 유전층들 사이에서 열 증착 방법으로 형성된 한 개의 금속층, 또는 대향 타겟 스퍼터를 이용한 스퍼터링 방법으로 형성된 상기 두 개의 유전층들 사이에서 열 증착 방법으로 형성된 두 개의 금속층들로 이루어진다.

효 과

[0018] 본 발명의 실시예들에 따른 OLED 표시장치와 그 제조방법은 탑 에미션 방식으로 발광하는 OLED의 상부전극 투과율을 높임과 아울러 그 표면저항을 낮춤으로써, OLED의 구동전압 상승을 방지하여 유기화합물층 재료의 열화를 억제할 수 있으며, 표시 위치별 휘도 편차를 줄여 대면적 OLED 표시장치에의 적용을 용이하게 할 수 있다.

발명의 실시를 위한 구체적인 내용

[0019] 이하, 도 1 내지 도 11을 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.

[0020] 도 1은 본 발명의 일 실시예에 따른 IOD 방식의 OLED 표시장치를 나타내는 단면도이다.

[0021] 도 1을 참조하면, 본 발명의 일 실시예에 따른 IOD 방식의 OLED 표시장치는 투명 애노드전극(ANO), 불투명 캐소드전극(CAT), 및 이들(ANO, CAT) 사이에 형성된 유기화합물층(ORG)을 갖는 OLED와, OLED에 접속되는 TFT를 구비한다.

[0022] OLED의 유기화합물층(ORG)은 전자주입층(Electron injection layer, EIL), 전자수송층(Electron transport layer, ETL), 발광층(Emission layer, EML), 정공수송층(Hole transport layer, HTL), 및 정공주입층(Hole injection layer, HIL)을 포함한다. 이 OLED 표시장치는 발광층(EML)으로부터 발생된 빛(Light)이 불투명 캐소드전극(CAT)에 반사된 후 투명 애노드전극(ANO)을 투과하여 전면 방향으로 진행 진행하므로 탑 에미션 OLED 표시장치로 동작한다.

[0023] OLED의 하부전극 역할을 하는 불투명 캐소드전극(CAT)은 알루미늄(Al) 등의 금속을 포함하며, TFT에 접속된다.

[0024] OLED의 상부전극 역할을 하는 투명 애노드전극(ANO)은 다층 구조, 즉 유전층들과, 이 유전층들 사이에 협지된 한층 또는 두층의 금속층으로 이루어진다. 예컨대, OLED의 투명 애노드전극(ANO)은 도 2와 같이 유전층(DI)/금속층(ME)/유전층(DI)을 갖는다. 여기서, 유전층(DI)으로는 인듐 징크 옥사이드(Indium Zinc Oxide, 이하 "IZO" 라 함)가 사용될 수 있으며, 금속층(ME)으로는 은(Ag)이 사용될 수 있다. 또한, OLED의 투명 애노드전극(ANO)은 도 3과 같이 유전층(DI)/제1 금속층(ME1)/제2 금속층(ME2)/유전층(DI)을 갖는다. 여기서, 유전층(DI)으로는 IZO가 사용될 수 있으며, 제1 및 제2 금속층(ME1, ME2)으로는 각각 알루미늄(Al), 은(Ag)이 사용되거나 또는 마그네슘(Mg), 은(Ag)이 각각 사용될 수 있다. 또한, OLED의 투명 애노드전극(ANO)은 도 4와 같이 제1 유전층(DI1)/금속층(ME)/제2 유전층(DI2)을 갖는다. 여기서, 제1 및 제2 유전층(DI1, DI2)으로는 각각 인듐 틴 옥사이드(Indium Tin Oxide, 이하 "ITO" 라 함), IZO가 사용되거나 또는 산화 텅스텐(WO₃), IZO가 각각 사용될 수 있으며, 금속층(ME)으로는 알루미늄(Al) 또는 은(Ag)이 사용될 수 있다. 한편, 도 2 내지 도 4의 유전층은 이외에도 알루미늄 징크 옥사이드(Aluminum Zinc Oxide, 이하 "AZO" 라 함), 산화 알루미늄(Al₂O₃) 등의 재질을 가질 수 있다.

[0025] 이와 같이 투명 애노드전극(ANO)을 다층 구조로 형성하는 이유는 아래의 표 2에 기재된 바와 같이 표면저항을 낮춤과 아울러 단파장대에서의 투과율 감소를 방지하기 위함이다.

표 2

IZO/Ag/IZO 두께별 면저항 및 투과율				
IZO/Ag/IZO 두께(Å)	면저항(Ω/sq)	투과율(%)		
		420nm	550nm	650nm
종래 IZO 1500Å	26	72%	91%	96%
400/120/400	5.4	84%	90%	83%
400/140/400	4.1	79%	92%	81%
400/160/400	3.3	75%	89%	75%

[0027] 표 2를 참조하면, 본 발명에 따른 투명 애노드전극(ANO)는 도 2와 같이 유전층(IZO)/금속층(Ag)/유전층(IZO)의 다층 구조를 갖는다.

[0028] 이에 따라, 본 발명의 일 실시예에 따른 IOD 방식의 OLED 표시장치는 종래 IZO 단일층으로 투명 애노드전극을 형성하는 것에 비해, 유전층(IZO)들 사이에 형성된 금속층(Ag)을 통해 표면저항을 현격히 낮출 수 있다. 표면저항은 금속층(Ag)의 두께가 증가할수록 감소하는 경향을 갖는다. 표면저항이 낮아지면, IR 드롭으로 인한 표

시 위치별 휘도 편차가 줄어들게 되고, 유기화합물층 재료의 열화 또한 억제된다.

- [0029] 또한, 본 발명의 일 실시예에 따른 IOD 방식의 OLED 표시장치는 종래 IZO 단일층으로 투명 애노드전극을 형성하는 것에 비해, 유전층(IZO)과 금속층(ME)간 표면 플라즈몬 효과에 의해 단파장대(420nm)에서의 투과율 감소를 크게 억제할 수 있게 된다. 여기서, 표면 플라즈몬 효과란 유전층(IZO)과 금속층(ME)간 경계면에서 발생하는 빛의 표면 공명(Resonance) 현상으로서, 금속을 따라 이동하는 빛이 절연체를 통과할 때 재방출되는 현상을 말한다. 이러한 빛의 재방출 효과로 인해 단파장대에서의 빛의 투과율은 도 5와 같이 증가하게 된다. 도 5에서, 종축은 투과율(%)을, 횡축은 파장(nm)을 각각 나타낸다.
- [0030] 도 6은 본 발명의 일 실시예에 따른 IOD 방식의 OLED 표시장치를 상세히 나타내는 단면도이다. 도 6을 결부하여, 본 발명의 일 실시예에 따른 IOD 방식의 OLED 표시장치의 제조방법을 설명하기로 한다.
- [0031] 도 6을 참조하면, 본 발명은 유리기판(GLS) 상에 CVD(chemical vapor deposition) 공정으로 산화 실리콘(SiO_2) 또는 질화 실리콘(SiNx)을 증착하여 버퍼층(BUF)을 형성한다. 버퍼층(BUF)은 유리기판(GLS)에서 유출되는 알칼리 이온 등과 같은 불순물로부터 후속 공정에서 형성되는 TFT를 보호하는 역할을 한다. 이어서, 본 발명은 알루미늄(Al), 알루미늄 네오듐(AlNd), 몰리브덴(Mo) 중에서 어느 한 금속 또는 둘 이상의 금속이나 합금을 스퍼터링(Sputtering) 공정으로 유리기판(GLS) 상에 증착한 후에 포토리소그래피(Photolithograph) 공정과 식각공정으로 그 금속층을 패터닝하여, TFT의 게이트전극(G), 게이트전극(G)에 연결된 게이트라인, 게이트라인의 끝단에 연결된 게이트 패드 등을 포함한 게이트 금속패턴을 형성한다. 이어서, 본 발명은 CVD(chemical vapor deposition) 공정으로 산화 실리콘(SiO_2) 또는 질화 실리콘(SiNx)을 증착하여 게이트 금속패턴을 덮도록 유리기판(GLS) 상에 게이트 절연막(GI)을 형성한다.
- [0032] 본 발명은 CVD 공정으로 비정질 실리콘을 게이트 절연막(GI) 상에 증착한 후에 포토리소그래피 공정과 식각 공정으로 패터닝하여 TFT의 액티브패턴(ACT)을 형성한다. 이어서, 본 발명은 스퍼터링 공정으로 몰리브덴(Mo), 알루미늄 네오듐(AlNd), 크롬(Cr), 구리(Cu) 등에서 선택된 금속, 이들의 적층 또는 합금으로 이루어진 소스/드레인 금속을 액티브패턴(ACT)상에 증착한 후에 포토리소그래피 공정과 식각 공정으로 그 소스/드레인 금속을 패터닝하여 액티브패턴(ACT)에 접속되는 TFT의 소스전극(S) 및 드레인전극(D), 게이트라인들과 직교하는 데이터라인들, 데이터라인들 각각의 끝단에 연결된 데이터 패드 등을 포함한 소스/드레인 금속 패턴을 형성한다.
- [0033] 본 발명은 소스/드레인 금속 패턴 상에 패시베이션층(PAS)을 형성한다. 패시베이션층(PAS)은 실리콘(Si), 알루미늄(Al), 인(In), 스타늄(Sn), 아연(Zn)을 함유한 질화물이나 산화물 또는 그 혼합물을 포함한 무기 절연재료를 소스/드레인 금속 패턴 상에 전면 증착하는 방법으로 형성되거나, 포토레지스터(Photo resist, PR), 폴리이미드(Poly-imide)와 같은 이미드계 유기 화합물, 포토 아크릴(Photo-acryl)과 같은 아크릴계 유기 화합물, 폴리카보네이트(Polycarbonate, PC), 폴리설포네이트(Polysulfonate, PS), 폴리메틸메타아크릴레이트(Poly methyl methacrylate, PMMA), 폴리에틸렌(Polyethylene, PE), BCB(benzo-cyclo-butene), PFCB(perfluorocyclobutane) 등과 같은 유기 절연재료를 소스/드레인 금속 패턴 상에 전면 도포하는 방법으로 형성될 수 있다. 이어서, 본 발명은 CVD(chemical vapor deposition) 공정으로 산화 실리콘(SiO_2) 또는 질화 실리콘(SiNx)을 증착하여 패시베이션층(PAS)을 덮도록 유리기판(GLS) 상에 오버코트층(OC)을 형성한다. 이어서, 본 발명은 포토리소그래피 공정과 식각 공정을 진행하여 오버코트층(OC)과 패시베이션층(PAS)을 관통하여 TFT의 소스전극들(S)을 노출하는 콘택홀들을 형성한다.
- [0034] 본 발명은 스퍼터링 방법으로 알루미늄(Al), 알루미늄계 합금, 은(Ag), 은계 합금, 몰리브덴(Mo), 크롬(Cr), 구리(Cu) 등 반사율이 높은 금속을 오버코트층(OC) 상에 증착하여 OLED의 불투명 캐소드전극(CAT)을 형성한 후에, 포토리소그래피 공정과 식각 공정을 통해 그 캐소드전극(CAT)을 패터닝한다. 불투명 캐소드전극(CAT)은 콘택홀을 통해 TFT의 소스전극(S)에 접촉된다. 이어서, 본 발명은 CVD 공정으로 산화 실리콘(SiO_2), 질화 실리콘(SiNx) 등의 무기 절연재료를 증착한 후에 포토리소그래피 공정과 식각 공정을 통해 그 무기 절연재료를 패터닝하여 발광셀들을 구획하고 콘택홀들에 매립된 뱅크패턴(BANK)을 캐소드전극(CAT)과 오버코트층(OC) 상에 형성한다.
- [0035] 본 발명은 열 증착(thermal evaporation) 공정으로 정공주입층 재료, 정공수송층 재료, 발광층 재료, 전자수송층 재료, 전자주입층 재료를 연속 증착하거나 또는 그 역순으로 연속 증착하여 캐소드전극(CAT) 상에 OLED의 유기화합물층(ORG)을 형성한다.
- [0036] 본 발명은 스퍼터링 증착, 열 증착, 스퍼터링 증착의 순차적 공정을 통해 다층 구조를 갖는 투명 애노드전극

(ANO)을 형성한다. 구체적으로, 본 발명은 대향 타겟 스퍼터(Facing Targets Sputtering; 이하, "FTS" 라 함)를 이용한 스퍼터링 방법으로 IZO, ITO, 및 산화 텅스텐(WO_3) 등과 같은 산화물들 중 어느 하나를 유기화합물층(ORG)상에 증착하여 하부 유전층을 형성한다. 이어서, 본 발명은 열 증착 공정으로 알루미늄(Al), 은(Ag), 및 마그네슘(Mg) 등과 같은 금속들 중 적어도 어느 하나 이상을 하부 유전층상에 증착하여 얇은 금속층을 형성한다. 이어서, 본 발명은 FTS를 이용한 스퍼터링 방법으로 IZO, ITO, 및 산화 텅스텐(WO_3) 등과 같은 산화물들 중 어느 하나를 얇은 금속층 상에 증착하여 상부 유전층을 형성한다. 여기서, FTS 방식을 사용하는 이유는 상하부 유전층 형성시 유기화합물층(ORG)가 받는 데미지(Damage)를 최소화하기 위함이다. FTS를 이용한 스퍼터링 증착 공정 조건으로는 DC/RF 파워가 300W/50W이고, 대향 타겟간 거리가 65nm이고, 타겟과 유리기관간 거리가 65nm이고, 증착 속도가 1.64 Å/sec이고, 가스 유량비(Ar/O₂)가 10/0.1 sccm 이며, APC(Auto Pressure Control)는 3mTorr이다. 그리고, 열 증착 공정 조건으로는 증착 속도가 0.3 Å/sec이다.

[0037] 도 7은 본 발명의 다른 실시예에 따른 NOD 방식의 OLED 표시장치를 나타내는 단면도이다.

[0038] 도 7을 참조하면, 본 발명의 다른 실시예에 따른 NOD 방식의 OLED 표시장치는 투명 캐소드전극(CAT), 투명 애노드전극(ANO), 및 이들(ANO, CAT) 사이에 형성된 유기화합물층(ORG)을 갖는 OLED와, OLED에 접속되는 TFT와, OLED와 TFT 사이에 형성되는 반사막(REF)을 구비한다.

[0039] OLED의 유기화합물층(ORG)은 전자주입층(Electron injection layer, EIL), 전자수송층(Electron transport layer, ETL), 발광층(Emission layer, EML), 정공수송층(Hole transport layer, HTL), 및 정공주입층(Hole injection layer, HIL)을 포함한다. 이 OLED 표시장치는 발광층(EML)으로부터 발생된 빛(Light)이 투명 애노드전극(ANO)을 경유하여 반사막(REF)에 반사된 후 투명 캐소드전극(CAT)을 투과하여 전면 방향으로 진행 진행하므로 탑 에미션 OLED 표시장치로 동작한다.

[0040] OLED의 하부전극 역할을 하는 투명 애노드전극(ANO)은 ITO 또는 IZO 등의 산화물을 포함하며, TFT에 접속된다. 그리고, 반사막(REF)은 반사율이 높고 불투명한 알루미늄(Al), 은(Ag) 알루미늄 네오디뮴(AlNd) 등의 금속을 포함하여 투명 애노드전극(ANO) 하부에 배치된다.

[0041] OLED의 상부전극 역할을 하는 투명 캐소드전극(CAT)은 다층 구조, 즉 유전층들과, 이 유전층들 사이에 협지된 한층 또는 두층의 금속층으로 이루어진다. 예컨대, OLED의 투명 캐소드전극(CAT)은 도 8과 같이 유전층(DI)/금속층(ME)/유전층(DI)을 갖는다. 여기서, 유전층(DI)으로는 IZO가 사용될 수 있으며, 금속층(ME)으로는 은(Ag)이 사용될 수 있다. 또한, OLED의 투명 캐소드전극(CAT)은 도 9와 같이 유전층(DI)/제1 금속층(ME1)/제2 금속층(ME2)/유전층(DI)을 갖는다. 여기서, 유전층(DI)으로는 IZO가 사용될 수 있으며, 제1 및 제2 금속층(ME1, ME2)으로는 각각 알루미늄(Al), 은(Ag)이 사용되거나 또는 마그네슘(Mg), 은(Ag)이 각각 사용될 수 있다. 또한, OLED의 투명 캐소드전극(CAT)은 도 10과 같이 제1 유전층(DI1)/금속층(ME)/제2 유전층(DI2)을 갖는다. 여기서, 제1 및 제2 유전층(DI1, DI2)으로는 각각 ITO, IZO가 사용되거나 또는 산화 텅스텐(WO_3), IZO가 각각 사용될 수 있으며, 금속층(ME)으로는 알루미늄(Al) 또는 은(Ag)이 사용될 수 있다. 한편, 도 8 내지 도 10의 유전층은 이외에도 AZO, 산화 알루미늄(Al_2O_3) 등의 재질을 가질 수 있다.

[0042] 이와 같이 투명 캐소드전극(CAT)을 다층 구조로 형성하는 이유는, 표면저항을 증가시키지 않으면서도 투과율을 높이기 위함이다. 이에 따라, 본 발명의 다른 실시예에 따른 NOD 방식의 OLED 표시장치는 종래 이중 또는 단일 금속층과 같은 얇은 금속층으로 투명 캐소드전극을 형성하는 것에 비해, 유전층들 사이에 형성된 금속층을 통해 (표면 플라즈몬 효과) 표면저항을 증가시키지 않으면서도 투과율을 크게 높일 수 있다. 이에 따르면, 표면저항이 증가하지 않으므로, IR 드롭으로 인한 표시 위치별 휘도 편차가 줄어들게 되고, 유기화합물층 재료의 열화 또한 억제된다.

[0043] 도 11은 본 발명의 다른 실시예에 따른 NOD 방식의 OLED 표시장치를 상세히 나타내는 단면도이다. 도 11을 결부하여, 본 발명의 다른 실시예에 따른 NOD 방식의 OLED 표시장치의 제조방법을 설명하기로 한다.

[0044] 도 11을 참조하면, 본 발명은 유리기관(GLS) 상에 CVD(chemical vapor deposition) 공정으로 산화 실리콘(SiO_2) 또는 질화 실리콘($SiNx$)을 증착하여 버퍼층(BUF)을 형성한다. 버퍼층(BUF)은 유리기관(GLS)에서 유출되는 알칼리 이온 등과 같은 불순물로부터 후속 공정에서 형성되는 TFT를 보호하는 역할을 한다. 이어서, 본 발명은 알루미늄(Al), 알루미늄 네오디뮴(AlNd), 몰리브덴(Mo) 중에서 어느 한 금속 또는 둘 이상의 금속이나 합금을 스퍼터링(Sputtering) 공정으로 유리기관(GLS) 상에 증착한 후에 포토리소그래피(Photolithograph) 공정과 식각공정으로 그 금속층을 패터닝하여, TFT의 게이트전극(G), 게이트전극(G)에 연결된 게이트라인, 게이트라인의 끝단에

연결된 게이트 패드 등을 포함한 게이트 금속패턴을 형성한다. 이어서, 본 발명은 CVD(chemical vapor deposition) 공정으로 산화 실리콘(SiO_2) 또는 질화 실리콘(SiN_x)을 증착하여 게이트 금속패턴을 덮도록 유리기판(GLS) 상에 게이트 절연막(GI)을 형성한다.

[0045] 본 발명은 CVD 공정으로 비정질 실리콘을 게이트 절연막(GI) 상에 증착한 후에 포토리소그래피 공정과 식각 공정으로 패터닝하여 TFT의 액티브패턴(ACT)을 형성한다. 이어서, 본 발명은 스퍼터링 공정으로 몰리브덴(Mo), 알루미늄 네오듐(AlNd), 크롬(Cr), 구리(Cu) 등에서 선택된 금속, 이들의 적층 또는 합금으로 이루어진 소스/드레인 금속을 액티브패턴(ACT)상에 증착한 후에 포토리소그래피 공정과 식각 공정으로 그 소스/드레인 금속을 패터닝하여 액티브패턴(ACT)에 접속되는 TFT의 소스전극(S) 및 드레인전극(D), 게이트라인들과 직교하는 데이터라인들, 데이터라인들 각각의 끝단에 연결된 데이터 패드 등을 포함한 소스/드레인 금속 패턴을 형성한다.

[0046] 본 발명은 소스/드레인 금속 패턴 상에 패시베이션층(PAS)을 형성한다. 패시베이션층(PAS)은 실리콘(Si), 알루미늄(Al), 인(In), 스타늄(Sn), 아연(Zn)을 함유한 질화물이나 산화물 또는 그 혼합물을 포함한 무기 절연재료를 소스/드레인 금속 패턴 상에 전면 증착하는 방법으로 형성되거나, 포토레지스터(Photo resist, PR), 폴리이미드(Poly-imide)와 같은 이미드계 유기 화합물, 포토 아크릴(Photo-acryl)과 같은 아크릴계 유기 화합물, 폴리카보네이트(Polycarbonate, PC), 폴리설포네이트(Polysulfonate, PS), 폴리메틸메타아크릴레이트(Poly methyl methacrylate, PMMA), 폴리에틸렌(Polyethylene, PE), BCB(benzo-cyclo-butene), PFCB(perfluorocyclobutane) 등과 같은 유기 절연재료를 소스/드레인 금속 패턴 상에 전면 도포하는 방법으로 형성될 수 있다. 이어서, 본 발명은 CVD(chemical vapor deposition) 공정으로 산화 실리콘(SiO_2) 또는 질화 실리콘(SiN_x)을 증착하여 패시베이션층(PAS)을 덮도록 유리기판(GLS) 상에 오버코트층(OC)을 형성한다.

[0047] 본 발명은 스퍼터링 공정으로 반사율이 높고 불투명한 알루미늄(Al), 은(Ag) 알루미늄 네오디뮴(AlNd) 등에서 선택된 금속, 이들의 적층 또는 합금으로 이루어진 불투명 반사금속을 오버코트층(OC)상에 증착한 후에 포토리소그래피 공정과 식각 공정으로 그 불투명 반사금속을 패터닝하여 반사막(REF) 패턴을 형성한다. 이어서, 본 발명은 포토리소그래피 공정과 식각 공정을 진행하여 오버코트층(OC)과 패시베이션층(PAS)을 관통하여 TFT의 소스전극들(S)을 노출하는 콘택홀들을 형성한다.

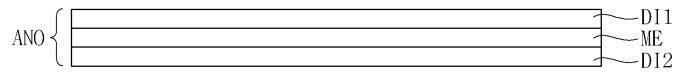
[0048] 본 발명은 스퍼터링 방법으로 In계 산화물이나 Zn계 산화물 예를 들면, ITO, IZO 등의 투명 전도체를 오버코트층(OC)과 반사막(REF) 패턴 상에 증착하여 반사막(REF) 패턴과 부분적으로 중첩되는 OLED의 투명 애노드전극(ANO)을 형성한 후에, 포토리소그래피 공정과 식각 공정을 통해 그 애노드전극(ANO)을 패터닝한다. 투명 애노드전극(ANO)은 TFT의 소스전극(S)과 전기적으로 접속된다. 이어서, 본 발명은 CVD 공정으로 산화 실리콘(SiO_2), 질화 실리콘(SiN_x) 등의 무기 절연재료를 증착한 후에 포토리소그래피 공정과 식각 공정을 통해 그 무기 절연재료를 패터닝하여 발광셀들을 구획하고 콘택홀들에 매립된 뱅크패턴(BANK)을 애노드전극(ANO)과 오버코트층(OC) 상에 형성한다.

[0049] 본 발명은 열 증착(thermal evaporation) 공정으로 정공주입층 재료, 정공수송층 재료, 발광층 재료, 전자수송층 재료, 전자주입층 재료를 연속 증착하거나 또는 그 역순으로 연속 증착하여 애노드전극(ANO) 상에 OLED의 유기화합물층(ORG)을 형성한다.

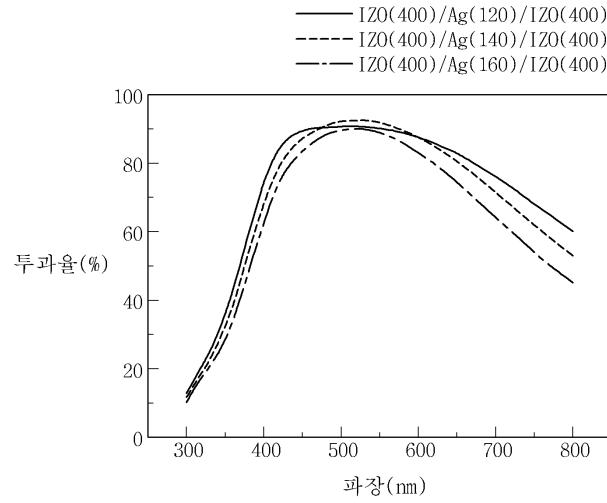
[0050] 본 발명은 스퍼터링 증착, 열 증착, 스퍼터링 증착의 순차적 공정을 통해 다층 구조를 갖는 투명 캐소드전극(CAT)을 형성한다. 구체적으로, 본 발명은 FTS를 이용한 스퍼터링 방법으로 IZO, ITO, 및 산화 텅스텐(WO_3) 등과 같은 산화물들 중 어느 하나를 유기화합물층(ORG)상에 증착하여 하부 유전층을 형성한다. 이어서, 본 발명은 열 증착 공정으로 알루미늄(Al), 은(Ag), 및 마그네슘(Mg) 등과 같은 금속들 중 적어도 어느 하나 이상을 하부 유전층상에 증착하여 얇은 금속층을 형성한다. 이어서, 본 발명은 FTS를 이용한 스퍼터링 방법으로 IZO, ITO, 및 산화 텅스텐(WO_3) 등과 같은 산화물들 중 어느 하나를 얇은 금속층 상에 증착하여 상부 유전층을 형성한다. 여기서, FTS 방식을 사용하는 이유는 상하부 유전층 형성시 유기화합물층(ORG)가 받는 데미지(Damage)를 최소화하기 위함이다. FTS를 이용한 스퍼터링 증착 공정 조건으로는 DC/RF 파워가 300W/50W이고, 대향 타겟간 거리가 65nm이고, 타겟과 유리기판간 거리가 65nm이고, 증착 속도가 1.64 Å/sec이고, 가스 유량비(Ar/O₂)가 10/0.1 sccm 이며, APC(Auto Pressure Control)는 3mTorr이다. 그리고, 열 증착 공정 조건으로는 증착 속도가 0.3 Å/sec이다.

[0051] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로

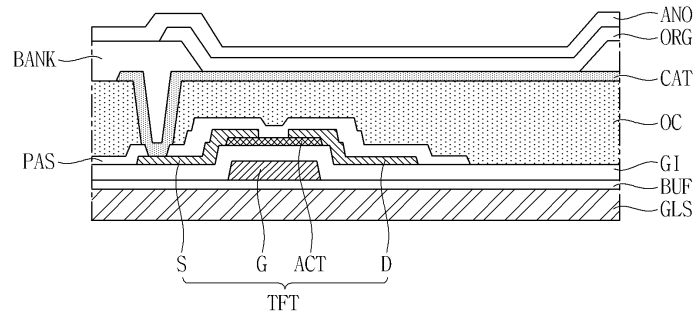
도면4



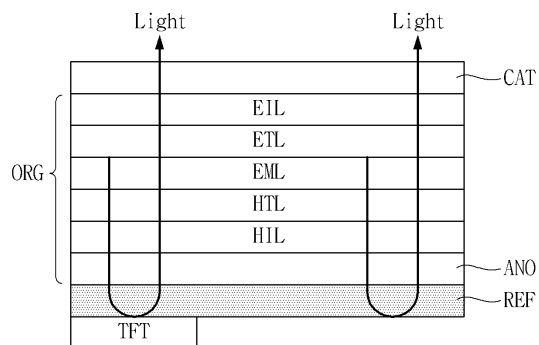
도면5



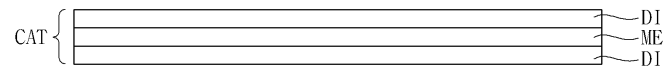
도면6



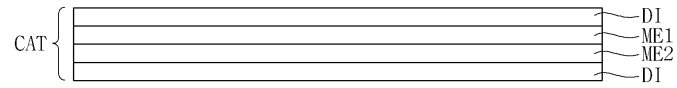
도면7



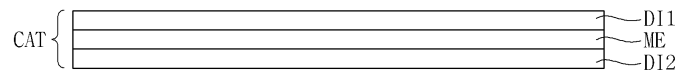
도면8



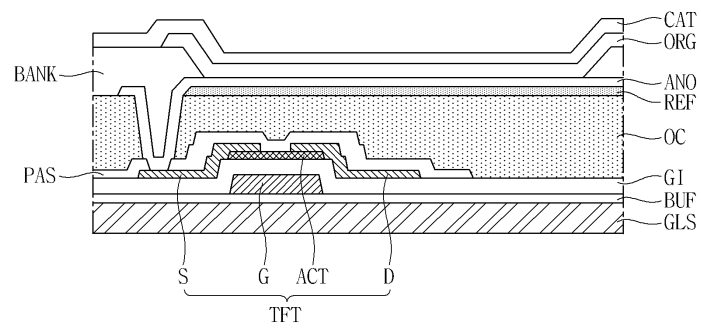
도면9



도면10



도면11



专利名称(译)	有机发光二极管显示装置及其制造方法		
公开(公告)号	KR1020100011298A	公开(公告)日	2010-02-03
申请号	KR1020080072448	申请日	2008-07-24
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE JAE YOUNG 이재영 MYOUNG NHO HOON 명노훈		
发明人	이재영 명노훈		
IPC分类号	H05B33/26 H01L51/50		
CPC分类号	H01L51/442 H01L28/75 H01L2924/13069 H01L2924/01013 H01L2924/01047 H01L2924/01012		
外部链接	Espacenet		

摘要(译)

目的：提供一种OLED显示装置及其制造方法，以通过降低上电极的表面电阻来防止有机化合物材料的劣化。组成：在基板上形成薄膜晶体管。OLED器件采用顶部发光方法发光。OLED器件包括有机化合物层，第一电极和第二电极（ANO）。在薄膜晶体管上形成有机化合物层。第一电极形成在有机化合物层下面，并且是不透明的阴极电极。第二电极形成在有机化合物层上并且是透明阳极电极。COPYRIGHT KIPO 2010

