



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0020352
(43) 공개일자 2008년03월05일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)

G09G 3/20 (2006.01) H05B 33/08 (2006.01)

(21) 출원번호 10-2006-0083755

(22) 출원일자 2006년08월31일

심사청구일자 2006년08월31일

(71) 출원인

삼성에스디아이 주식회사

경기 수원시 영통구 신동 575

(72) 발명자

정보용

서울특별시 송파구 가락2동 173-19호

(74) 대리인

신영무

전체 청구항 수 : 총 18 항

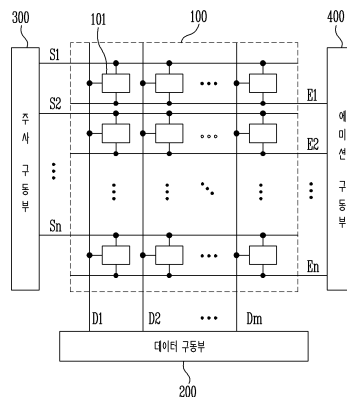
(54) 발광제어구동부 및 그를 이용한 유기전계발광표시장치

(57) 요약

본 발명의 목적은 발광제어구동부를 P 모스 트랜지스터 또는 N 모스 트랜지스터로만 구현하여 공정을 간편하게 하여 크기 및 원가절감의 효과를 갖는 발광제어구동부 및 그를 이용한 유기전계발광표시장치를 제공하는 것이다.

본 발명은 클럭신호, 입력신호, 부입력신호를 전달받아 제 1 출력신호를 생성하는 제 1 신호처리부; 상기 제 1 출력신호, 부클럭신호, 부클럭신호를 전달받아 제 2 출력신호를 생성하는 제 2 신호처리부; 상기 제 2 출력신호와 상기 입력신호를 전달받아 상기 제 2 출력신호의 부신호인 제 3 출력신호를 생성하되, 상기 입력신호에 의해 상기 제 3 출력신호의 전압을 조절하는 제 3 신호처리부; 상기 제 3 출력신호의 부신호인 제 4 출력신호를 생성하되, 상기 제 2 출력신호에 의해 상기 제 4 출력신호의 전압을 조절하는 제 4 신호처리부; 및 상기 제 4 출력신호에 의해 상기 제 4 출력신호의 부신호인 제 5 출력신호를 출력하되 소정의 전압을 저장하여 상기 소정의 전압에 의해 상기 제 5 출력신호의 전압을 조절하는 제 5 신호처리부를 포함하되, 상기 부클럭신호는 상기 제 3 출력신호와 상기 제 4 출력신호인 발광제어구동부를 제공하는 것이다.

대표도 - 도4



특허청구의 범위

청구항 1

클럭신호, 입력신호, 부입력신호를 전달받아 제 1 출력신호를 생성하는 제 1 신호처리부;

상기 제 1 출력신호, 부클럭신호, 부폐환신호를 전달받아 제 2 출력신호를 생성하는 제 2 신호처리부;

상기 제 2 출력신호와 상기 입력신호를 전달받아 상기 제 2 출력신호의 부신호인 제 3 출력신호를 생성하되, 상기 입력신호에 의해 상기 제 3 출력신호의 전압을 조절하는 제 3 신호처리부;

상기 제 3 출력신호의 부신호인 제 4 출력신호를 생성하되, 상기 제 2 출력신호에 의해 상기 제 4 출력신호의 전압을 조절하는 제 4 신호처리부; 및

상기 제 4 출력신호에 의해 상기 제 4 출력신호의 부신호인 제 5 출력신호를 출력하되 소정의 전압을 저장하여 상기 소정의 전압에 의해 상기 제 5 출력신호의 전압을 조절하는 제 5 신호처리부를 포함하되,

상기 부폐환신호는 상기 제 3 출력신호와 상기 제 4 출력신호인 발광제어구동부.

청구항 2

제 1 항에 있어서,

상기 제 1 출력신호는 상기 부입력신호가 일정시간 지연되어 출력되는 발광제어구동부.

청구항 3

제 1 항에 있어서,

상기 제 2 출력신호는 상기 제 1 출력신호를 상기 부폐환 신호에 의해 보정하여 생성되는 발광제어구동부.

청구항 4

제 1 항에 있어서,

상기 제 1 신호처리부는,

상기 클럭신호에 의해 상기 구동전원을 스위칭하는 제 1 트랜지스터;

상기 입력신호에 대응하여 스위칭동작을 하여 상기 제 1 트랜지스터에서 전달되는 상기 구동전원을 제 1 노드에 전달하는 제 2 트랜지스터;

게이트 전극의 전압에 대응하여 상기 제 1 노드에서 기저전원으로 전류를 흐르게 하는 3 트랜지스터;

상기 제 3 트랜지스터의 소스와 게이트 사이에 연결되며 상기 입력신호에 대응하여 스위칭동작을 하여 상기 제 3 트랜지스터의 소스와 게이트 사이의 전압을 조절하는 제 4 트랜지스터;

부입력신호에 의해 상기 제 3 트랜지스터의 게이트 전극의 전압을 조절하는 제 5 트랜지스터;

상기 클럭신호에 의해 상기 제 3 트랜지스터와 상기 기저전원간을 스위칭하는 제 6 트랜지스터; 및

상기 제 3 트랜지스터의 게이트 전극의 전압을 저장하는 제 1 캐패시터를 포함하는 발광제어구동부.

청구항 5

제 1 항에 있어서,

상기 제 2 신호처리부는

상기 부클럭신호에 의해 상기 구동전원을 스위칭하는 제 7 트랜지스터;

상기 제 3 출력신호에 대응하여 스위칭동작을 하여 상기 제 7 트랜지스터에서 전달되는 상기 구동전원을 제 2 노드에 전달하는 제 8 트랜지스터;

게이트 전극의 전압에 대응하여 상기 제 2 노드에서 기저전원으로 전류를 흐르게 하는 9 트랜지스터;

상기 제 9 트랜지스터의 소스와 게이트 사이에 연결되며 상기 입력신호에 대응하여 스위칭동작을 하여 상기 제 9 트랜지스터의 소스와 게이트 사이의 전압을 조절하는 제 10 트랜지스터;

상기 제 4 출력신호에 대응하여 상기 제 9 트랜지스터의 게이트 전극의 전압을 조절하는 제 11 트랜지스터;

상기 부클럭신호에 의해 상기 제 9 트랜지스터와 상기 기저전원간을 스위칭하는 제 12 트랜지스터; 및

상기 제 9 트랜지스터의 게이트 전극의 전압을 저장하는 제 2 캐패시터를 포함하는 발광제어구동부.

청구항 6

제 1 항에 있어서,

상기 제 3 신호처리부는

상기 제 2 출력신호에 의해 스위칭하여 상기 구동전원을 제 3 노드에 전달되도록 하는 제 13 트랜지스터; 및

상기 입력신호에 대응하여 상기 제 3 노드에서 기저전원으로 전류를 흐르게 하는 제 14 트랜지스터를 포함하는 발광제어구동부.

청구항 7

제 1 항에 있어서,

상기 제 4 신호처리부는

상기 제 3 출력신호에 의해 스위칭하여 상기 구동전원을 제 4 노드에 전달되도록 하는 제 15 트랜지스터; 및

상기 입력신호에 대응하여 상기 제 4 노드에서 기저전원으로 전류를 흐르게 하는 제 16 트랜지스터를 포함하는 발광제어구동부.

청구항 8

제 1 항에 있어서,

상기 제 5 신호처리부는,

상기 제 4 출력신호에 의해 스위칭하여 상기 구동전원을 출력단에 전달되도록 하는 제 17 트랜지스터;

상기 제 3 출력신호에 대응하여 상기 출력단에서 기저전원으로 전류를 흐르게 하는 제 18 트랜지스터; 및

소정의 전압을 저장하며 상기 제 17 트랜지스터에 의해 상기 구동전원이 차단되면, 상기 소정의 전압에 의해 상기 출력단의 전압이 상기 기저전원의 전압이 되도록 하는 제 3 캐패시터를 포함하는 발광제어구동부.

청구항 9

제 1 항에 있어서,

상기 제 1 내지 제 5 신호처리부는 복수의 트랜지스터를 포함하며, 상기 복수의 트랜지스터는 P 모스 트랜지스터 또는 N 모스 트랜지스터로만 구현되는 발광제어구동부.

청구항 10

데이터선, 주사선 및 발광제어선에 의해 정의되는 영역에 형성되는 화소에 의해 화상을 표현하는 화소부;

상기 데이터선에 데이터신호를 전달하는 데이터구동부;

상기 주사선에 주사신호를 전달하는 주사구동부; 및

상기 발광제어선에 발광제어신호를 전달하는 발광제어구동부를 포함하되,

상기 발광제어구동부는,

클럭신호, 입력신호, 부입력신호를 전달받아 제 1 출력신호를 생성하는 제 1 신호처리부;

상기 제 1 출력신호, 부클럭신호, 부폐환신호를 전달받아 제 2 출력신호를 생성하는 제 2 신호처리부;

상기 제 2 출력신호와 상기 입력신호를 전달받아 상기 제 2 출력신호의 부신호인 제 3 출력신호를 생성하되, 상기 입력신호에 의해 상기 제 3 출력신호의 전압을 조절하는 제 3 신호처리부;

상기 제 3 출력신호의 부신호인 제 4 출력신호를 생성하되, 상기 제 2 출력신호에 의해 상기 제 4 출력신호의 전압을 조절하는 제 4 신호처리부; 및

상기 제 4 출력신호에 의해 상기 제 4 출력신호의 부신호인 제 5 출력신호를 출력하되 소정의 전압을 저장하여 상기 소정의 전압에 의해 상기 제 5 출력신호의 전압을 조절하는 제 5 신호처리부를 포함하되,

상기 부궤환신호는 상기 제 3 출력신호와 상기 제 4 출력신호인 유기전계발광표시장치.

청구항 11

제 10 항에 있어서,

상기 제 1 출력신호는 상기 부입력신호가 일정시간 지연되어 출력되는 유기전계발광표시장치.

청구항 12

제 10 항에 있어서,

상기 제 2 출력신호는 상기 제 1 출력신호를 상기 부궤환 신호에 의해 보정하여 생성되는 유기전계발광표시장치.

청구항 13

제 10 항에 있어서,

상기 제 1 신호처리부는,

상기 클럭신호에 의해 상기 구동전원을 스위칭하는 제 1 트랜지스터;

상기 입력신호에 대응하여 스위칭동작을 하여 상기 제 1 트랜지스터에서 전달되는 상기 구동전원을 제 1 노드에 전달하는 제 2 트랜지스터;

게이트 전극의 전압에 대응하여 상기 제 1 노드에서 기저전원으로 전류를 흐르게 하는 제 3 트랜지스터;

상기 제 3 트랜지스터의 소스와 게이트 사이에 연결되며 상기 입력신호에 대응하여 스위칭동작을 하여 상기 제 3 트랜지스터의 소스와 게이트 사이의 전압을 조절하는 제 4 트랜지스터;

부입력신호에 의해 상기 제 3 트랜지스터의 게이트 전극의 전압을 조절하는 제 5 트랜지스터;

상기 클럭신호에 의해 상기 제 3 트랜지스터와 상기 기저전원간을 스위칭하는 제 6 트랜지스터; 및

상기 제 3 트랜지스터의 게이트 전극의 전압을 저장하는 제 1 캐패시터를 포함하는 유기전계발광표시장치.

청구항 14

제 10 항에 있어서,

상기 제 2 신호처리부는

상기 부클럭신호에 의해 상기 구동전원을 스위칭하는 제 7 트랜지스터;

상기 제 3 출력신호에 대응하여 스위칭동작을 하여 상기 제 7 트랜지스터에서 전달되는 상기 구동전원을 제 2 노드에 전달하는 제 8 트랜지스터;

게이트 전극의 전압에 대응하여 상기 제 2 노드에서 기저전원으로 전류를 흐르게 하는 제 9 트랜지스터;

상기 제 9 트랜지스터의 소스와 게이트 사이에 연결되며 상기 입력신호에 대응하여 스위칭동작을 하여 상기 제 9 트랜지스터의 소스와 게이트 사이의 전압을 조절하는 제 10 트랜지스터;

상기 제 4 출력신호에 대응하여 상기 제 9 트랜지스터의 게이트 전극의 전압을 조절하는 제 11 트랜지스터;

상기 부클럭신호에 의해 상기 제 9 트랜지스터와 상기 기저전원간을 스위칭하는 제 12 트랜지스터; 및

상기 제 9 트랜지스터의 게이트 전극의 전압을 저장하는 제 2 캐패시터를 포함하는 유기전계발광표시장치.

청구항 15

제 10 항에 있어서,

상기 제 3 신호처리부는

상기 제 2 출력신호에 의해 스위칭하여 상기 구동전원을 제 3 노드에 전달되도록 하는 제 13 트랜지스터; 및

상기 입력신호에 대응하여 상기 제 3 노드에서 기저전원으로 전류를 흐르게 하는 제 14 트랜지스터를 포함하는 유기전계발광표시장치.

청구항 16

제 10 항에 있어서,

상기 제 4 신호처리부는

상기 제 3 출력신호에 의해 스위칭하여 상기 구동전원을 제 4 노드에 전달되도록 하는 제 15 트랜지스터; 및

상기 입력신호에 대응하여 상기 제 4 노드에서 기저전원으로 전류를 흐르게 하는 제 16 트랜지스터를 포함하는 유기전계발광표시장치.

청구항 17

제 10 항에 있어서,

상기 제 5 신호처리부는,

상기 제 4 출력신호에 의해 스위칭하여 상기 구동전원을 출력단에 전달되도록 하는 제 17 트랜지스터;

상기 제 3 출력신호에 대응하여 상기 출력단에서 기저전원으로 전류를 흐르게 하는 제 18 트랜지스터; 및

소정의 전압을 저장하며 상기 제 17 트랜지스터에 의해 상기 구동전원이 차단되면, 상기 소정의 전압에 의해 상기 출력단의 전압이 상기 기저전원의 전압이 되도록 하는 제 3 캐패시터를 포함하는 유기전계발광표시장치.

청구항 18

제 10 항에 있어서,

상기 제 1 내지 제 5 신호처리부는 복수의 트랜지스터를 포함하며, 상기 복수의 트랜지스터는 P 모스 트랜지스터 또는 N 모스 트랜지스터로만 구현되는 유기전계발광표시장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <9> 본 발명은 발광제어구동부 및 그를 이용한 유기전계발광표시장치에 관한 것으로, 더욱 상세히 설명하면, P 모스 트랜지스터 또는 N 모스 트랜지스터로 발광제어구동부를 형성하여 크기, 무게, 원가절감 등의 효과를 얻을 수 있는 발광제어구동부 및 그를 이용한 유기전계발광표시장치에 관한 것이다.
- <10> 평판 표시장치는 기판 상에 매트릭스 형태로 복수의 화소를 배치하여 표시영역으로 하고, 각 화소에 주사선과 데이터선을 연결하여 화소에 데이터신호를 선택적으로 인가하여 디스플레이를 한다.
- <11> 평판 표시장치는 화소의 구동방식에 따라 패시브(Passive) 매트릭스형 발광 표시장치와 액티브(Active) 매트릭스형 발광 표시장치로 구분되며, 해상도, 콘트라스트, 동작속도의 관점에서 단위 화소마다 선택하여 점등하는 액티브 매트릭스형이 주류가 되고 있다.
- <12> 이러한 평판 표시장치는 퍼스널 컴퓨터, 휴대전화기, PDA 등의 휴대 정보단말기 등의 표시장치나 각종 정보기기

의 모니터로서 사용되고 있으며, 액정 패널을 이용한 LCD, 유기발광소자를 이용한 유기전계발광표시장치, 플라즈마 패널을 이용한 PDP 등이 알려져 있다.

- <13> 최근에 음극선관과 비교하여 무게와 부피가 작은 각종 발광 표시장치들이 개발되고 있으며 특히 발광효율, 휘도 및 시야각이 뛰어나며 응답속도가 빠른 유기전계발광표시장치가 주목받고 있다.
- <14> 도 1은 일반적인 유기전계발광표시장치에서 채용된 화소를 나타내는 회로도이다. 도 1을 참조하여 설명하면, 화소는 데이터선(Dm), 주사선(Sn), 발광제어선(En) 및 화소전원선(ELVdd)에 연결되며 제 1 트랜지스터(T1), 제 2 트랜지스터(T2), 제 3 트랜지스터(T3), 캐패시터(Cst) 및 유기발광소자(OLED)를 포함한다.
- <15> 제 1 트랜지스터(T1)는 소스는 화소전원선(ELVDD)에 연결되고 드레인은 제 3 트랜지스터(T3)의 소스에 연결되며 게이트는 제 1 노드(P)에 연결된다. 제 2 트랜지스터(T2)는 소스는 데이터선(Dm)에 연결되고 드레인은 제 1 노드(P)에 연결되며 게이트는 주사선(Sn)에 연결된다. 제 3 트랜지스터(T3)는 소스는 제 1 트랜지스터(T1)의 드레인에 연결되고 드레인은 유기발광소자(OLED)에 연결되며 게이트는 발광제어선(En)에 연결된다. 캐패시터(Cst)는 제 1 노드(P)와 화소전원선(ELVDD) 사이에 연결되어 소정 시간동안 제 1 노드(P)와 화소전원선(ELVDD) 사이의 전압을 유지하도록 한다. 유기발광소자(OLED)는 애노드 전극과 캐소드 전극 및 발광층을 포함하며 애노드 전극이 제 3 트랜지스터(T3)의 드레인에 연결되고 캐소드 전극이 저전위의 전원(ELVSS)에 연결되어 애노드 전극에서 캐소드 전극으로 전류가 흐르면 발광층에서 빛을 발광하며 전류의 양에 대응하여 밝기가 조절된다.
- <16> 상기와 같이 구성된 화소회로는 데이터선과 주사선을 통해 전달되는 데이터신호와 주사신호에 의해 제 1 트랜지스터의 소스에서 드레인 방향으로 데이터신호에 대응한 전류가 흐르게 된다.
- <17> 도 2는 도 1에 도시된 화소에 발광제어신호를 전달하는 발광제어신호 구동부를 나타내는 회로도이고, 도 3은 발광제어구동부의 동작을 나타내는 타이밍도이다. 도 2 및 도 3을 참조하여 설명하면, 발광제어구동부는 2 개의 P 모스 트랜지스터와 2 개의 N 모스 트랜지스터와 캐패시터를 포함하며, 클럭신호, 부클럭신호 및 입력신호를 전달받아 출력신호를 생성한다.
- <18> 상기와 같은 회로를 포함하는 유기전계발광표시장치는 발광제어구동부에서 발광제어신호를 채용된 발광제어구동부는 P모스와 N 모스 트랜지스터를 이용하여 손쉽게 회로를 구성하였다. 하지만, 상기와 같이 구성된 유기전계발광표시장치의 화소부가 P 모스 트랜지스터 또는 N 모스 트랜지스터로만 형성이 되는 경우 발광제어구동부를 P 모스 트랜지스터와 N 모스 트랜지스터 둘다 사용하여 구현하게 되면 별도의 외장드라이버로 형성을 하거나 추가적인 공정이 필요하게 되어 유기전계발광표시장치의 크기가 커지고 무거워지며 공정이 복잡해지는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

- <19> 따라서, 본 발명은 상기 종래 기술의 문제점을 해결하기 위하여 창출된 것으로, 본 발명의 목적은 발광제어구동부를 P 모스 트랜지스터 또는 N 모스 트랜지스터로만 구현하여 공정을 간편하게 하여 크기 및 원가절감의 효과를 갖는 발광제어구동부 및 그를 이용한 유기전계발광표시장치를 제공하는 것이다.

발명의 구성 및 작용

- <20> 상기 목적을 달성하기 위한 본 발명의 제 1 측면은, 클럭신호, 입력신호, 부입력신호를 전달받아 제 1 출력신호를 생성하는 제 1 신호처리부; 상기 제 1 출력신호, 부클럭신호, 부제환신호를 전달받아 제 2 출력신호를 생성하는 제 2 신호처리부; 상기 제 2 출력신호와 상기 입력신호를 전달받아 상기 제 2 출력신호의 부신호인 제 3 출력신호를 생성하되, 상기 입력신호에 의해 상기 제 3 출력신호의 전압을 조절하는 제 3 신호처리부; 상기 제 3 출력신호의 부신호인 제 4 출력신호를 생성하되, 상기 제 2 출력신호에 의해 상기 제 4 출력신호의 전압을 조절하는 제 4 신호처리부; 및 상기 제 4 출력신호에 의해 상기 제 4 출력신호의 부신호인 제 5 출력신호를 출력하되 소정의 전압을 저장하여 상기 소정의 전압에 의해 상기 제 5 출력신호의 전압을 조절하는 제 5 신호처리부를 포함하되, 상기 부제환신호는 상기 제 3 출력신호와 상기 제 4 출력신호인 발광제어구동부를 제공하는 것이다.
- <21> 본 발명의 본 발명의 제 2 측면은, 데이터선, 주사선 및 발광제어선에 의해 정의되는 영역에 형성되는 화소에 의해 화상을 표현하는 화소부; 상기 데이터선에 데이터신호를 전달하는 데이터구동부; 상기 주사선에 주사신호를 전달하는 주사구동부; 및 상기 발광제어선에 발광제어신호를 전달하는 발광제어구동부를 포함하되, 상기 발광제어구동부는, 클럭신호, 입력신호, 부입력신호를 전달받아 제 1 출력신호를 생성하는 제 1 신호처리부; 상기

제 1 출력신호, 부클럭신호, 부폐환신호를 전달받아 제 2 출력신호를 생성하는 제 2 신호처리부; 상기 제 2 출력신호와 상기 입력신호를 전달받아 상기 제 2 출력신호의 부신호인 제 3 출력신호를 생성하되, 상기 입력신호에 의해 상기 제 3 출력신호의 전압을 조절하는 제 3 신호처리부; 상기 제 3 출력신호의 부신호인 제 4 출력신호를 생성하되, 상기 제 2 출력신호에 의해 상기 제 4 출력신호의 전압을 조절하는 제 4 신호처리부; 및 상기 제 4 출력신호에 의해 상기 제 4 출력신호의 부신호인 제 5 출력신호를 출력하되 소정의 전압을 저장하여 상기 소정의 전압에 의해 상기 제 5 출력신호의 전압을 조절하는 제 5 신호처리부를 포함하되, 상기 부폐환신호는 상기 제 3 출력신호와 상기 제 4 출력신호인 유기전계발광표시장치를 제공하는 것이다.

<22> 이하, 본 발명의 실시예를 첨부한 도면을 참조하여 설명하면 다음과 같다.

<23> 도 4는 본 발명에 따른 유기전계발광표시장치의 구조를 나타내는 구조도이다. 도 4를 참조하여 설명하면, 유기전계발광표시장치는 화소부(100), 데이터구동부(200), 주사구동부(300), 발광제어구동부(400)를 포함한다.

<24> 화소부(100)는 복수의 데이터선(D1,D2...Dm-1,Dm)과 복수의 주사선(S1,S2...Sn-1,Sn)과 복수의 발광제어선(E1,E2...En-1,En)을 포함하며, 복수의 데이터선(D1,D2...Dm-1,Dm)과 복수의 주사선(S1,S2...Sn-1,Sn)과 복수의 발광제어선(E1,E2...En-1,En)에 의해 정의되는 영역에 형성되는 복수의 화소를 포함한다. 화소(101)는 화소회로와 유기발광소자를 포함하며, 화소회로에서 복수의 데이터선(D1,D2...Dm-1,Dm)을 통해 전달되는 데이터신호와 복수의 주사선(S1,S2...Sn-1,Sn)을 통해 전달되는 주사신호에 의해 화소에 흐르는 화소전류를 생성하고 복수의 발광제어선(E1,E2...En-1,En)을 통해 전달되는 발광제어신호에 의해 화소전류가 유기발광소자로 흐르는것을 제어한다.

<25> 데이터구동부(200)는 복수의 데이터선(D1,D2...Dm-1,Dm)과 연결되며 데이터신호를 생성하여 한 행 분의 데이터신호를 순차적으로 복수의 데이터선(D1,D2...Dm-1,Dm)에 전달한다.

<26> 주사구동부(300)는 복수의 주사선(S1,S2...Sn-1,Sn)과 연결되며 주사신호를 생성하여 복수의 주사선(S1,S2...Sn-1,Sn)에 전달한다. 주사신호에 의해 특정한 행이 선택되며 선택된 행에 위치하는 화소(101)에 데이터신호가 전달되어 화소에 데이터신호에 대응하는 전류가 생성된다.

<27> 발광제어구동부(400)는 복수의 발광제어선(E1,E2...En-1,En)과 연결되며 발광제어신호를 생성하여 복수의 발광제어선(E1,E2...En-1,En)에 전달한다. 그리고, 발광제어구동부(400)는 발광제어신호의 펄스폭과 펄스의 수를 조절할 수 있도록 한다. 발광제어선(E1,E2...En-1,En)과 연결되어 있는 화소(101)는 발광제어신호를 전달받아 화소(101)에서 생성된 전류가 발광소자로 흐르도록 하는 시점을 결정한다. 이때, 발광제어구동부(400)는 P 모드 트랜지스터로 구현되어 화소부가 형성될 때 별도의 공정없이 기판 상에 형성할 수 있도록 하거나 별도의 칩 형태로 구현되지 않도록 한다.

<28> 도 5는 도 4에 도시된 유기전계발광표시장치에서 채용된 발광제어구동부의 제 1 실시예를 나타내는 회로도이다. 도 5를 참조하여 설명하면, 발광제어구동부(400)는 제 1 신호처리부, 제 2 신호처리부, 제 3 신호처리부, 제 4 신호처리부 및 제 5 신호처리부를 포함하며 클럭신호(clk), 부클럭신호(/clk), 입력신호(in), 부입력신호(inb)를 입력받아 동작한다.

<29> 제 1 신호처리부는 소스는 구동전원(VDD)에 연결되고 드레인은 제 2 트랜지스터(M2)에 연결되며 게이트는 클럭단자에 연결되는 제 1 트랜지스터(M1), 소스는 제 1 트랜지스터(M1)에 연결되고 드레인은 제 1 노드(N1)에 연결되며 게이트는 입력신호단자(IN)에 연결되는 제 2 트랜지스터(M2), 소스는 제 1 노드(N1)에 연결되고 드레인은 제 5 트랜지스터(M5)에 연결되며 게이트는 입력단자에 연결되는 제 3 트랜지스터(M3), 소스는 제 1 노드(N1)에 연결되고 드레인은 제 6 트랜지스터(M6)에 연결되며 게이트는 제 5 트랜지스터(M5)에 연결되는 제 4 트랜지스터(M4), 소스는 제 3 트랜지스터(M3)에 연결되고 드레인은 기저전원(VSS)에 연결되며 게이트는 부입력신호단자(INB)에 연결되는 제 5 트랜지스터(M5), 소스는 제 4 트랜지스터(M4)에 연결되고 드레인은 기저전원(VSS)에 연결되며 게이트는 클럭단자에 연결되는 제 6 트랜지스터(M6) 및 제 1 전극은 제 1 노드(N1)에 연결되고 제 2 전극은 제 4 트랜지스터(M4)의 게이트에 연결되는 제 1 커패시터(C1)를 포함한다.

<30> 제 2 신호처리부는 소스는 구동전원(VDD)에 연결되고 드레인은 제 8 트랜지스터(M8)에 연결되며 게이트는 부클럭단자(CLKB)에 연결되는 제 7 트랜지스터(M7), 소스는 제 7 트랜지스터(M7)에 연결되고 드레인은 제 2 노드(N2)에 연결되며 게이트는 출력신호단자에 연결되는 제 8 트랜지스터(M8), 소스는 제 2 노드(N2)에 연결되고 드레인은 제 11 트랜지스터(M11)에 연결되며 게이트는 제 8 트랜지스터(M8)의 게이트에 연결되는 제 9 트랜지스터(M9), 소스는 제 2 노드(N2)에 연결되고 드레인은 제 12 트랜지스터(M12)에 연결되며 게이트는 제 11 트랜지스터(M11)에 연결되는 제 10 트랜지스터(M10), 소스는 제 9 트랜지스터(M9)에 연결되고 드레인은 기저전원(VSS)에

연결되며 게이트는 부출력신호단자(OUTB)에 연결되는 제 11 트랜지스터(M11), 소스는 제 10 트랜지스터(M10)에 연결되고 드레인은 기저전원(VSS)에 연결되며 게이트는 부클럭단자(CLKB)에 연결되는 제 12 트랜지스터(M12) 및 제 1 전극은 제 2 노드(N2)에 연결되고 제 2 전극은 제 10 트랜지스터(M10)의 게이트에 연결되는 제 2 캐패시터(C2)를 포함한다.

<31> 제 3 신호처리부는 소스는 구동전원(VDD)에 연결되고 드레인은 제 3 노드(N3)에 연결되며 게이트는 제 2 노드(N2)에 연결되는 제 13 트랜지스터(M13), 소스는 제 3 노드(N3)에 연결되고 드레인은 기저전원(VSS)에 연결되며 게이트는 입력단자(IN)에 연결되는 제 14 트랜지스터(M14)를 포함한다.

<32> 제 4 신호처리부는 소스는 구동전원(VDD)에 연결되고 드레인은 기저전원(VSS)에 연결되며 드레인은 제 16 트랜지스터(M16)의 소스에 연결되며 게이트는 제 3 노드(N3)에 연결되는 제 15 트랜지스터(M15) 및 소스는 제 15 트랜지스터(M15)의 드레인에 연결되며 드레인은 기저전원(VSS)에 연결되며 게이트는 제 2 노드(N2)에 연결되는 제 16 트랜지스터(M16)를 포함한다.

<33> 제 5 신호처리부는 소스는 구동전원(VDD)에 연결되고 드레인은 출력단자(OUT)에 연결되며 게이트는 제 4 노드(N4)에 연결되는 제 17 트랜지스터(M17), 소스는 출력단자(OUT)에 연결되고 드레인은 기저전원(VSS)에 연결되며 게이트는 제 3 노드(N3)에 연결되는 제 18 트랜지스터(M18) 및 제 1 전극은 제 18 트랜지스터(M18)의 소스에 연결되고 제 2 전극은 제 18 트랜지스터(M18)의 게이트에 연결되는 제 3 캐패시터(C3)를 포함한다.

<34> 그리고, 제 1 신호처리부 내지 제 5 신호처리부에 포함되어 있는 제 1 내지 제 18 트랜지스터(M18)는 P 모스 트랜지스터로 구현된다.

<35> 도 6은 도 5에 도시된 발광제어구동부의 동작을 나타내는 타이밍도이다. 도 6을 참조하여 설명하면, 제 1 신호처리부, 제 2 신호처리부, 제 3 신호처리부 및 제 4 신호처리부를 포함하며, 제 1 신호처리부는 클럭신호(c1k), 입력신호(in), 부입력신호(inb)를 전달받아 동작하며 제 2 신호처리부는 부클럭신호(/c1k), 제 1 신호처리부의 출력신호, 제 3 신호처리부의 출력신호와 제 4 신호처리부의 출력신호가 부궤환되어 동작하게 되며, 제 3 신호처리부는 제 2 신호처리부의 출력신호와 입력신호(in)를 전달받아 동작하며, 제 4 신호처리부는 제 2 신호처리부의 출력신호와 제 3 신호처리부의 출력신호를 전달받아 동작한다. 그리고, 제 5 신호처리부는 제 3 신호처리부의 출력신호와 제 4 신호처리부의 출력신호를 전달받아 동작한다. 이때, 제 5 신호처리부의 출력신호는 출력신호단자를 통해 출력되고 제 3 신호처리부의 출력신호와 제 4 신호처리부의 출력신호는 부궤환되어 제 2 신호처리부로 전달된다.

<36> 제 1 신호처리부는 클럭(c1k)이 로우상태, 입력신호(in)가 로우상태, 부입력신호(inb)가 하이상태가 되면, 제 1 트랜지스터(M1), 제 2 트랜지스터(M2), 제 3 트랜지스터(M3)가 온상태가 되어 구동전원(VDD)이 제 1 노드(N1)에 전달된다. 이때, 제 3 트랜지스터(M3)에 의해 제 4 트랜지스터(M4)의 게이트와 소스가 동일한 전압을 갖게 되어 제 4 트랜지스터(M4)는 소스에서 드레인 방향으로 전류가 흐르는 것을 차단한다. 따라서, 제 1 노드(N1)의 전압은 구동전원(VDD)의 전압을 유지하게 된다. 그리고, 클럭이 하이상태, 부클럭이 로우상태, 입력신호(in)가 하이상태, 부입력신호(inb)가 로우상태가 되면 제 1 트랜지스터(M1)와 제 2 트랜지스터(M2)와 제 3 트랜지스터(M3)와 제 6 트랜지스터(M6)는 오프상태가 되고 제 5 트랜지스터(M5)는 온상태가 되어 제 5 트랜지스터(M5)에 의해 제 4 트랜지스터(M4)의 게이트의 전압이 낮아지게 되어 제 4 트랜지스터(M4)는 더 이상전류가 흐르지 않도록 한다. 이때, 제 6 트랜지스터(M6)에 의해 제 4 트랜지스터(M4)는 전류가 흐르지 못하게 되어 제 1 노드(N1)의 전압은 구동전원(VDD)의 전압을 유지하게 된다. 그리고, 제 4 트랜지스터(M4)에 전류가 흐르지 못하게 되어 전류의 흐름에 의해 발생하게 되는 소비전력을 줄일 수 있게 된다.

<37> 그리고, 다시 클럭신호(c1k)가 로우상태가 되고 입력신호(in)가 하이 상태를 유지하고 부입력신호(inb)가 로우상태가 되면 제 1 트랜지스터(M1)와 제 5 트랜지스터(M5)와 제 6 트랜지스터(M6)는 온 상태가 되고 제 2 트랜지스터(M2)와 제 3 트랜지스터(M3)는 오프상태가 되며, 제 5 트랜지스터(M5)에 의해 제 4 트랜지스터(M4)의 게이트가 로우상태가 되어 제 4 트랜지스터(M4)와 제 6 트랜지스터(M6)를 통해 제 1 노드(N1)의 전압이 기저전원(VSS)의 전압으로 떨어지게 된다. 이때, 그리고, 클럭신호(c1k)가 하이상태가 되고 입력신호(in)가 로우상태가 되면 제 1 트랜지스터(M1)와 제 5 트랜지스터(M5)와 제 6 트랜지스터(M6)는 오프상태가 되고 제 2 트랜지스터(M2)와 제 3 트랜지스터(M3)는 온상태가 되며 제 1 노드(N1)는 기저전원(VSS)의 전압을 유지하게 된다. 그리고, 클럭신호(c1k)가 로우상태가 되고 입력신호가 로우상태를 유지하게 되면 제 1 트랜지스터(M1), 제 2 트랜지스터(M2), 제 3 트랜지스터(M3), 제 6 트랜지스터(M6)가 온상태가 되고 제 5 트랜지스터(M5)는 오프상태가 되며 제 4 트랜지스터(M4)는 제 3 트랜지스터(M3)에 의해 다이오드 연결이 되어 제 1 노드(N1)는 구동전원(VDD)의 전압을 갖게 된다.

- <38> 제 2 신호처리부는 부궤환신호와 제 1 노드의 전압과 출력단자의 전압을 전달받아 동작한다. 부궤환신호(/clk)가 하이상태이고, 제 1 신호처리부의 제 1 노드(N1)가 구동전원(VDD)의 전압을 유지하고 출력단자의 전압이 로우상태를 유지하면 제 7 트랜지스터(M7)와 제 12 트랜지스터(M12)가 오프상태가 되고 제 8 트랜지스터(M8)와 제 9 트랜지스터(M9)는 온상태가 된다. 그리고, 부출력단자의 전압에 의해 제 11 트랜지스터(M11)는 오프상태가 된다. 이때, 제 9 트랜지스터(M9)에 의해 제 10 트랜지스터(M10)는 소스에서 드레인 방향으로 전류가 흐르는 것을 차단하게 되어 제 2 노드(N2)의 전압을 유지한다. 그리고, 부궤환된 부출력전압에 의해 제 11 트랜지스터(M11)와 부궤환신호에 의해 제 12 트랜지스터(M12)가 온상태가 될 때 제 2 노드(N2)의 전압이 떨어지게 되어 소비전력을 감소시키며 제 2 노드(N2)의 전압이 기저전원의 전압으로 떨어지게 된다.
- <39> 제 3 신호처리부는 제 2 출력신호와 입력신호를 전달받아 동작하며, 입력신호가 하이상태가 되고 제 2 출력신호가 로우상태가 되면, 제 13 트랜지스터(M13)가 온상태가 되어 제 3 노드(N3)에는 구동전원(VDD)가 전달된다. 그리고, 입력신호가 로우상태가 되고 제 2 출력신호가 하이상태가 되면, 제 14 트랜지스터(M14)가 온상태가 되어 제 3 노드(N3)에서 기저전원(VSS)으로 전류가 흐르게 되어 제 3 노드(N3)의 전압이 낮아져 로우의 전압이 출력된다. 그리고 난 후 제 2 출력신호가 하이상태가 되고 입력신호가 로우상태가 되면 제 3 노드(N3)는 로우의 전압을 유지하게 된다.
- <40> 제 4 신호처리부는 제 2 출력신호와 제 3 출력신호를 전달받아 동작한다. 이때, 제 2 출력신호와 제 3 출력신호는 서로 부신호관계가 있어 제 15 트랜지스터(M15)가 온상태가 되면 제 16 트랜지스터(M16)는 오프상태가 되고 제 15 트랜지스터(M15)가 오프상태가 되면 제 16 트랜지스터(M16)는 온 상태가 된다. 따라서, 제 15 트랜지스터(M15)와 제 16 트랜지스터(M16)에 연결된 제 4 노드(N4)에서 출력되는 제 4 출력신호는 제 3 출력신호의 부신호의 전압을 갖게 된다.
- <41> 제 5 신호처리부는 제 17 트랜지스터(M17)의 게이트에 제 4 노드(N4)가 연결되어 제 4 노드(N4)에 의해 전달되는 제 4 출력신호를 전달받아 제 4 출력신호가 로우상태이면 출력단(OUT)으로 구동전원을 전달하고 제 4 출력신호가 하이 상태이면 출력단(OUT)으로 전달되는 구동전원을 차단한다. 그리고, 제 18 트랜지스터(M18)는 게이트가 제 3 노드(N3)에 연결되어 제 3 출력신호를 전달받는다. 이때, 제 3 출력신호가 하이상태가 되면 제 4 출력신호는 제 3 출력신호의 부신호이므로 로우신호가 되어 제 17 트랜지스터(M17)은 온 상태가 되고 출력단의 전압은 구동전원이 전달되어 하이상태가 되고 제 18 트랜지스터(M18)의 게이트는 제 3 출력신호에 의해 하이상태가 되어 출력단과 소스 전극이 연결되어 있는 제 18트랜지스터(M18)는 소스와 게이트가 하이상태가 되어 제 18 트랜지스터(M18)는 전류를 흐르지 못하게 되어 출력단의 전압은 하이 상태로 출력된다. 그리고, 제 3 출력신호가 로우상태가 되고 제 4 출력신호가 하이상태가 되면 제 17 트랜지스터(M17)는 오프상태가 되어 구동전원(VDD)가 출력단(OUT)에 전달되는 것을 차단하고 제 18 트랜지스터(M18)의 게이트가 로우상태가 되어 제 18 트랜지스터(M18)는 출력단(OUT)에서 기저전원(VSS)로 전류가 흐르게 되어 출력단의 전압이 낮아지게 된다. 이때, 제 3 캐패시터(C3)가 없는 경우 전류의 흐름에 의해 출력단(OUT)의 전압이 계속 낮아지게 되면 제 18 트랜지스터(M18)의 게이트와 소스의 전압이 같아지게 되어 출력단(OUT)은 제 18 트랜지스터(M18)의 문턱전압보다 낮은 전압으로 떨어지지 않게 된다. 하지만, 제 3 캐패시터(C3)에 의해 문턱전압이 저장되게 되어 제 18 트랜지스터(M18)은 출력단(OUT)에서 기저전원(VSS)으로 전류가 흐르게 되어 출력단(OUT)의 전압이 기저전원(VSS)의 전압으로 떨어질 수 있게 된다. 따라서, 신호의 특성이 좋아지게 된다.
- <42> 그리고, 제 1 내지 제 5 신호처리부의 동작에 의해 입력신호(in)의 펄스폭이 길어지면 출력신호(OUT)의 펄스폭이 길어지고 입력신호의 펄스폭이 짧아지면 출력신호의 펄스폭이 짧아진다. 그리고, 입력신호의 펄스의 수와 동일하게 출력신호의 펄스의 수가 나타나게 되어 발광제어신호의 펄스폭과 그 수를 입력신호를 이용하여 조절할 수 있게 된다.
- <43> 도 7은 도 4에 도시된 유기전계발광표시장치에서 채용된 발광제어구동부의 제 2 실시예를 나타내는 회로도이고, 도 8은 도 7에 도시된 발광제어구동부의 동작을 나타내는 타이밍도이다. 발광제어구동부는 제 1 신호처리부, 제 2 신호처리부, 제 3 신호처리부, 제 4 신호처리부 및 제 5 신호처리부로 구성되며, 도 5 및 도 6과 차이점은 각 신호처리부에 포함된 박막트랜지스터가 N 모스 트랜지스터로 구현된다.

발명의 효과

- <44> 본 발명에 의한 발광제어구동부 및 그를 이용한 유기전계발광표시장치는, 발광제어구동부를 P 모스 트랜지스터로 구현할 수 있어 기판 상에 화소부 생성할 때 발광제어구동부의 회로를 기판 상에 형성할 수 있게 되어 공정을 간단히 할 수 있으며 유기전계발광표시장치의 크기, 무게 등을 줄일 수 있다. 또한, 원가절감의 효과도 나타

난다.

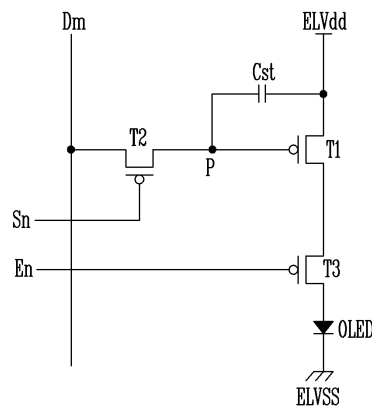
- <45> 또한, 정적전류가 감소되며 발광제어신호가 기저전원의 전압을 갖을 수 있도록 하여 발광제어신호의 신호특성이 좋아지도록 하며 입력신호를 이용하여 출력신호의 펄스폭과 그 수를 조절할 수 있게 된다.
- <46> 본 발명의 바람직한 실시예가 특정 용어들을 사용하여 기술되어 왔지만, 그러한 기술은 단지 설명을 하기 위한 것이며, 다음의 청구범위의 기술적 사상 및 범위로부터 이탈되지 않고 여러 가지 변경 및 변화가 가해질 수 있는 것으로 이해되어져야 한다.

도면의 간단한 설명

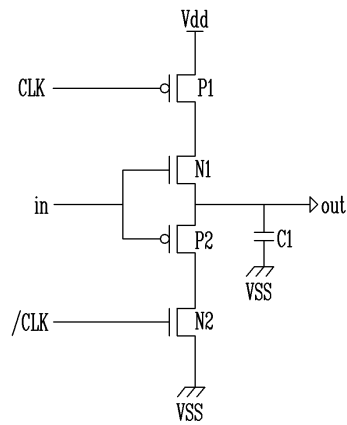
- <1> 도 1은 일반적인 유기전계발광표시장치에서 채용된 화소를 나타내는 회로도이다.
- <2> 도 2는 도 1에 도시된 화소에 발광제어신호를 전달하는 발광제어신호 구동부를 나타내는 회로도이다.
- <3> 도 3은 도 2에 도시된 발광제어구동부의 동작을 나타내는 타이밍도이다.
- <4> 도 4는 본 발명에 따른 유기전계발광표시장치의 구조를 나타내는 구조도이다.
- <5> 도 5는 도 4에 도시된 유기전계발광표시장치에서 채용된 발광제어구동부의 제 1 실시예를 나타내는 회로도이다.
- <6> 도 6은 도 5에 도시된 발광제어구동부의 동작을 나타내는 타이밍도이다.
- <7> 도 7은 도 4에 도시된 유기전계발광표시장치에서 채용된 발광제어구동부의 제 2 실시예를 나타내는 회로도이다.
- <8> 도 8은 도 7에 도시된 발광제어구동부의 동작을 나타내는 타이밍도이다.

도면

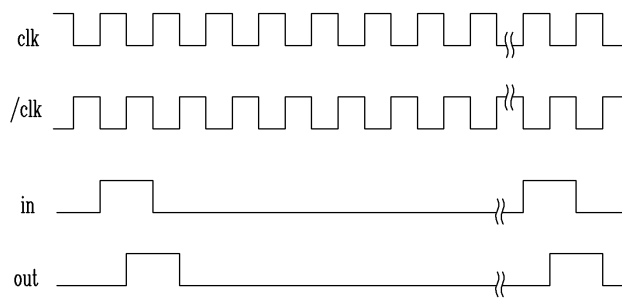
도면1



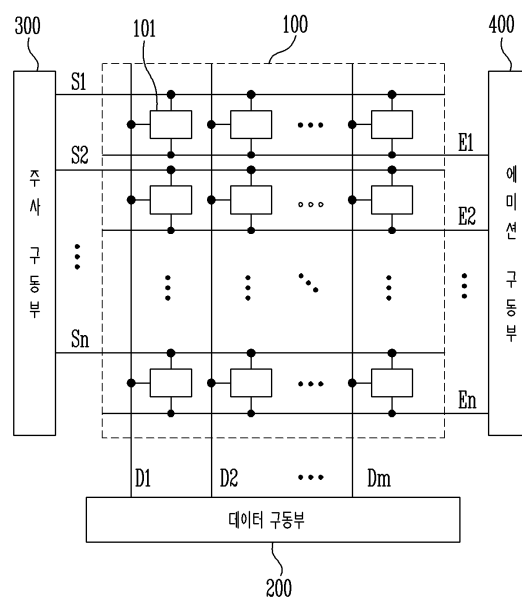
도면2



도면3



도면4



专利名称(译)	发光控制驱动器和使用该驱动器的有机发光显示器		
公开(公告)号	KR1020080020352A	公开(公告)日	2008-03-05
申请号	KR1020060083755	申请日	2006-08-31
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三圣母工作显示有限公司		
当前申请(专利权)人(译)	三圣母工作显示有限公司		
[标]发明人	BOYONG CHUNG 정보용		
发明人	정보용		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/08		
CPC分类号	G09G2300/0861 G09G2310/0286 G09G3/3266 G09G3/3225 G11C19/184		
代理人(译)	SHIN , YOUNG MOO		
其他公开文献	KR100873072B1		
外部链接	Espacenet		

摘要(译)

用途：通过使用PMOS晶体管设置发光驱动器，提供发光驱动器和具有该发光驱动器的有机电致发光显示装置，以在基板上形成像素单元时将发光驱动电路布置在基板上。

