

(19) 대한민국특허청(KR) (12) 공개특허공보(A)

(51) 。 Int. Cl. ⁷
H05B 33/10

(11) 공개번호 특2003 - 0027444
(43) 공개일자 2003년04월07일

(21) 출원번호 10 - 2001 - 0060731
(22) 출원일자 2001년09월28일

(71) 출원인 엘지전자 주식회사
서울특별시 영등포구 여의도동 20번지 LG트윈타워

(72) 발명자 박형근
경상북도구미시봉곡동현대아파트107동101호
정재훈
경상북도구미시옥계동동화타운103동1001호
박흥기
부산광역시사상구괘법동538 - 6번지32/3

(74) 대리인 김영호

심사청구 : 없음

(54) 일렉트로 루미네센스 패널의 제조방법

요약

본 발명은 발광 면적을 향상시킬 수 있도록 한 일렉트로 루미네센스 패널의 제조방법에 관한 것이다.

본 발명의 일렉트로 루미네센스 패널의 제조방법은 기판상에 투명전극이 스트라이트 형태로 증착되는 단계와; 투명전극 및 기판상에 격자형태로 절연층이 형성되는 단계와; 절연층과 절연층의 사이에 전공 주입층, 정공 수송층, 발광층, 전자 수송층 및 전자 주입층 등의 유기층이 증착될 수 있도록 다수의 제 1홀이 형성된 제 1마스크를 통해 유기층이 증착되는 단계와; 제 1홀보다 넓은 폭으로 형성된 제 2홀을 가지는 제 2마스크를 통해 유기층의 상에 금속전극이 증착되는 단계를 포함한다.

대표도

도 6d

명세서

도면의 간단한 설명

도 1은 유기 일렉트로 루미네센스 패널의 셀 구조를 나타내는 도면.

도 2a 내지 도 2e는 종래의 유기 일렉트로 루미네센스 패널의 제조방법을 나타내는 도면.

도 3은 도 2c에 도시된 일렉트로 루미네센스 패널을 나타내는 평면도.

도 4는 종래의 유기 일렉트로 루미네센스 패널의 발광면적을 나타내는 도면.

도 5는 도 2e에 도시된 유기 일렉트로 루미네센스 패널의 절연층과 EL층 및 금속전극의 접촉부를 상세히 나타내는 도면.

도 6a 내지 도 6d는 본 발명의 실시예에 의한 유기 일렉트로 루미네센스 패널의 제조방법을 나타내는 도면.

도 7은 도 6c의 제조방법을 상세히 나타내는 도면.

도 8은 도 6d의 제조방법을 상세히 나타내는 도면.

도 9는 도 6d에 도시된 유기 일렉트로 루미네센스 패널의 절연층과 EL층 및 금속전극의 접촉부를 상세히 나타내는 도면.

< 도면의 주요 부분에 대한 부호의 설명 >

2,50 : 유리기판4,48,52 : 투명전극

6,54 : 절연층8 : 격벽

10,56 : EL 층12,42,58 : 금속전극

14 : 하부16 : 상부

18 : 발광면적20 : 측면

60,62 : 마스크64,66 : 홀

43 : 전자 주입층44 : 전자 수송층

45 : 발광층46 : 정공 수송층

47 : 정공 주입층

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 일렉트로 루미네센스 패널의 제조방법에 관한 것으로 특히, 발광 면적을 향상시킬 수 있도록 한 일렉트로 루미네센스 패널의 제조방법에 관한 것이다.

최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 이러한 평판표시장치는 액정표시장치(Liquid Crystal Display : LCD), 전계 방출 표시장치(Field Emission Display : FED), 플라즈마 디스플레이 패널(Plasma Display Panel : PDP) 및 일렉트로 루미네센스(Electro - Luminescence : EL) 표시장치 등이 있다.

이중, EL 표시장치는 형광체에 인가되는 전압에 의해 빛이 발생하는 EL(Electro - Luminesce) 현상을 이용한 표시소이다. 이러한, EL 표시장치는 현재 각광을 받고있는 LCD 같은 수광 형태의 소자에 비하여 응답속도가 빠르고, 낮은 직류구동전압, 초 박막화가 가능하기 때문에 벽걸이형 및 휴대용으로 응용이 가능하다. 한편, EL 표시장치는 사용되는 재료 및 구조에 따라 무기 EL표시장치 및 유기 EL표시장치로 나뉘어진다.

도 1은 유기 일렉트로 루미네센스 패널의 셀 구조를 나타내는 도면이다.

도 1을 참조하면, 유기 일렉트로 루미네센스 패널의 셀은 금속전극(42) 및 투명전극(48)과, 금속전극(42) 및 투명전극(48)의 사이에 형성되는 발광층(45)과, 발광층(45) 및 금속전극(42)의 사이에 형성되는 전자 주입층(43) 및 전자 수송층(44)과, 발광층(45) 및 투명전극(48)의 사이에 형성되는 정공 주입층(47) 및 정공 수송층(46)을 구비한다.

금속전극(42) Al등의 도전성 물질로 형성된다. 이러한 금속전극(42)은 도시되지 않은 게이트 구동회로부터 주사펄스를 공급받는다. 투명전극(48)은 ITO(Indium - Tin - Oxide)등의 투명 도전성 물질로 형성된다. 이러한 투명전극(48)은 도시되지 않은 데이터 구동회로부터 데이터를 공급받는다. 금속전극(42)에 주사펄스가 공급되고 투명전극(48)에 데이터가 인가되면 투명전극(48)으로부터 생성된 정공은 금속전극(42)쪽으로 가속되고, 금속전극(42)으로부터 생성된 전자는 투명전극(48)쪽으로 가속된다.

전자 주입층(43)은 금속전극(42)으로부터 공급되는 전자를 전자 수송층(44)으로 공급한다. 전자 수송층(44)은 전자 주입층(43)으로부터 공급된 전자를 가속시켜 발광층(45)으로 공급한다. 정공 주입층(47)은 투명전극(48)으로부터 공급되는 정공을 정공 수송층(46)으로 공급한다. 정공 수송층(46)은 정공 주입층(47)으로부터 공급된 정공을 가속시켜 발광층(45)으로 공급한다.

정공 수송층(46)으로부터 공급된 정공과 전자 수송층(44)으로부터 공급된 전자는 발광층(45)의 중심부에서 충돌한다. 이때, 발광층(45)에서는 전자와 정공이 재결합함으로써 빛이 발생되게 된다. 다시 말하여, 투명전극(48) 및 금속전극(42)에 구동신호가 인가되면 전자와 정공이 방출되고, 투명전극(48) 및 금속전극(42)에서 방출된 전자와 정공은 발광층(45) 내에서 재결합하면서 가시광을 발생하게 된다. 이때, 발생된 가시광은 투명전극(48)을 통하여 외부로 나오게 되어 소정의 화상 또는 영상을 표시하게 된다.

도 2a 내지 2f는 종래의 유기 일렉트로 루미네센스 패널의 제조방법을 나타내는 도면이다.

도 2a 내지 도 2e를 참조하면, 먼저 도 2a와 같이 유리기판(2) 상에 투명전극(4)이 형성된다. 이와 같은 투명전극(4)은 포토리소그래피 공정에 의하여 스트라이프 형태로 형성된다. 이후, 도 2b와 같이 투명전극(4) 상에 절연층(6)이 형성된다. 절연층(6)은 투명전극(4)과 이후에 증착될 금속전극과의 절연을 위해서 형성된다. 한편, 절연층(6)은 도 3과 같이 격자형으로 형성된다. 이때, 절연층(6)이 형성되지 않은 영역(7)이 셀의 형성 영역이 된다.

투명전극(4) 상에 절연층(6)이 형성된 후 도 2c와 같이 절연층(6) 상에 투명전극(4)과 직교되는 방향으로 격벽(8)이 형성된다. 격벽(8)은 이후에 증착될 금속전극들의 분리를 위해서 형성된다. 한편, 격벽(8)은 네거티브 타입의 감광체 재료로 형성되기 때문에 절연층(6)과 맞닿는 면(하부)보다 맞닿지 않는 면(상부)의 폭이 넓은 형태로 형성된다. 이후, 격벽(8), 투명전극(4) 및 절연층(6) 상에는 도 2d와 같이 전공 주입층(47), 정공 수송층(46), 발광층(45), 전자 수송층(44) 및 전자 주입층(43)이 순서대로 증착된다. 여기서, 전공 주입층(47), 정공 수송층(46), 발광층(45), 전자

수송층(44) 및 전자 주입층(43)은 EL 층(10)이라 한다.

격벽(8), 투명전극(4) 및 절연층(6) 상에 EL 층(10)이 증착된 후 도 2e와 같이 금속전극(12)이 증착된다. 이때, 금속전극(12)은 격벽(8)에 의하여 분리되고, 이에 따라 금속전극(12)은 투명전극(4)과 교차되는 방향으로 형성된다.

이와 같은 종래의 유기 EL 패널에서 격벽(8)은 상부의 폭이 하부의 폭 보다 넓게 형성되기 때문에 도 4와 같이 발광면적이 축소되게 된다. 즉, 격벽(8)의 상부(16)가 하부(14)보다 넓게 형성됨으로써 발광면적(18)의 일부와 중첩되고, 이에 따라 발광면적이 축소되게 된다.

또한, 종래의 유기 EL 패널에서 격벽(8)의 상부(16)와 수평적으로 중첩되는 영역에는 도 5와 같이 EL 층(10) 및 금속전극(12)이 형성되지 않는다. 따라서, EL 층(10) 및 금속전극(12)의 일측면(20)은 패널내에 있는 수분 및/또는 산소와 접촉된다. 이와 같이 EL 층(10) 및 금속전극(12)의 일측면(20)이 수분 및/또는 산소와 접촉되면 유기물(즉, EL 층(10))의 변성이 발생되거나 금속전극(12)이 산화되게 된다. 또한, 유기물 및 금속전극(12)의 분리현상이 발생된다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 발광 면적을 향상시킬 수 있도록 한 일렉트로 루미네센스 패널의 제조방법을 제공하는데 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여 본 발명의 일렉트로 루미네센스 패널의 제조방법은 기판상에 투명전극이 스트라이트 형태로 증착되는 단계와; 투명전극 및 기판상에 격자형태로 절연층이 형성되는 단계와; 절연층과 절연층의 사이에 전공 주입층, 정공 수송층, 발광층, 전자 수송층 및 전자 주입층 등의 유기층이 증착될 수 있도록 다수의 제 1홀이 형성된 제 1마스크를 통해 유기층이 증착되는 단계와; 제 1홀보다 넓은 폭으로 형성된 제 2홀을 가지는 제 2마스크를 통해 유기층의 상에 금속전극이 증착되는 단계를 포함한다.

상기 투명전극과 맞닿는 절연층의 하부측은 하부측의 반대쪽에 위치한 절연층의 상부측보다 넓은 폭으로 형성된다.

상기 절연층의 하부측은 절연층의 상부측보다 적어도 2배 이상의 폭으로 형성된다.

상기 절연층의 높이는 유기층과 상기 금속전극의 높이의 합보다 2배 이상이 되도록 설정된다.

상기 절연층의 높이는 2 μ m 내지 4 μ m 사이에서 설정된다.

상기 제 1홀의 폭은 인접되게 형성되어 있는 절연층의 하부측의 거리보다 넓게 설정되고, 절연층의 상부측의 거리보다 좁게 설정된다.

상기 제 2홀의 폭은 인접되게 형성되어 있는 절연층의 상부측의 거리보다 좁게 설정된다.

상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

이하 도 6a 내지 도 9를 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.

도 6a 내지 도 6d는 본 발명의 실시예에 의한 유기 일렉트로 루미네센스 패널의 제조방법을 나타내는 도면이다.

도 6a 내지 도 6d를 참조하면, 먼저 도 6a와 같이 유리기관(50) 상에 투명전극(52)이 형성된다. 투명전극(52)은 포토 리소그래피 공정에 의하여 스트라이프 형태로 형성된다. 이후, 도 6b와 같이 투명전극(52) 상에 절연층(54)이 형성된다. 이와 같은, 절연층(54)은 격자형으로 형성되기 때문에 유리기관(50) 상에도 형성된다. 절연층(54)과 투명전극(52)이 접촉되는 절연층(54)의 하부 폭은 절연층(54)의 상부 폭의 2배 이상으로 형성된다. 일례로, 절연층(54)의 하부 폭은 20 μm 으로 형성되고 절연층(54)의 상부 폭은 10 μm 로 형성될 수 있다. 이와 같은 절연층(54)은 사진식각법 또는 다른 공정들에 의하여 형성될 수 있다.

이후, 도 6c와 같이 투명전극(52) 상에 EL 층(56)이 증착된다. 이와 같은 EL 층(56)은 도 7과 같이 제 1마스크(60) 이외의 영역에 증착된다. 제 1마스크(60)는 EL 층(56)이 절연층(54)을 덮도록 형성되는 것을 방지한다. 이와 같은 제 1마스크(60)에는 다수의 홀(64)들이 형성되고, 이 홀(64)들을 통하여 EL 층(56)이 증착된다. 제 1마스크(60)의 홀(64)들의 크기는 절연층(54)의 하부로부터 인접되는 절연층(54)의 하부의 거리(T1)보다 크게 설정되고, 인접되는 절연층(54)들간의 상부의 거리(T2) 보다는 작게 설정된다. 일례로, 제 1마스크(60)의 홀(64)의 크기는 가로, 세로 각각 186 μm 로 설정될 수 있다.

투명전극(52) 상에 EL 층(56)이 형성된 후 도 6d와 같이 EL 층(56) 상에 금속전극(58)이 증착된다. 이와 같은 금속전극(58)은 도 8과 같이 제 2마스크(62) 이외의 영역에 증착된다. 제 2마스크(62)는 금속전극(58)이 절연층(54)을 덮도록 형성되는 것을 방지한다. 즉, 제 2마스크(62)는 절연층(54)을 사이에 두고 인접되게 형성되는 금속전극(58)들이 전기적으로 접촉되는 것을 방지한다.

이와 같은 제 2마스크(62)에는 다수의 홀(66)들이 형성되고, 이 홀(66)들을 통하여 금속전극(58)이 증착된다. 한편, 제 2마스크(62)의 홀(66)들의 크기는 제 1마스크(64)의 홀(64)들보다 크게 설정되고, 인접되는 절연층(54)들간의 상부의 거리(T2) 보다는 작게 설정된다. 일례로, 제 2마스크(62)의 홀(66)의 크기는 가로, 세로 각각 192 μm 로 설정될 수 있다.

한편, 본 발명에서 절연층(54)의 높이는 EL 층(56) 및 금속전극(58)의 높이를 합한 값보다 2배 이상 높도록 설정된다. 이와 같은 절연층(54)의 높이는 2 μm 내지 4 μm 사이에서 결정된다.

본 발명의 유기 일렉트로 루미네센스 패널에서는 절연층(54)의 상부폭이 절연층의 하부 폭보다 좁게 설정되기 때문에 발광면적의 축소를 방지할 수 있다. 또한, 도 9와 같이 EL 층(56) 및 금속전극(58)의 측면은 절연층(54)과 접촉되도록 증착되기 때문에 EL 층(56) 및 금속전극(58)의 측면이 패널 내에 있는 수분 및/또는 산소와 접촉되지 않는다. 따라서, EL 층(56)의 변성을 방지함과 아울러 EL 층(56) 및 금속전극(58)의 분리를 방지할 수 있다.

발명의 효과

상술한 바와 같이, 본 발명에 따른 일렉트로 루미네센스 패널의 제조방법에 의하면 투명전극과 절연층이 맞닿는 절연층의 하부를 절연층의 상부보다 크게 형성함으로써 발광면적의 축소를 방지할 수 있다. 아울러, 본 발명에 따른 일렉트로 루미네센스 패널 및 그 제조방법에서는 마스크를 이용하여 금속전극을 분리하기 때문에 격벽이 형성되지 않는다. 따라서, 제조 공정을 단순화할 수 있다. 또한, EL 층 및 금속전극의 측면이 절연층과 접촉되도록 증착되기 때문에 수분 및/또는 산소와의 접촉에 의하여 발생하는 EL 층의 변성을 방지할 수 있다. 또한, EL 층 및 금속전극의 분리를 방지할 수 있다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

(57) 청구의 범위

청구항 1.

기관상에 투명전극이 스트라이트 형태로 증착되는 단계와;

상기 투명전극 및 기관상에 격자형태로 절연층이 형성되는 단계와;

상기 절연층과 절연층의 사이에 전공 주입층, 정공 수송층, 발광층, 전자 수송층 및 전자 주입층 등의 유기층이 증착될 수 있도록 다수의 제 1홀이 형성된 제 1마스크를 통해 상기 유기층이 증착되는 단계와;

상기 제 1홀보다 넓은 폭으로 형성된 제 2홀을 가지는 제 2마스크를 통해 상기 유기층의 상에 금속전극이 증착되는 단계를 포함하는 것을 특징으로 하는 일렉트로 루미네센스 패널의 제조방법.

청구항 2.

제 1 항에 있어서,

상기 투명전극과 맞닿는 상기 절연층의 하부측은 상기 하부측의 반대쪽에 위치한 상기 절연층의 상부측보다 넓은 폭으로 형성되는 것을 특징으로 하는 일렉트로 루미네센스 패널의 제조방법.

청구항 3.

제 2 항에 있어서,

상기 절연층의 하부측은 상기 절연층의 상부측보다 적어도 2배 이상의 폭으로 형성되는 것을 특징으로 하는 일렉트로 루미네센스 패널의 제조방법.

청구항 4.

제 1 항에 있어서,

상기 절연층의 높이는 상기 유기층과 상기 금속전극의 높이의 합보다 2배 이상이 되도록 설정되는 것을 특징으로 하는 일렉트로 루미네센스 패널의 제조방법.

청구항 5.

제 4 항에 있어서,

상기 절연층의 높이는 2 μ m 내재 4 μ m 사이에서 설정되는 것을 특징으로 하는 일렉트로 루미네센스 패널의 제조방법.

청구항 6.

제 2 항에 있어서,

상기 제 1홀의 폭은 상기 인접되게 형성되어 있는 상기 절연층의 하부측의 거리보다 넓게 설정되고, 상기 절연층의 상부측의 거리보다 좁게 설정되는 것을 특징으로 하는 일렉트로 루미네센스 패널의 제조방법.

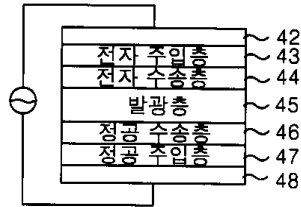
청구항 7.

제 2 항에 있어서,

상기 제 2홀의 폭은 상기 인접되게 형성되어 있는 상기 절연층의 상부측의 거리보다 좁게 설정되는 것을 특징으로 하는
일렉트로 루미네센스 패널의 제조방법.

도면

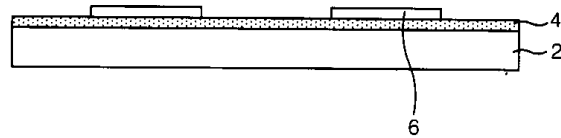
도면 1



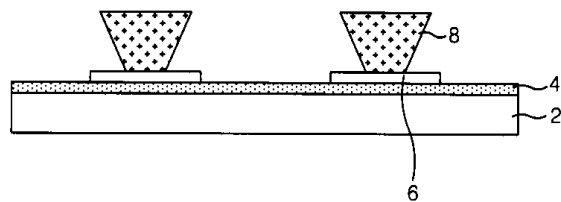
도면 2a



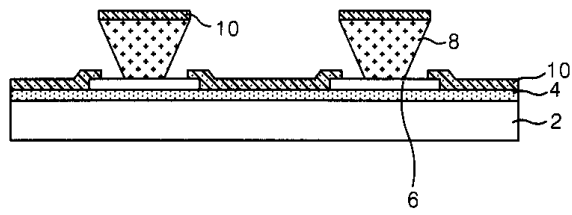
도면 2b



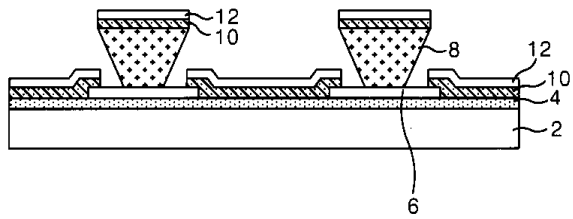
도면 2c



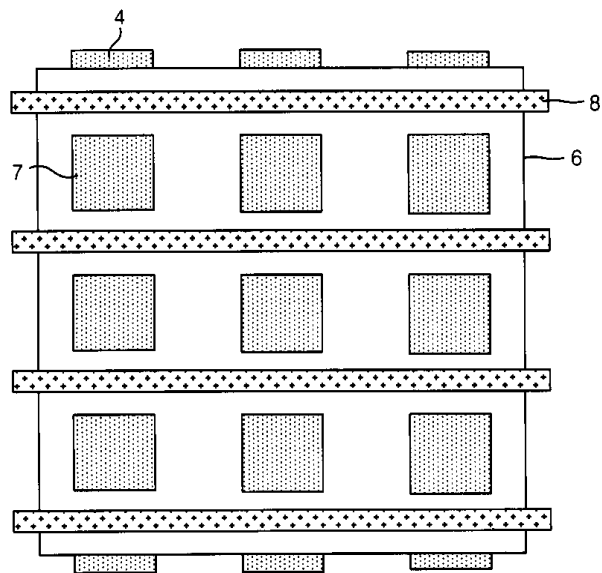
도면 2d



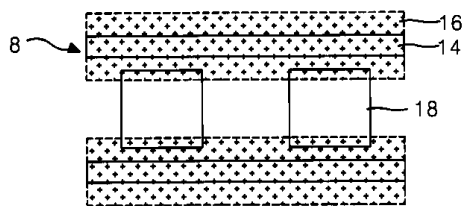
도면 2e



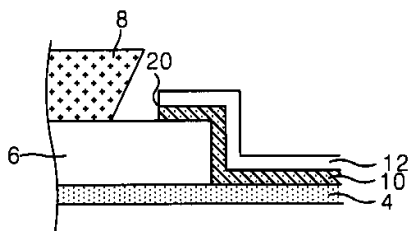
도면 3



도면 4



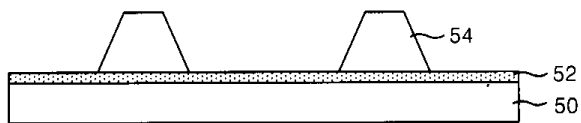
도면 5



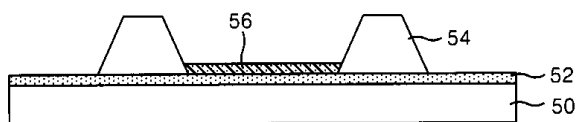
도면 6a



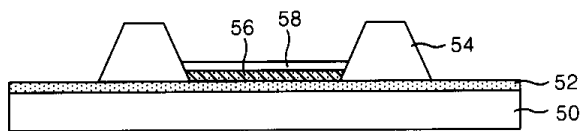
도면 6b



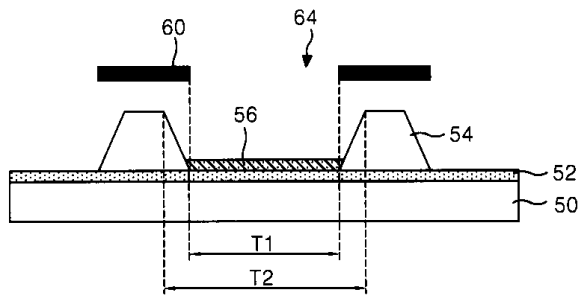
도면 6c



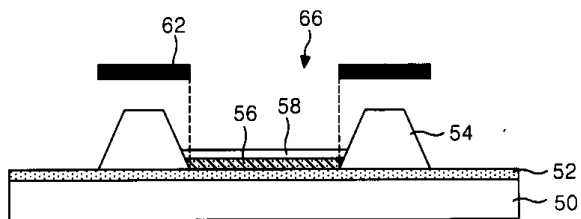
도면 6d



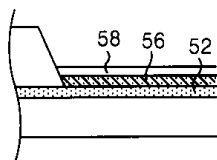
도면 7



도면 8



도면 9



专利名称(译)	电致发光面板的制造方法		
公开(公告)号	KR1020030027444A	公开(公告)日	2003-04-07
申请号	KR1020010060731	申请日	2001-09-28
申请(专利权)人(译)	LG电子公司		
当前申请(专利权)人(译)	LG电子公司		
[标]发明人	PARK HYOUNGGUEN 박형근 JUNG JAEHOON 정재훈 PARK HONGKI 박홍기		
发明人	박형근 정재훈 박홍기		
IPC分类号	H05B33/10		
CPC分类号	H01L51/0008 H01L51/0011 H01L51/0021		
代理人(译)	李, SOO WOONG		
其他公开文献	KR100774878B1		
外部链接	Espacenet		

摘要(译)

制造电致发光面板的方法技术领域本发明涉及一种制造能够改善发光面积的电致发光面板的方法。 制造本发明的电致发光面板的方法包括：在基板上以条纹形式沉积透明电极；在透明电极和基板上形成格子形式的绝缘层；通过具有在绝缘层和绝缘层之间形成的多个第一孔的第一掩模沉积有机层，使得可以沉积诸如空穴注入层，空穴传输层，发光层，电子传输层和电子注入层的有机层；并且通过具有第二孔的第二掩模在有机层上沉积金属电极，所述第二孔形成为具有比第一孔宽的宽度。 图6d

