



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2009년12월10일  
 (11) 등록번호 10-0930954  
 (24) 등록일자 2009년12월02일

- (51) Int. Cl.  
*G09G 3/30* (2006.01)
- (21) 출원번호 10-2004-7014162
- (22) 출원일자 2003년02월07일  
 심사청구일자 2008년02월04일
- (85) 번역문제출일자 2004년09월09일
- (65) 공개번호 10-2004-0101287
- (43) 공개일자 2004년12월02일
- (86) 국제출원번호 PCT/IB2003/000524
- (87) 국제공개번호 WO 2003/077230  
 국제공개일자 2003년09월18일
- (30) 우선권주장  
 0205859.2 2002년03월13일 영국(GB)
- (56) 선행기술조사문헌  
 KR1020020029632 A  
 W0199965012 A1  
 EP1130565 A  
 EP1170718 A

- (73) 특허권자  
**티피오 디스플레이스 코퍼레이션**  
 대만, 미아오-리 카운티, 추-난 350, 사이언스-베  
 이스드 인터스트리얼 파크, 케 중, 알디., 12호
- (72) 발명자  
**피쉬, 다비드, 아.**  
 네덜란드, 아아 아인드호벤5656, 프로프. 홀스트  
 란6
- (74) 대리인  
**김은구, 송해모**

전체 청구항 수 : 총 10 항

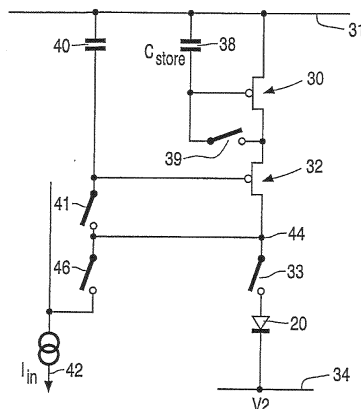
심사관 : 조기덕

**(54) 전계발광 디스플레이 디바이스**

**(57) 요약**

액티브 매트릭스 전계발광(EL) 디스플레이 디바이스는, 구동 트랜지스터(30)와 연관된 EL 디스플레이 소자(20)와 직렬로 연결된 캐스코드 트랜지스터(32)를 가지는 각 디스플레이 픽셀에 대해 스위칭 회로를 가진다. 스위칭 회로는 2가지 모드들로 작동 가능하고, 제 1 모드는 입력 전류가 구동 트랜지스터(30)에 의해 샘플링되는 모드이고, 제 2 모드는 구동 트랜지스터가 EL 디스플레이 소자(20)를 통해 입력 전류에 대응하는 전류를 구동하는 모드이다. 이러한 구성은 전류 구동에 관한 전류 샘플링을 위해 동일한 트랜지스터를 사용하고, 이로 인해 정합된 트랜지스터들이 필요없게 만든다. 캐스코드 트랜지스터는 출력 임피던스를 증가시키고 구동 트랜지스터에 어떠한 전압 변동도 통과하지 않도록 하여, 일정한 전류 공급이 지속된다.

**대표도 - 도2**



## 특허청구의 범위

### 청구항 1

전계발광 디스플레이 소자들의 매트릭스 배열을 포함하는 액티브 매트릭스 전계발광(EL) 디스플레이 디바이스로서, 각 디스플레이 소자는 인가된 구동 신호에 따라 디스플레이 소자를 통해 흐르는 전류를 제어하기 위한 연관된 스위칭 회로를 가지고, 상기 스위칭 회로는

연관된 EL 디스플레이 소자와 직렬로 연결된 구동 트랜지스터와 캐스코드 트랜지스터로서, 상기 구동 트랜지스터는 상기 연관된 EL 디스플레이 소자를 통해 흐르는 전류를 구동하기 위한 것이고, 상기 캐스코드 트랜지스터는 상기 구동 트랜지스터와 상기 연관된 EL 디스플레이 소자 사이에 연결된 것인, 구동 트랜지스터와 캐스코드 트랜지스터;

상기 구동 트랜지스터에 대한 게이트 전압을 저장하기 위해, 상기 구동 트랜지스터의 소스가 연결된 전력 공급선과 상기 구동 트랜지스터의 게이트 사이에 연결된 제 1 저장 커패시터;

상기 캐스코드 트랜지스터의 게이트와 상기 전력 공급선 사이에 연결된 제 2 저장 커패시터; 및

상기 구동 전류가 상기 EL 디스플레이 소자를 통해 흐르는 것을 허용하거나 방지하기 위한 제 1 스위치를 포함하며,

상기 제 1 스위치는 상기 캐스코드 트랜지스터와 상기 연관된 EL 디스플레이 소자의 사이에 연결되며,

상기 스위칭 회로는 2가지 모드로 작동 가능하고, 제 1 모드에서는 입력 전류가 상기 구동 트랜지스터에 의해 샘플링되며 상기 제 1 스위치가 개방되고, 제 2 모드에서는 상기 구동 트랜지스터가 상기 EL 디스플레이 소자를 통해 흐르는 상기 입력 전류에 대응하는 전류를 구동시키며 상기 제 1 스위치는 폐쇄되는, 액티브 매트릭스 전계발광(EL) 디스플레이 디바이스.

### 청구항 2

제 1항에 있어서, 상기 구동 트랜지스터의 상기 게이트와 드레인 사이에 제 2 스위치를 더 포함하는, 액티브 매트릭스 전계발광(EL) 디스플레이 디바이스.

### 청구항 3

제 2항에 있어서, 상기 제 2 스위치는 병렬 n-채널 트랜지스터와 p-채널 트랜지스터를 포함하는, 액티브 매트릭스 전계발광(EL) 디스플레이 디바이스.

### 청구항 4

제 1항 내지 제 3항 중 어느 한 항에 있어서, 상기 캐스코드 트랜지스터의 상기 게이트와 드레인 사이에 제 3 스위치를 더 포함하는, 액티브 매트릭스 전계발광(EL) 디스플레이 디바이스.

### 청구항 5

삭제

### 청구항 6

제 1항 내지 제 3항 중 어느 한 항에 있어서, 상기 캐스코드 트랜지스터의 드레인과 상기 스위칭 회로의 전류 입력 사이에 제 4 스위치를 더 포함하는, 액티브 매트릭스 전계발광(EL) 디스플레이 디바이스.

### 청구항 7

제 1항 내지 제 3항 중 어느 한 항에 있어서, 상기 제 1 스위치는 상기 캐스코드 트랜지스터와 연관된 디스플레이 소자 사이에 연결되는, 액티브 매트릭스 전계발광(EL) 디스플레이 디바이스.

### 청구항 8

제 1항 내지 제 3항 중 어느 한 항에 있어서, 상기 제 1 스위치는 상기 연관된 디스플레이 소자와 제 2 전력 공급선 사이에 연결되고, 상기 디바이스의 모든 디스플레이 소자들에 공통인, 액티브 매트릭스 전계발광(EL) 디스

플레이 디바이스.

**청구항 9**

제 1항 내지 제 3항 중 어느 한 항에 있어서, 상기 디스플레이 소자들은 행과 열로 배치되고, 디스플레이 소자들의 행에 대한 상기 스위칭 회로의 상기 제 1 스위치 및 상기 제 2 스위치 중의 적어도 하나는 각각의 공통, 행 어드레스 도체에 연결되며, 이들을 통해 상기 행에서의 스위치들을 작동하기 위한 선택 신호가 공급되고, 각각의 행 어드레스 도체는 차례로 선택 신호를 수신하도록 배치되어, 디스플레이 소자들의 행들은 순차적으로 한번에 하나씩 어드레스되는, 액티브 매트릭스 전계발광(EL) 디스플레이 디바이스.

**청구항 10**

제 9항에 있어서, 1개의 열에서의 상기 디스플레이 소자들에 대한 구동 신호들은 상기 열에서의 상기 디스플레이 소자들에 공통인 각 열 어드레스 도체를 통해 공급되고, 상기 입력 전류는 상기 열 어드레스 도체로 공급되거나 상기 열 어드레스 도체로부터 드레인되는(draind), 액티브 매트릭스 전계발광(EL) 디스플레이 디바이스.

**청구항 11**

제 1항 내지 제 3항 중 어느 한 항에 있어서, 상기 구동 트랜지스터, 캐스코드 트랜지스터, 및 상기 제 1 스위치와 상기 제 2 스위치 중의 적어도 하나는 절연 기판 상에 놓인 박막 트랜지스터들을 포함하는, 액티브 매트릭스 전계발광(EL) 디스플레이 디바이스.

**명세서**

**기술 분야**

<1> 본 발명은 예를 들어, 폴리머 LED와 같은 유기 LED 디바이스들을 사용하는 전계발광 디스플레이 디바이스에 관한 것이다.

**배경 기술**

<2> 전계발광, 광 방출 디스플레이 소자를 채택하는 매트릭스 디스플레이 디바이스들이 잘 알려져 있다. 디스플레이 소자들은, 예를 들어 폴리머 물질들을 사용하는 유기 박막 전계 발광 소자들이나, 그렇지 않은 경우, 종래의 III-V 반도체 화합물을 사용하는 발광 다이오드(LED)를 포함할 수 있다. 유기 전계발광 물질들, 특히 폴리머 물질들에서의 최근의 발전은 비디오 디스플레이 디바이스에 대해서 실제로 사용될 그것들의 능력을 보여주었다. 이들 물질들은 통상 한 쌍의 전극들 사이에 끼워진 반전도성인 콘주게이트(conjugated) 중합체의 하나 또는 그 이상의 층들을 포함하고, 그 전극들 중 하나는 투명하며, 나머지 하나는 중합체 층으로 홀(hole)이나 전자들을 주입하기에 적합한 물질이다. 그러한 것의 일예가 Applied Physics Letters 58(18) p.p. 1982-1984(1991년 5월 6일)에 D.Braun과 A.J.Heeger에 의한 논문에서 설명되어 있다.

<3> 중합체 물질은 CVD 공정이나 간단히 용해 가능한 콘주게이트 중합체의 용액을 사용하는 스핀(spin) 코팅 기술을 사용하여 제조될 수 있다. 유기 전계발광 물질은 다이오드와 같은 전류-전압 특성을 나타내므로, 디스플레이 기능과 스위칭 기능 모두를 제공할 수 있고, 따라서 패시브 타입의 디스플레이에서 사용될 수 있다. 대안적으로, 이들 물질들은 액티브 매트릭스 디스플레이 디바이스들에 대해서 사용될 수 있고, 이 디바이스들에서 각 픽셀은 1개의 디스플레이 소자와 이 디스플레이 소자를 통해 전류를 제어하는 스위칭 디바이스를 포함한다.

<4> 유기 전계발광 물질들은 그것들이 매우 효율적이며 비교적 낮은 (DC) 구동 전압들을 필요로 한다는 장점들을 제공한다. 또한, 종래의 LCD들에 비해 어떠한 백라이트(backlight)도 필요로 하지 않는다.

<5> 이러한 타입의 디스플레이 디바이스들은, 전류-어드레스된 디스플레이 소자들을 가져서, 종래의 아날로그 구동 방식이 제어 가능한 전류를 디스플레이 소자에 공급하는 것을 수반한다. 디스플레이 소자를 통해 전류원 트랜지스터에 공급된 게이트 전압이 전류를 결정하며, 전류원 트랜지스터를 픽셀 구성의 일부로서 제공하는 것이 알려져 있다. 저장 커패시터는 어드레싱 단계 이후에 게이트 전압을 가지고 있다.

<6> 이러한 방식으로, 디스플레이 소자들은 액티브 매트릭스 내로 통합되고, 이를 통해 각 디스플레이 소자는 구동 전류를 디스플레이 소자에 공급하도록 작동 가능한 관련된 스위칭 회로를 가져서 행 어드레스 기간보다 상당히 더 긴 기간 동안 그것의 광 출력을 유지하게 된다. 그러므로, 예를 들어 각 디스플레이 소자 회로에는 각 행 어드레스 기간에 필드 기간 당 한번씩 아날로그(디스플레이 데이터) 구동 신호가 로드되고(loaded), 이러한 구동

신호는 저장되며 관련된 디스플레이 소자들의 행이 다음에 어드레스될 때까지 필드 기간 동안 디스플레이 소자를 통해 요구되는 구동 전류를 유지하는데 효과적이다.

<7> 그러한 액티브 매트릭스 어드레스된 전계발광 디스플레이 디바이스의 일 예가 EP-A-0717446호에 설명되어 있다. LCD에 사용된 종래 기술의 액티브 매트릭스 회로는 빛을 생성하기 위해 디스플레이 소자가 전류를 계속해서 통과시킬 필요가 있으므로 디스플레이 소자와 같은 전계발광 디스플레이 소자들과는 사용할 수 없는데 반해, LC 디스플레이 소자들은 용량성이고 따라서 사실상 아무런 전류도 취하지 않고, 구동 신호 전압이 전체 필드 기간 동안에 커패시터스에 저장되는 것을 허용한다. EP-A-0717446호에서, 각 스위치 회로는 2개의 TFT(박막 트랜지스터)와 저장 커패시터를 포함한다. 디스플레이 소자의 애노드는 제 2 TFT의 드레인에 연결되고, 제 1 TFT는 커패시터의 한 쪽에도 연결되는 제 2 TFT의 게이트에 연결된다. 행 어드레스 기간 동안, 제 1 TFT는 행 선택(케이팅) 신호에 의해 턴오프되고, 구동(데이터) 신호는 이 TFT를 통해 커패시터로 전송된다.

<8> 선택 신호의 제거 후, 제 1 TFT는 턴오프되고 제 2 TFT에 대한 게이트 전압을 구성하는, 커패시터에 저장된 전압은 디스플레이 소자에 전류를 공급하기 위해 배치되는 제 2 TFT를 작동시키는 역할을 한다. 제 1 TFT의 게이트는 동일한 행에서의 모든 디스플레이 소자들에 공통인 게이트 라인{행 도체(conductor)}에 연결되고, 제 1 TFT의 소스는 동일한 열에 있는 모든 디스플레이 소자에 공통인 소스 라인(열 도체)에 연결된다. 제 2 TFT의 드레인과 소스 전극들은 디스플레이 소자의 애노드와 접지에 연결되고, 접지선은 소스 라인에 평행하게 연장하며, 동일한 열에 있는 모든 디스플레이 소자들에 공통이다. 커패시터의 다른 쪽 또한 이 접지선에 연결된다.

<9> 액티브 매트릭스 구조체는, 박막 적층과 AMLCD의 제조에 사용된 것과 유사한 공정 기술을 사용하여, 유리나 같은 적절한 투명하고 절연성인 지지체 상에 제작된다.

<10> 이러한 배치를 가지고, 발광 다이오드 디스플레이 소자에 대한 구동 전류가 제 2 TFT의 게이트에 인가된 전압에 의해 결정된다. 그러므로, 이 전류는 TFT의 특성에 크게 좌우된다. TFT의 임계 전압, 이동성, 및 크기가 변동되면 디스플레이 소자 전류에서의 원치 않는 변동을 발생시켜, 그것의 광 출력에도 원치 않는 변동이 생긴다. 배열의 영역위의 또는 예를 들어, 제조 공정으로 인한 상이한 배열들 사이의 디스플레이 소자들과 연관된 제 2 TFT에서의 그러한 변동은 디스플레이 소자들로부터의 광 출력들의 비균일성을 초래한다.

<11> 이러한 문제점을 해결하기 위해, W099/65012호는 각 스위칭 회로가 전류 구동 신호를 샘플링하고 저장하며 샘플링된 구동 신호를 동일한 픽셀 구동 트랜지스터에 인가하도록 작동하는 전류 미러 회로를 포함하는 픽셀 회로를 기술하고 있다. 이 회로는 디스플레이 소자들을 구동하는 전류들이 전류들을 공급하는 개별 트랜지스터들의 특성들의 변동 영향을 받지 않는 것을 보장함으로써, 광 출력의 균일성을 개선한다. 전류 샘플링 트랜지스터와 픽셀 구동 트랜지스터의 정합은 그것들이 기관의 이웃하는 영역에 형성되어, 기관의 영역에 걸친 변동이 무시될 수 있게 되는 것으로 가정된다.

<12> 전류 샘플링 트랜지스터와 구동 트랜지스터의 정합이 필요치 않은 대안적인 전류 미러 회로가 W099/60511호에 기술되어 있다. 이 회로에서는, 동일한 트랜지스터가 디스플레이 소자에 대해서 필요로 하는 구동 전류를 감지하고 나중에 생성하는데 사용되는 전류 미러 회로가 구현된다. 이것은 트랜지스터 특성들에 있어서의 모든 변동이 보상될 수 있게 한다.

<13> 이들 양 회로들에서, 입력 전류가 샘플링되고 게이트 전압으로 변환되어 저장된다. 전류 샘플링 동작의 결과로서 저장된 게이트 전압은 TFT 기생 커패시터스들의 결과로 인한 변동을 겪을 수 있다. 이 효과는 "킱 백(kick back)"이라고 알려져 있다.

<14> 또한, 전류 미러 회로들에서의 전류 공급 트랜지스터의 유한한 출력 임피던스는 일정한 제한을 가한다.

**발명의 상세한 설명**

<15> 본 발명에 따르면, 액티브 매트릭스 전계발광(EL) 디스플레이 디바이스가 제공되는데, 이 디바이스는 전계발광 디스플레이 소자들의 매트릭스 배열을 포함하고, 각 디스플레이 소자는 인가된 구동 신호에 따라 디스플레이 소자를 통해 전류를 제어하기 위한 연관된 스위칭 회로를 가지며, 상기 스위칭 회로는

<16> 연관된 EL 디스플레이 소자와 직렬로 연결된 구동 트랜지스터와 캐스코드 트랜지스터로서, 상기 구동 트랜지스터는 상기 연관된 EL 디스플레이 소자를 통해 전류를 구동하기 위한 것인, 구동 트랜지스터와 캐스코드 트랜지스터;

<17> 상기 구동 트랜지스터에 대한 게이트 전압을 저장하기 위해, 전력 공급선과 상기 구동 트랜지스터의 게이트 사

이에 연결된 저장 커패시터;

- <18> 상기 구동 전류가 상기 EL 디스플레이 소자를 통해 흐르는 것을 허용하거나 방지하기 위한 제 1 스위치를 포함하고,
- <19> 상기 스위칭 회로는 2가지 모드로 작동 가능하며, 제 1 모드에서는 입력 전류가 상기 구동 트랜지스터에 의해 샘플링되며 제 1 스위치가 개방되며, 제 2 모드에서는 상기 구동 트랜지스터가 상기 EL 디스플레이 소자를 통해 상기 입력 전류에 대응하는 전류를 구동시키고 상기 제 1 스위치는 폐쇄된다.
- <20> 이러한 구성은 전류 구동에 대해서와 같이 전류 샘플링에 대해서 동일한 트랜지스터를 사용하여 정합된 트랜지스터들에 대한 필요성이 없게 된다. 캐스코드 트랜지스터는 출력 임피던스를 증가시키고 어떠한 전압 변동도 구동 트랜지스터로 전달되지 못하게 함으로써, 일정한 전류 공급이 지속되는 것을 보장한다. 그러므로, 킥백의 영향이 최소화된다.
- <21> 전류 샘플링 모드 동안에 구동 트랜지스터의 다이오드-연결을 위해, 구동 트랜지스터의 게이트와 드레인 사이에 제 2 스위치가 제공되는 것이 바람직하다. 이 제 2 스위치는 동시에 스위칭되는 병렬 n-채널 트랜지스터와 p-채널 트랜지스터를 포함할 수 있어, 스위치가 턴오프될 때(제 1 모드에서 제 2 모드로의 스위칭 시), 전하 전송의 영향을 감소시킨다.
- <22> 전류 샘플링 모드 동안에 캐스코드 트랜지스터의 다이오드-연결을 위해, 캐스코드 트랜지스터의 게이트와 드레인 사이에 제 3 스위치가 제공되는 것이 바람직하다. 이 제 2 저장 커패시터는 또한 캐스코드 트랜지스터의 게이트와 제 2 모드 동안에 캐스코드 트랜지스터를 온(on) 상태로 유지시키기 위한 전력 공급선 사이에 연결된다.
- <23> 캐스코드 트랜지스터의 드레인과 스위칭 회로로의 전류 입력 사이에 제 4 스위치가 제공되는 것이 바람직하고, 이것은 입력 전류에 대한 입력 스위치로서 작용한다.
- <24> 한가지 변형으로, 제 1 스위치가 캐스코드 트랜지스터와 연관된 디스플레이 소자 사이에 연결되고, 이러한 방식으로, 1개의 제 1 스위치가 각 스위칭 회로에 대해서 제공된다. 하지만, 제 1 스위치는 연관된 디스플레이 소자와 제 2 전력 공급선 사이에 연결될 수 있고, 이 제 1 스위치는 디바이스의 모든 디스플레이 소자들에 공통이다. 이러한 식으로, 제 1 스위치는 모든 디스플레이 소자들 사이에서 공유될 수 있고, 이를 통해 각 개별 픽셀 스위칭 회로에서의 트랜지스터들의 개수를 감소시킨다.
- <25> 디스플레이 소자들은 행과 열로 배치되는 것을 바람직하고, 디스플레이 소자들의 1개의 행에 대한 스위칭 회로의 스위치들은 각각의 공통인 행 어드레스 도체에 연결되며, 이러한 행 어드레스 도체를 통해 그 행에서의 스위치들을 작동시키기 위한 선택 신호가 공급되고, 각각의 어드레스 도체가 차례로 선택 신호를 수신하도록 배치되어, 디스플레이 소자들의 행들이 차례로 한번에 하나씩 어드레스된다.
- <26> 이제, 본 발명에 따른 액티브 매트릭스 전계발광 디스플레이 디바이스들의 실시예들이 첨부 도면을 참조로 하여 예를 통해 설명된다.

**실시예**

- <31> 도면은 단순히 개략적인 것으로 실제 크기로 그려지지 않았다. 동일한 참조 번호가 전 도면에서 동일하거나 유사한 부분을 나타내도록 사용된다.
- <32> 도 1을 참조하면, 액티브 매트릭스 어드레스된 전계발광 디스플레이 디바이스는 블록(10)으로 표시된, 일정하게 간격을 두고 행 및 열 매트릭스 배열을 가지고, 행(선택) 및 열(데이터) 어드레스 도체 또는 라인들(12, 14)의 교차하는 세트 사이의 교차점에 위치한 연관된 스위칭 회로들과 함께 전계발광 디스플레이 소자들을 포함하는 1개의 패널을 구비한다. 단순화를 위해 도면에서는 소수의 픽셀들만이 도시되어 있다. 실제로, 픽셀들의 수백개의 행들과 열들이 있을 수 있다. 픽셀(10)은 각 도체들의 세트 끝에 연결된 1개의 행, 스캐닝, 구동기 회로(16)와, 1개의 열, 데이터, 구동기 회로(18)를 포함하는 주변 구동 회로에 의해, 행 및 열 어드레스 도체들의 세트를 통해 어드레스된다.
- <33> 도 2는 본 발명에 따라 통상적인 픽셀 블록(10)의 회로를 형성하는 간략화된 개략 형태를 도시하는 것으로, 그것의 작동의 기본적인 방식을 설명하도록 의도된 것이다. 도 2의 픽셀 회로의 실제 구현은 도 3에 도시되어 있다.
- <34> 20으로 표시된 전계발광 디스플레이 소자는, 본 명세서에서 다이오드 소자(LED)로 나타나고 한 쌍의 전극을 포함하며, 그 전극 사이에 하나 또는 그 이상의 유기 전계발광 물질의 액티브 층들이 끼워져 있는 유기 발광 다이

오드를 포함한다. 이러한 배열의 디스플레이 소자들은 절연 지지체의 한 쪽 위에서 연관된 액티브 매트릭스 회로와 함께 운반된다. 디스플레이 소자들의 캐소드들이나 애노드들은 투명한 전도성 물질로 형성된다. 지지체는 유리와 같은 투명한 물질이고, 기판에 가장 가까운 디스플레이 소자(20)들의 전극들은, 전계발광 층에 의해 생성된 빛이 이들 전극들과 지지체를 투과하여 지지체의 다른 쪽에서 관찰자에게 보여질 수 있도록 ITO와 같은 투명한 전도성 물질로 이루어질 수 있다. 하지만, 이 특정 실시예에서 광 출력은 패널 위에서 보여지는 것으로 의도된 것이고, 디스플레이 소자 애노드들은 전위 소스에 연결된 연속적인 ITO 층의 부분들을 포함하며, 배열 내의 모든 디스플레이 소자들에 공통인 제 2 공급 라인을 구성하고 고정된 기준 전위에 있다. 디스플레이 소자들의 캐소드들은 칼슘이나 마그네슘과 같은 낮은 일함수를 가지는 금속, 즉 은 합금을 포함한다. 통상, 유기 전계발광 물질층의 두께는 100nm와 200nm 사이에 있다. 소자(20)들에 대해서 사용될 수 있는 적절한 유기 전계발광 물질들의 통상적인 예들은 EP-A-0 717446호에 설명되고, 이 EP-A-0 717446호는 추가 정보를 위해 참조 문헌으로 소개된 것으로, 그 개시물은 이러한 관점에서 본 명세서에 병합되어 있다. W096/36959호에 설명된 공액(conjugated) 폴리머 물질들과 같은 전계발광 물질들이 또한 사용될 수 있다.

- <35> 각 디스플레이 소자(20)는 디스플레이 소자와 이웃하는 행과 열 도체들(12, 14)에 연결되고 소자의 구동 전류와, 이로 인한 광 출력(그레이-스케일)을 결정하는 인가된 아날로그 구동(데이터) 신호 레벨에 따라 디스플레이 소자를 작동시키도록 배치되는 연관된 스위치 회로를 가진다. 디스플레이 데이터 신호들이 전류 싱크(current sink)로서 작용하는 열 구동기 회로(18)에 의해 제공된다. 적절히 처리된 비디오 신호가 이 회로에 공급되고, 이 회로는 비디오 신호를 샘플링하며 비디오 정보와 관련된 데이터 신호를 구성하는 전류를 열 도체들 각각에 열 구동기 회로와 스캐닝 행 구동기 회로의 동작이 동기화되고 배열을 한 번에 한 행씩 어드레싱하는 적절한 방식으로 인가한다.
- <36> 도 2를 참조하면, 스위치 회로는 구동 트랜지스터(30), 좀더 구체적으로는 p-채널 FET를 포함하는데, 이 p-채널 FET는 그것의 첫번째 전류-운반(소스) 단자가 공급 라인(31)에 연결되고, 두번째 전류-운반(드레인) 단자는 캐스코드 트랜지스터(32)의 첫번째 전류-운반 단자(소스)에 연결된다. 캐스코드 트랜지스터(32)의 두번째 전류-운반 단자(드레인)는 스위치(33)를 통해 디스플레이 소자(20)의 애노드에 연결된다. 디스플레이 소자의 애노드는 두번째 공급 라인(34)에 연결되고, 이는 사실상 고정된 기준 전위에 있는 연속적인 전극 층으로 이루어진다.
- <37> 구동 트랜지스터(30)의 게이트는 개별적으로 형성된 커패시터나, 트랜지스터의 소스 커패시터인 고유 게이트일 수 있는 저장 커패시터(38)를 통해 공급 라인(31), 및 따라서 소스 전극에 연결된다. 구동 트랜지스터(30)의 게이트는 또한 스위치(39)를 통해 그것의 드레인 단자에 연결된다.
- <38> 캐스코드 트랜지스터(32)의 게이트는 또한 저장 커패시터(40)를 통해 공급 라인(31)에 연결되고, 캐스코드 트랜지스터(32)의 게이트는 또한 스위치(41)를 통해 그것의 드레인 단자에 연결된다.
- <39> 트랜지스터 회로는 동일한 회로가 전류 샘플링과 전류 출력 기능 모두를 수행하고, 디스플레이 소자(20)가 부하(load)로서 작용하는 단일 트랜지스터 전류 미러의 방식으로 작동한다. 스위칭 회로의 출력은 캐스코드 전류 미러 회로를 정의한다.
- <40> 이러한 전류 미러 회로의 입력은 캐스코드 트랜지스터(32)와 스위치(33) 사이의 노드(44)에 연결되는 입력 라인(42)에 의해 제공되고, 이는 추가 스위치(46)를 통해 노드로의 입력 신호의 인가를 제어한다.
- <41> 회로의 작동은 2가지 단계로 발생한다. 첫번째로, 시간상 어드레싱 기간에 대응하는 샘플링 단계에서는 디스플레이 소자로부터의 요구되는 출력을 결정하기 위한 입력 신호가 회로로부터 드레인되고, 구동 트랜지스터(30)상의 그 결과로서 수반하는 게이트-소스 전압이 샘플링되며 커패시터(38)에 저장된다. 이어지는 출력 단계에서는, 구동 트랜지스터(30)가 입력 신호에 의해 결정되는 바와 같이, 디스플레이 소자로부터 요구되는 출력을 생성하도록, 저장된 전압의 레벨에 따라 디스플레이 소자(20)를 통해 전류를 뽑아내도록 작동하고, 그 출력은 예를 들어 디스플레이 소자가 이어지는 새로운 샘플링 단계에서 다음에 어드레스될 때까지 유지된다. 양 단계들 동안에, 공급 라인들(31, 34)은 적절한 프리-셋, 전위 레벨들(V1, V2)에 있는 것으로 가정된다. 이러한 구성에서, 공급 라인(31)은 보통 양의 전위(V1)에 있게 되고, 공급 라인(34)은 접지(V2)될 것이다.
- <42> 샘플링 단계 동안, 스위치들(39, 41, 46)은 폐쇄되고, 이 스위치들은 구동 트랜지스터(30)와 캐스코드 트랜지스터(32)를 다이오드-연결시키며, 입력(42)을 노드(44)에 결합시킨다. 스위치(33)는 개방되고, 이는 디스플레이 소자 부하를 격리한다. 요구되는 디스플레이 소자 전류에 대응하고 본 명세서에서  $I_{in}$ 으로 표시된 입력 신호는 입력 라인(42)을 통해, 도 1에서의 열 구동기 회로(18)와 같은 외부 소스, 폐쇄된 스위치(46) 및 입력 단자(44)로부터의 구동 트랜지스터(30)와 캐스코드 트랜지스터(32)를 통해 구동된다. 구동 트랜지스터(30)는 폐쇄된

스위치(39)에 의해 다이오드-연결되기 때문에, 정상 상태 조건에서 커패시턴스(38)에 걸리는 전압은 구동 트랜지스터(30)의 채널을 통해 전류( $I_{in}$ )를 구동시키기 위해 요구되는 게이트-소스 전압이 될 것이다. 이러한 전류가 안정화되는데 충분한 시간을 허용하면, 스위치들(39, 41, 46)의 개방시 샘플링 단계가 종료되고, 입력 라인(42)으로부터 입력 단자(44)를 격리시키며, 커패시턴스(38, 40)를 격리시켜 입력 신호( $I_{in}$ )에 따라 결정된 구동 트랜지스터에 대한 게이트-소스 전압이 커패시턴스(38)에 저장된다. 마찬가지로, 캐스코드 트랜지스터(32)에 대한 게이트 전압이 격리된 커패시턴스(40)에 저장되어 캐스코드 트랜지스터가 턴 온 상태를 유지하게 하며 구동 트랜지스터(30)의 소스-드레인 전류를 통과시킬 수 있다.

- <43> 그 다음, 출력 단계가 스위치(33)를 폐쇄하면 시작되고, 따라서 디스플레이 소자 애노드를 캐스코드 트랜지스터(32)의 드레인에 연결한다. 그 다음, 구동 트랜지스터(30)가 전류원으로서 작동하고  $I_{in}$ 과 거의 같은 전류가 캐스코드 트랜지스터(32)와 디스플레이 소자(20)를 통해 뽑아져 나온다.
- <44> 캐스코드 작동은 본질적으로 구동 트랜지스터(30)에 걸리는 소스-드레인 전압을 대체로 일정하게 지속시키고{캐스코드 트랜지스터의 게이트가 커패시터(40)에 의해 일정하게 유지되기 때문에}, 이러한 방식으로 회로는 캐스코드 트랜지스터에 의해 이루어진 높은 출력 임피던스뿐만 아니라 최소인 킥백(kickback)을 가진다.
- <45> 샘플링 단계 동안에  $I_{in}$ 을 샘플링하고 출력 단계 동안에 전류를 생성하기 위해 동일한 트랜지스터가 사용되기 때문에, 디스플레이 소자 전류는 임계 전압이나 트랜지스터(30)의 이동성(mobility)에 좌우되지 않는다.
- <46> 도 3은 도 1의 디스플레이 디바이스에서 사용된, 도 2의 픽셀 회로의 실제 실시예를 도시한다. 여기서, 스위치들(33, 41, 46) 각각은 트랜지스터들로 이루어지고, 이들 스위칭 트랜지스터들은, 구동 트랜지스터(30)와 캐스코드 트랜지스터(32)와 함께, 모두 박막 전계 효과 트랜지스터(TFT)로 형성된다. 입력 라인(42)과 동일한 열에 있는 모든 픽셀 회로들의 대응하는 입력 라인들은 열 어드레스 도체(14)에 연결되고, 이를 통해 열 구동기 회로(18)에 연결된다.
- <47> 트랜지스터들(33, 41, 46)의 게이트들과 마찬가지로 동일한 행에 있는 픽셀 회로들에서의 대응하는 트랜지스터들의 게이트들은 모두 동일한 행 어드레스 도체(12)에 연결된다. 트랜지스터들(41, 46)은 n-채널 디바이스들을 포함하고, 행 구동기 회로(16)에 의해 행 어드레스 도체(12)에 인가된 전압 펄스의 형태로 선택(스캔) 신호에 의해 턴온(폐쇄됨)된다. 트랜지스터(33)는 반대인 전도성 타입으로, p-채널 디바이스를 포함하고 트랜지스터들(41, 46)에 대해 상보적인 방식으로 작동하여, 도체(12) 상의 선택 신호에 응답하여 트랜지스터들(41, 46)이 폐쇄될 때 턴 오프(개방)하고, 그 역도 성립한다.
- <48> 도 3에 도시된 바와 같이, 스위치(39)는 병렬로 된 2개의 트랜지스터들로서 구현된다. 첫번째 것(39a)은 n-채널 디바이스로서 이것은 또한 행 어드레스 도체(12)에 인가된 전압 펄스에 의해 턴온되어, 샘플링 단계 동안에 구동 트랜지스터(30)를 다이오드-연결하기 위해 스위치는 폐쇄된다. 두번째 트랜지스터(39b)는 p-채널 디바이스이고, 단자(50)에 인가된 외부 제어 신호에 의해 턴온되거나 턴오프된다. 어드레싱 전압을 통해 저장 커패시터(38)로의 킥백을 방지하기 위해 추가 트랜지스터가 제공된다.
- <49> 트랜지스터(39a, 39b)는 동시에 턴온되고 턴오프된다. 이들 n과 p 타입의 트랜지스터들은 정확한 치수로 제작되어 그것들의 기생 커패시턴스는 동일하게 될 것이다(즉, 각 트랜지스터의 게이트와 저장 커패시터 사이의 커패시턴스). 이는 2개의 트랜지스터로부터의 킥백을 상쇄시키는 효과를 가진다.
- <50> 공급 라인(34)은 행 도체(12)에 평행한 전극으로서 연장하고, 동일한 행에 있는 모든 픽셀 회로들에 의해 공유된다. 모든 행들의 공급 라인들(34)은 그것들의 단부에서 함께 연결될 수 있다. 공급 라인들을 대신 각 라인들과의 열 방향으로 연장할 수 있고, 그 다음 각 열에서의 디스플레이 소자들에 의해 공유된다. 대안적으로, 공급 라인들은 행과 열 방향 모두로 연장하도록 제공될 수 있고 격자 구조를 형성하도록 상호 연결될 수 있다.
- <51> 배열은 차례로 각 행 도체(12)에 인가되는 선택 신호를 가지고 차례로 한번에 한 행씩 구동된다. 선택 신호의 지속 시간은 샘플링 단계의 기간에 대응하는 행 어드레스 기간을 결정한다. 선택 신호들과 동기되어, 데이터 신호들을 구성하는 적절한 입력 전류 구동 신호들이 한번에 한 행씩 어드레싱하기 위해 요구되는 열 구동기 회로(18)에 의해 열 도체들(14)에 인가되어, 선택된 행에서의 모든 디스플레이 소자들을 디스플레이 소자들로부터의 요구되는 디스플레이 출력들을 결정하는 각 입력 신호들로 행 어드레스 기간에서 동시에 그것들의 요구된 구동 레벨로 설정하게 된다. 이러한 식으로 1개의 행의 어드레싱 다음에, 동일한 방식으로 디스플레이 소자들의 다음 행이 어드레스된다. 필드 기간에 디스플레이 소자들의 모든 행들이 어드레스된 후, 주어진 디스플레이 소자에 대한 구동 전류를 가지고 다음 필드 기간 동안에도 어드레스 순서가 반복되고, 따라서 각각의 행 어드레스 기간

에서 출력이 설정되고 관련된 디스플레이 소자들의 행이 다음에 어드레스될 때까지 1개의 필드 기간 동안 유지된다.

- <52> TFT들, 어드레스 라인들의 세트, 저장 커패시터들(개별 성분들로 제공된다면), 디스플레이 소자 전극들, 및 그것들을 상호 연결한 것들을 포함하는 배열의 매트릭스 구조는, 유리나 플라스틱 물질과 같은 절연 지지체의 표면 상에 기본적으로 전도성이고 절연성이며 반전도성인 물질들의 여러개의 박막 층들을 CVD 증착 및 포토리소그래피 패터닝 기술에 의해 적층하고 패터닝하는 것을 수반하는 액티브 매트릭스 LCD들에 사용된 것과 유사한 표준 박막 처리 기술을 사용하여 형성된다. 이러한 것의 한 예가 EP-A-0717446호에 설명되어 있다. TFT들은 비정질 실리콘이나 폴리크리스탈린 실리콘 TFT들을 포함할 수 있다. 디스플레이 소자들의 유기 전계발광 물질층은 기상 증착 또는 스핀(spin) 코팅과 같은 또다른 적절한 알려진 기술에 의해 형성될 수 있다.
- <53> 도 4는 각 픽셀에서 요구된 트랜지스터들의 개수를 축소시키는 픽셀 회로의 대안적인, 수정된 형태를 도시한다.
- <54> 이 회로에서, 트랜지스터(33)는 제거되고, 입력 단자(44)는 디스플레이 소자(20)에 직접 연결된다. 디스플레이 소자의 캐소드는 대신 트랜지스터(55)를 통해 공급 라인(34){예를 들어, 접지(earth)}에 결합된다. 단일 트랜지스터(55)가 전체 디스플레이를 위해 제공된다.
- <55> 이전 회로에서와 같이, 전류 미러의 작동시 샘플링과 출력이라는 2개의 단계가 존재한다. 하지만, 디스플레이에서의 모든 픽셀들은 캐소드가 접지되기 전에 샘플링 단계를 거치게 될 것이다. 예를 들어, 캐소드가 연결되지 않은 필드 기간의 2/3에 걸쳐 어드레싱이 발생할 것이고, 그 다음 추가 어드레싱이 없이 캐소드가 연결되며, 필드 기간의 나머지 1/3 동안 디스플레이가 켜진다. 이는 어드레스 기간이 감소되므로 출력 강도가 증가될 것을 필요로 할 것이지만, 이러한 접근은 샘플 및 홀드(hold) 효과를 감소시키는 장점을 가진다. 이미지가 완전한 필드 기간 동안 정적인 상태에 있으면, 움직이는 이미지들이 희미해지는 것으로 나타날 수 있고, 이는 샘플 및 홀드 효과로 알려져 있다.
- <56> 출력 임피던스가 증가하면, 소위 "상향 방출(upward emission)" LED 디바이스들에 대해서 특히 유익하게 되는데, 이 디바이스에는 투명한 캐소드가 제공된다. 이는 저항성 접점이 될 것이고, 캐소드 전류원의 출력 임피던스가 증가하면 좀더 정확한 전류 구동을 가능하게 할 것이다.
- <57> 비록, 전술한 픽셀 회로들이 p-채널 구동 트랜지스터(30)와 캐스코드 트랜지스터(32)에 기초하고 있지만, 이들 트랜지스터들의 극성이 반전되면, 동일한 작동 모드가 가능하고, 디스플레이 소자 극성이 반전되며, 공급 라인들과 행 도체들에 인가된 펄스들의 극성이 반전된다. n-타입 트랜지스터들이 사용되는 경우(39a, 41, 46)에 이들은 p-타입이 될 것이다.
- <58> 다이오드 디스플레이 소자들의 하나 또는 다른 오리엔테이션을 선호하는 기술적인 이유들이 있을 수 있어서, 도시된 바와 같은 p-채널 트랜지스터들을 사용하는 디스플레이 디바이스가 바람직할 수 있다. 예를 들어, 유기 전계발광 물질을 사용하는 디스플레이 소자의 캐소드에 대해 필요로 하는 물질은 보통 낮은 일함수를 가지고, 통상 마그네슘 기반의 합금이나 칼슘을 포함한다. 그러한 물질들은 포토리소그래픽적으로 패터닝하기가 어려운 경향이 있고, 따라서 배열에서의 모든 디스플레이 소자들에 공통인 그러한 물질의 연속적인 층이 선호될 수 있다.
- <59> 절연 기판 상에 TFT와 커패시터를 형성하기 위해 박막 기술을 사용하는 대신, 예를 들어 실리콘 기판과 같은 반도체 상에 IC 기술을 사용하여 액티브 매트릭스 회로가 제작될 수 있다는 점을 예상할 수 있다. 이 기판 상에 제공된 LED 디스플레이 소자들의 상부 전극들이 예를 들어 ITO와 같은 투명한 전도성 물질로 형성되며 소자들의 광 출력들이 이들 상부 전극들을 통해 보여진다. 이들은 전술한 "상향 방출 LED"들이다.
- <60> 또한 회로에서의 스위치들은 트랜지스터들을 포함할 필요가 없지만, 예를 들어 마이크로-릴레이(micro-relay), 마이크로-스위치 또는 전송 게이트 스위치와 같은 다른 타입의 스위치들을 포함할 수 있다는 점도 예상할 수 있다.
- <61> 비록, 전술한 실시예들이 특히 유기 전계발광 디스플레이 소자들을 참조하여 설명되었지만, 광 출력을 생성하기 위해 전류가 통과하는 전계발광 물질을 포함하는 다른 종류의 전계발광 디스플레이 소자들이 대신 사용될 수 있음이 이해될 것이다.
- <62> 디스플레이 디바이스는 모노크롬이나 멀티-컬러 디스플레이 디바이스가 될 수 있다. 컬러 디스플레이 디바이스는 배열에서 상이한 광 컬러 방출 디스플레이 소자들을 사용하여 제공될 수 있음이 이해될 것이다. 상이한 컬러 방출 디스플레이 소자들은 통상 예를 들어, 적색, 녹색, 및 청색의 발광 디스플레이 소자들의 규칙적이고, 반복적인 패턴으로 제공될 수 있다.

<63> 당업자들이 본 개시물을 읽으면 다른 수정들이 명백해질 것이다. 그러한 수정안들은 본 명세서에서 이미 설명된 특징들 대신에 또는 이에 추가하여 매트릭스 전계발광 디스플레이와 그 성분 부품들의 분야에서 공지된 다른 특징들을 포함할 수 있다.

**산업상 이용 가능성**

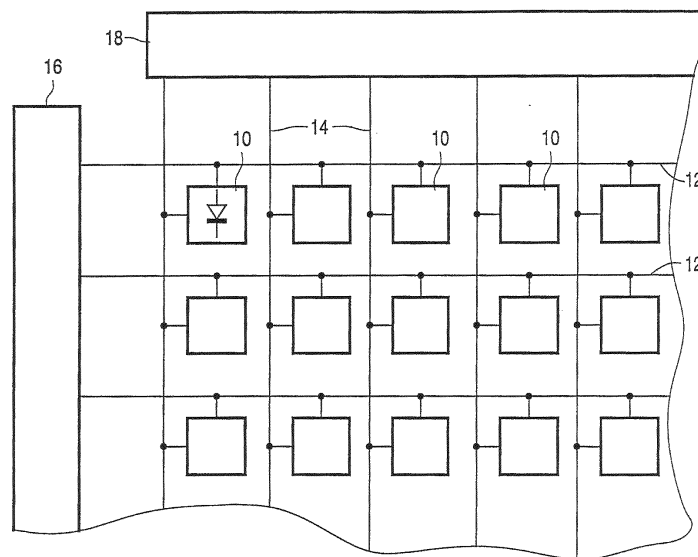
<64> 본 발명은 폴리머 LED와 같은 유기 LED 디바이스들을 사용하는 전계발광 디스플레이 디바이스에 이용할 수 있다.

**도면의 간단한 설명**

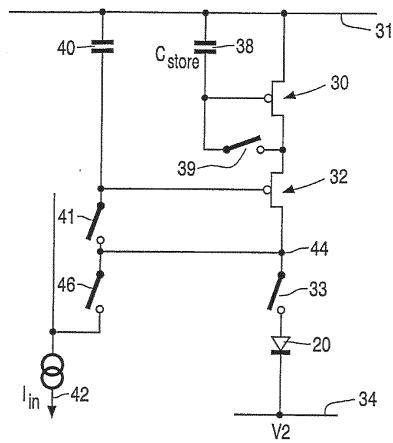
- <27> 도 1은 본 발명에 따른 디스플레이 디바이스의 부분의 일 실시예의 간략화된 개략도.
- <28> 도 2는 도 1의 디스플레이 디바이스에서의 디스플레이 소자와 그것과 연관된 제어 회로를 포함하는 전형적인 픽셀 회로의 등가 회로의 간단한 형태를 도시하는 도면.
- <29> 도 3은 도 2의 픽셀 회로의 실제 구현을 도시하는 도면.
- <30> 도 4는 픽셀 회로의 수정된 형태를 도시하는 도면.

**도면**

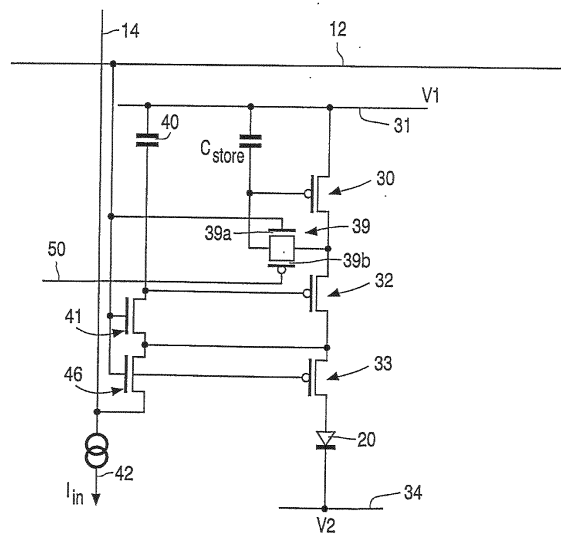
**도면1**



도면2



도면3





专利名称(译)	电致发光显示装置		
公开(公告)号	<a href="#">KR100930954B1</a>	公开(公告)日	2009-12-10
申请号	KR1020047014162	申请日	2003-02-07
[标]申请(专利权)人(译)	统宝光电股份有限公司 探戈比赛显示组织细胞操作		
申请(专利权)人(译)	证明来显示组织细胞操作		
当前申请(专利权)人(译)	证明来显示组织细胞操作		
[标]发明人	FISH DAVID A 피쉬다비드아		
发明人	피쉬,다비드,아.		
IPC分类号	G09G3/30 H01L51/50 G09G3/20 G09G3/32		
CPC分类号	G09G3/325 G09G2300/0814 G09G2300/0852 G09G2300/0861 G09G2320/02 G09G2320/0233		
代理人(译)	宋. Gimeungu		
优先权	2002005859 2002-03-13 GB		
其他公开文献	KR1020040101287A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

有源矩阵电致发光 ( EL ) 显示装置具有用于每个显示像素的开关电路，该开关电路具有与驱动晶体管30相关联的EL显示元件20串联连接的共源共栅晶体管32。开关电路可以两种模式操作，第一模式是输入电流由驱动晶体管30采样的模式，第二模式是驱动晶体管对应于通过EL显示元件20的输入电流的模式。这是用于驱动电流的模式。该配置使用相同的晶体管进行电流驱动的电流采样，从而避免了对匹配晶体管的需求。共源共栅晶体管增加输出阻抗并使驱动晶体管不会通过任何电压波动，从而继续提供恒定电流。

