



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2009년06월16일
 (11) 등록번호 10-0903101
 (24) 등록일자 2009년06월09일

(51) Int. Cl.

H05B 33/10 (2006.01)

(21) 출원번호 10-2005-0011407

(22) 출원일자 2005년02월07일

심사청구일자 2007년11월15일

(65) 공개번호 10-2006-0090485

(43) 공개일자 2006년08월11일

(56) 선행기술조사문헌

KR1020030095765 A

JP2003264075 A

KR1020040100485 A

(73) 특허권자

삼성모바일디스플레이주식회사

경기도 용인시 기흥구 농서동 산24번지

(72) 발명자

김재중

경기 화성시 태안읍 반월리 신영통현대4차아파트
 404동 104호

박준영

서울특별시 서초구 방배3동 삼익아파트 3-310

(뒷면에 계속)

(74) 대리인

리엔목특허법인

전체 청구항 수 : 총 16 항

심사관 : 추장희

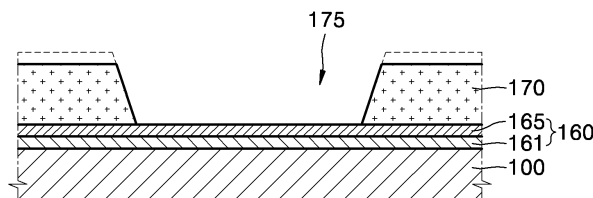
(54) 유기전계 발광표시장치 및 그의 제조방법

(57) 요약

본 발명은 화소분리막을 형성한 다음 유기막을 증착하기 전에 표면처리공정을 수행하여 화소전극용 ITO 막을 표면특성을 향상시킬 수 있는 유기전계 발광표시장치 및 그의 제조방법을 개시한다.

본 발명의 평판표시장치의 전극형성방법은 기판상에 전극물질을 형성하는 단계와; 상기 전극물질을 패터닝하여 전극패턴을 형성하는 단계와; 기판상에 증착두께를 갖는 절연막을 형성하는 단계와; 상기 절연막을 식각하여 상기 전극패턴의 일부분을 노출시키는 단계와; 상기 절연막이 증착두께로부터 일정두께만큼 식각되는 조건으로 표면처리공정을 수행하여 상기 전극패턴의 표면특성을 개선하는 단계를 포함한다.

대표도 - 도2d



(72) 발명자

이정열

경기 수원시 장안구 율전동 525-4 101호

민경옥

서울 관악구 신림13동 650-42

특허청구의 범위

청구항 1

기판상에 전극층을 형성하는 단계와;

상기 전극층을 패터닝하여 전극패턴을 형성하는 단계와;

기판과 상기 전극 패턴상에 절연막을 형성하는 단계와;

상기 절연막을 식각하여 상기 전극패턴의 일부분을 노출시키는 단계와;

상기 절연막이 증착두께로부터 100 내지 1000 Å만큼 식각되도록 표면처리공정을 수행하여 상기 전극패턴의 표면 특성을 개선하는 단계를 포함하는 것을 특징으로 하는 평판표시장치의 전극형성방법.

청구항 2

제1항에 있어서, 상기 표면처리공정은 Ar, O₂ 및 N₂ 개스중 적어도 하나이상을 이용하는 플라즈마 처리공정인 것을 특징으로 하는 평판표시장치의 전극형성방법.

청구항 3

삭제

청구항 4

제1항에 있어서, 상기 표면처리공정은 상기 절연막이 상기 증착두께로부터 200 내지 800 Å의 두께만큼 식각되도록 수행되는 것을 특징으로 하는 평판표시장치의 전극형성방법.

청구항 5

제4항에 있어서, 상기 표면처리공정은 O₂, Ar, N₂ 개스중 적어도 하나이상의 개스를 사용하고, 개스유량은 10sccm - 600sccm, 처리압력은 5mTorr - 700mTorr, 파워는 50W 내지 600W의 RF 파워를 사용하는 것을 특징으로 하는 평판표시장치의 전극형성방법.

청구항 6

제1항에 있어서, 상기 전극층은 ITO를 포함하는 투명도전막이고, 상기 절연막은 유기절연막인 것을 특징으로 하는 평판표시장치의 전극형성방법.

청구항 7

제6항에 있어서, 상기 절연막은 평탄화막 또는 화소분리막을 포함하는 것을 특징으로 하는 평판표시장치의 전극형성방법.

청구항 8

제7항에 있어서, 상기 절연막은 사진식각공정을 통해 식각되는 것을 특징으로 하는 평판표시장치의 전극형성방법.

청구항 9

기판상에 하부전극을 형성하는 단계와;

상기 하부전극상에 상기 하부 전극의 일부분을 노출시키는 개구부를 구비하는 절연막을 형성하는 단계와;

상기 절연막이 증착두께로부터 100 내지 1000 Å만큼 식각되도록 표면처리공정을 수행하는 단계와;

상기 개구부내의 하부전극상에 유기막층을 증착하는 단계를 포함하고,

기판상에 상부전극을 형성하는 단계를 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 제조방법.

청구항 10

제9항에 있어서, 상기 표면처리공정은 Ar, O₂ 및 N₂ 개스중 적어도 하나이상을 이용하는 플라즈마 처리공정인 것을 특징으로 하는 유기전계 발광표시장치의 제조방법.

청구항 11

삭제

청구항 12

제9항에 있어서, 상기 표면처리공정은 상기 절연막이 상기 증착두께로부터 200 내지 800Å의 두께만큼 식각되도록 수행되는 것을 특징으로 하는 유기전계 발광표시장치의 제조방법.

청구항 13

제12항에 있어서, 상기 표면처리공정은 O₂, Ar, N₂ 개스중 적어도 하나이상의 개스를 사용하고, 개스유량은 10sccm - 600sccm, 처리압력은 5mTorr - 700mTorr, 파워는 50W 내지 600W의 RF 파워를 사용하는 것을 특징으로 하는 유기전계 발광표시장치의 제조방법.

청구항 14

제9항에 있어서, 상기 하부전극은 ITO 막을 포함하는 투명도전막이고, 상기 절연막은 유기절연막인 것을 특징으로 하는 유기전계 발광표시장치의 제조방법.

청구항 15

제14항에 있어서, 상기 절연막은 평탄화막 또는 화소분리막을 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 제조방법.

청구항 16

제15항에 있어서, 상기 절연막은 유기절연막을 증착한 다음 사진식각공정을 통해 패터닝하여 상기 개구부를 형성하는 것을 특징으로 하는 유기전계 발광표시장치의 제조방법.

청구항 17

제9항에 기재된 제조방법에 의해 제조되는 것을 특징으로 하는 유기전계 발광표시장치.

청구항 18

제17항에 있어서, 상기 기관상에 형성되고, 반도체층, 게이트 및 소오스/드레인 전극을 포함하며, 상기 소오스/드레인 전극중 하나가 상기 하부전극에 연결되는 박막 트랜지스터를 더 포함하는 것을 특징으로 하는 유기전계 발광표시장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <14> 본 발명은 평판표시장치에 관한 것으로서, 보다 구체적으로는 화소분리막을 형성한 다음 유기막층을 증착하기 전에 표면처리하여 화소전극용 ITO의 특성을 향상시킬 수 있는 유기전계 발광표시장치 및 그의 제조방법에 관한 것이다.
- <15> 통상적으로 액티브 매트릭스 유기전계 발광표시장치(AMOLED)는 기관상에 다수의 화소가 배열되고, 각 화소는 적어도 하나의 스위칭 박막 트랜지스터와, 하나의 구동 박막 트랜지스터 및 캐패시터와 유기전계 발광소자를 구비한다. 유기전계 발광소자는 화소전극인 하부전극과 상부전극 및 상, 하부전극사이에 개재된 유기막층을 구비한다.

- <16> 유기전계 발광소자에 있어서, 화소전극인 하부전극은 애노드전극으로서 일함수가 높은 전극물질을 사용하고, 상부전극은 캐소드전극으로서 일함수가 낮은 전극물질을 사용한다. 상기 애노드전극을 위한 전극물질로서는 ITO 이 주로 사용되는데, ITO 막은 투과도(luminous transparency), 전기 전도도(electrical conductivity), 반사율(infrared reflectivity)이 높아 애노드전극으로 주로 사용되고 있다.
- <17> 유기전계 발광소자는 일함수가 높은 애노드전극과 일함수가 상대적으로 낮은 캐소드전극에 소정의 바이어스를 외부로부터 인가하면, 애노드전극으로부터 정공과 캐소드전극으로부터 전자가 발광층으로 주입되고, 발광층에 주입된 전자와 정공의 재결합에 의해 소정 색의 광을 방출하게 된다.
- <18> 유기전계 발광표시장치에서 요구되는 가장 중요한 요소중 하나는 발광효율과 장수명화이다. 유기전계 발광소자의 발광층으로부터 발광되는 광의 발광효율은 애노드전극과 애노드전극상에 형성되는 유기막층간의 계면특성에 크게 의존하고, 발광효율은 소자의 수명에 영향을 미친다.
- <19> 이러한 유기전계 발광소자의 발광효율을 향상시키기 위한 다양한 방법이 시도되고 있다. 발광효율을 증대시키는 방법중 하나는 하부전극으로 사용되는 ITO 막의 일함수를 증가시켜 유기 발광층으로의 캐리어 주입을 증가시키는 것이다.
- <20> 이때, ITO 막의 일함수를 증가시키는 방법중의 하나는 표면처리를 하는 것이다. 국내공개특허 제2001-0057125호에는 애노드전극인 ITO막의 표면을 SF 플라즈마로 처리하여 애노드전극과 유기막층간의 계면특성을 향상시킨 유기발광소자의 제조방법이 개시되었다. 한편, 일본공개특허 2000-133466호에는 산소이온 또는 전자를 이용하여 ITO막을 표면처리하여 애노드전극과 유기막층간의 계면특성을 향상시킨 전하주입형 발광소자가 개시되었다.
- <21> 종래의 유기전계 발광표시장치를 제조하는 방법은 기판상에 박막 트랜지스터를 제조한 다음, 상기 박막 트랜지스터에 연결되는 유기전계 발광소자를 제조한다. 유기전계 발광소자를 제조하는 방법은 화소전극을 형성하는 단계, 화소전극의 일부분을 노출시키는 개구부를 구비하는 화소분리막을 형성하는 단계, 유기막층을 형성하는 단계 및 상부전극인 캐소드전극을 형성하는 단계를 포함한다.
- <22> 종래에는 기판상에 화소분리막을 위한 절연막을 형성하고, 상기 화소전극의 일부분이 노출되도록 사진식각공정을 통하여 상기 절연막을 식각하여 개구부를 형성한 다음 개구부내의 화소전극상에 유기막층을 증착하였다.
- <23> 이로 인해, 유기물질을 포함하는 화소분리막의 식각공정후 기판표면상에 유기물 또는 파티클이 잔류하게 되고, 화소분리막의 표면에 남아있는 파티클은 글래스기판의 이송중 또는 유기막을 증착하기 위한 마스크와의 얼라인먼트 동작시에 개구부내의 화소전극의 표면으로 이동을 하게 된다. 표면에 파티클이 흡착된 화소전극상에 유기막을 증착하게 되면, 소자구동시 화소전극의 표면에 부착된 파티클이 저항체로 작용하여 전류가 집중된다. 따라서, 암점과 같은 불량 발생되고, 발광효율저하 및 수명저하를 초래하는 문제점이 있었다.

발명이 이루고자 하는 기술적 과제

- <24> 본 발명은 상기한 바와 같은 종래기술의 문제점을 해결하기 위한 것으로서, 화소전극의 일부분을 노출시켜 주는 개구부를 구비하는 화소분리막을 형성한 다음 유기막층을 증착하기 전에 표면처리공정을 수행함으로써, 유기물 잔사 및 파티클을 제거하여 화소전극의 표면특성을 향상시킬 수 있는 유기전계 발광표시장치 및 그의 제조방법을 제공하는 데 그 목적이 있다.

발명의 구성 및 작용

- <25> 상기 목적을 달성하기 위하여, 본 발명은 기판상에 전극물질을 형성하는 단계와; 상기 전극물질을 패터닝하여 전극패턴을 형성하는 단계와; 기판상에 증착두께를 갖는 절연막을 형성하는 단계와; 상기 절연막을 식각하여 상기 전극패턴의 일부분을 노출시키는 단계와; 상기 절연막이 증착두께로부터 일정두께만큼 식각되는 조건으로 표면처리공정을 수행하여 상기 전극패턴의 표면특성을 개선하는 단계를 포함하는 평판표시장치의 전극형성방법을 제공하는 것을 특징으로 한다.
- <26> 상기 표면처리공정은 상기 표면처리공정은 Ar, O₂ 및 N₂ 개스중 적어도 하나이상을 이용하는 플라즈마 처리공정을 포함한다. 상기 표면처리공정은 절연막이 증착두께로부터 100 내지 1000Å의 두께만큼 식각되는 조건으로 수행되며, 바람직하게는 200 내지 800Å의 두께만큼 식각되는 조건으로 수행된다.
- <27> 상기 표면처리공정은 O₂, Ar, N₂ 개스중 적어도 하나이상의 개스를 사용하고, 개스유량은 10sccm - 600sccm, 처리압력은 5mTorr - 700mTorr, 파워는 50W 내지 600W의 RF 파워를 사용한다.

- <28> 상기 하부전극은 투명도전막이고, 절연막은 유기절연막이다. 상기 절연막은 평탄화막 또는 화소분리막을 포함한다. 상기 절연막은 사진식각공정을 통해 식각된다.
- <29> 또한, 본 발명은 기관상에 하부전극을 형성하는 단계와; 상기 하부전극상에 개구부를 구비하고, 소정의 증착두께를 갖는 절연막을 형성하는 단계와; 상기 절연막이 증착두께로부터 일정두께만큼 식각되는 조건으로 표면처리 공정을 수행하는 단계와; 상기 개구부내의 하부전극상에 유기막층을 증착하는 단계를 포함하고, 기관상에 상부전극을 형성하는 단계를 포함하는 유기전계 발광표시장치의 제조방법의 제공하는 것을 특징으로 한다.
- <30> 상기 절연막은 유기절연막을 증착한 다음 사진식각공정을 통해 패터닝하여 개구부를 형성한다.
- <31> 또한, 본 발명은 기관상에 하부전극을 형성하는 단계와; 상기 하부전극상에 개구부를 구비하고, 소정의 증착두께를 갖는 절연막을 형성하는 단계와; 상기 절연막이 증착두께로부터 일정두께만큼 식각되는 조건으로 표면처리 공정을 수행하는 단계와; 상기 개구부내의 하부전극상에 유기막층을 증착하는 단계를 포함하고, 기관상에 상부전극을 형성하는 단계를 포함하는 유기전계 발광표시장치의 제조방법에 의해 제조되는 유기전계 발광표시장치를 제공하는 것을 특징으로 한다.
- <32> 상기 유기전계 발광표시장치는 상기 기관상에 형성되고, 반도체층, 게이트 및 소오스/드레인 전극을 포함하며, 상기 소오스/드레인 전극중 하나가 상기 하부전극에 연결되는 박막 트랜지스터를 더 포함한다.
- <33> 이하 본 발명의 실시예를 첨부된 도면을 참조하여 설명하면 다음과 같다.
- <34> 도 1은 본 발명의 실시예에 따른 유기전계 발광표시장치의 단면도를 도시한 것이다. 도 1에는 유기전계 발광소자와, 상기 유기전계 발광소자를 구동하기 위한 박막 트랜지스터에 한정하여 도시한 것이다.
- <35> 도 1을 참조하면, 기관(100)상에 버퍼층(105)이 형성되고, 상기 버퍼층(105)상에 반도체층(110)이 형성된다. 이때, 상기 기관(100)은 유리기관, 플라스틱 기관 또는 금속 기관 등을 포함한다. 상기 반도체층(110)은 다결정 실리콘막을 포함한다.
- <36> 상기 반도체층(110)은 소정 도전형의 불순물, 예를 들어 p형 불순물이 도핑된 소오스/드레인 영역(111), (115) 및 소오스/드레인 영역(111), (115)사이의 불순물이 도핑되지 않은 채널영역(117)을 구비한다.
- <37> 상기 반도체층(110)상에 게이트 절연막(120)을 형성한다. 상기 게이트 절연막(120)은 단일막 또는 다층막을 포함한다. 또한, 상기 게이트 절연막(120)은 질화막 또는 산화막과 같은 무기절연막을 포함하거나 또는 폴리이미드, BCB, 파릴렌, PVP 등과 같은 유기 절연막을 포함할 수도 있다.
- <38> 상기 게이트 절연막(120)상에 게이트(125)가 형성된다. 상기 게이트(125) 및 게이트 절연막(120)상에 층간 절연막(130)이 형성된다. 상기 층간 절연막(130)은 단일막 또는 다층막을 포함하거나 또는 무기절연막 또는 유기 절연막을 포함할 수도 있다.
- <39> 상기 층간 절연막(130)상에 상기 반도체층(110)의 소오스/드레인 영역(111), (115)과 콘택홀(131), (135)을 통해 각각 연결되는 소오스/드레인 전극(141), (145)이 형성된다.
- <40> 상기 소오스/드레인 전극(141), (145) 및 층간 절연막(130)상에 보호막(150)이 형성된다. 상기 보호막(150)은 상기 소오스/드레인 전극(141), (145)중 하나, 예를 들어 드레인 전극(145)을 노출시키는 비어홀(155)을 구비한다. 상기 보호막(150)은 단일층 또는 다층막을 포함한다.
- <41> 상기 보호막(150)은 산화막 또는 질화막과 같은 무기 절연막을 포함하거나 또는 벤조사이클로부탄(BCB, benzocyclobutene), 아크릴계(acryl) 유기 화합물, 플루오르폴리아릴에테르(FPAE, fluoropolyarylether), 사이토프(cytop) 및 퍼플루오르사이클로부탄(PFCB, perfluorocyclobutane)등과 같은 유기 절연막을 포함할 수도 있다. 또한, 상기 보호막(150)은 유기절연막과 무기절연막의 적층막을 포함할 수도 있다.
- <42> 상기 보호막(150)상에 상기 비어홀(155)을 통해 상기 박막 트랜지스터의 드레인 전극(145)에 연결되는 하부전극인 애노드전극(160)이 형성된다. 상기 애노드전극(160)은 본 발명의 실시예에 따른 유기전계 발광표시장치가 전 발광구조를 가지므로, 반사전극을 구비한다.
- <43> 따라서, 상기 애노드전극(160)은 도 2a에 도시된 바와같이, AlNd 와 같이 높은 반사율을 갖는 반사막(161)과 ITO 막과 같은 투명도전막(165)을 포함한다.
- <44> 본 발명의 실시예에서는 애노드전극이 반사막(161)과 투명도전막(165)의 2층구조를 갖는 것을 예시하였으나, 이에 반드시 국한되는 것이 아니라 상기 애노드전극(160)은 투명도전막으로 된 단일의 투과전극을 포함하고, 상기

애노드전극중 적어도 유기발광층으로부터 광이 발광되는 발광영역에 대응하는 부분에 대응하는 기판상에 반사막을 형성할 수도 있다.

- <45> 상기 애노드전극(160)과 보호막(150)상에 0.6 μ m 내지 1.2 μ m의 두께를 갖는 화소분리막(170)이 형성된다. 상기 화소분리막(170)은 폴리이미드계 유기막, 아크릴계 유기막 또는 BCB 등과 같은 유기절연막을 포함한다. 상기 화소분리막(170)은 상기 애노드전극(160)의 일부분을 노출시켜 주는 개구부(175)를 구비한다.
- <46> 본 발명의 실시예에서는, 상기 화소분리막(170)은 표면증착시의 두께보다 대략 100 내지 1000Å만큼 감소된 두께를 갖는다.
- <47> 상기 개구부(175)내의 애노드전극(160)상에 유기막층(180)을 형성하고, 기판상에 상부전극으로서 캐소드전극(190)을 형성한다. 상기 캐소드전극(190)은 투과전극을 포함한다. 상기 유기막층(180)은 정공주입층, 정공수송층, 발광층, 전자수송층, 전자주입층 및 정공억제층으로부터 선택되는 적어도 하나이상의 유기막을 포함한다.
- <48> 상기한 바와 같은 구조를 갖는 본 발명의 유기전계 발광표시장치를 제조하는 방법을 도 2a 내지 도 2d를 참조하면 다음과 같다. 본 발명의 실시예에 따른 유기전계 발광표시장치를 제조하는 방법은 화소전극인 애노드전극을 형성하기 전까지의 공정은 통상적인 유기전계 발광표시장치의 제조방법과 동일하므로, 여기서는 생략한다. 그러므로, 도 2a 내지 도 2d는 유기전계 발광표시장치중 유기전계 발광소자의 단면구조로 한정 도시한다.
- <49> 도 2a를 참조하면, 보호막(도 1의 150)을 포함하는 기판(100)상에 AlNd 와 같은 높은 반사율을 갖는 반사물질과 ITO 등과 같은 투명도전물질을 순차 증착한 다음 패터닝하여 반사막(161)과 투명도전막(165)으로 된 애노드전극(160)을 형성한다.
- <50> 도 2b를 참조하면, 애노드전극(160)상에 절연막(171)을 형성한다. 상기 절연막(171)은 아크릴계 유기막, 폴리이미드계 유기막 또는 BCB 등과 같은 유기절연막을 포함한다.
- <51> 도 2c를 참조하면, 상기 절연막(171)을 사진식각공정을 이용하여 패터닝하여 상기 애노드전극(160)의 일부분을 노출시켜 주는 개구부(175)를 형성한다.
- <52> 도 2d를 참조하면, 개구부(175)를 형성한 다음, 화소분리막(170)으로 사용된 유기물의 잔존물과 파티클을 제거하기 위하여 표면처리공정을 수행한다. 이로써, 유기물잔사 및 파티클이 제거된 화소분리막(170)을 형성한다.
- <53> 상기 표면처리공정은 플라즈마를 이용한 표면처리공정을 수행하며, 상기 절연막(171)이 일정두께만큼, 예를 들어 100 내지 1000Å의 두께로 식각되는 조건으로 수행된다. 이때 상기 절연막(171)이 100 내지 1000Å의 두께로 식각되는 표면처리공정 조건은 다음과 같다.
- <54> 사용개스는 O₂, Ar, N₂ 개스중 적어도 하나이상을 사용한다. 즉, O₂ 개스, Ar 개스, N₂ 개스, O₂/Ar 의 혼합개스, O₂/N₂의 혼합개스, Ar/N₂ 의 혼합개스 및 O₂/N₂/Ar 의 혼합개스중 하나를 사용한다. 개스유량은 10sccm - 600sccm, 처리압력은 5mTorr - 700mTorr, 파워는 50W 내지 600W의 RF 파워를 사용한다.
- <55> 따라서, 본 발명의 실시예에 따른 유기전계 발광표시장치에서는, 화소분리막(170)에 개구부(175)를 형성한 다음 유기물잔사 및 파티클을 제거하기 위한 표면처리공정을 수행하게 되면, 최종적으로 형성되는 화소분리막(170)은 증착두께(도 2d 의 점선표시)로부터 100 내지 1000Å의 두께만큼 감소된 두께를 갖게 된다.
- <56> (표 1)은 적색(R)의 표면처리공정조건에 따른 구동전압과 발광효율과의 관계를 나타낸 것이다. (표 1)에서 "공정조건" 은 표면처리공정을 수행하는 조건을 의미하는 것으로서, "조건 A" 는 화소분리막이 100Å 미만의 두께만큼 식각되는 조건으로 표면처리공정을 수행하는 것을 나타내며, "조건 B" 는 화소분리막이 100 내지 1000Å의 두께만큼 식각되는 조건으로 표면처리공정을 수행하는 것을 나타낸다. 이때, "조건 B"는 바람직하게는 800Å의 두께만큼 식각되는 조건으로 표면처리공정을 수행한다.

<57> (표 1)

<58>

공정조건	구동전압(V)	휘도(Cd/m ²)	효율(Cd/A)	색좌표	
				X좌표	Y좌표
조건 A	6.1	800	4.15	0.681	0.317
조건 B	5.5	800	4.90	0.680	0.319

<59> (표 1)로부터 휘도 800 Cd/cm²를 얻기 위하여 화소분리막(170)이 증착두께로부터 100Å의 미만의 두께만큼 식

각된 경우에는 6.1V 의 구동전압이 필요하고, 발광효율이 4.15 Cd/A 이다. 한편, 화소분리막(170)이 증착두께로부터 100 내지 1000Å의 두께만큼 식각되는 경우에는 5.5V 의 구동전압이 필요하고 발광효율이 4.90Cd/A 임을 알 수 있다.

<60> 이로부터 본 발명에서와 같이, 화소분리막(170)을 증착두께로부터 100 내지 1000Å의 두께만큼 식각되는 조건인 "조건 B"로 플라즈마 표면처리공정을 수행하는 경우에, 화소분리막으로 사용된 유기물 잔존물 및 파티클이 제거되어 애노드전극의 표면특성이 개선되고, 이로 인하여 적색(R)의 발광효율이 증대됨을 알 수 있다.

<61> (표 2)은 적색(R)의 표면처리공정조건에 따른 휘도와 발광효율과의 관계를 나타낸 것이다. (표 2)에서 "공정조건" 은 표면처리공정을 수행하는 조건을 의미하는 것으로서, "조건 A" 는 화소분리막이 100Å 미만의 두께만큼 식각되는 조건으로 표면처리공정을 수행하는 것을 나타내며, "조건 B" 는 화소분리막이 100 내지 1000Å의 두께만큼 식각되는 조건으로 표면처리공정을 수행하는 것을 나타낸다. 이때, "조건 B"는 바람직하게는 800Å의 두께만큼 식각되는 조건으로 표면처리공정을 수행한다.

<62> (표 2)

공정조건	구동전압(V)	휘도(Cd/m ²)	효율(Cd/A)	색좌표	
				X좌표	Y좌표
조건 A	5.5	472	4.22	0.681	0.317
조건 B	5.5	765	4.90	0.680	0.319

<64> (표 2)로부터 동일한 5.5V의 구동전압에서, 화소분리막(170)이 증착두께로부터 100Å의 미만의 두께만큼 식각된 경우에는 휘도가 472Cd/m² 이고, 발광효율이 4.22 Cd/A 이다. 한편, 화소분리막(170)이 증착두께로부터 100 내지 1000Å의 두께만큼 식각되는 경우에는 휘도가 765Cd/m² 이고, 발광효율이 4.90 Cd/A 임을 알 수 있다.

<65> 이로부터 본 발명에서와 같이, 화소분리막(170)을 증착두께로부터 100 내지 1000Å의 두께만큼 식각되는 조건인 "조건 B"로 플라즈마 표면처리공정을 수행하는 경우에, 파티클이 제거되어 애노드전극의 표면특성이 개선되고, 이로 인하여 동일전압에서 적색(R)의 휘도 및 발광효율이 증대됨을 알 수 있다.

<66> 도 3a는 적색(R)에 대한 표면처리공정조건에 따른 구동전압과 휘도와의 관계를 도시한 것이다. 도 3a로부터, 화소분리막이 100Å 미만으로 식각되는 조건(조건 A)으로 플라즈마 표면처리공정을 수행하는 경우와 100 내지 1000Å의 두께만큼 식각되는 조건(조건 B)으로 플라즈마 표면처리공정을 수행하는 경우를 비교하여 보면, 동일한 구동전압 인가시 "조건 B"로 표면처리공정을 수행한 경우에 적색(R)의 휘도특성이 우수함을 알 수 있다.

<67> 또한, 도 3b는 적색(R)에 대한 표면처리공정조건에 따른 발광효율과 휘도와의 관계를 도시한 것이다. 도 3b로부터, 화소분리막이 100Å 미만의 두께만큼 식각되는 조건(조건 A)으로 플라즈마 표면처리공정을 수행하는 경우와 100 내지 1000Å의 두께만큼 식각되는 조건(조건 B)으로 플라즈마 표면처리공정을 수행하는 경우를 비교하여 보면, 동일한 휘도에서 "조건 B"로 표면처리공정을 수행한 경우에 적색(R)의 발광효율이 우수함을 알 수 있다.

<68> (표 3)은 녹색(G)에 대한 표면처리공정조건에 따른 구동전압과 발광효율과의 관계를 나타낸 것이다. (표 3)에서 "공정조건" 은 표면처리공정을 수행하는 조건을 의미하는 것으로서, "조건 A" 는 화소분리막이 100Å 미만의 두께만큼 식각되는 조건으로 표면처리공정을 수행하는 것을 나타내며, "조건 B" 는 화소분리막이 100 내지 1000Å의 두께만큼 식각되는 조건으로 표면처리공정을 수행하는 것을 나타낸다. 이때, "조건 B" 는 바람직하게는 800Å의 두께만큼 식각되는 조건으로 표면처리공정을 수행한다.

<69> (표 3)

공정조건	구동전압(V)	휘도(Cd/m ²)	효율(Cd/A)	색좌표	
				X좌표	Y좌표
조건 A	5.4	800	33.13	0.332	0.611
조건 B	5.2	800	35.17	0.333	0.613

<71> (표 3)로부터 휘도 800 Cd/cm²를 얻기 위하여 화소분리막(170)이 증착두께로부터 100Å의 미만의 두께만큼 식각된 경우에는 5.4V 의 구동전압이 필요하고, 발광효율이 33.13 Cd/A 이다. 한편, 화소분리막(170)이 증착두께로부터 100 내지 1000Å의 두께만큼 식각되는 경우에는 5.2V 의 구동전압이 필요하고 녹색(G) 발광효율이

35.17Cd/A 임을 알 수 있다.

<72> 이로부터 본 발명에서와 같이, 화소분리막(170)을 증착두께로부터 100 내지 1000Å의 두께만큼 식각되는 조건인 "조건 B"로 플라즈마 표면처리공정을 수행하는 경우에, 화소분리막으로 사용되는 유기물의 잔존물과 파티클이 제거되어 애노드전극의 표면특성이 개선되고, 이로 인하여 발광효율이 증대됨을 알 수 있다.

<73> (표 4)는 녹색(G)에 대한 표면처리공정조건에 따른 휘도와 발광효율과의 관계를 나타낸 것이다. (표 4)에서 "공정조건" 은 표면처리공정을 수행하는 조건을 의미하는 것으로서, "조건 A" 는 화소분리막이 100Å 미만의 두께만큼 식각되는 조건으로 표면처리공정을 수행하는 것을 나타내며, "조건 B" 는 화소분리막이 100 내지 1000Å의 두께만큼 식각되는 조건으로 표면처리공정을 수행하는 것을 나타낸다. 이때, "조건 B" 는 바람직하게는 800Å의 두께만큼 식각되는 조건으로 표면처리공정을 수행한다.

<74> (표 4)

공정조건	구동전압(V)	휘도(Cd/m ²)	효율(Cd/A)	색좌표	
				X좌표	Y좌표
조건 A	5.5	875.9	33.11	0.332	0.611
조건 B	5.5	1132	35.10	0.333	0.613

<76> (표 4)로부터 동일한 5.5V의 구동전압에서, 화소분리막(170)이 증착두께로부터 100Å의 미만의 두께만큼 식각된 경우에는 휘도가 875.9Cd/m² 이고, 발광효율이 33.11 Cd/A 이다. 한편, 화소분리막(170)이 증착두께로부터 100 내지 1000Å의 두께만큼 식각되는 경우에는 휘도가 1132Cd/m² 이고, 발광효율이 35.10Cd/A 임을 알 수 있다.

<77> 이로부터 본 발명에서와 같이, 화소분리막(170)을 증착두께로부터 100 내지 1000Å의 두께만큼 식각되는 조건인 "조건 B" 로 플라즈마 표면처리공정을 수행하는 경우에, 화소분리막을 구성하는 유기물의 잔존물과 파티클이 제거되어 애노드전극의 표면특성이 개선되고, 이로 인하여 동일전압에서 녹색(G)의 휘도 및 발광효율이 증대됨을 알 수 있다.

<78> 도 4a는 녹색(G)에 대한 표면처리공정조건에 따른 구동전압과 휘도와의 관계를 도시한 것이다. 도 4a로부터, 화소분리막이 100Å 미만의 두께만큼 식각되는 조건(조건 A)으로 플라즈마 표면처리공정을 수행하는 경우와 100 내지 1000Å의 두께만큼 식각되는 조건(조건 B)으로 플라즈마 표면처리공정을 수행하는 경우를 비교하여 보면, 동일한 구동전압 인가시 "조건 B" 로 표면처리공정을 수행한 경우에 녹색(G)의 휘도특성이 우수함을 알 수 있다.

<79> 또한, 도 4b는 녹색(G)에 대한 표면처리공정조건에 따른 구동전압과 휘도와의 관계를 도시한 것이다. 도 4b로부터, 화소분리막이 100Å미만의 두께만큼 식각되는 조건(조건 A)으로 플라즈마 표면처리공정을 수행하는 경우와 100 내지 1000Å미만으로 식각되는 조건(조건 B)으로 플라즈마 표면처리공정을 수행하는 경우를 비교하여 보면, 동일한 휘도에서 "조건 B" 로 표면처리공정을 수행한 경우에 녹색(G)의 발광효율이 우수함을 알 수 있다.

<80> 이때, 상기 (표 1) 내지 (표 4)로부터 표면처리공정에 관계없이 적색(R)과 녹색(G)의 색좌표는 거의 일정함을 알 수 있다.

<81> (표 5)는 표면처리공정조건에 따른 일함수를 나타낸 것이다. (표 5)에서 "공정조건" 은 표면처리공정을 수행하는 조건을 의미하는 것으로서, "조건 A" 는 화소분리막이 100Å 미만의 두께만큼 식각되는 조건으로 표면처리공정을 수행하는 것을 나타내며, "조건 B" 는 화소분리막이 100 내지 1000Å의 두께만큼 식각되는 조건으로 표면처리공정을 수행하는 것을 나타낸다. 이때, 조건 B 는 바람직하게는 200 내지 800Å의 두께만큼 식각되는 조건으로 표면처리공정을 수행한다. 또한, "조건 C"는 화소분리막이 1000Å 보다 큰 두께만큼 식각되는 조건으로 표면처리공정을 수행하는 것을 나타낸다.

<82> (표 5)

공정조건	조건 A	조건 B	조건 C
일함수	5.30eV	5.48eV	5.27eV

<84> (표 5)로부터 화소분리막으로 사용되는 유기물의 잔존물과 파티클을 제거하기 위한 표면처리공정시 화소분리막

이 100Å보다 작게 식각되는 조건(조건 A)과 1000Å보다 크게 식각되는 조건(조건 C)으로 표면처리공정이 진행되는 경우와 100 내지 1000Å의 범위로 식각되는 조건(조건 B)에서의 일함수(work function)를 비교해 보면, 다음과 같다.

<85> 표면처리공정시 화소분리막을 100Å보다 작게 식각하는 경우에 비하여 화소분리막을 100 내지 1000Å의 두께로 식각하는 경우에 일함수가 증가함을 알 수 있다. 또한, 화소분리막을 1000Å보다 큰 두께로 식각하는 경우에는 오히려 일함수가 감소함을 알 수 있다.

<86> (표 6)은 표면처리공정조건에 따른 불량률을 나타낸 것이다. (표 6)에서 "공정조건" 은 표면처리공정을 수행하는 조건을 의미하는 것으로서, "조건 A" 는 화소분리막이 100Å 미만의 두께만큼 식각되는 조건으로 표면처리공정을 수행하는 것을 나타내며, "조건 B" 는 화소분리막이 100 내지 1000Å의 두께만큼 식각되는 조건으로 표면처리공정을 수행하는 것을 나타낸다. 이때, 조건 B 는 바람직하게는 200 내지 800Å의 두께만큼 식각되는 조건으로 표면처리공정을 수행한다. 또한, "조건 C"는 화소분리막이 1000Å 보다 큰 두께만큼 식각되는 조건으로 표면처리공정을 수행하는 것을 나타낸다.

<87> (표 6)

<88>	공정조건	조건 A	조건 B	조건 C
	불량발생수	< 10	< 10	> 50

<89> (표 6)으로부터 파티클을 제거하기 위한 표면처리공정시 화소분리막이 100Å 보다 작게 식각되는 조건(조건 A)과 1000Å보다 크게 식각되는 조건(조건 C)으로 표면처리공정이 진행되는 경우와 100 내지 1000Å의 범위로 식각되는 조건(조건 B)에서의 불량발생수를 비교해 보면, 다음과 같다.

<90> 표면처리공정시 화소분리막을 100Å보다 작게 식각하는 경우와 화소분리막을 100 내지 1000Å의 두께로 식각하는 경우에는 <10 임을 알 수 있다. 그러나, 화소분리막을 1000Å보다 큰 두께로 식각하는 경우에는 불량발생수가 >50 으로 불량발생율이 크게 증가함을 알 수 있다. 이때, 불량발생수에 대한 테스트는 2.2인치 디바이스 원장기판(mother glass, 370x400)을 기준으로 한 것이다.

<91> 상기의 (표 1) 내지 (표 6), 도 3a 및 도 3b 그리고 도 4a 및 도 4b를 참조하면, 파티클을 제거하기 위한 플라즈마 표면처리공정을 수행할 때, 화소분리막이 증착두께로부터 100 내지 1000Å 만큼 식각되는 조건, 바람직하게는 200 내지 800Å 만큼 식각되는 조건으로 표면처리공정을 수행하면, 애노드전극의 표면특성을 개선하여 휘도 및 발광효율을 향상시킬 수 있음을 알 수 있다. 또한, 애노드전극의 일함수를 증가시키고, 불량발생율을 감소시킬 수 있음을 알 수 있다.

<92> 본 발명의 실시예에서는, 유기 EL소자를 구동하기 위한 박막 트랜지스터로서, 상기 반도체층(110)으로 다결정 실리콘막을 포함하는 폴리실리콘 박막 트랜지스터를 예시하였으나, 이에 반드시 국한되는 것이 아니라 반도체층이 비정질 실리콘으로 된 비정질 실리콘 박막 트랜지스터 또는 반도체층이 펜타센(pentacene), 테트라센(tetracene), 안트라센(anthracene), 나프탈렌(naphthalene), 알파-6-티오펜, 페릴렌(perylene) 등과 같은 유기 반도체물질로 된 유기 박막 트랜지스터를 구비할 수도 있다.

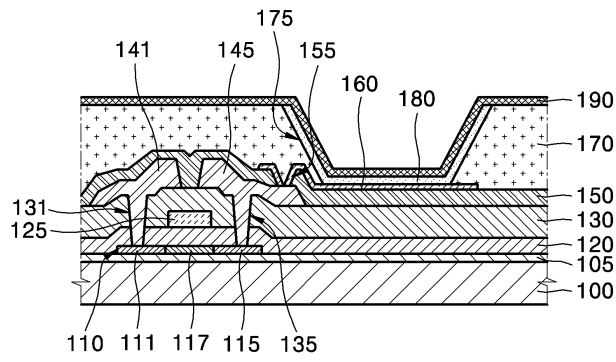
<93> 본 발명의 실시예는 기관상에 박막 트랜지스터가 형성되고, 박막 트랜지스터를 포함한 기관상에 보호막이 형성되고, 보호막상에 비어홀을 통해 박막 트랜지스터에 화소전극이 연결되는 유기전계 발광표시장치에 있어서, 상기 화소전극의 일부분을 노출시키는 개구부를 구비하는 화소분리막을 형성한 다음 화소분리막이 일정두께만큼 식각되는 조건으로 표면처리공정을 수행하는 방법에 대하여 설명하였으나, 이에 반드시 국한되는 것이 아니라 다양한 단면구조를 갖는 유기전계 발광표시장치에 있어서 화소전극의 일부분을 노출시키는 개구부를 구비하는 화소분리막을 형성한 다음 화소분리막이 일정두께만큼 식각되는 조건으로 표면처리공정을 수행하는 방법에는 모두 적용가능하다.

<94> 본 발명의 실시예에서는 화소전극의 일부분을 노출시켜 주는 화소분리막을 형성한 다음 전처리공정을 수행하는 것을 예시하였으나, 이에 반드시 국한되는 것이 아니라 화소전극의 일부분을 노출시켜 주는 개구부가 유기절연막으로 된 평탄화막 또는 유기절연막으로 된 보호막에 형성되는 유기전계 발광표시장치의 제조방법에도 적용가능하다.

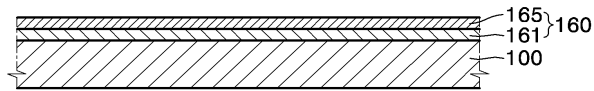
<95> 또한, 본 발명의 실시예는 전면발광구조를 갖는 유기전계 발광표시장치에 있어서, 화소전극의 일부분을 노출시켜 주는 개구부를 구비한 화소분리막을 형성한 다음 유기막을 증착하기 전에 전처리공정을 실시하는 것을 예시

도면

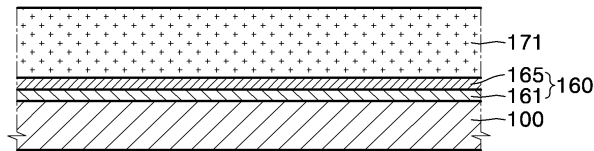
도면1



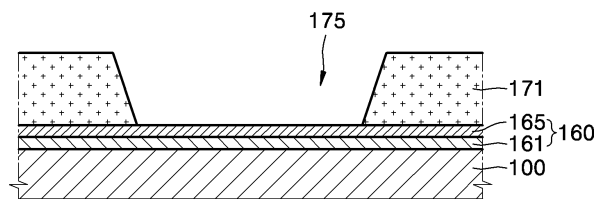
도면2a



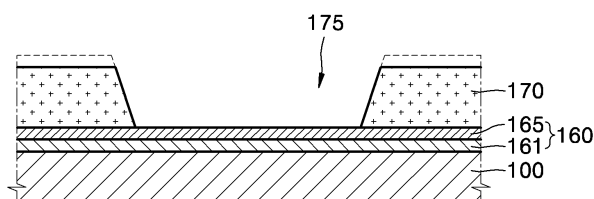
도면2b



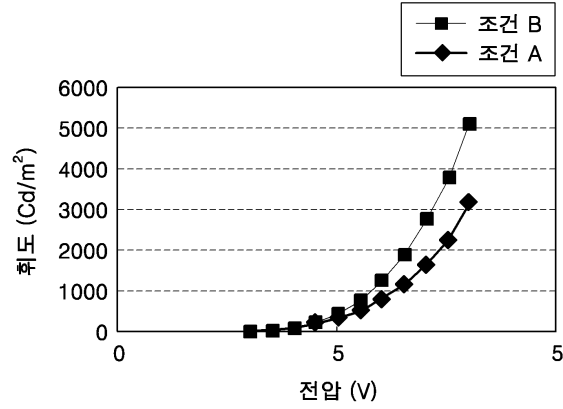
도면2c



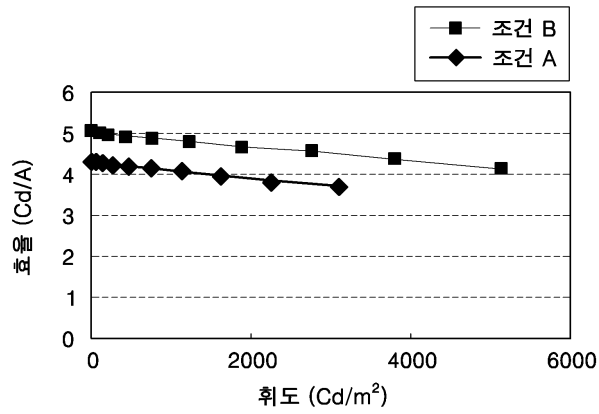
도면2d



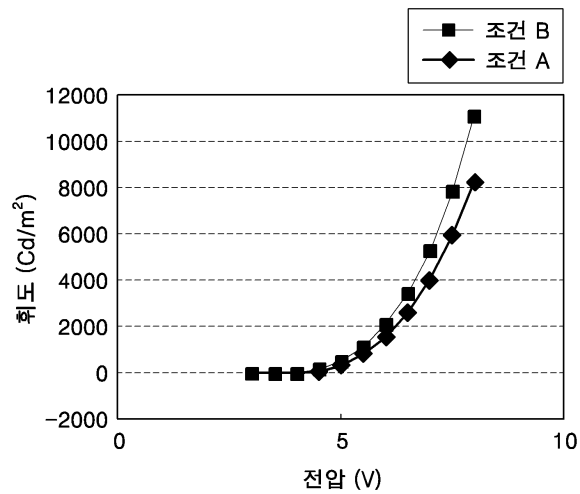
도면3a



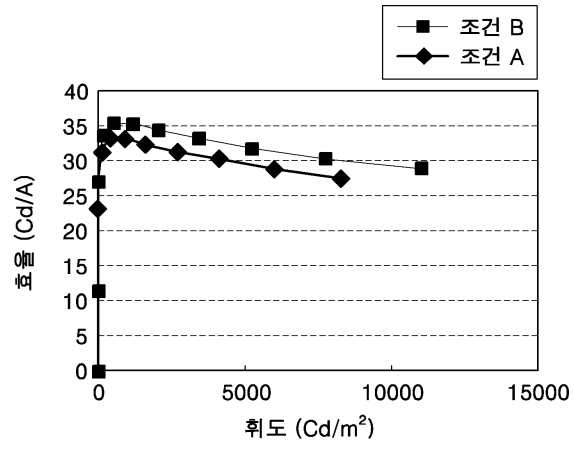
도면3b



도면4a



도면4b



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	KR100903101B1	公开(公告)日	2009-06-16
申请号	KR1020050011407	申请日	2005-02-07
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三圣母工作显示有限公司		
当前申请(专利权)人(译)	三圣母工作显示有限公司		
[标]发明人	KIM JAE JUNG 김재중 PARK JOON YOUNG 박준영 LEE JEONG YEOL 이정열 MIN KYOUNG WOOK 민경욱		
发明人	김재중 박준영 이정열 민경욱		
IPC分类号	H05B33/10		
CPC分类号	H01L27/3244 H01L51/56 H01L51/5206 H01L27/3246 B42D1/08 B42F5/00		
其他公开文献	KR1020060090485A		
外部链接	Espacenet		

摘要(译)

本发明公开了一种有机电致发光显示装置及其制造方法，该有机电致发光显示装置能够通过形成像素分离膜之后进行表面处理工艺然后沉积有机膜来改善用于像素电极的ITO膜的表面特性。形成本发明的平板显示器的电极的方法包括：在基板上形成电极材料；通过图案化电极材料形成电极图案；在基板上形成具有沉积厚度的绝缘膜；蚀刻绝缘层以暴露电极图案的一部分；以及在从沉积厚度蚀刻绝缘膜预定厚度的条件下进行表面处理工艺的步骤，以改善电极图案的表面特性。

