



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년06월19일
(11) 등록번호 10-0839754
(24) 등록일자 2008년06월12일

(51) Int. Cl.

H05B 33/26 (2006.01)

(21) 출원번호 10-2007-0081850

(22) 출원일자 2007년08월14일

심사청구일자 2007년08월14일

(56) 선행기술조사문헌

KR1020060010354 A

(뒷면에 계속)

(73) 특허권자

삼성에스디아이 주식회사

경기 수원시 영통구 신동 575

(72) 발명자

서미숙

경기 용인시 기흥구 공세동 428-5

신혜진

경기 용인시 기흥구 공세동 428-5

(74) 대리인

서경민, 서만규

전체 청구항 수 : 총 19 항

심사관 : 추장희

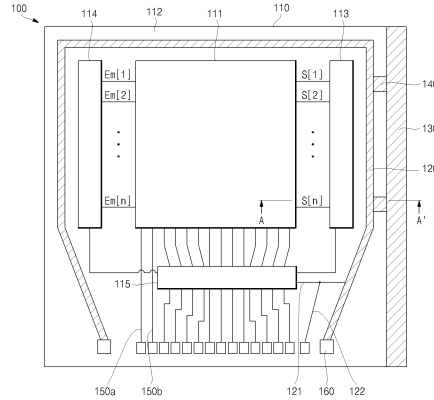
(54) 유기 전계 발광 표시 장치 및 이의 제조 방법

(57) 요약

본 발명은 유기 전계 발광 표시 장치 및 이의 제조 방법에 관한 것으로, 해결하고자 하는 기술적 과제는 정전기 방전으로부터 유기 전계 발광 표시 장치에 포함되는 화소 및 구동부가 정전기 방전에 의하여 파괴되는 것을 방지 하면서, 정전기 방전을 비교적 쉽게 유도하는 데 있다.

이를 위해 본 발명은 중앙에 화소부와, 화소부의 외주연에 비화소부가 형성된 기판과, 비화소부에 형성된 그라운드 링과, 그라운드 링의 외주연에 형성된 원장 배선과, 그라운드 링과 원장 배선을 상호간 전기적으로 연결하는 연결 배선을 포함하는 유기 전계 발광 표시 장치 및 이의 제조 방법을 개시한다.

대표도 - 도1



(56) 선행기술조사문헌
JP2006004907 A
KR1020060085491 A
KR1020030022470 A
KR1020050050485 A
KR1020060055615 A

특허청구의 범위

청구항 1

중앙에 화소부와, 상기 화소부의 외주연에 비화소부가 형성된 기관;

상기 비화소부에 형성된 그라운드 링;

상기 그라운드 링의 외주연에 형성된 원장 배선; 및

상기 그라운드 링과 상기 원장 배선을 상호간 전기적으로 연결하는 연결배선을 포함하여 이루어진 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 2

제 1항에 있어서,

상기 그라운드 링 및 상기 원장 배선 상부에는 보호막이 더 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 3

제 1항에 있어서,

상기 기관의 비화소부에는 버퍼층과 게이트 절연층이 순차적으로 형성되고,

상기 게이트 절연층 상부에 게이트 전극이 형성되고,

상기 게이트 전극 상부에 상기 게이트 전극을 덮도록 층간 절연층이 형성되고,

상기 게이트 전극 및 상기 층간 절연층 상부에 상기 그라운드 링 및 상기 원장 배선이 형성되고,

상기 그라운드 링과 상기 원장 배선이 상호간 상기 연결 배선에 의해 전기적으로 연결되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 4

제 3항에 있어서,

상기 그라운드 링 및 상기 원장 배선은

상부에 보호막이 더 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 5

제 3항에 있어서,

상기 연결 배선은

상기 그라운드 링 및 상기 원장 배선과 동일한 층에 동일한 재료로 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 6

제 3항에 있어서,

상기 원장 배선은

상기 게이트 전극에 도전성 콘택을 형성하는 콘택홀을 통하여 전기적으로 연결되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 7

제 4항에 있어서,

상기 원장 배선은

일측면이 상기 층기 절연막과 상기 보호막의 외측으로 노출된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 8

제 1항에 있어서,

상기 그라운드 링은

상기 화소부의 적어도 세변을 감싸도록 사각 고리 형상으로 형성된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 9

제 1항에 있어서,

상기 원장 배선은

상기 그라운드 링의 외주연 적어도 일측면에 열방향으로 형성된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 10

제 1항에 있어서,

상기 비화소부는

상기 화소부의 화소들을 구동하기 위한 구동 집적 회로부, 및

상기 구동 집적 회로부 및 상기 그라운드 링을 외부 모듈과 전기적으로 연결하기 위한 패드부가 더 포함되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 11

제 10항에 있어서,

상기 그라운드 링에는

상기 구동 집적 회로부의 그라운드 신호를 출력하는 회로부 그라운드 선이 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 12

제 10항에 있어서,

상기 패드부는

상기 기관 내주의 적어도 일측면에 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 13

제 1항에 있어서,

상기 그라운드 링은

상기 그라운드 링의 양 끝단에 연성 회로 기관이 전기적으로 연결되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 14

제 13항에 있어서,

상기 연성 회로 기관은

상기 화소부에 전원을 공급하기 위한 전원 공급부가 형성되고,

상기 전원 공급부의 그라운드 신호를 출력하는 전원부 그라운드 선이 형성되고,

상기 전원부 그라운드 선은 상기 그라운드 링에 전기적으로 연결되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 15

중앙에 화소부와, 상기 화소부의 외주연에 비화소부가 형성될 기관을 준비하는 기관 준비 단계;

상기 기관 상부에 버퍼층이 형성되고, 상기 버퍼층 상부에 게이트 절연막이 형성되는 게이트 절연막 형성 단계;

상기 게이트 절연막 상부에 형성되는 게이트 전극이 형성되는 게이트 전극 형성 단계;

상기 게이트 전극 상부에 상기 게이트 전극을 덮도록 층간 절연막이 형성되는 층간 절연막 형성 단계;

상기 층간 절연막 상부의 상기 비화소부에 그라운드 링 및 원장 배선이 형성되는 그라운드 링 및 원장 배선 형성 단계 및,

상기 그라운드 링 및 원장 배선 형성 단계에서, 상기 그라운드 링과 상기 원장 배선을 상호 간 연결시켜 주는 연결 배선이 더 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 16

제 15항에 있어서,

상기 그라운드 링 및 원장 배선 형성 단계에서

상기 연결 배선은 상기 그라운드 링 및 원장 배선과 동일한 층에 동일한 재질로 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 17

제 15항에 있어서,

상기 그라운드 링 및 원장 배선 형성 단계에서

상기 원장 배선은 상기 게이트 전극에 도전성 콘택을 형성하는 콘택홀을 통하여 연결되는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 18

제 15항에 있어서,

상기 그라운드 링 및 원장 배선 형성 단계는

상기 그라운드 링과 상기 원장 배선의 상부에 보호막이 형성되는 보호막 형성 단계가 더 포함되는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 19

제 15항에 있어서,

상기 비화소부에는 상기 화소부의 화소를 발광하기 위한 적어도 하나의 구동부가 더 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

명세서

발명의 상세한 설명

기술분야

<1> 본 발명은 유기 전계 발광 표시 장치 및 이의 제조 방법에 관한 것으로, 보다 상세하게는 정전기 방전으로부터 유기 전계 발광 표시 장치에 포함되는 화소 및 구동부가 정전기 방전에 의해 파괴되는 것을 방지하면서, 정전기

방전을 비교적 쉽게 유도하기 위한 유기 전계 발광 표시 장치 및 이의 제조 방법에 관한 것이다.

배경 기술

- <2> 종래의 유기 전계 발광 표시 장치(Organic Light Emitting Display)는 캐소드(cathode)에서 공급되는 전자(electron)와 애노드(anode)에서 공급되는 정공(hole)의 재결합에 의하여 빛을 발생하는 유기 전계 발광 소자(Organic Light Emitting Diode : OLED)를 이용한 것으로 평판 표시 장치(Flat Panel Display)의 일종이다. 이러한 유기 전계 발광 표시 장치는 두께가 얇고, 시야각이 넓으며, 응답 속도가 빠른 장점이 있다. 종래의 유기 전계 발광 표시 장치는 매트릭스 형태로 배열되는 화소를 포함하는 화소부와 화소를 구동하기 위한 전원 및 구동부를 포함하는 비화소부를 포함한다. 화소부의 화소는 구동(driving) 또는 스위칭(switcing) 동작에 필요한 박막 트랜지스터와 유기 전계 발광 소자를 포함한다. 화소부와 비화소부는 다수의 라인을 통해 전기적으로 연결된다.
- <3> 상술한 종래의 유기 전계 발광 표시 장치는 크게, 박막 트랜지스터 형성 단계, 유기 전계 발광 소자 형성 단계, 봉지(encapsulation) 단계, 모듈링(moduling) 단계를 통해서 제조된다. 유기 전계 발광 표시 장치는 이러한 제조 단계에서 내부 환경 요인 또는 기타 외부 환경 요인에 의해서 정전기가 발생될 수 있다. 정전기는 유기 전계 발광 표시 장치를 제조하기 위한 증착, 식각 등을 포함하는 거의 모든 제조 공정에서 발생될 수 있다. 또는 유기 전계 발광 표시 장치에 화상이 표시되는 도중에 외부 환경에 의해서도 발생될 수 있다.
- <4> 일반적으로 다수의 유기 전계 발광 표시 장치의 화소들은 하나의 원장 상에 형성된 후 스크라이빙(Scribing) 되어 개개의 유기 전계 발광 표시 장치들로 분리된다. 이 경우, 박막 트랜지스터에 구비되는 도전층 간의 정전기에 의한 절연 파괴로 도전층 간의 쇼트는 구성 요소의 오작동을 유발하여, 고도의 균일성을 요구하는 유기 전계 발광 표시 장치에 치명적인 화면 품질이 저하되는 문제점이 있다.
- <5> 또한, 원장 검사시, 화소들의 불량 유무를 검사하기 위해 원장 배선들이 삽입되면서 외곽부 공간에 여유가 없어진다. 따라서, 원장 배선들 배치로 인한 공간의 한계로 그라운드 링의 폭이 작아져 정전기에 취약해진다. 물론, 이러한 정전기로 인해 발광 소자들이 손상 및 파손될 수 있다.
- <6> 이러한, 종래의 유기 전계 발광 표시 장치는 상술한 제조 단계 및 외부 환경 요인에 의해서 발생하는 정전기 방전(Electro Static Discharge : ESD)으로 인하여 내부 회로가 손상되는 문제점이 있다.

발명의 내용

해결 하고자하는 과제

- <7> 본 발명은 상술한 종래의 문제점을 극복하기 위한 것으로서, 본 발명의 목적은 정전기 방전으로부터 유기 전계 발광 표시 장치에 포함되는 화소 및 구동부가 정전기 방전에 의하여 파손되는 것을 방지하면서, 정전기 방전을 비교적 쉽게 유도하기 위한 유기 전계 발광 표시 장치 및 이의 제조 방법을 제공하는데 있다.

과제 해결수단

- <8> 상기한 목적을 달성하기 위해 본 발명에 의한 유기 전계 발광 표시 장치는 중앙에 화소부와, 상기 화소부의 외주연에 비화소부가 형성된 기판과, 상기 비화소부에 형성된 그라운드 링과, 상기 그라운드 링의 외주연에 형성된 원장 배선과, 상기 그라운드 링과 상기 원장 배선을 상호간 전기적으로 연결하는 연결배선을 포함하여 이루어질 수 있다.
- <9> 상기 그라운드 링 및 상기 원장 배선 상부에는 보호막이 더 형성될 수 있다.
- <10> 상기 기판의 비화소부에는 버퍼층과 게이트 절연층이 순차적으로 형성되고, 상기 게이트 절연층 상부에 게이트 전극이 형성되고, 상기 게이트 전극 상부에 상기 게이트 전극을 덮도록 층간 절연층이 형성되고, 상기 게이트 전극 및 상기 층간 절연층 상부에 상기 그라운드 링 및 상기 원장 배선이 형성되고, 상기 그라운드 링과 상기 원장 배선이 상호간 상기 연결 배선에 의해 전기적으로 연결될 수 있다.
- <11> 상기 그라운드 링 및 상기 원장 배선은 상부에 보호막이 더 형성될 수 있다.
- <12> 상기 연결 배선은 상기 그라운드 링 및 상기 원장 배선과 동일한 층에 동일한 재질로 형성될 수 있다.
- <13> 상기 원장 배선은 상기 게이트 전극에 도전성 컨택을 형성하는 컨택홀을 통하여 전기적으로 연결될 수 있다.

- <14> 상기 원장 배선은 일측면이 상기 층기 절연막과 상기 보호막의 외측으로 노출될 수 있다.
- <15> 상기 그라운드 링은 상기 화소부의 적어도 세변을 감싸도록 사각 고리 형상으로 형성될 수 있다.
- <16> 상기 원장 배선은 상기 그라운드 링의 외주연 적어도 일측면에 열방향으로 형성될 수 있다.
- <17> 상기 비화소부는 상기 화소부의 화소들을 구동하기 위한 구동 집적 회로 구동 집적 회로부 및 상기 그라운드 링을 외부 모듈과 전기적으로 연결하기 위한 패드부가 더 포함될 수 있다.
- <18> 상기 그라운드 링에는 상기 구동 집적 회로부의 그라운드 신호를 출력하는 회로부 그라운드 선이 전기적으로 연결될 수 있다.
- <19> 상기 패드부는 기관 내주의 적어도 일측면에 형성될 수 있다.
- <20> 상기 그라운드 링은 상기 그라운드 링의 양 끝단에 연성 회로 기관이 전기적으로 연결될 수 있다.
- <21> 상기 연성 회로 기관은 상기 화소부에 전원을 공급하기 위한 전원 공급부가 형성되고, 상기 전원 공급부의 그라운드 신호를 출력하는 전원부 그라운드 선이 형성되고, 상기 전원부 그라운드 선은 상기 그라운드 링에 전기적으로 연결될 수 있다.
- <22> 더불어 상기한 목적을 달성하기 위해 본 발명에 의한 유기 전계 발광 표시 장치 및 이의 제조 방법 중앙에 화소부와, 상기 화소부의 외주연에 비화소부가 형성될 기관을 준비하는 기관 준비 단계와, 상기 기관 상부에 버퍼층이 형성되고, 상기 버퍼층 상부에 게이트 절연막이 형성되는 게이트 절연막 형성 단계와, 상기 게이트 절연막 상부에 형성되는 게이트 전극이 형성되는 게이트 전극 형성 단계와, 상기 게이트 전극 상부에 상기 게이트 전극을 덮도록 층간 절연막이 형성되는 층간 절연막 형성 단계와, 상기 층간 절연막 상부의 상기 비화소부에 그라운드 링 및 원장 배선이 형성되는 그라운드 링 및 원장 배선 형성 단계와, 상기 그라운드 링 및 원장 배선 형성 단계에서, 상기 그라운드 링과 상기 원장 배선을 상호 간 연결시켜 주는 연결 배선이 더 형성될 수 있다.
- <23> 상기 그라운드 링 및 원장 배선 형성 단계에서 상기 연결 배선은 상기 그라운드 링 및 원장 배선과 동일한 층에 동일한 재질로 형성될 수 있다.
- <24> 상기 그라운드 링 및 원장 배선 형성 단계에서 상기 원장 배선은 상기 게이트 전극에 도전성 콘택을 형성하는 콘택홀을 통하여 연결될 수 있다.
- <25> 상기 그라운드 링 및 원장 배선 형성 단계는 상기 그라운드 링과 상기 원장 배선의 상부에 보호막이 형성되는 보호막 형성 단계가 더 포함될 수 있다.
- <26> 상기 비화소부에는 상기 화소부의 화소를 발광하기 위한 적어도 하나의 구동부가 더 형성될 수 있다.

효 과

- <27> 본 발명에 따른 유기 전계 발광 표시 장치 및 이의 제조 방법에 따르면 원장 검사시, 연결 배선을 이용하여 그라운드 링과 원장 배선을 전기적으로 연결시켜 줌으로써, 정전기 방전으로부터 유기 전계 발광 표시 장치에 포함되는 화소 및 구동부가 정전기 방전에 의해 파괴되는 것을 방지할 수 있는 효과가 있다.

발명의 실시를 위한 구체적인 내용

- <28> 이하, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있을 정도로 본 발명의 바람직한 실시예를 첨부된 도면을 참조하여 상세하게 설명하면 다음과 같다.
- <29> 여기서, 명세서 전체를 통하여 유사한 구성 및 동작을 갖는 부분에 대해서는 동일한 도면 부호를 붙였다. 또한, 어떤 부분이 다른 부분과 전기적으로 연결되어 있다고 할 때, 이는 직접적으로 연결되어 있는 경우 뿐만 아니라 그 중간에 다른 소자를 사이에 두고 연결되어 있는 경우도 포함한다.
- <30> 도 1은 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치(100)를 나타낸 평면도이다.
- <31> 도 1을 참조하면, 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치(100)는 중앙에 화소부(111)가 형성되고, 상기 화소부(111)의 외주연에 비화소부(112)가 형성된 기관(110)과, 상기 비화소부(112)에 형성된 그라운드 링(120)과, 상기 그라운드 링(120)의 외주연에 형성된 원장 배선(130)과, 상기 그라운드 링(120)과 상기 원장 배선(130)을 상호간 전기적으로 연결하는 연결 배선(140)을 포함한다.

- <32> 상기 기관(110)에 있어서, 대략 사각 형상의 화소부(111)는 기관(110)의 중앙에 유기 전계 발광 표시 소자를 구비한 복수의 화소(미도시)로 이루어진다. 이러한 화소부(111)에는 주사 신호를 공급하기 위한 주사 구동부(113), 발광 제어 신호를 공급하기 위한 발광 제어 구동부(114), 및 화소들을 구동시키기 위한 구동 집적 회로부(115)가 전기적으로 연결될 수 있다. 이때, 주사 구동부(113) 및 발광 제어 구동부(114)는 구동 집적 회로부(115)와 전기적으로 연결되어, 구동 집적 회로부(115)로부터 제어 신호를 공급받아 화소부(111)에 신호를 공급함으로써, 영상을 표시할 수 있다. 또한, 화소부(111)는 외부로부터 전원을 입,출력하기 위한 제 1전원선(150a) 및 제 2전원선(150b)을 포함한다. 이와 같은 화소부(111)는 자신에게 공급되는 주사 신호, 발광 제어 구동 신호, 데이터 제어 신호 및 제 1전원(ELVDD), 제 2전원(ELVSS)을 공급받아 영상을 표시한다.
- <33> 상기 주사 구동부(113)는 다수의 주사선(S[1],S[2],...S[n])을 통하여 상기 화소부(111)에 주사 신호를 순차적으로 공급한다. 따라서, 주사 구동부(113)는 상기 구동 집적 회로부(115)로부터 제어 신호를 공급받기 위해 전기적으로 연결된다. 이러한 주사 구동부(113)는 상기 구동 집적 회로부(115)로부터 공급되는 주사 제어 신호 및 전원 전압을 공급받아 주사 신호를 생성하고, 이를 상기 화소부(111)에 공급한다.
- <34> 상기 발광 제어 구동부(114)는 다수의 발광 제어선(Em[1],Em[2],...Em[n])을 통하여 상기 화소부(111)에 발광 제어 구동 신호를 순차적으로 공급한다. 발광 제어선(Em[1],Em[2],...Em[n])과 연결되어 있는 각각의 화소(미도시)는 발광 제어 구동 신호를 전달받아 생성된 전류가 발광 소자로 흐르도록 하는 시점을 결정할 수 있다. 따라서, 발광 제어 구동부(114)는 상기 구동 집적 회로부(115)로부터 제어 신호를 공급받기 위해 전기적으로 연결된다. 이러한 발광 제어 구동부(114)는 상기 구동 집적 회로부(115)로부터 공급되는 발광 제어 구동 신호 및 전원 전압을 공급받아 발광 제어 신호를 생성하고, 이를 화소부(111)로 공급한다.
- <35> 상기 구동 집적 회로부(115)는 외부 장치로부터 데이터 신호 및 전원 전압을 공급받아 데이터 제어 신호를 생성한다. 이러한, 구동 집적 회로부(115)에서 생성되는 데이터 제어 신호는 화소부(111)로 공급된다. 이때, 구동 집적 회로부(115)는 상기 주사 구동부(113) 및 발광 제어 구동부(114)와 전기적으로 연결되어 제어 신호를 공급한다. 이때, 구동 집적 회로부(115)는 외부 장치와 연결하기 위한 다수의 신호선들이 각각의 패드부(160)에 전기적으로 연결되어 있다. 또한, 그라운드 신호를 출력하기 위한 회로부 그라운드 선(121)이 포함된다. 또한, 상기 회로부 그라운드 선(121)에는 외부 장치로부터 그라운드 신호를 출력하기 위한 전원부 그라운드 선(122)이 포함된다. 이때, 상기 회로부 그라운드 선(121)과 전원부 그라운드 선(122)은 전기적으로 연결되어, 디지털용 그라운드와 아날로그용 그라운드가 공통으로 사용될 수 있다.
- <36> 이러한 구동 집적 회로부(115)에는 데이터 구동부(미도시) 및 제어부(미도시)가 내장되어 있으며, 데이터 구동부(미도시)는 상기 주사선(S[1],S[2],...S[n])에 주사 신호가 공급될 때 해당 수평 라인의 화소에 데이터 신호가 공급되도록 해당 데이터 선에 데이터 전류를 공급한다. 이러한, 데이터 구동부(미도시)는 데이터 제어 신호에 따른 구동 집적 회로부(115)로 구현될 수 있다. 따라서, 본 실시예에 따른 유기 전계 발광 표시 장치(100)는 데이터 구동부(미도시) 내의 복수의 구동칩들에서 출력되는 균일한 데이터 전류를 받아 균일한 화질을 표시한다.
- <37> 상기 그라운드 링(120)은 대략 사각 형상인 상기 화소부(111)의 적어도 세변을 감싸는 사각 고리 형상으로 이루어질 수 있다. 이러한 그라운드 링(120)에는 상기 구동 집적 회로부(115)의 그라운드 신호를 출력하기 위한 회로부 그라운드 선(121)과 외부 장치로부터 전원 그라운드를 출력하기 위한 전원 그라운드 선(122)이 동시에 전기적으로 연결될 수 있다. 즉, 그라운드 링(120)은 회로부 그라운드 선(121)으로부터 디지털용 그라운드 신호를 입력받고, 전원 그라운드 선(122)으로부터 아날로그용 그라운드 신호를 입력받아 공통으로 동시에 사용할 수 있다.
- <38> 여기서, 상기 패드부(160)는 외부로부터 공급되는 전원 신호들을 화소부(111)에 공급하기 위해 외부 장치와 전기적으로 연결시켜 준다. 즉, 패드부(160)를 통해서, 화소부(111)에 전원을 공급받기 위한 제 1전원선(150a)과 제 2전원선(150b)이 외부 장치와 전기적으로 연결된다. 또한, 패드부(160)는 구동 집적 회로부(115)의 다수의 신호 배선 및 그라운드 링(120)의 끝단에 형성되고, 신호 및 전원을 공급하는 외부 장치와의 연결 고리가 된다. 즉, 패드부(160)는 화소를 구동하는 신호선으로도 사용된다.
- <39> 상기 원장 배선(130)은 그라운드 링(120)의 외주연의 적어도 일측변에 열방향으로 형성된다. 이러한, 원장 배선(130)은 원장 검사시 스크라이빙 이후, 절단하여 플로팅(floating)됨으로써, 오히려 정전기(ESD)가 유입되도록 하는 위험이 있다. 또한, 원장 배선(130)은 화소들의 외곽 영역의 공간 여유를 감소시키기 때문에 상기 그라운드 링(120)의 폭이 작아져 정전기에 취약해지도록 한다. 따라서, 원장 배선(130)은 상기 그라운드 링(120)에 전

기적으로 연결될 수 있다.

- <40> 이러한, 유기 전계 발광 표시 장치(100)에 있어서, 상기 그라운드 링(120)과 원장 배선(130)을 상호간 전기적으로 연결하는 연결 배선(140)을 포함한다. 상기 연결 배선(140)은 상기 그라운드 링(120) 및 원장 배선(130)과 동일한 층에서 동일한 재질로 이루어질 수 있다. 따라서, 그라운드 링(120)과 원장 배선(130)을 전기적으로 연결함으로써, 상기 그라운드 링(120)의 폭을 증가시켜, 정전기(ESD)의 신뢰성을 향상시킬 수 있다.
- <41> 즉, 유기 전계 발광 표시 장치(100)는 제품화 이전에 에이징(Aging)과 화질 평가가 이루어진다. 일반적으로 에이징(Aging)은 반도체 제품의 제조 직후에 제품의 신뢰성을 테스트하기 위해서 미리 어느 정도 노화 상태로 만들어 초기의 불량 발생의 부담을 사용자 측에 주지 않기 위한 것이다. 이러한 에이징은 트랜지스터를
- <42> 에이징 하는 트랜지스터 에이징(TR aging)이 있고, 유기 전계 발광 소자(OLED)를 에이징하는 정방향 에이징(Forward Aging)과 역방향 에이징(Reverse Aging)이 있다. 상기 정방향 에이징은 유기 전계 발광 소자(OLED)에 정방향의 전류를 인가하여 노화를 만드는 것이고, 역방향 에이징은 유기 전계 발광 표시 소자(OLED)에 역방향의 전류를 인가하여 수명과 효율을 향상시키는 것이다.
- <43> 한편, 화질 평가를 수행할 경우에는 테스트용 전원들 및 신호들을 공급받아야 한다. 따라서, 이와 같은 평가들을 다수의 화소 단위로 수행하기 위해서는 화소들에 서로 연결되는 테스트용 전원선들 및 신호선들이 적절히 배치되어야 한다. 그러나, 전원선들 및 신호선들이 증가함에 따라 각각의 전원선들 및 신호선들은 넓게 설계되지 못한다. 이로 인하여, 전압 강하(IR drop) 및 신호 지연(RC delay)과 정전기 방출(ESD)와 같은 문제점이 발생하게 되는 것이다.
- <44> 이러한 화질 평가는 원장에 동일한 데이터 전압을 입력하여 유기 전계 발광 표시 패널의 이상 여부를 검사하는 것이다. 이러한 화질 평가시, 화소의 불량 유무를 검사하기 위해 원장 배선(130)이 삽입될 수 있다. 이때, 셀 외곽 영역에 공간의 여유가 없어진다. 또한, 셀 단위로 스크라이빙 된 후에는 플로우팅 되어, 외부의 전원 혹은 그라운드로 차지(charge)를 빼주지 못하기 때문에, 원장 배선(130)을 그라운드 링(120)에 전기적으로 연결시켜 정전기로 인한 유기 전계 발광 표시 패널의 불량을 감소시킬 수 있다. 또한, 원장 배선(130)을 그라운드 링(120)에 연결시킴으로써, 원장 배선(130)은 그라운드 링(120)과 동일한 역할로 이루어짐과 동시에, 그라운드 링(120)의 폭을 넓혀 정전기(ESD)의 신뢰성을 향상시킬 수 있다.
- <45> 도 2는 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치와 연성 회로 기판(FPC)의 결합을 나타낸 평면도이다.
- <46> 도 2를 참조하면, 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치 (100)는 도 1에 도시된 유기 전계 발광 표시 장치(100)의 구성과 동일하므로 설명의 중복을 피하기 위해 생략한다.
- <47> 한편, 상술한 유기 전계 발광 표시 장치(100)의 주사 구동부(113) 및 발광 제어 구동부(114) 및 구동 집적 회로부(115)는 화소부(111)가 형성되는 기판(110)상에 직접 장착될 수 있으며, 화소부(111)가 형성되는 기판(110)에 주사선(S[1], S[2], ... S[n]), 발광 제어선(Em[1], Em[2], ... Em[n]), 데이터 선(Dm[1], Dm[2], ... Dm[n]) 및 트랜지스터와 동일한 층들로 형성되는 구동 회로로 대체할 수 있다.
- <48> 또한, 주사 구동부(113) 및 발광 제어 구동부(114)와 구동 집적 회로부(115)는 COF(chip on flexible board, or chip on film)구조로 형성될 수 있다. 다시 말해서, 주사 구동부(113) 및 발광 제어 구동부(114)와 구동 집적 회로부(115)는 기판에 접착되어 전기적으로 연결되는 연성 회로 기판(flexible printed circuits; FPC)(200) 또는 필름(film)등 칩의 형태로 장착될 수 있다. 여기서, 연성 회로 기판(flexible printed circuits; FPC)(200)이란, 통상적으로 복잡한 회로를 유연한 절연 필름 위에 형성된 회로 기판을 말하며, 연성 재료인 Polyester(PET) 또는 Polyimide(PI)와 같은 내열성 플라스틱 필름을 사용하는 기판으로, 비디오 카메라,
- <49> 카 스테레오, 컴퓨터와 프린터의 헤드 부분 등에서 휠, 접침, 접힘, 말림, 꼬임 등의 유연성 때문에 공간의 유효한 이용과 입체 배선등이 가능하다.
- <50> 이러한, 연성 회로 기판(200)은 상기 화소부(111)에 전원을 공급하기 위한 전원 공급부(210)를 포함한다. 상기 전원 공급부(210)는 전원을 공급하기 위한 제 1전원 공급선(250a) 및 제 2전원 공급선(250b)과 그라운드 신호를 입력하기 위한 전원 공급부 그라운드 선(222)을 포함한다. 이러한, 전원 공급부 그라운드 선(222)은 상기 패드부(160)에 전기적으로 연결되며, 연결된 패드부(160)를 통해서 전원 및 그라운드 신호가 공급된다. 또한, 전원을 공급하기 위한 제 1전원 공급선(250a)은 상기 화소부(111)에 전원을 입력하기 위한 제 1전원선(150a)과 패드부(160)를 통해서 전기적으로 연결된다. 또한, 제 2전원 공급선(250b)은 화소부(111)에 전원을 출력하기 위한

제 2전원선(150b)과 패드부(160)을 통해서 전기적으로 연결된다. 또한, 전원 공급부 그라운드 선(222)과 상기 구동 집적 회로부(115)의 그라운드 신호를 출력하는 회로부 그라운드 선(121)은 전기적으로 접지되어, 동시에 그라운드 링(120)에 전기적으로 접속된다. 즉, 그라운드 링(120)은 전원 공급부 그라운드 선(121)으로부터 디지털용 그라운드 신호를 입력받고, 회로부 그라운드 선(121)으로부터 아날로그용 그라운드 신호를 입력받아 공통으로 동시에 이용할 수 있다.

- <51> 이때, 상기 유기 전계 발광 표시 장치(100)와 연성 회로 기판(200)의 두 합착은 이방성 전도 필름(ACF)을 이용하여 형성된다. 이때, 상기 구동 집적 회로부 (115)와 기판(110) 사이에도 이방성 전도 필름(ACF)을 이용하여 형성할 수 있다. 따라서, 상기 유기 전계 발광 표시 장치(100)와 연성 회로 기판(FPC)(200)의 다수각각의 패드부(160)와 연결되어 합착된다. 이때, 원장 배선(130)으로부터 발생하는 정전기(ESD)는 원장 배선(130), 그라운드 링(120), 연성 회로 기판(FPC)(200)의 순서로 방출되어 정전기 발생을 감소시킨다.
- <52> 도 3은 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치를 나타낸 단면도이다.
- <53> 도 3을 참조하면, 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치(100)는 화소부(111)와 비화소부(112)를 포함하고, 상기 화소부(111)와 상기 비화소부(112)는 동일 기판(110) 상부에 형성된다. 여기서, 비화소부(112)는 적어도 하나의 구동부에 포함되는 주사 구동부(113)와 그라운드 링(120)과 원장 배선(130) 및 상기 그라운드 링(120)과 원장 배선(130)을 연결해주는 연결 배선(130)을 포함한다.
- <54> 상기 화소부(111)와 상기 비화소부(112)는 동일한 기판(110) 상부에 형성되는 버퍼층(110a)과, 상기 버퍼층(110a) 상부에 형성되는 액티브 층(111a, 113a)과, 상기 액티브 층(111a, 113a) 상부에 형성되는 게이트 절연막(110b)과, 상기 게이트 절연막(110b) 상부에 형성되는 게이트 전극(111b, 113b, 130b)과, 게이트 전극(111b, 113b, 130b) 상부에 형성되는 층간 절연막(110c)과, 상기 게이트 전극(111b, 113b, 130b) 및 층간 절연막(110c) 상부에 형성되는 소스/드레인 전극(111c, 113c) 및 그라운드 링(120)과 원장 배선(130)과, 상기 그라운드 링(120) 및 원장 배선(130) 사이를 연결해주는 연결 배선(140)과, 상기 소스/드레인 전극(111c, 113c) 및 상기 그라운드 링(120) 및 원장 배선(130) 상부에 형성되는 보호막(110d)과, 상기 보호막(110d) 상부에 형성되는 평탄화 막(111d, 113d)과, 상기 평탄화 막(111d, 113d) 상부에 형성되는 애노드 전극(111e)과, 상기 애노드 전극(111e) 외주연에 형성되는 화소 정의막(111f, 113f)과, 상기 애노드 전극(111e) 상부에 형성되는 유기 박막(111g)과, 상기 유기 박막(111g) 상부에 형성되는 캐소드 전극(111h)을 포함한다.
- <55> 상기 기판(110)은 화소부(111)와 상기 화소부(111)를 제외한 모든 영역을 포함하여 형성된 비화소부(112)를 포함한다. 이러한 기판(110)은 통상의 유리 기판, 플라스틱 기판, 메탈 기판, 폴리머 기판, 및 등가물 중 선택된 어느 하나로 형성될 수 있으나, 이러한 기판 재질로 본 발명을 한정하는 것은 아니다.
- <56> 상기 버퍼층(110a)은 기판의 상부에 형성될 수 있다. 이러한, 버퍼층(110a)은 액티브층(111a, 113a)이나 이하에 설명될 유기 박막(111g)쪽으로 수분(H₂O), 수소(H₂) 또는 산소(O₂) 등이 기판을 관통하여 침투하지 않도록 하는 역할을 한다. 이를 위해, 버퍼층(110a)은 반도체 공정 중 쉽게 형성될 수 있는 실리콘 산화막(SiO₂), 실리콘 질화막(Si₃N₄), 무기막 및 그 등가물 중 선택된 적어도 어느 하나로 형성될 수 있으나, 이러한 재질로 본 발명을 한정하는 것은 아니다. 또한, 이러한 버퍼층(110a)은 기판(110) 또는 액티브층(111a, 113a)의 구조에 따라 생략될 수 있다.
- <57> 이때, 상기 액티브 층(111a, 113a)은 버퍼층(110a)의 상부에 형성된다. 이러한, 액티브 층(111a, 113a)은 상호 대향되는 양측에 형성된 소스/드레인 영역과, 소스/드레인 영역 사이에 형성된 채널 영역으로 이루어질 수 있다. 이러한 액티브층(111a, 113a)은 비정질 실리콘(amorphous Si), 다결정 실리콘(poly Si), 유기 박막, 마이크로 실리콘(micro Si, 비정질 실리콘과 다결정 실리콘 사이의 그레인 사이스를 갖는 실리콘) 및 그 등가물 중 선택된 적어도 어느 하나로 형성될 수 있으나 본 발명에서 액티브 층(111a, 113a)의 종류를 한정하는 것은 아니다. 또한, 액티브 층(111a, 113a)이 다결정 실리콘으로 형성되는 경우, 액티브 층(111a, 113a)은 저온에서 레이저를 이용하여 결정화하는 방법, 금속 촉매를 이용하여 결정화하는 방법 및 그 등가 방법 중 선택된 어느 하나의 방법일 수 있으나, 본 발명에서 다결정 실리콘의 결정화 방법을 한정하는 것은 아니다.
- <58> 상기 게이트 절연막(110b)은 액티브 층(111a, 113a) 상부에 형성될 수 있다. 물론, 이러한 게이트 절연막(110b)은 액티브 층(111a, 113a)의 외주연인 버퍼층(110a) 위에도 형성될 수 있다. 또한, 게이트 절연막(110a)은 반도체 공정 중 쉽게 얻을 수 있는 실리콘 산화막, 실리콘 질화막, 무기막 또는 그 등가물 중 선택된 적어도 어느 하나로 형성될 수 있으며, 여기서 그 재질을 한정하는 것은 아니다.

- <59> 상기 게이트 전극(111b, 113b, 130b)은 액티브 층(111a, 113a) 중 채널 영역과 대응되는 게이트 절연막(110b) 상부에 형성될 수 있다. 이러한 게이트 전극(111b, 113b, 130b)은 게이트 절연막(110b) 하부의 채널 영역에 전계를 인가함으로써, 채널 영역에 정공 또는 전자의 채널이 형성되도록 하는 FET(Field Effect Transistor) 구조이다. 또한, 게이트 전극(111b, 113b, 130b)은 금속(Mo, MoW, Ti, Cu, Al, AlNd, Cr, Mo 합금, Cu 합금, Al 합금 등)으로 도핑된 다결정 실리콘 및 그 등가물 중 선택된 적어도 어느 하나로 형성될 수 있으나, 여기서 그 재질을 한정하는 것은 아니다.
- <60> 상기 층간 절연막(110c)은 게이트 절연막(110b) 및 게이트 전극(111b, 113b, 130b)의 상부에 형성될 수 있다. 상기 층간 절연막(110c)은 실리콘 산화막, 실리콘 질화막, 폴리머, 플라스틱, 유리 또는 그 등가물 중 선택된 어느 하나로 형성될 수 있으나 여기서 상기 층간 절연막(110c)의 재질을 한정하는 것은 아니다. 상기 층간 절연막(110c) 및 게이트 절연막(110b)의 소정 영역을 식각하여 액티브 층(111a, 113a)의 일부를 노출시키는 콘택홀이 형성된다.
- <61> 여기서, 층간 절연막(110c)의 상부에 소스/드레인 전극(111c, 113c)이 PECVD (Plasma Enhanced Chemical Vapor Deposition), LPCVD(Low Pressure Chemical Vapor Deposition), 스퍼터링 및 그 등가 방법 중 선택된 어느 하나의 방법으로 형성된다. 물론, 상기와 같은 공정 이후에는 포토 레지스트 도포, 노광, 현상, 식각 및 포토 레지스트 박리 등의 공정을 통해 원하는 위치에 소스/드레인 전극(111c, 113c)을 형성한다. 상기 소스/드레인 전극(111c, 113c)과, 액티브 층(111a, 113a)의 소스/드레인 영역 사이에는 상기 층간 절연막(110c)을 관통하는 도전성 콘택 (Conductive contact)을 형성한다. 물론, 상기 도전성 콘택은 미리 형성된 콘택홀을 통하여 형성된다. 이때, 상기 소스/드레인 전극(111c, 113c)이 형성된 층과 동일한 층에 상기 그라운드 링(120)과 원장 배선(130)이 형성된다.
- <62> 상기 그라운드 링(120) 및 원장 배선(130)은 비화소부(112)의 층간 절연막 (110c) 상부에 형성되고, 소스/드레인 전극(111c, 113c)과 동일한 층에 동일한 재질로 형성된다.
- <63> 상기 그라운드 링(120)은 화소부(111)의 외주연으로 비화소부(112)에 형성되며, 상기 층간 절연막(110c) 상부에 형성된다. 이러한 그라운드 링(120)은 도시되지 않은 회로 패턴에 의해 모든 그라운드 신호가 연결될 수 있다. 결국, 모든 그라운드용 신호는 상기 그라운드 링(120)으로 흘러간다. 그러나, 그라운드 링(120)은 화소들의 불량 유무를 검사하기 위한 원장 검사시, 상기 원장 배선(130)들이 삽입되면서 그라운드 링(120)이 배치되는 외곽부의 공간이 좁아져서 그라운드 링(120)의 폭이 작아진다. 이러한 그라운드 링(120)의 폭이 작아짐은 정전기 발생을 유발시킬 수 있다. 따라서, 그라운드 링(120)은 상기 원장 배선(130)을 활용하여 폭을 증가시킴으로써 정전기 발생을 줄일 수 있다.
- <64> 상기 원장 배선(130)은 화소부(111)의 외주연으로 비화소부(112)에 형성되며, 상기 게이트 전극(111b, 113b, 130b)을 적층하고 있는 층간 절연막(110c) 상부에 형성된다. 이때, 상기 게이트 전극(111b, 113b, 130b)과 원장 배선(130) 사이에 상기 층간 절연막(110c)을 관통하는 콘택홀(131)을 통하여 도전성 콘택(Conductive contact)이 형성된다. 또한, 원장 배선(130)은 일측면이 상기 층간 절연막(110c)과 보호막(110d)의 외측으로 노출되어 이루어진다. 이러한 원장 배선(130)은 원장 검사시 즉, 한개의 단위로 스크라이빙을 하기 전에 테스트를 하기 위해 삽입된다. 이때, 원장 배선(130)은 셀 단위로 스크라이빙 된 후에는 플로우팅(floating)되기 때문에 외부 전원 혹은 그라운드로 차지(charge)를 빼주지 못하여 정전기 방출(ESD)에 문제점이 생긴다.
- <65> 이와 같이, 상기 원장 배선(130)은 상기 그라운드 링(120)과 동일한 층에서 동일한 재질로 이루어질 수 있다. 이러한 원장 배선(130)은 그라운드 링(120)과 연결 배선(140)을 이용하여 전기적으로 연결함으로써, 정전기 방출 (ESD)로부터 화소 및 구동부들이 손상되는 것을 방지할 수 있다. 이때, 원장 배선 (130)에는 다수의 배선이 포함될 수도 있지만, 본 발명에서 한정된 것은 아니다. 이때, 원장 배선(130)은 상술한 바와 같이, 스크라이빙 된 후 정전기가 유입되는 문제점이 있기 때문에 그라운드 링(120)에 전기적으로 연결될 수 있다. 따라서, 유기 전계 발광 표시 장치(100)에는 상기 그라운드 링(120)과 원장 배선(130)을 상호간 전기적으로 연결하는 연결 배선(140)이 형성될 수 있다.
- <66> 상기 연결 배선(140)은 그라운드 링(120)과 원장 배선(130) 사이를 연결시키기 위해 형성된다. 즉, 상기 그라운드 링(120)과 원장 배선(130) 및 연결 배선 (140)은 동일한 층에서 동일한 재질로 이루어질 수 있다. 따라서, 그라운드 링 (120)과 원장 배선(130) 사이에 연결 배선(140)을 전기적으로 연결시켜 줌으로써,
- <67> 상기 그라운드 링(120)의 폭을 증가시켜, 정전기 방출(ESD)의 신뢰성을 향상시킬 수 있다.
- <68> 상기 보호막(110d)은 층간 절연막(110c) 및 소스/드레인 전극(111c, 113c)과 그라운드 링(120) 및 원장 배선

(130) 상부에 형성되며, 소스/드레인 전극(111c, 113c) 등을 보호하는 역할을 한다. 이러한 보호막(110c)은 통상의 무기막 및 그 등가물 중 선택된 어느 하나로 형성될 수 있으나, 본 발명에서 상기 보호막(110d)의 재질을 한정하는 것은 아니다.

<69> 상기 평탄화 막(111d, 113d)은 보호막(110d)의 상부에 형성된다. 이러한 평탄화 막(111d, 113d)은 이하에 설명될 유기 박막(111g) 및 그의 캐소드 전극(111h)이 단차로 인해 단락되거나 단선되는 것을 방지해주는 역할을 하는 것으로 BCB (Benzo Cyclo Butene), 아크릴(Acrylic) 및 그 등가물 중 선택된 적어도 어느 하나로 형성될 수 있으나, 여기서 그 재질을 한정하는 것은 아니다. 상기 평탄화 막 (111d, 113d)이 형성된 후에, 상기 보호막(110d) 및 평탄화 막(111d, 113d)에는 상기 소스/드레인 전극(111c, 113c)과 대응되는 영역을 식각하여 비아홀을 형성한다.

<70> 상기 애노드 전극(111e)은 ITO(Indium Tin Oxide), ITO/Ag, ITO/Ag/ITO, ITO/Ag/IZO(Indium Zine Oxide), 은합금(ITO/Ag 합금/ITO) 및 그 등가물 중 선택된 적어도 어느 하나로 형성될 수 있으나, 본 발명에서 상기 애노드 전극(111e)의 재질을 한정하는 것은 아니다. 상기 ITO는 일함수가 균일하여 유기 전계 발광 박막에 대한 정공 주입 장벽이 작은 투명 도전막이고, 상기 Ag는 전면 발광 방식에서 특히 유기 전계 발광 박막으로부터의 빛을 상면으로 반사시키는 막이다. 상기 소스/드레인 전극(111c, 113c)과, 애노드 전극(111e) 사이에는 보호막(110d) 및 평탄화 막 (111d, 113d)을 관통하는 도전성 비아를 형성한다. 이러한 도전성 비아는 상기 애노드 전극(111e)과 상기 소스/드레인 전극(111c, 113c)을 전기적으로 연결하는 역할을 한다. 또한, 상기 애노드 전극(111e)은 개구율을 최대로 하기 위해 트랜지스터 구조에 대응하는 영역 이외의 영역 즉, 발광부에 형성될 수 있다.

<71> 상기 화소 정의막(111f, 113f)은 평탄화 막(111d, 113d)의 상부 및 애노드 전극(111e)의 외주연에 형성될 수 있다. 또한, 화소 정의막(111f, 113f)은 화소(미도시)의 개구율을 높이기 위해서 트랜지스터 구조에 대응하는 영역 즉, 비발광부에 형성된다. 이러한 화소 정의막(111f, 113f)은 각각의 유기 전계 발광 소자 사이의 경계를 명확히 구별되게 해서 화소 사이의 발광 경계 영역이 명확해지도록 한다. 이러한 화소 정의막(111f, 113f)은 폴리이미드(polyimide) 및 그 등가물 중 선택된 적어도 어느 하나로 형성될 수 있으나, 여기서 상기 화소 정의막(111f, 113f)의 재질을 한정하는 것은 아니다.

<72> 상기 유기 박막(111g)은 애노드 전극(111e) 및 화소 정의막(111f, 113f) 상부에 형성될 수 있다. 상기 유기 박막(111g)은 정공 주입층, 정공 수송층, 발광층, 전자 수송층 및 전자 주입층을 포함한다.(미도시) 상기 발광층을 제외한 나머지 유기 박막(111g)은 유기 전계 발광 표시 장치의 기관 전면에 걸쳐서 형성된다. 그리고 발광층은 상기 애노드 전극(111e)이 형성된 상부에 대응하여 발광 영역에 레이저에 의한 열전사법(LITI)으로 고정세 마스크(FMM)를 이용하여 형성된다. 마지막으로, 상기 전자 주입층 상부에 유기 전계 발광 표시 장치의 기관 전면에 걸쳐서 형성되는 캐소드 전극(111h)이 포함된다.

<73> 도 4는 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치의 제조 방법을 나타내는 순서도이다.

<74> 도 4를 참조하면, 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치의 제조 방법은 기관 준비 단계(100S)와, 층간 절연막 형성 단계(200S)와, 그라운드 링 및 원장 배선 형성 단계(300S)와, 평탄화 막 형성 단계(400S)와, 화소 정의막 형성 단계(500S)와, 유기 박막 형성 단계(600S)를 포함한다.

<75> 이하에서 다른 도면을 참조하여 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치의 제조 방법을 보다 상세히 설명하기로 한다.

<76> 도 5a 내지도 5f는 도 4에 도시된 본 발명에 따른 유기 전계 발광 표시 장치의 제조 방법을 나타내는 단면도이다.

<77> 도 5a를 참조하면, 상기 기관 준비 단계(100S)는 기관(110) 중앙에 화소부 (111)가 형성되고, 상기 화소부(111)의 외주연에 비화소부(112)가 형성될 기관(110)을 준비하는 단계이다. 이러한, 상기 화소부(111)와 비화소부(112)가 이루어진 기관(110) 상부에는 버퍼층(110a)이 형성되고, 상기 버퍼층(110a) 상부에 액티브 층(111a, 113a)이 형성되고, 상기 액티브 층(111a, 113a) 상부에 게이트 절연막(110b)이 형성되는 단계가 더 포함된다.

<78> 상기 기관(110)은 화소부(111)와 상기 화소부(111)를 제외한 모든 영역을 포함하여 형성된 비화소부(112)를 포함한다. 이러한 기관(110)은 통상의 유리 기관, 플라스틱 기관, 메탈 기관, 폴리머 기관, 및 등가물 중 선택된 어느 하나로 형성될 수 있으나, 이러한 기관 재질로 본 발명을 한정하는 것은 아니다.

<79> 상기 버퍼층(110a)은 기관의 상부에 형성될 수 있다. 이러한, 버퍼층(110a)은 액티브층(111a, 113a)이나 이하에 설명될 유기 박막(111g)쪽으로 수분(H₂O), 수소 (H₂) 또는 산소(O₂) 등이 기관을 관통하여 침투하지 않도록 하는

역할을 한다. 이를 위해, 버퍼층(110a)은 반도체 공정 중 쉽게 형성될 수 있는 실리콘 산화막 (SiO₂), 실리콘 질화막(Si₃N₄), 무기막 및 그 등가물 중 선택된 적어도 어느 하나로 형성될 수 있으나, 이러한 재질로 본 발명을 한정하는 것은 아니다. 또한, 이러한 버퍼층 (110a)은 기판(110) 또는 액티브층(111a, 113a)의 구조에 따라 생략될 수 있다.

<80> 이때, 상기 액티브 층(111a, 113a)은 버퍼층(110a)의 상부에 형성된다. 이러한, 액티브 층(111a, 113a)은 상호 대향되는 양측에 형성된 소스/드레인 영역과, 소스/드레인 영역 사이에 형성된 채널 영역으로 이루어질 수 있다. 이러한 액티브층(111a, 113a)은 비정질 실리콘(amorphous Si), 다결정 실리콘(poly Si), 유기 박막, 마이크로 실리콘 (micro Si, 비정질 실리콘과 다결정 실리콘 사이의 그레이드 사이즈를 갖는 실리콘) 및 그 등가물 중 선택된 적어도 어느 하나로 형성될 수 있으나 본 발명에서 액티브 층(111a, 113a)의 종류를 한정하는 것은 아니다. 또한, 액티브 층(111a, 113a)이 다결정 실리콘으로 형성되는 경우, 액티브 층(111a, 113a)은 저온에서 레이저를 이용하여 결정화하는 방법, 금속 촉매를 이용하여 결정화하는 방법 및 그 등가 방법 중 선택된 어느 하나의 방법일 수 있으나, 본 발명에서 다결정 실리콘의 결정화 방법을 한정하는 것은 아니다.

<81> 상기 게이트 절연막(110b)은 액티브 층(111a, 113a) 상부에 형성될 수 있다. 물론, 이러한 게이트 절연막(110b)은 액티브 층(111a, 113a)의 외주연인 버퍼층 (110a) 위에도 형성될 수 있다. 또한, 게이트 절연막(110a)은 반도체 공정 중 쉽게 얻을 수 있는 실리콘 산화막, 실리콘 질화막, 무기막 또는 그 등가물 중 선택된 적어도 어느 하나로 형성될 수 있으며, 여기서 그 재질을 한정하는 것은 아니다.

<82> 도 5b를 참조하면, 층간 절연막 형성 단계(200S)는 상기 게이트 절연막 (110b) 상부에 게이트 전극(111b, 113b, 130b)이 형성되고, 상기 게이트 전극 (111b, 113b, 130b) 상부에 층간 절연막(110c)이 형성되는 단계이다.

<83> 상기 게이트 전극(111b, 113b, 130b)은 액티브 층(111a, 113a) 중 채널 영역과 대응되는 게이트 절연막(110b) 상부에 형성된다. 이러한 게이트 전극(111b, 113b, 130b)은 게이트 절연막(110b) 하부의 채널 영역에 전계를 인가함으로써, 채널 영역에 정공 또는 전자의 채널이 형성되도록 하는 FET(Field Effect Transistor) 구조이다. 또한, 게이트 전극(111b, 113b, 130b)은 금속(Mo, MoW, Ti, Cu, Al, AlNd, Cr, Mo 합금, Cu 합금, Al 합금 등)으로 도핑된 다결정 실리콘 및 그 등가물 중 선택된 적어도 어느 하나로 형성될 수 있으나, 여기서 그 재질을 한정하는 것은 아니다.

<84> 상기 층간 절연막(110c)은 게이트 절연막(110b) 및 게이트 전극(111b, 113b, 130b)의 상부에 형성된다. 상기 층간 절연막(110c)은 실리콘 산화막, 실리콘 질화막, 폴리머, 플라스틱, 유리 또는 그 등가물 중 선택된 어느 하나로 형성될 수 있으나 여기서 상기 층간 절연막(110c)의 재질을 한정하는 것은 아니다. 상기 층간 절연막 (110c) 및 게이트 절연막(110b)의 소정 영역을 식각하여 액티브 층(111a, 113a)의 일부를 노출시키는 콘택홀이 형성된다.

<85> 도 5c를 참조하면, 그라운드 링 및 원장 배선 형성 단계(300S)는 상기 층간 절연막(110c) 상부에 소스/드레인 전극(111c, 113c)이 형성되고, 상기 소스/드레인 전극(111c, 113c)이 형성되는 동일한 층에 상기 그라운드 링 (120) 및 원장 배선(120)이 형성되는 단계이다.

<86> 상기 소스/드레인 전극(111c, 113c)은 층간 절연막(110c) 상부에 PECVD (Plasma Enhanced Chemical Vapor Deposition), LPCVD(Low Pressure Chemical Vapor Deposition), 스퍼터링 및 그 등가 방법 중 선택된 어느 하나의 방법으로 형성된다. 물론, 상기와 같은 공정 이후에는 포토 레지스트 도포, 노광, 현상, 식각 및 포토 레지스트 박리 등의 공정을 통해 원하는 위치에 소스/드레인 전극(111c, 113c)을 형성한다. 상기 소스/드레인 전극(111c, 113c)과, 액티브 층(111a, 113a)의 소스/드레인 영역 사이에는 상기 층간 절연막(110c)을 관통하는 도전성 콘택 (Conductive contact)을 형성한다. 물론, 상기 도전성 콘택은 미리 형성된 콘택홀을 통하여 형성된다.

<87> 한편, 화소부(111)의 외주연으로 PECVD (Plasma Enhanced Chemical Vapor Deposition), LPCVD(Low Pressure Chemical Vapor Deposition), 스퍼터링 및 그 등가 방법 중 선택된 어느 하나의 방법으로 형성된다. 물론, 상기 와 같은 공정 이후에는 포토 레지스트 도포, 노광, 현상, 식각 및 포토 레지스트 박리 등의 공정을 통해 원하는 위치에 소스/드레인 전극(111c, 113c)을 형성한다. 상기 소스/드레인 전극(111c, 113c)과, 액티브 층(111a, 113a)의 소스/드레인 영역 사이에는 상기 층간 절연막(110c)을 관통하는 도전성 콘택(Conductive contact)을 형성한다. 물론, 상기 도전성 콘택은 미리 형성된 콘택홀을 통하여 형성된다.

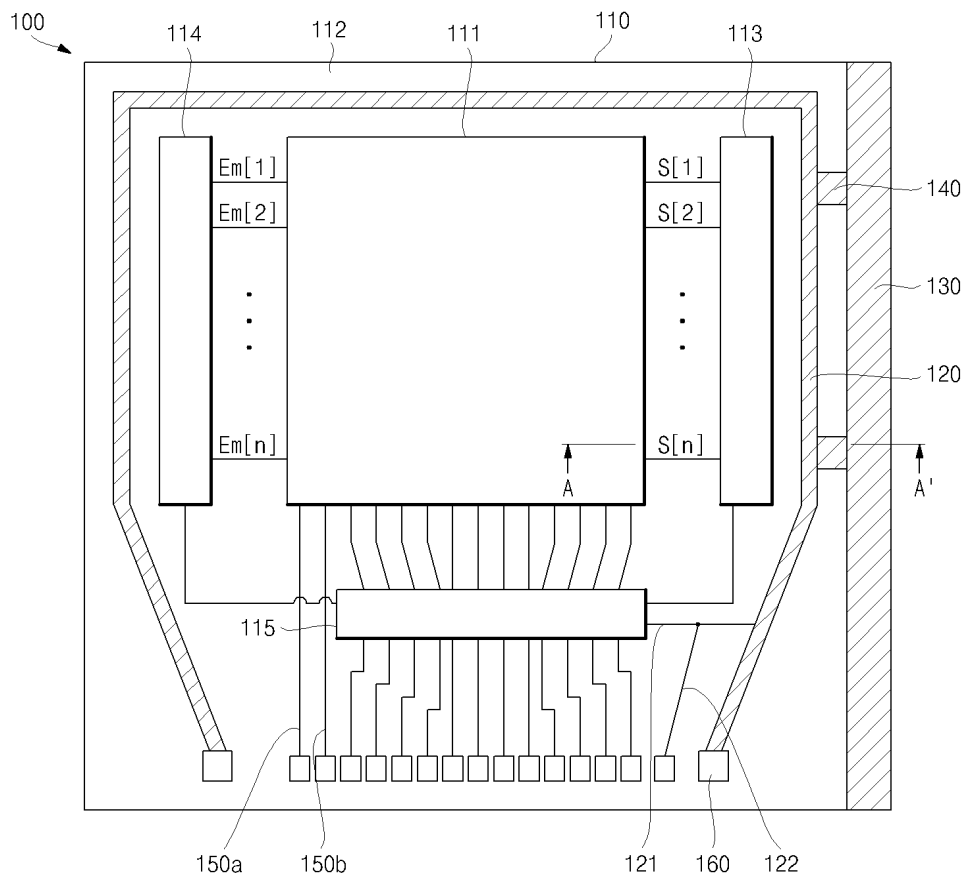
<88> 한편, 화소부(111)의 외주연으로 소스/드레인 전극(111c, 113c)이 형성된 층과 동일한 층에 상기 그라운드 링

(120) 및 원장 배선(130)이 형성된다.

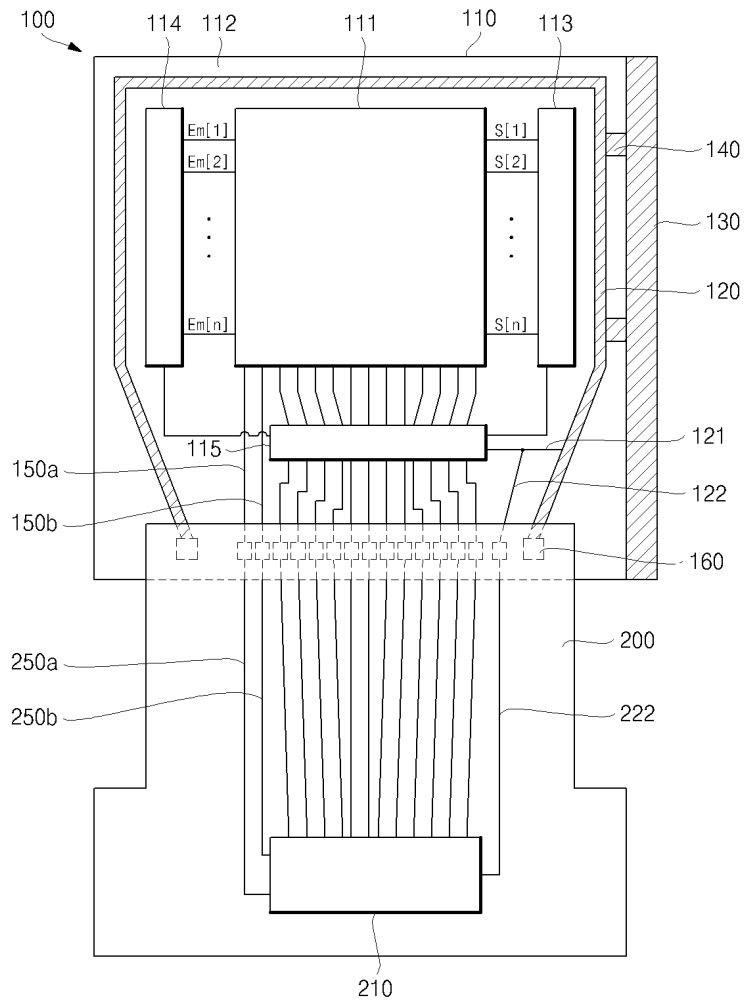
- <89> 상기 그라운드 링(120)은 화소부(111)의 외주연으로 비화소부(112)에 형성되며, 상기 층간 절연막(110c) 상부에 형성된다. 이러한 그라운드 링(120)은 도시되지 않은 회로 패턴에 의해 모든 그라운드 신호가 연결될 수 있다. 결국, 모든 그라운드용 신호는 상기 그라운드 링(120)으로 흘러간다. 그러나, 그라운드 링(120)은 화소들의 불량 유무를 검사하기 위한 원장 검사시, 상기 원장 배선(130)들이 삽입되면서 그라운드 링(120)이 배치되는 외곽부의 공간이 좁아져서 그라운드 링(120)의 폭이 작아진다. 이러한 그라운드 링(120)의 폭이 작아짐은 정전기 발생을 유발시킬 수 있다. 따라서, 그라운드 링(120)은 상기 원장 배선(130)을 활용하여 폭을 증가시킴으로써 정전기 발생을 줄일 수 있다.
- <90> 상기 원장 배선(130)은 그라운드 링(120)과 연결 배선(140)을 이용하여 전기적으로 연결된다. 이러한 원장 배선(130)은 비화소부(112)에 형성되며, 소스/드레인 전극(111c, 113c) 및 그라운드 링(120)과 동일한 층에 동일한 재질로 형성된다. 이때, 원장 배선(130)은 게이트 전극(130b)로부터 층간 절연막(110b)을 관통하는 도전성 컨택을 형성하기 위한 컨택홀(131)에 의해 전기적으로 연결된다. 이러한 원장 배선(130)은 그라운드 링(120)과 이러한 원장 배선(130)은 스크라이빙 이후 정전기(ESD)에 취약하므로 절단하여 플로우팅(floating)됨으로써, 오히려 정전기(ESD)가 유입되도록 하는 위험이 있기 때문에 그라운드 링(120)에 전기적으로 연결할 수 있다.
- <91> 이와 같이, 유기 전계 발광 표시 장치(100)는 상기 그라운드 링(120)과 원장 배선(130)을 상호간 전기적으로 연결하는 연결 배선(140)을 더 포함한다. 여기서, 연결 배선(140)은 상기 그라운드 링(120) 및 원장 배선(130)과 동일한 층에서 동일한 재질로 이루어질 수 있다. 따라서, 그라운드 링(120)과 원장 배선(130)을 전기적으로 연결함으로써, 상기 그라운드 링(120)의 폭을 증가시켜, 정전기(ESD)의 신뢰성을 향상시킬 수 있다.
- <92> 도 5d를 참조하면, 평탄화 막 형성 단계(400S)는 상기 소스/드레인 전극(111c, 113c)과 그라운드 링(120) 및 원장 배선(130) 상부에 상기 보호막(110d)이 형성되고, 상기 보호막(110d) 상부에 상기 평탄화 막(111d, 113d)이 순차적으로 형성되는 단계이다.
- <93> 상기 보호막(110d)은 층간 절연막(110c) 및 소스/드레인 전극(111c, 113c)과 그라운드 링(120) 및 원장 배선(130) 상부에 형성되며, 소스/드레인 전극(111c, 113c) 등을 보호하는 역할을 한다. 이러한 보호막(110c)은 통상의 무기막 및 그 등가물 중 선택된 어느 하나로 형성될 수 있으나, 본 발명에서 상기 보호막(110d)의 재질을 한정하는 것은 아니다.
- <94> 상기 평탄화 막(111d, 113d)은 보호막(110d)의 상부에 형성된다. 이러한 평탄화 막(111d, 113d)은 이하에 설명될 유기 박막(111g) 및 그의 캐소드 전극(111h)이 단차로 인해 단락되거나 단선되는 것을 방지해주는 역할을 하는 것으로 BCB (Benzo Cyclo Butene), 아크릴(Acrylic) 및 그 등가물 중 선택된 적어도 어느 하나로 형성될 수 있으나, 여기서 그 재질을 한정하는 것은 아니다. 상기 평탄화 막(111d, 113d)이 형성된 후에, 상기 보호막(110d) 및 평탄화 막(111d, 113d)에는 상기 소스/드레인 전극(111c, 113c)과 대응되는 영역을 식각하여 비아홀을 형성한다.
- <95> 도 5e를 참조하면, 화소 정의막 형성 단계(500S)는 상기 평탄화 막(111d, 113d) 상부에 애노드 전극(111e)이 형성되고, 상기 애노드 전극(111e) 외주연에 상기 화소 정의막(111f, 113f)이 형성되는 단계이다.
- <96> 상기 애노드 전극(111e)은 ITO(Indium Tin Oxide), ITO/Ag, ITO/Ag/ITO, ITO/Ag/IZO(Indium Zine Oxide), 은 합금(ITO/Ag 합금/ITO) 및 그 등가물 중 선택된 적어도 어느 하나로 형성될 수 있으나, 본 발명에서 상기 애노드 전극(111e)의 재질을 한정하는 것은 아니다. 상기 ITO는 일함수가 균일하여 유기 전계 발광 박막에 대한 정공 주입 장벽이 작은 투명 도전막이고, 상기 Ag는 전면 발광 방식에서 특히 유기 전계 발광 박막으로부터의 빛을 상면으로 반사시키는 막이다. 상기 소스/드레인 전극(111c, 113c)과, 애노드 전극(111e) 사이에는 보호막(110d) 및 평탄화 막(111d, 113d)을 관통하는 도전성 비아를 형성한다. 이러한 도전성 비아는 상기 애노드 전극(111e)과 상기 소스/드레인 전극(111c, 113c)을 전기적으로 연결하는 역할을 한다. 또한, 상기 애노드 전극(111e)은 개구율을 최대로 하기 위해 트랜지스터 구조에 대응하는 영역 이외의 영역 즉, 발광부에 형성될 수 있다.
- <97> 상기 화소 정의막(111f, 113f)은 평탄화 막(111d, 113d)의 상부 및 애노드 전극(111e)의 외주연에 형성될 수 있다. 또한, 화소 정의막(111f, 113f)은 화소(미도시)의 개구율을 높이기 위해서 트랜지스터 구조에 대응하는 영역 즉, 비발광부에 형성된다. 이러한 화소 정의막(111f, 113f)은 각각의 유기 전계 발광 소자 사이의 경계를 명확히 구별되게 해서 화소 사이의 발광 경계 영역이 명확해지도록 한다. 이러한 화소 정의막(111f, 113f)은 폴리이미드(polyimide) 및 그 등가물 중 선택된 적어도 어느 하나로 형성될 수 있으나, 여기서 상기 화소 정의막(111f, 113f)의 재질을 한정하는 것은 아니다.

도면

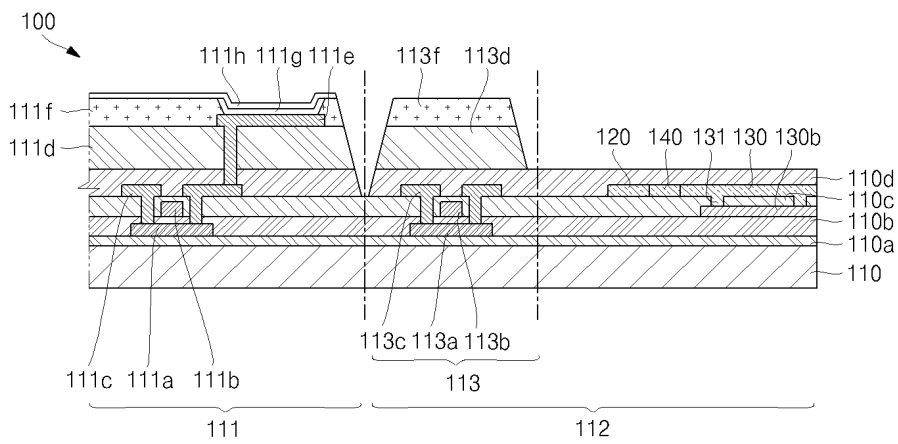
도면1



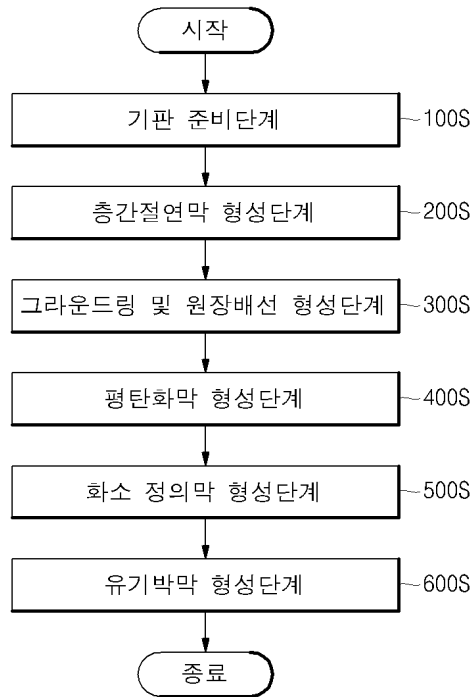
도면2



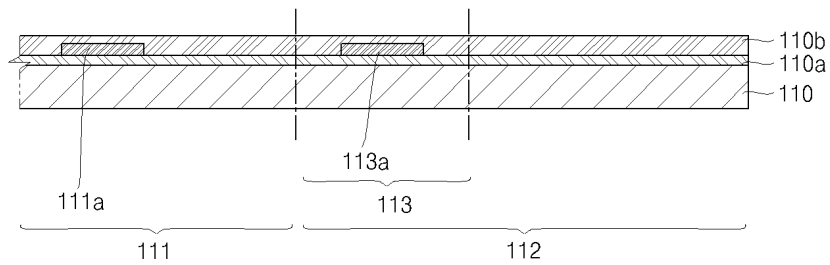
도면3



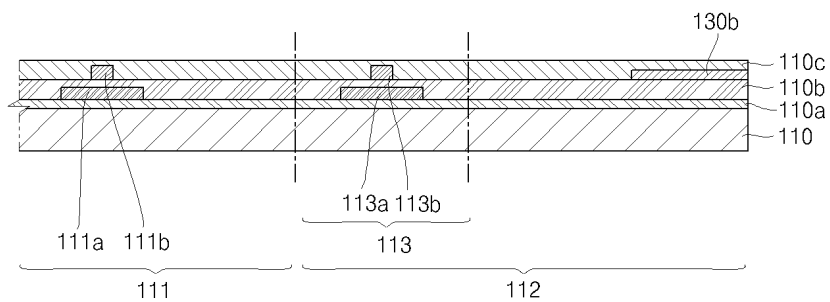
도면4



도면5a



도면5b



도면5f

