



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2007년11월22일
(11) 등록번호 10-0779003
(24) 등록일자 2007년11월16일

(51) Int. Cl.

H05B 33/04 (2006.01)

(21) 출원번호 10-2006-0135386

(22) 출원일자 2006년12월27일

심사청구일자 2006년12월27일

(56) 선행기술조사문헌

KR1020050082422 A

KR1020040039607 A

KR1020040015360 A

(73) 특허권자

삼성에스디아이 주식회사

경기 수원시 영통구 신동 575

(72) 발명자

김태웅

경기 용인시 기흥구 공세동 428-5

이재섭

경기 용인시 기흥구 공세동 428-5

(뒷면에 계속)

(74) 대리인

서경민, 서만규

전체 청구항 수 : 총 14 항

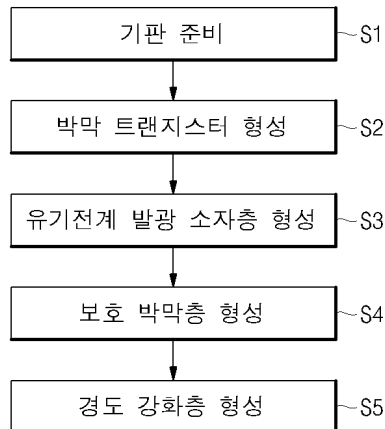
심사관 : 김창균

(54) 유기 전계 발광 표시 장치 및 그 제조 방법

(57) 요약

본 발명은 유기 전계 발광 표시 장치 및 그 제조 방법에 관한 것으로서, 특히 기판, 버퍼층, 반도체층, 게이트 절연막, 게이트 전극, 층간 절연막, 소스/드레인 전극, 절연막, 유기 전계 발광 소자층, 보호 박막층 및 경도 강화층을 포함하며, 보호 박막층 상면에 퍼하이드로 폴리실라잔을 증착하는 단계, 퍼하이드로 폴리실라잔에 포함되는 유기물을 증발시키는 단계를 통하여 경도 강화층이 형성되어 내스크래치 특성이 향상되는 유기 전계 발광 표시 장치 및 그 제조 방법을 제공한다.

대표도 - 도4



(72) 발명자

정재경

경기 용인시 기흥구 공세동 428-5

모연곤

경기 용인시 기흥구 공세동 428-5

특허청구의 범위

청구항 1

기관;

상기 기관 상면에 형성되는 버퍼층;

상기 버퍼층 상면에 형성되는 반도체층;

상기 반도체층 상면에 형성되는 게이트 절연막;

상기 게이트 절연막 상면에 형성되는 게이트 전극;

상기 게이트 전극 상면에 형성되는 층간 절연막;

상기 층간 절연막 상면에 형성되며 상기 반도체층과 전기적으로 연결되는 도전성 콘택을 포함하는 소스/드레인 전극;

상기 소스/드레인 전극 상면에 형성되는 절연막;

상기 절연막 상면에 형성되며 상기 소스/드레인 전극과 전기적으로 연결되는 도전성 비아를 포함하는 유기 전계 발광 소자층; 및,

상기 유기 전계 발광 소자층 상면에 형성되는 보호 박막층;을 포함하는 유기 전계 발광 표시 장치에 있어서,

상기 보호 박막층 상면에 경도 강화층이 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 2

제 1 항에 있어서,

상기 경도 강화층은 실리카(SiO_2)막인 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 3

제 2 항에 있어서,

상기 실리카막은 퍼하이드로 폴리실라잔(perhydro-polysilazane)으로부터 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 4

제 1 항에 있어서,

상기 경도 강화층은,

상기 보호 박막층의 측면을 덮도록 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 5

제 4 항에 있어서,

상기 경도 강화층은,

상기 보호 박막층이 형성되지 않은 상기 기관의 상면을 덮도록 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 6

제 1 항에 있어서,

상기 보호 박막층은,

적어도 하나의 유기막 보호층 및 적어도 하나의 무기막 보호층을 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 7

제 6 항에 있어서,
상기 보호 박막층은,
상기 유기막 보호층 및 상기 무기막 보호층이 교대로 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 8

제 7 항에 있어서,
상기 경도 강화층의 하면과 접하는 상기 보호 박막층의 최상층은 상기 무기막 보호층으로 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 9

제 8 항에 있어서,
상기 보호 박막층의 최상층의 하부층은 상기 유기막 보호층으로 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 10

제 9 항에 있어서,
상기 유기막 보호층은 0.5 μm 내지 5 μm 범위의 두께로 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 11

기판을 준비하는 단계;
상기 기판 위에 박막 트랜지스터를 형성하는 단계;
상기 박막 트랜지스터와 전기적으로 연결되는 유기 전계 발광 소자층을 형성하는 단계;
상기 유기 전계 발광 소자층을 보호하기 위한 보호 박막층을 형성하는 단계; 및,
상기 보호 박막층에 경도 강화층을 형성하는 단계;를 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 12

제11항에 있어서,
상기 경도 강화층을 형성하는 단계는,
상기 보호 박막층 상면에 퍼하이드로 폴리실라잔을 증착하는 퍼하이드로 폴리실라잔 증착 단계; 및,
상기 퍼하이드로 폴리실라잔에 포함되는 유기물을 증발시키는 유기물 증발 단계;를 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 13

제12항에 있어서,
상기 퍼하이드로 폴리실라잔 증착 단계에서,
상기 퍼하이드로 폴리실라잔은 스프레이법, 스핀 코팅법 및 디핑법 중에 선택되는 어느 하나의 방법으로 증착되는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 14

제 13 항에 있어서,

상기 유기물 증발 단계에서,

상기 퍼하이드로 폴리실라잔은,

대기 영역, 불활성 기체 영역 및, 수증기 영역 중에서 선택되는 어느 하나의 영역에서 반응하여 실리카(SiO_2)로 전화되는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <16> 본 발명은 유기 전계 발광 표시 장치 및 그 제조 방법에 관한 것으로서, 보다 상세하게는 보호 박막층의 상면에 경도 강화층을 형성하여 내스크래치 특성이 향상되는 유기 전계 발광 표시 장치 및 그 제조 방법에 관한 것이다.
- <17> 일반적으로 유기 전계 발광 표시 장치(Organic Light Emitting Display)는 캐소드(cathode)에서 공급되는 전자(electron)와 애노드(anode)에서 공급되는 정공(hole)의 재결합에 의하여 빛을 발생하는 유기 전계 발광 소자(Organic Light Emitting Device:OLED)를 이용한 것으로 평판 표시 장치(Flat Panel Display)의 일종이다.
- <18> 도 1은 일반적인 유기 전계 발광 소자의 구조를 개략적으로 나타내는 도면이다.
- <19> 종래의 유기 전계 발광 소자는, 도 1을 참조하면, 애노드 전극(ITO), 유기 박막 및 캐소드 전극(metal)을 기본 구조로 한다. 상기 유기 박막은 전자와 정공이 만나 여기자(exciton)를 형성하여 발광하는 발광층(emitting layer, EML), 전자의 이동 속도를 적절히 조절하는 전자 수송층(electron transport layer, ETL), 정공의 이동 속도를 적절히 조절하는 정공 수송층(hole transport layer, HTL)으로 형성된다. 이때, 상기 전자 수송층에는 전자의 주입 효율을 향상시키는 전자 주입층(electron injecting layer, EIL)이 형성되고, 상기 정공 수송층에는 정공의 주입 효율을 향상시키는 정공 주입층(hole injecting layer, HIL)이 더 형성될 수 있다.
- <20> 상기 유기 전계 발광 표시 장치는 두께가 얇고, 시야각이 넓으며, 응답속도가 빠른 장점이 있다. 또한 사용되는 온도 범위가 넓기 때문에 저온에서도 제조가 가능하며, 제조 공정이 단순하여 저가격화가 가능하다는 장점이 있다. 최근, 유기 박막 재료 기술 및 공정 기술이 급속도로 성장하여 기존의 평판 표시 장치를 대체할 기술로 각광받고 있다.
- <21> 상기 유기 전계 발광 표시 장치는 기판 위에 박막 트랜지스터가 형성되는 단계, 유기 전계 발광 소자층이 형성되는 단계를 통하여 형성된다. 이때, 유기 전계 발광 소자층이 형성되는 단계는 세정단계, 전처리 단계, 유기 박막층 증착 단계 및 캐소드 증착 단계를 포함한다.
- <22> 한편, 유기 전계 발광 소자층의 캐소드는 활성이 높고 화학적으로 불안정한 특성이 있어서 외부의 수분이나 산소 등과 쉽게 반응하여 산화되거나 부식되기 쉽다. 또한, 유기 박막층은 수분이나 산소가 침투될 경우, 결정화에 따른 구조 변화로 인하여 발광 특성이 저하될 우려가 있다.
- <23> 종래에는 상술한 문제점을 해결하기 위하여 유기층과 무기층을 교대로 증착하여 보호 박막층을 형성하는 방법이 이용되고 있다.(미국 특허 제6,268,695호 및 미국 특허 제6,570,352호)
- <24> 그러나 상술한 종래 기술을 이용한 유기 전계 발광 표시 장치는 보호 박막층의 총 두께가 수 μm 정도로 얇아서 보호 박막층 표면에 스크래치가 쉽게 발생되는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

- <25> 본 발명은 상술한 종래 유기 전계 발광 표시 장치 및 그 제조 방법의 문제점을 해소하기 위한 것으로, 특히 보호 박막층 상면에 경도 강화층을 형성하여 내스크래치성이 향상되는 유기 전계 발광 표시 장치 및 그 제조 방법을 제공하는데 그 목적이 있다.

발명의 구성 및 작용

- <26> 상기 목적을 달성하기 위한 본 발명의 유기 전계 발광 표시 장치는 기판, 상기 기판 상면에 형성되는 버퍼층, 상기 버퍼층 상면에 형성되는 반도체층, 상기 반도체층 상면에 형성되는 게이트 절연막, 상기 게이트 절연막 상면에 형성되는 게이트 전극, 상기 게이트 전극 상면에 형성되는 층간 절연막, 상기 층간 절연막 상면에 형성되며 상기 반도체층과 전기적으로 연결되는 도전성 콘택을 포함하는 소스/드레인 전극, 상기 소스/드레인 전극 상면에 형성되는 절연막, 상기 절연막 상면에 형성되며 상기 소스/드레인 전극과 전기적으로 연결되는 도전성 비아를 포함하는 유기 전계 발광 소자층 및, 상기 유기 전계 발광 소자층 상면에 형성되는 보호 박막층;을 포함하는 유기 전계 발광 표시 장치에 있어서, 상기 보호 박막층 상면에 경도 강화층이 형성되는 것을 특징으로 한다.
- <27> 이때, 본 발명에 있어서 상기 경도 강화층은 실리카(SiO₂)막인 것을 특징으로 할 수 있다. 여기서, 상기 실리카막은 퍼하이드로 폴리실라잔(perhydro-polysilazane)으로부터 형성되는 것을 특징으로 할 수 있다.
- <28> 또한, 본 발명에 있어서, 상기 경도 강화층은 상기 보호 박막층의 측면을 덮도록 형성될 수 있다. 이때, 상기 경도 강화층은 상기 보호 박막층이 형성되지 않은 상기 기판의 상면을 덮도록 형성될 수 있다.
- <29> 또한, 본 발명에 있어서, 상기 보호 박막층은 적어도 하나의 유기막 보호층 및 적어도 하나의 무기막 보호층을 포함할 수 있다. 이때, 상기 보호 박막층은 상기 유기막 보호층 및 상기 무기막 보호층이 교대로 형성될 수 있다.
- <30> 또한, 본 발명에서 상기 경도 강화층의 하면과 접하는 상기 보호 박막층의 최상층은 상기 무기막 보호층으로 형성될 수 있다. 이때, 상기 보호 박막층의 최상층의 하부층은 상기 유기막 보호층으로 형성될 수 있다. 이때, 상기 유기막 보호층은 0.5 μ m 내지 5 μ m 범위의 두께로 형성될 수 있다.
- <31> 또한, 상기 목적을 달성하기 위한 본 발명에 따른 유기 전계 발광 표시 장치의 제조 방법은 기판을 준비하는 단계, 상기 기판 위에 박막 트랜지스터를 형성하는 단계, 상기 박막 트랜지스터와 전기적으로 연결되는 유기 전계 발광 소자층을 형성하는 단계, 상기 유기 전계 발광 소자층을 보호하기 위한 보호 박막층을 형성하는 단계 및, 상기 보호 박막층에 경도 강화층을 형성하는 단계;를 포함하는 것을 특징으로 할 수 있다.
- <32> 또한, 본 발명에서 상기 경도 강화층을 형성하는 단계는 상기 보호 박막층 상면에 퍼하이드로 폴리실라잔을 증착하는 퍼하이드로 폴리실라잔 증착 단계 및, 상기 퍼하이드로 폴리실라잔에 포함되는 유기물을 증발시키는 유기물 증발 단계를 포함하는 것을 특징으로 할 수 있다. 이때, 상기 퍼하이드로 폴리실라잔 증착 단계에서 상기 퍼하이드로 폴리실라잔은 스프레이법, 스핀 코팅법 및 디핑법 중에 선택되는 어느 하나의 방법으로 증착될 수 있다. 또한, 상기 유기물 증발 단계에서 상기 퍼하이드로 폴리실라잔은 대기 영역, 불활성 기체 영역 및, 수증기 영역 중에서 선택되는 어느 하나의 영역에서 반응하여 실리카(SiO₂)로 전화되는 것을 특징으로 할 수 있다.
- <33> 이하에서 첨부된 도면과 실시예를 참조하여 본 발명에 따른 유기 전계 발광 표시 장치에 대해 상세히 설명하기로 한다. 도면에서 본 발명을 명확하게 설명하기 위하여 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 유사한 도면 부호를 사용하여 설명하기로 한다.
- <34> 도 2는 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치를 나타내는 단면도이다.
- <35> 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치(1)는 기판(10), 기판(10)의 상면에 형성되는 소자층(20), 소자층(20) 상면에 형성되는 무기막 보호층(30)과 유기막 보호층(40) 및 경도 강화층(50)을 포함한다.
- <36> 상기 기판(10)은 상면과 하면 사이가 판상으로 형성된다. 기판(10)은 통상의 글래스, 플라스틱, 스테인레스 스틸, 나노복합재료 및 그 등가물 중에 선택되는 어느 하나의 로 형성될 수 있으나, 이러한 재질로 본 발명을 한정하는 것은 아니다. 이러한 기판(10)의 상면에는 유기 전계 발광 표시 장치(1)의 화상을 구현하기 위해 필요한 소자들(예를 들어, 박막 트랜지스터, 유기 전계 발광 소자)이 형성되어 있는 소자층(20)이 형성된다.
- <37> 상기 소자층(20)은 상술한 바와 같이, 유기 전계 발광 표시 장치(1)의 화상을 구현하기 위해 필요한 소자들(도 3 참조)이 형성될 수 있다. 소자층(20)의 상세한 구조는 이하에서 첨부되는 도면(도 3 내지 도 5)을 통해 상세하게 설명하기로 한다. 이러한 소자층(20)은 외부의 요인(예를 들어, 산소, 수분 등)으로 인해 산화되거나 부식될 경우, 유기 전계 발광 표시 장치(1)의 품질에 적지 않은 영향을 끼치게 된다. 따라서 유기 전계 발광 표시 장치(1)는 소자층(20)의 상면에 무기막 보호층(30) 및 유기막 보호층(40)을 교대로 형성하여 소자층(20)의 산화 및 부식을 방지한다.
- <38> 상기 무기막 보호층(30) 및 유기막 보호층(40)은 소자층(20) 상면에 형성된다. 이때, 무기막 보호층(30) 및 유기막 보호층(40)은 소자층(20)의 교대로 형성되어 다층의 구조로 형성될 수 있다.

- <39> 상기 무기막 보호층(30)은 소자층(20), 유기막 보호층(40) 및 다른 무기막 보호층(30) 중에 선택되는 적어도 어느 하나의 층에 증착될 수 있다. 이때, 무기막 보호층(30)은 실리콘산화물, 실리콘 질화물, 실리콘 산화질화물, 실리콘 탄화물, 알루미늄 질화물, 알루미늄 산화질화물, 주석 산화물, 티타늄 산화물 및 티타늄 질화물 또는 이에 증가하는 재질 중에 선택되는 적어도 어느 하나의 재질로 형성될 수 있으나, 본 발명에서 사용되는 무기막 보호층(30)의 재질을 한정하는 것은 아니다.
- <40> 상기 유기막 보호층(40)은 소자층(20) 또는 무기막 보호층(30) 중에 선택되는 어느 하나의 층에 증착될 수 있다. 또한, 유기막 보호층(40)은 동일한 재질로 형성되는 다른 유기막 보호층(40)에 형성될 수도 있다. 상기 유기막 보호층(40)은 폴리아크릴레이트(polyacrylate), 패릴린(parylene), 폴리에틸렌 나프탈레이트(PEN :polyethylene naphthalate), 폴리이미드(PI:Polyimide), 폴리카보네이트(PC :Polycarbonate), 폴리에테르술폰(PES :polyethersulfone), 폴리에틸렌 테레프탈레이트(PET:polyethylene terephthalate) 등의 고분자 유기물이거나 이들의 유도체에서 선택되는 적어도 어느 하나의 재질로 형성될 수 있으나, 본 발명에서 유기막 보호층(40)의 재질을 한정하는 것은 아니다.
- <41> 상기 무기막 보호층(30) 및 유기막 보호층(40) 중에서 최상층(경도 강화층(50)과 접하는 층)은 수분 또는 산소 등의 불순물에 대하여 보다 저항력이 우수한 무기막 보호층(30)으로 형성될 수 있다. 무기막 보호층(30)이 최상층에 위치하게 될 경우, 이하에서 설명되는 무기 재질로 형성되는 경도 강화층(50)과 쉽게 친화될 수 있기 때문에 무기막 보호층(30)과 경도 강화층(50)이 쉽게 분리되지 않는다는 장점이 있다. 또한, 상기 무기막 보호층(30) 및 유기막 보호층(40) 중에서 최하층(소자층(20)과 접하는 층)은 보호 박막층(210)과 유기 전계 발광 소자층(190)이 접하는 최하층 또한, 유기막 보호층(40)에 비하여 수분 또는 산소 등의 불순물에 대하여 비교적 저항력이 우수한 무기막 보호층(30)으로 형성될 수 있다. 그러나, 본 발명에서 최상부 및 최하부에 형성되는 층을 무기막 보호층(30)으로 한정하는 것은 아니며, 필요에 따라서는 유기막 보호층(40)이 형성될 수도 있다.
- <42> 상기 경도 강화층(50)은 무기막 보호층(30)의 상면에 형성된다. 또한, 경도 강화층(50)은 무기막 보호층(30) 및 유기막 보호층(40)의 측면을 덮도록 형성될 수 있다. 또한, 경도 강화층(50)은 무기막 보호층(30) 및 유기막 보호층(40)이 형성되지 않은 기판(10)의 상면에 형성될 수도 있다. 이에 따라, 경도 강화층(220)은 무기막 보호층(30) 및 유기막 보호층(40)이 형성되는 영역에 비하여 비교적 넓게 형성되어, 소자층(20) 상면에 무기막 보호층(30) 및 유기막 보호층(40)이 다층으로 형성되더라도 경도 강화층(50)이 무기막 보호층(30) 및 유기막 보호층(40)과 기판(10)을 감싸기 때문에 쉽게 박리되는 않는다는 장점이 있다. 또한, 경도 강화층(50)은 무기막 보호층(30) 및 유기막 보호층(40)이 형성되지 않은 영역의 수분 및 산소를 차폐하는 것이 가능하다는 장점이 있다.
- <43> 이러한 경도 강화층(50)의 재질 및 형성 방법에 관해서는 이하의 도면(도 3 내지 도 5e)을 통해서 보다 상세하게 설명하기로 한다.
- <44> 도 3은 도 2의 유기 전계 발광 표시 장치(1)를 보다 상세하게 나타내는 단면도이다.
- <45> 본 발명의 따른 유기 전계 발광 표시 장치(1)는, 도 3을 참조하면, 기판(110)과, 기판(110)상에 형성된 버퍼층(120)과, 버퍼층(120)상에 형성된 반도체층(130)과, 반도체층(130)상에 형성된 게이트 절연막(140)과, 게이트 절연막(140)상에 형성된 게이트 전극(150)과, 게이트 전극(150) 상에 형성된 층간 절연막(160)과, 층간 절연막(160)상에 형성된 소스/드레인 전극(170)과, 소스/드레인 전극(170)상에 형성된 절연막(180)과, 절연막(180)상에 형성된 유기 전계 발광 소자층(190)과, 유기 전계 발광 소자층(190) 외주연의 절연막(180)상에 형성되는 화소 정의막(200)과, 유기 전계 발광 소자층(190)에 형성되는 보호 박막층(210) 및, 보호 박막층(210)에 형성되는 경도 강화층(220)을 포함한다.
- <46> 상기 기판(110)은 상면과 하면을 갖는 판상으로 형성되며, 상면과 하면 사이의 두께는 0.05 내지 1mm 정도의 두께로 형성된다. 기판(110)의 두께가 0.05mm보다 얇은 경우에는 공정 중 세정, 식각 및 열처리 공정 등에 의해 손상되기 쉽고 또한 외력에 약한 단점이 있다. 반대로, 기판(110)의 두께가 1mm보다 두꺼운 경우에는 최근의 슬림화 추세에 있는 각종 표시 장치에 적용하기가 어려운 단점이 있다. 기판(110)은 통상의 글래스, 플라스틱, 스테인레스 스틸, 나노복합재료 및 그 등가물 중에 선택되는 어느 하나의 재료로 형성될 수 있으나, 이러한 재질로 본 발명을 한정하는 것은 아니다. 이러한 기판(110)은 반도체층(130) 및 유기 전계 발광 소자층(190)을 포함하는 표시 영역과 각종 구동부가 형성되는 비표시 영역으로 구분될 수 있다. 그러나 본 발명에서는 유기 전계 발광 소자층(190)이 포함되는 표시 영역을 중심으로 설명하기로 한다.
- <47> 상기 버퍼층(120)은 기판(110)의 상면에 형성된다. 이러한 버퍼층(120)은 이하에서 서술할 반도체층(130)이나

유기 전계 발광 소자층(190)에 습기(H₂O), 수소(H₂) 또는 산소(O₂) 등이 기판(110)을 관통하여 침투하지 않도록 하는 역할을 한다. 이를 위해, 버퍼층(120)은 반도체 공정 중 쉽게 형성할 수 있는 실리콘 산화막(SiO₂), 실리콘 질화막(Si₃N₄), 무기막 및 그 등가물 중 선택되는 적어도 어느 하나로 형성할 수 있으나, 이러한 재질로 본 발명을 한정하는 것은 아니다. 물론, 이러한 버퍼층(120)은 필요에 따라 생략될 수도 있다.

<48> 상기 반도체층(130)은 버퍼층(120)의 상면에 형성된다. 반도체층(130)은 상호 대향되는 양측에 형성된 소스 영역(131) 및 드레인 영역(132)과, 소스 영역(131) 및 드레인 영역(132) 사이에 형성되는 채널 영역(133)을 포함한다. 반도체층(130)은 이하에서 서술하는 게이트 전극(150)의 전계 작용에 의해 소스 영역(131)과 드레인 영역(132) 사이의 스위칭이 이루어진다. 반도체층(130)은 비정질 실리콘, 마이크로 실리콘(비정질 실리콘과 다결정 실리콘 사이의 그레인 사이즈(grain size)를 갖는 실리콘), 유기물 및 그 등가물 중 선택되는 어느 하나일 수 있으며, 본 발명에서 반도체층(130)의 재질을 한정하는 것은 아니다.

<49> 상기 게이트 절연막(140)은 반도체층(130)의 상면에 형성된다. 물론, 이러한 게이트 절연막(140)은 반도체층(130)의 외주연인 버퍼층(120) 위에도 형성될 수 있다. 게이트 절연막(140)은 반도체층(130)과 이하에서 설명할 게이트 전극(150)의 전기적 절연성을 얻기 위해 형성된다. 이러한 게이트 절연막(140)은 반도체 공정 중 쉽게 얻을 수 있는 실리콘 산화막, 실리콘 질화막, 무기막 또는 그 등가물 중 선택되는 적어도 어느 하나로 형성될 수 있으며, 본 발명에서 사용되는 게이트 절연막(140)의 재질을 한정하는 것은 아니다.

<50> 상기 게이트 전극(150)은 게이트 절연막(140)의 상면에 형성된다. 보다 상세하게, 게이트 전극(150)은 반도체층(130)에 포함되는 채널 영역(133)과 대응되는 게이트 절연막(140) 상면에 형성될 수 있다. 주지된 바와 같이 이러한 게이트 전극(150)은 게이트 절연막(140) 하부의 채널 영역(133)에 전계를 인가함으로써, 채널 영역(133)에 정공 또는 전자의 채널이 형성되도록 한다. 게이트 전극(150)은 통상의 금속(Mo, MoW, Ti, Cu, Al, AlNd, Cr, Mo 합금, Cu 합금, Al 합금 등), 도핑된 다결정 실리콘 및 그 등가물 중 선택되는 적어도 어느 하나로 형성될 수 있으나, 본 발명에서 게이트 전극(150)의 재질을 한정하는 것은 아니다.

<51> 상기 층간 절연막(160)은 게이트 전극(150)의 상면에 형성된다. 물론, 층간 절연막(160)은 게이트 전극(150)의 외주연에 형성되는 게이트 절연막(140) 위에도 형성될 수 있다. 층간 절연막(160)은 폴리머 계열, 플라스틱 계열, 유리 계열 또는 이에 등가하는 계열 중 선택되는 어느 하나로 형성될 수 있으나, 본 발명에서 층간 절연막(160)의 재질을 한정하는 것은 아니다.

<52> 상기 소스/드레인 전극(170)은 층간 절연막(160)의 상면에 형성될 수 있다. 이때, 소스/드레인 전극(170)과 반도체층(130) 사이에는 층간 절연막(160)을 관통하는 도전성 콘택(173)(electrically conductive contact)이 형성된다. 소스/드레인 전극(170)은 도전성 콘택(173)에 의해 반도체층(130)에 포함되는 소스 및 드레인 영역(131, 132)과 상호 전기적으로 연결된다. 소스/드레인 전극(170)은 상술한 게이트 전극(150)과 같은 금속 재질로 형성될 수 있으며, 본 발명에서 소스/드레인 전극(170)의 재질을 한정하는 것은 아니다.

<53> 상기 절연막(180)은 소스/드레인 전극(170) 및 층간 절연막(160)의 상면에 형성된다. 이때, 절연막(180)은 다시 전극 보호막(181)과 전극 보호막(181)의 상면에 형성된 평탄화막(182)을 포함하여 이루어질 수 있다. 전극 보호막(181)은 소스/드레인 전극(170) 및 층간 절연막(160)을 덮도록 형성되어, 소스/드레인 전극(170) 및 게이트 전극(150)을 보호하는 역할을 한다. 이러한 전극 보호막(181)은 통상의 무기막 및 그 등가물 중 선택된 어느 하나로 형성될 수 있으나, 본 발명에서 사용되는 전극 보호막(181)의 재질을 한정하는 것은 아니다. 더불어, 평탄화막(182)은 전극 보호막(181)을 덮도록 형성된다. 이러한 평탄화막(182)은 유기 전계 발광 소자층(190)의 전체 표면을 평탄하게 해주는 것으로서 벤조 사이클로 부텐(BCB: Benzo Cyclo Butene), 아크릴 및 그 등가물 중 선택되는 적어도 어느 하나로 형성될 수 있으나, 본 발명에서 사용되는 평탄화막(182)의 재질을 한정하는 것은 아니다.

<54> 상기 유기 전계 발광 소자층(190)은 절연막(180) 즉, 평탄화막(182)의 상면에 형성된다. 유기 전계 발광 소자층(190)은 애노드(191), 애노드(191)의 상면에 형성되는 유기 전계 발광 박막(192) 및 유기 전계 발광 박막(192)의 상면에 형성되는 캐소드(193)를 포함한다.

<55> 상기 애노드(191)는 ITO(Indium Tin Oxide), ITO(Indium Tin Oxide)/Ag, ITO(Indium Tin Oxide)/Ag/ITO(IZO: Indium Zinc Oxide) 또는 그 등가물 중 선택된 적어도 어느 하나로 형성될 수 있으나, 본 발명에서 사용되는 애노드(191)의 재질을 한정하는 것은 아니다. 이때, ITO는 일함수가 균일하여 유기 전계 발광 박막(192)에 대한 정공 주입 장벽이 작은 투명 도전막에 해당되고, Ag는 전면 발광 방식에서 유기 전계 발광 박막(192)으로부터의 빛을 상면으로 반사할 수 있는 막이다. 애노드(191)는 절연막(180)을 관통하여 형성되는 도전

성 비아(198)(electrically conductive via)에 의해 상호 전기적으로 연결될 수 있다.

- <56> 상기 유기 전계 발광 박막(192)은 전자와 정공이 만나 여기자(exciton)를 형성하여 발광하는 발광층, 전자의 이동 속도를 적절히 조절하는 전자 수송층, 정공의 이동 속도를 적절히 조절하는 정공 수송층을 포함한다. 전자 수송층에는 전자의 주입 효율을 향상시키는 전자 주입층이 더 형성되고, 정공 수송층에는 정공의 주입 효율을 향상시키는 정공 주입층이 더 형성될 수 있다.
- <57> 상기 캐소드(193)는 알루미늄(Al), 마그네슘(MgAg) 합금, 마그네슘칼슘(MgCa) 합금 및 그 등가물 중에 선택되는 적어도 어느 하나일 수 있으나, 본 발명에서 사용되는 캐소드(193)의 재질을 한정하는 것은 아니다. 다만, 본 발명에서 전면 발광식을 택할 경우 알루미늄은 두께를 매우 얇게 해야 하는데, 그럴 경우 저항이 높아져 전자 주입 장벽이 커지는 단점이 있다. 마그네슘은 합금은 상기 알루미늄에 비해 전자 주입 장벽이 작고, 마그네슘칼슘 합금은 마그네슘은 합금에 비해 전자 주입 장벽이 더 낮다. 그러나, 이러한 마그네슘은 합금 및 마그네슘칼슘 합금은 주변 환경에 민감하고 산화되어 절연층을 형성할 수 있으므로 외부와의 차단을 완벽하게 해주어야 한다.
- <58> 상기 화소 정의막(200)은 유기 전계 발광 소자층(190)의 외주연으로서 절연막(180)의 상면에 형성될 수 있다. 이러한 화소 정의막(200)은 적색 유기 전계 발광 소자, 녹색 유기 전계 발광 소자, 청색 유기 전계 발광 소자 사이의 경계를 명확하게 하여 화소 사이의 발광 경계 영역이 명확해지도록 한다. 또한, 이러한 화소 정의막(200)은 폴리이미드 및 그 등가물 중 선택된 적어도 어느 하나로 형성될 수 있으나, 본 발명에서 사용되는 화소 정의막(200)의 재질을 한정하는 것은 아니다.
- <59> 상기 보호 박막층(210)은 유기 전계 발광 소자층(190) 상면에 형성된다. 물론, 보호 박막층(210)은 화소 정의막(200) 상면에 형성될 수도 있다. 이러한 보호 박막층(210)은 유기 전계 발광 소자층(190)이 수분이나 산소 등의 외부 요인으로 인해 손상(산화 또는 부식)되거나 발광 특성이 저하되는 것을 방지하기 위해 형성된다. 보호 박막층(210)은 적어도 하나의 무기막 보호층(210a) 및 유기막 보호층(210b)을 포함하는 다층의 구조로 형성될 수 있다. 예를 들어, 보호 박막층(210)은 유기 전계 발광 소자층(190)의 상면에 형성되는 제1무기막 보호층(210a), 제1무기막 보호층(210a) 상면에 형성되는 제1유기막 보호층(210b) 및 제1유기막 보호층(210b) 상면에 형성되는 제2무기막 보호층(210a')을 포함하여 형성될 수 있다. 이때, 제1 내지 제2무기막 보호층(210a, 210a')과 제1유기막 보호층(210b) 사이에 유기막 보호층 및 무기막 보호층이 더 포함될 수도 있으며, 본 발명에서 보호 박막층(210)의 층 수를 한정하는 것은 아니다.
- <60> 상기 보호 박막층(210)의 최상층은 수분 또는 산소 등의 불순물에 대하여 보다 저항력이 우수한 무기막 보호층, 예를 들어, 제2무기막 보호층(210a')으로 형성될 수 있다. 보호 박막층(210)의 최상층에 위치하는 무기막 보호층(210a')은 또한, 이하에서 설명되는 경도 강화층(220)과 친화되어, 보호 박막층(210)과 경도 강화층(220)이 쉽게 분리되지 않을 수 있다. 이때, 보호 박막층(210)과 유기 전계 발광 소자층(190)이 접하는 최하층 또한, 유기막 보호층(210b)에 의하여 수분 또는 산소 등의 불순물에 대하여 비교적 저항력이 우수한 무기막 보호층, 예를 들어 제1무기막 보호층(210a)으로 형성될 수 있다. 보호 박막층(210)의 최하층에 위치하는 무기막 보호층(210a)은 유기 전계 발광 소자층(190)의 최상층에 위치하는 캐소드(193)가 산화되거나 부식되는 것을 비교적 효과적으로 방지할 수 있다. 그러나, 본 발명에서 보호 박막층(210)의 최상부 및 최하부에 형성되는 층을 한정하는 것은 아니며, 필요에 따라서는 유기막 보호층이 형성될 수도 있다.
- <61> 상기 무기막 보호층(210a)은 유기 전계 발광 소자층(190), 유기막 보호층(210b) 및 다른 무기막 보호층(210a) 중에 선택되는 적어도 어느 하나의 층에 증착될 수 있다. 이때, 무기막 보호층(210a)은 실리콘산화물, 실리콘 질화물, 실리콘 산화질화물, 실리콘 탄화물, 알루미늄 질화물, 알루미늄 산화질화물, 주석 산화물, 티타늄 산화물 및 티타늄 질화물 또는 이에 등가하는 재질 중에 선택되는 적어도 어느 하나의 재질로 형성될 수 있으나, 본 발명에서 사용되는 무기막 보호층(210a)의 재질을 한정하는 것은 아니다. 또한, 본 발명에서 무기막 제1보호층(210a) 및 제2무기막 보호층(210a')의 재질은 동일하게 형성될 수 있으나, 필요에 따라서 상술한 재질 중 서로 다른 재질로 선택되어 형성될 수도 있다.
- <62> 상기 유기막 보호층(210b)은 유기 전계 발광 소자층(190) 또는 무기막 보호층(210a) 중에 선택되는 어느 하나의 층에 증착될 수 있다. 또한, 유기막 보호층(210b)은 동일한 재질로 형성되는 다른 유기막 보호층에 형성될 수도 있다. 상기 유기막 보호층(210b)은 폴리아크릴레이트, 패럴린, 폴리에틸렌 나프탈레이트, 폴리이미드, 폴리카보네이트, 폴리에테르술폰, 폴리에틸렌 테레프탈레이트 등의 고분자 유기물이나 이들의 유도체에서 선택되는 적어도 어느 하나의 재질로 형성될 수 있으나, 본 발명에서 유기막 보호층(210b)의 형성 방법 및 재질을 한정하는 것은 아니다.

- <63> 상기 경도 강화층(220)은 보호 박막층(210)의 최상층의 상면에 형성된다. 이때, 경도 강화층(220)은 보호 박막층(210)을 덮을 수 있도록 보호 박막층(210)에 비하여 비교적 큰 면적을 갖도록 형성될 수 있다. 예를 들어 경도 강화층(220)은 보호 박막층(210)의 상면 이외에도 보호 박막층(210)의 측면에도 형성될 수 있다. 또한, 보호 박막층(210)이 형성되지 않은 기판(110)의 상면에도 형성될 수 있으며, 본 발명에서 이를 한정하지는 않는다. 이러한 경도 강화층(220)이 비교적 넓게 형성되면, 보호 박막층(210)이 다층으로 형성되더라도 박리되는 가능성을 줄일 수 있으며, 유기 전계 발광 표시 장치(1)를 수분 및 산소 등의 외부 요인으로부터 전체적으로 차폐할 수 있다는 장점이 있다.
- <64> 상기 경도 강화층(220)은 유기 전계 발광 표시 장치(1) 또는 유기 전계 발광 소자층(190)을 취급할 때, 보호 박막층(210) 표면에 스크래치(scratch)가 발생하는 것을 방지하기 위해 형성된다. 경도 강화층(220)은 내스크래치 특성이 뛰어난 산화물로 형성된다. 예를 들어, 경도 강화층(220)은 실리카(SiO_2)막으로 형성된다. 실리카막은 퍼하이드로 폴리실라잔(Perhydro-Polysilazane)을 보호 박막층(210) 상면에 증착한 후 내부의 유기물을 증발시키는 방식을 통해 형성된다.
- <65> 상기 퍼하이드로 폴리실라잔은 실리콘(Si)을 포함하는 하이브리드 폴리머의 일종으로 $-(\text{SiH}_2\text{NH})-$ 를 기본 유닛으로 하는 화합물의 물질명이다. 퍼하이드로 폴리실라잔은 유기물 용매에 용해되는 무기 폴리머로, 유기물 용매와 혼합되어 용액으로 취급이 가능하다. 유기물이 포함된 퍼하이드로 폴리실라잔은 불활성 가스 중에서 고온 소성되어, 탈수소 반응을 통하여 퍼하이드로 폴리실라잔 내부의 유기물 및 유기물 용매가 제거된 후, 실리카 산화물로 전화된다. 또한, 퍼하이드로 폴리실라잔은 대기 중 또는 수증기 함유 분위기에서 소성된 후, 건조 과정을 통해 유기물이 제거되어 실리카 산화물로 전화된다.
- <66> 한편, 상술한 본 발명에 따르면 최상부의 무기막 보호층(210a')에 경도 강화층(220)이 더 형성되어 잔여 응력으로 인하여 보호 박막층(210)에 크랙(crack)이 발생되어 수명이 짧아질 수 있다. 따라서 본 발명에서는 이를 방지하기 위하여 최상부 무기막 보호층(210a')의 바로 하부에 위치하는 유기막 보호층(210b)의 두께를 $0.5\mu\text{m}$ 내지 $5\mu\text{m}$ 의 범위 내로 형성할 수 있다. 만일, 유기막 보호층(210b)의 두께가 $0.5\mu\text{m}$ 보다 얇을 경우, 유기막 보호층(210b)이 최상부 무기막 보호층(210a') 및 경도 강화층(220)의 두께 증가로 인한 잔여 응력이 충분히 감소되지 못할 수 있다. 반면에 유기막 보호층(210b)의 두께가 $5\mu\text{m}$ 보다 두꺼운 경우, 보호 박막층(210)이 포함되는 유기 전계 발광 표시 장치의 슬립화 추세에 부합되지 못할 수 있다.
- <67> 상술한 과정을 통하여 보호 박막층(210) 상면에 경도 강화층(220)이 형성됨으로써 기존에 하이브리드 폴리머(또는 퍼하이드로 폴리실라잔)를 사용하지 않은 경우에 비하여 그 경도가 향상된다. 예를 들어 $0.1\mu\text{m}$ 두께의 실리카막을 사용한 경우에는 펜슬(Pencil)경도 실험 결과 1H의 경도를 갖는 것을 확인할 수 있다. 반면, 하이브리드 폴리머를 이용하지 않은 보호막, 예를 들어 알루미늄(Al_2O_3)막을 사용한 경우에는 6B의 경도를 갖는다. 따라서 본 발명에 따르면, 실리콘을 포함하는 하이브리드 폴리머를 사용하여, 실리카막인 경도 강화층(220)을 형성하여, 보호 박막층(210)의 경도 강화를 통해 내스크래치 특성이 향상된다.
- <68> 한편, 본 발명은 기판(110)의 상부 방향으로 발광하는 전면 발광 방식을 중심으로 설명했으나, 이에 한정되지 않고 기판(110)의 하부 방향으로 발광하는 배면 발광 방식 또는 기판(110)의 상부와 하부 방향으로 동시에 발광하는 양면 발광에도 모두 적용 가능함은 물론이다.
- <69> 도 4는 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치의 제조 방법을 순서대로 나타내는 플로우 차트이고, 도 5a 내지 도 5e는 도 4의 순서에 따라 제조되는 유기 전계 발광 표시 장치를 나타내는 단면도이다.
- <70> 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치의 제조 방법은, 도 4 내지 도 5e를 참조하면, 기판 준비 단계(S1), 박막 트랜지스터 형성 단계(S2), 유기 전계 발광 소자층 형성 단계(S3), 보호 박막층 형성 단계(S4) 및 경도 강화층 형성 단계(S5)를 포함한다.
- <71> 상기 기판 준비 단계(S1)는, 도 5a를 참조하면, 상면과 하면을 갖는 판상으로 형성되고, 소정의 두께를 갖는 기판(110)이 제공된다. 기판(110)은 통상의 글래스, 플라스틱, 스테인레스 스틸, 나노복합재료 및 그 등가물 중에 선택되는 어느 하나의 재질로 형성될 수 있으나, 본 발명에서 사용되는 기판(110)의 재질을 한정하는 것은 아니다. 기판 준비 단계(S1)는 기판(110)에 이물질이 포함되지 않도록 세정되는 단계 및 이하의 제조 단계에서 열 또는 압력에 의해 기판(110)이 쉽게 변형되지 않도록 압밀(pre-compaction)되는 단계를 더 포함할 수 있다. 이러한 기판(110)은 0.05mm 내지 1mm 의 두께를 갖도록 준비되는 것이 좋다. 만일, 기판(110)의 두께가 0.05mm 보다 얇은 경우에는 제조 공정 중 세정, 식각 및 열처리 공정 등에 의해 손상되기 쉽고 취급이 어려우며 또한 외

력에 파손되기 쉬운 단점이 있다. 기판(110)의 두께가 1mm보다 두꺼운 경우에는 최근의 슬립화 추세에 있는 각종 표시 장치에 적용하기 곤란한 단점이 있다.

- <72> 상기 박막 트랜지스터 형성 단계(S2)는, 도 5b를 참조하면, 버퍼층 형성 단계(S2a), 반도체층 형성 단계(S2b), 게이트 전극 형성 단계(S2c), 소스/드레인 전극 형성 단계(S2d) 및 절연막 형성 단계(S2e)를 포함한다. 이와 같은 과정으로 형성되는 박막 트랜지스터(A)는 형성되는 재질에 따라 비정질 실리콘(amorphous Si) 박막 트랜지스터, 폴리 실리콘(poly Si) 박막 트랜지스터, 유기 박막 트랜지스터, 마이크로 실리콘(micro Si) 박막 트랜지스터 또는 그 등가물 중에 선택되는 적어도 어느 하나일 수 있으나, 본 발명에서 사용되는 박막 트랜지스터(A)의 종류를 한정하는 것은 아니다.
- <73> 상기 버퍼층 형성 단계(S2a)에서는, 기판(110)의 상면에 일정한 두께를 갖는 버퍼층(120)을 형성한다. 버퍼층(120)은 기판(110)을 통하여 불순물이 박막 트랜지스터(A) 또는 유기 전계 발광 소자층(190)으로 전달되지 않도록 하는 역할을 한다. 또한, 버퍼층(120)은 그 표면에 반도체층(130)이 잘 형성되도록 돕는다. 이러한, 버퍼층(120)은 반도체 공정 중 쉽게 형성할 수 있는 실리콘 산화막(SiO_2), 실리콘 질화막(Si_3N_4), 무기막 및 그 등가물 중 선택되는 적어도 어느 하나로 형성할 수 있으나, 본 발명에서 사용되는 버퍼층(120)의 재질을 한정하는 것은 아니다. 이때, 버퍼층(120)은 필요에 따라서, 다층의 구조로 형성될 수도 있다. 또한, 버퍼층(120)은 필요에 따라 생략될 수도 있다.
- <74> 상기 반도체층 형성 단계(S2b)에서는, 버퍼층(120)의 표면에 반도체층(130)을 형성한 후, 반도체층(130)의 표면에 게이트 절연막(140)을 형성한다.
- <75> 상기 반도체층(130)은 버퍼층(120)의 상면에 형성된다. 반도체층(130)은 상호 대향되는 양측에 형성된 소스 영역(131) 및 드레인 영역(132)과, 소스 영역(131) 및 드레인 영역(132) 사이에 형성되는 채널 영역(133)을 포함한다. 반도체층(130)은 비정질 실리콘, 마이크로 실리콘, 유기물 및 그 등가물 중 선택되는 어느 하나일 수 있으며, 본 발명에서 반도체층(130)의 재질을 한정하는 것은 아니다.
- <76> 상기 박막 트랜지스터(A)가 폴리 실리콘 박막 트랜지스터일 경우, 반도체층(130)은 버퍼층(120) 상에 비정질 실리콘 결정화 단계, 폴리 실리콘 패터닝(patterning) 단계를 통하여 원하는 위치와 모양으로 형성된다.
- <77> 상기 비정질 실리콘 결정화 단계에서는 버퍼층(120) 상면에 비정질 실리콘을 증착한 후, 비정질 실리콘이 결정화되어 폴리 실리콘이 형성되는 것을 포함한다. 비정질 실리콘은 플라즈마 화학기상증착법(PECVD:Plasma Enhanced Chemical Vapor Deposition), 저압 화학기상증착법(LPCVD:Low Pressure Chemical Vapor Deposition), 스퍼터링법 및 그에 등가하는 방식 중에 선택되는 어느 하나의 방법에 의하여 버퍼층(120) 상면에 증착될 수 있다. 그러나 본 발명에서 비정질 실리콘의 형성 방법을 한정하는 것은 아니다. 버퍼층(120)에 비정질 실리콘이 증착되고 나면, 이하에서 서술되는 방법을 통하여 비정질 실리콘이 결정화되어 폴리 실리콘이 형성된다.
- <78> 상기 비정질 실리콘은, 저온에서 레이저를 이용하여 결정화되는 방법, 금속을 이용하여 결정화되는 방법, 높은 압력을 이용하여 결정화되는 방법 및 그에 등가하는 방식 중에 선택되는 적어도 어느 하나의 방법에 의하여 결정화될 수 있다. 레이저를 이용하여 비정질 실리콘을 폴리 실리콘으로 결정화하는 방법으로 엑시머 레이저 결정화(ELA:Excimer Laser Annealing), 순차 측면 결정화(SLS:Sequential Lateral Solidification) 등의 방식이 사용된다. 또한, 금속 촉매를 이용하여 결정화하는 방법으로서 SPC(Solid Phases Crystallization), MIC(Metal Induced Crystallization), MILC(Metal Induced Lateral Crystallization), SGS(Super Grained Silicon) 등의 방식이 가능할 수 있다. 그러나, 본 발명에서 비정질 실리콘을 결정화하는 방법을 한정하는 것은 아니다. 또한, 상술한 비정질 실리콘의 결정화 방법들은 일반적으로 공지된 기술로 당업자의 실시가 가능하기에, 본 발명에서 결정화 방법들의 상세한 설명은 생략하기로 한다.
- <79> 상기 폴리 실리콘 패터닝 단계에서는 포토레지스트 도포, 노광, 현상, 식각 및 포토레지스트 박리 등의 공정을 통하여 원하는 위치에 원하는 개수의 반도체층(130)이 형성된다.
- <80> 상기 반도체층(130) 상면에는 일정한 두께로 형성되는 게이트 절연막(140)이 형성된다. 게이트 절연막(140)은 또한, 반도체층(130)의 외주연인 버퍼층(120) 상면에도 형성될 수 있다. 게이트 절연막(140)은 PECVD, LPCVD, 스퍼터링법 및 그에 등가하는 방식 중에 선택되는 적어도 어느 하나의 방법을 통하여 형성될 수 있다. 이때, 게이트 절연막(140)은 실리콘 산화막, 실리콘 질화막, 무기막 또는 그에 등가물 중에 선택되는 적어도 어느 하나로 형성될 수 있으나, 본 발명에서 게이트 절연막(140)의 재질을 한정하는 것은 아니다.

- <81> 상기 게이트 전극 형성 단계(S2c)에서는 게이트 절연막(140) 상면에 게이트 전극(150) 및 게이트 전극(150) 및 게이트 전극(150) 외주연의 게이트 절연막(140)상면에 층간 절연막(160)이 형성된다.
- <82> 상기 게이트 전극(150)은 게이트 절연막(140) 상면에서 채널 영역(133)에 대응되는 위치에 형성된다. 게이트 전극(150)은 PECVD, LPCVD, 스퍼터링법 및 그에 등가하는 방식 중에 선택되는 적어도 어느 하나의 방법에 의해 게이트 절연막(140) 상면에 증착될 수 있다. 게이트 전극(150)은 게이트 절연막(140)에 증착된 후, 포토레지스트 도포, 노광, 현상, 식각 및 포토레지스트 박리 등의 공정을 통해 원하는 위치에 원하는 개수로 형성될 수 있다. 이러한 게이트 전극(150)은 통상의 금속(Mo, MoW, Ti, Cu, Al, AlNd, Cr, Mo 합금, Cu 합금, Al 합금 등), 도핑된 다결정 실리콘 및 그 등가물 중 선택되는 적어도 어느 하나로 형성될 수 있으나, 본 발명에서 게이트 전극(150)의 재질을 한정하는 것은 아니다.
- <83> 상기 층간 절연막(160)은 게이트 전극(150)의 상면에 형성된다. 물론, 층간 절연막(160)은 게이트 전극(150)의 외주연인 게이트 절연막(140) 위에도 형성될 수 있다. 이때, 층간 절연막(160)에는 소스 영역(131) 및 드레인 영역(132)과 이하에서 설명되는 소스/드레인 전극(170)을 연결하기 위한 콘택홀이 식각 공정을 통하여 형성될 수 있다. 층간 절연막(160)은 폴리머 계열, 플라스틱 계열, 유리 계열 또는 이에 등가하는 계열 중 선택되는 어느 하나로 형성될 수 있으나, 본 발명에서 층간 절연막(160)의 재질을 한정하는 것은 아니다.
- <84> 상기 소스/드레인 전극 형성 단계(S2d)에서는 층간 절연막(160)의 상면에 소스/드레인 전극(170) 및 도전성 콘택(173)이 형성된다.
- <85> 상기 소스/드레인 전극(170)은 PECVD, LPCVD, 스퍼터링법 및 그에 등가하는 방식 중에 선택되는 적어도 어느 하나의 방법에 의해 증착된 후, 포토레지스트 도포, 노광, 현상, 식각 및 포토레지스트 박리 등의 공정을 통하여 원하는 위치에 원하는 개수로 패터닝된다. 이때, 게이트 전극 형성 단계(S2c)에서 형성된 콘택홀에 도전성 물질을 충전하여 도전성 콘택(173)이 형성된다. 도전성 콘택(173)은 게이트 전극(150) 및 소스/드레인 전극(170)과 동일한 재질로 형성될 수 있으며, 본 발명에서 도전성 콘택(173)의 재질을 한정하는 것은 아니다.
- <86> 상기 절연막 형성 단계(S2e)에서는, 소스/드레인 전극(170) 상면에 전극 보호막(181) 및 평탄화막(182)이 순차적으로 형성된다.
- <87> 상기 전극 보호막(181)은 소스/드레인 전극(170) 및 소스/드레인 전극(170) 외주연의 층간 절연막(160)을 덮도록 형성된다. 이러한 전극 보호막(181)은 통상의 무기막 및 그 등가물 중 선택된 어느 하나로 형성될 수 있으나, 본 발명에서 사용되는 전극 보호막(181)의 재질을 한정하는 것은 아니다. 또한, 평탄화막(182)은 전극 보호막(181)을 덮도록 형성된다. 이러한 평탄화막(182)은 유기 전계 발광 소자층(190)의 전체 표면을 평탄하게 해주는 것으로서 BCB(Benzo Cyclo Butene), 아크릴 및 그 등가물 중 선택되는 적어도 어느 하나로 형성될 수 있으나, 본 발명에서 사용되는 평탄화막(182)의 재질을 한정하는 것은 아니다. 이때, 전극 보호막(181) 및 평탄화막(182)을 포함하는 절연막(180)에는 소스/드레인 전극(170)과 연결될 수 있는 비아홀이 식각 공정을 통해 미리 형성될 수 있다.
- <88> 한편, 상술한 제조 단계를 통하여 형성되는 박막 트랜지스터(A)는 통상 동일 평면 구조(coplanar structure)로 정의될 수 있다. 그러나, 본 발명에 사용되는 박막 트랜지스터(A)는 동일 평면 구조로만 한정되는 것은 아니고, 지금까지 알려진 모든 박막 트랜지스터의 구조 예를 들면, 반전 동일 평면 구조(inverted coplanar structure), 지그재그형 구조(staggered structure), 반전 지그재그형 구조(inverted staggered structure) 및 그 등가 구조 중 선택되는 적어도 어느 하나의 구조로 선택되어 형성될 수 있다.
- <89> 상기 유기 전계 발광 소자층 형성 단계(S3)는, 도 5c를 참조하면, 애노드 형성 단계(S3a), 유기 전계 발광 박막 형성 단계(S3b), 캐소드 형성 단계(S3c) 및, 화소 정의막 형성 단계(S3d)를 포함한다.
- <90> 상기 애노드 형성 단계(S3a)에서는, 절연막(180)(또는 평탄화막(182)) 상면에 소스/드레인 전극(170)과 전기적으로 연결되는 애노드(191) 및 도전성 비아(198)를 포함하여 형성된다. 애노드(191)는 RF 스퍼터링법, DC 스퍼터링법, 이온빔 스퍼터링법 및 진공 증착 방법 중에서 선택되는 어느 하나의 방법에 의하여 절연막(180)에 증착된 후, 포토레지스트 도포, 노광, 현상, 식각 및 포토레지스트 박리 공정을 통하여 원하는 위치에 원하는 개수만큼 패터닝된다. 이때, 절연막 형성 단계(S2e)에서 형성된 비아홀에 도전성 비아(198)가 충전되어 소스/드레인 전극(170)과 애노드(191)를 전기적으로 연결한다. 애노드(191) 및 도전성 비아(198)는 같은 재질로 형성될 수 있으며, ITO(Indium Tin Oxide)/im Tin Oxide), ITO(Indium Tin Oxide)/Ag, ITO(Indium Tin Oxide)/Ag/ITO(IZO:Indium Zinc Oxide) 또는 그 등가물 중 선택되는 적어도 어느 하나로 형성될 수 있으나, 본 발명에서 애노드(191) 및 도전성 비아(198)의 재질을 한정하는 것은 아니다.

- <91> 상기 유기 전계 발광 박막 형성 단계(S3b)에서는, 애노드(191)의 상면에 주지된 바와 같이, 발광층(emitting layer, EML), 전자 수송층(electron transport layer, ETL) 및, 정공 수송층(hole transport layer, HTL)이 순차적으로 형성된다. 이때, 전자 주입층(electron injecting layer, EIL) 및 정공 주입층(hole injecting layer, HIL)이 더 포함되어 형성될 수 있다. 그러나, 본 발명에서 사용되는 유기 전계 발광 박막(192)의 층 종류를 한정하는 것은 아니다. 이러한 유기 전계 발광 박막(192)은 습식 코팅 방법 또는 건식 코팅 방법으로 형성될 수 있다. 습식 코팅 방법은 유기 전계 발광 박막(192)을 용액 상태로 도포하는 방법으로 스핀 코팅, 딥 코팅, 스프레이법, 스크린 인쇄법, 잉크젯 프린팅법 등이 사용될 수 있으며, 건식 코팅 방법은 스퍼터링법 또는 진공 증착 등이 사용될 수 있다.
- <92> 상기 캐소드 형성 단계(S3c)는, 유기 전계 발광 박막(192)(또는 전자 주입층) 상면에 캐소드(193)가 형성되는 것을 포함한다. 캐소드(193)는 RF 스퍼터링법, DC 스퍼터링법, 이온빔 스퍼터링법 및 진공 증착 방법 중에서 선택되는 어느 하나의 방법에 의해서 형성될 수 있다. 이후, 캐소드(193)는 포토레지스트 도포, 노광, 현상, 식각 및 포토레지스트 박리 공정을 통해 원하는 위치의 원하는 개수만큼 패터닝될 수 있다. 캐소드(193)는 알루미늄, 마그네슘은 합금, 마그네슘칼슘 합금 및 그 등가물 중에 선택되는 적어도 어느 하나의 재질로 형성될 수 있으나, 본 발명에서 사용되는 캐소드(193)의 재질을 한정하는 것은 아니다. 본 발명에서 전면 발광식을 택할 경우 알루미늄은 두께를 매우 얇게 해야 하는데, 그럴 경우 저항이 높아져 전자 주입 장벽이 커지는 단점이 있다. 마그네슘은 합금은 알루미늄에 비해 전자 주입 장벽이 작고, 마그네슘칼슘 합금은 마그네슘은 합금에 비해 전자 주입 장벽이 더 낮다. 그러나, 이러한 마그네슘은 합금 및 마그네슘칼슘 합금은 주변 환경에 민감하고 산화되어 절연층을 형성할 수 있으므로 외부와의 차단을 완벽하게 해주어야 한다.
- <93> 상기 화소 정의막 형성 단계(S3d)에서는 캐소드(193)의 상면에 유기 전계 발광 소자층(190)과 도시되지 않은 다른 유기 전계 발광 소자층(190) 사이의 경계가 명확하기 하기 위한 화소 정의막(200)이 형성된다. 화소 정의막(200)은 폴리이미드(polyimide) 및 그 등가물 중에 선택되는 적어도 어느 하나를 코팅하거나 증착되는 단계를 통하여 형성된다. 그러나, 본 발명에서 사용되는 화소 정의막(200)의 재질 및 그 형성 방법을 한정하는 것은 아니다.
- <94> 상기 보호 박막층 형성 단계(S4)에서는, 도 5d를 참조하면, 유기 전계 발광 소자층(190) 상면에 유기 전계 발광 소자층(190)이 수분이나 산소등의 불순물로 인해 손상되는 것을 보호하기 위한 보호 박막층(210)이 형성된다. 물론, 보호 박막층(210)은 화소 정의막(200) 상면에 형성될 수도 있다. 보호 박막층(210)은 불순물에 대한 최소한의 차단성을 확보하기 위하여 적어도 하나의 무기막 보호층(210a) 및 유기막 보호층(210b)이 교대로 형성되는 다층의 구조로 형성될 수 있다. 보호 박막층 형성 단계(S4)는, 예를 들어, 제1무기막 보호층 형성 단계(S4a), 제1유기막 보호층 형성 단계(S4b) 및 제2무기막 보호층 형성 단계(S4c)를 포함할 수 있다. 그러나 본 발명에서 보호 박막층(210)의 층을 제한하는 것은 아니며, 유기 전계 발광 소자층(190)을 불순물로부터 보호할 수 있는 층이 더 형성될 수도 있다. 이때, 보호 박막층(210)과 유기 전계 발광 소자층(190)이 접하는 최하층 또한, 유기막 보호층(210b)에 비하여 수분 또는 산소 등의 불순물에 대하여 비교적 저항력이 우수한 무기막 보호층(210a)을 형성하는 것이 좋다. 그러나, 본 발명에서 보호 박막층(210)의 최상부 및 최하부에 형성되는 층을 한정하는 것은 아니며, 필요에 따라서는 유기막 보호층(210b)이 형성될 수도 있다.
- <95> 상기 제1무기막 보호층 형성 단계(S4a)에서는 유기 전계 발광 소자층(190)에 포함되는 캐소드(193) 및 화소 정의막(200)의 상면에 무기막 보호층(210a)이 형성된다.
- <96> 상기 제1유기막 보호층 형성 단계(S4b)에서는 무기막 보호층(210a) 상면에 유기막 보호층(210b)이 형성된다.
- <97> 상기 제2무기막 보호층 형성 단계(S4c)에서는 유기막 보호층(210b) 상면에 무기막 보호층(210a')이 형성된다.
- <98> 상기 무기막 보호층(210a, 210a')은 화학기상증착법(CVD), 스퍼터링법, 전자빔증착법(e-beam evaporation) 등의 진공 성막법 중에 선택되는 어느 하나의 방법으로 형성될 수 있다. 물론, 무기막 보호층(210a, 210a')은 스핀 코팅법 등의 습식 성막법을 사용하여 형성될 수도 있다. 무기막 보호층(210a, 210a')은 상술한 방법 중에 선택되는 어느 하나의 방법을 사용하여 유기 전계 발광 소자층(190), 유기막 보호층(210b) 및 다른 무기막 보호층 중에 선택되는 어느 하나의 층에 증착될 수 있다. 이때, 무기막 보호층(210a, 210a')은 실리콘산화물, 실리콘 질화물, 실리콘 산화질화물, 실리콘 탄화물, 알루미늄 질화물, 알루미늄 산화질화물, 주석 산화물, 티타늄 산화물 및 티타늄 질화물 또는 이에 등가하는 재질 중에 선택되는 적어도 어느 하나의 재질로 형성될 수 있다. 예를 들어, 무기막 보호층(210a, 210a')은 SiO_2 , SiC , SiN , SiON , Al_2O_3 , TiO_2 등으로 형성될 수 있다. 그러나 본 발명에서 사용되는 무기막 보호층(210a, 210a')의 형성 방법 및 재질을 한정하는 것은 아니다.

- <99> 상기 유기막 보호층(210b)은 스핀 코팅법, 디핑(dipping)법, 슬릿 코팅법 등의 습식 성막법으로 형성될 수 있다. 이러한 유기막 보호층(210b)은 유기 전계 발광 소자층(190) 또는 무기막 보호층(210a) 중에 선택되는 어느 하나의 층에 증착될 수 있다. 또한, 유기막 보호층(210b)은 동일한 재질로 형성되는 다른 유기막 보호층에 형성될 수도 있다.
- <100> 한편, 최상부 무기막 보호층(예를 들어, 제2무기막 보호층(210a')) 하부에 형성되는 유기막 보호층(210b)은, 최상부 무기막 보호층(예를 들어, 제2무기막 보호층(210a')) 및 이하에서 설명될 경도 강화층(220)의 두께로 인하여 잔여 응력이 증가하여 보호 박막층(210)이 손상되고 수명이 짧아지는 것을 방지하기 위하여, 0.5 μ m 내지 5 μ m 범위 내의 두께로 형성될 수 있다. 만일, 유기막 보호층(210b)의 두께가 0.5 μ m보다 얇을 경우, 유기막 보호층(210b)이 최상부 무기막 보호층(210a') 및 경도 강화층(220)의 두께 증가로 인해 잔여 응력이 충분히 감소되지 못할 수 있다. 반면에 유기막 보호층(210b)의 두께가 5 μ m보다 두꺼운 경우, 보호 박막층(210)이 포함되는 유기 전계 발광 표시 장치의 슬림화 추세에 부합되지 못할 수 있다. 이러한 유기막 보호층(210)은 폴리아크릴레이트, 페릴린, 폴리에틸렌 나프탈레이트, 폴리이미드, 폴리카보네이트, 폴리에테르술폰, 폴리에틸렌 테레프탈레이트 등의 고분자 유기물이나 이들의 유도체에서 선택되는 적어도 어느 하나의 재질로 형성될 수 있으나, 본 발명에서 유기막 보호층(210b)의 형성 방법 및 재질을 한정하는 것은 아니다.
- <101> 상기 경도 강화층 형성 단계(S5)에서는, 도5e 참조하면, 보호 박막층(210)의 최상층 상면에 경도 강화층(220)이 형성된다. 경도 강화층(220)은 보호 박막층(210) 표면에 스크래치(scratch)가 발생하는 것을 방지하기 위해 형성되는 것으로, 내스크래치 특성이 뛰어난 산화물로 형성된다. 경도 강화층(220)은 예를 들어, 실리카(SiO_2)막으로 형성된다. 이때, 경도 강화층(실리카막) 형성 단계(S5)는 퍼하이드로 폴리실라잔 증착 단계(미도시) 및, 유기물 증발 단계(미도시)를 포함한다.
- <102> 상기 퍼하이드로 폴리실라잔 증착 단계에서는, 유기물 용매가 섞여 액체화된 퍼하이드로 폴리실라잔 용액을 스프레이법을 사용하여 보호 박막층(210) 상면에 형성한다. 스프레이법은 습식 성막법의 일종으로서, 스프레이법을 사용하여 퍼하이드로 폴리실라잔을 증착할 경우, 비교적 단시간에 균일한 막의 증착이 가능하다는 장점이 있다. 그러나, 퍼하이드로 폴리실라잔은 상술한 방법 이외에도 스핀 코팅법, 디핑(dipping)법 및 이에 등가하는 적어도 하나의 방법에 의하여 형성될 수 있으며, 본 발명에서 이를 한정하는 것은 아니다. 퍼하이드로 폴리실라잔을 증착하기 위해 사용되는 방법(스프레이법, 스핀 코팅법, 디핑법)들은 일반적으로 사용되는 성막법의 일종이므로 상세한 설명은 생략하기로 한다.
- <103> 상기 유기물 증발 단계에서는, 보호 박막층(210)에 증착된 퍼하이드로 폴리실라잔이 건조되어 퍼하이드로 폴리실라잔 내부의 유기물 및 유기물 용매가 증발한 후, 순수한 실리카 산화물로 전환된 실리카막이 형성된다. 퍼하이드로 폴리실라잔은 실리콘을 포함하는 하이브리드 폴리머의 일종으로 $-(\text{SiH}_2\text{NH})-$ 를 기본 유닛으로 하는 화합물의 물질명이다. 퍼하이드로 폴리실라잔은 유기물 용매에 용해되는 무기 폴리머로, 유기물 용매와 혼합하여 용액으로 취급이 가능하다. 유기물 용매가 포함된 퍼하이드로 폴리실라잔은 불활성 기체 영역에서 고온 소성되어, 탈수소 반응을 통하여 유기물이 제거된 후, 실리카(SiO_2)로 전환된다. 또한, 퍼하이드로 폴리실라잔은 대기 영역 또는 수증기가 함유된 영역 중에서 선택되는 어느 하나의 영역에서 소성된 후, 건조 과정을 통해 유기물이 제거되어 실리카로 전환된다. 상술한 과정에 의하여 생성된 실리카(SiO_2)를 적용한 유기 전계 발광 표시 장치(1)는 펜슬 경도 실험 결과, 기존 박막의 경도가 6B에서 1H 이상으로 증가된다.
- <104> 이때, 경도 강화층(220)은 보호 박막층(210)을 덮을 수 있도록 보호 박막층(210)에 비하여 비교적 큰 면적을 갖도록 형성될 수 있다. 경도 강화층(220)은 보호 박막층(210)의 최상층(예를 들어, 제2무기막 보호층(210a'))에 형성된다. 또한, 경도 강화층(220)은 보호 박막층(210)의 상면 이외에도 보호 박막층(210)의 측면에도 형성될 수 있다. 또한, 보호 박막층(210)이 형성되지 않은 기판(110)의 상면에도 형성될 수 있으며, 본 발명에서 이를 한정하지는 않는다. 경도 강화층(220)은 보호 박막층(210) 상면과 측면 및 기판(110)의 상면을 덮도록 비교적 넓게 형성됨으로써, 다층의 보호 박막층(210)이 유기 전계 발광 소자층(190) 또는 기판(110)으로부터 박리되는 가능성을 줄일 수 있으며, 유기 전계 발광 표시 장치(1)를 수분 및 산소로부터 전체적으로 차폐할 수 있다는 장점이 있다.
- <105> 본 발명은 상술한 특성의 바람직한 실시예에 한정되지 아니하며, 특허청구범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 기술분야에서 통상의 지식을 가진 자라면 누구든지 다양한 변형의 실시가 가능한 것은 물론이고, 그와 같은 변형은 특허청구범위 기재의 범위 내에 있게 된다.

발명의 효과

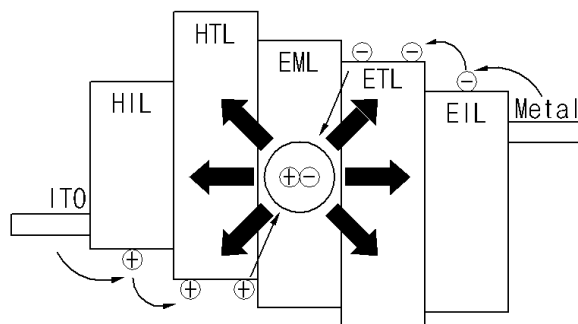
- <106> 이상 설명한 바와 같이 본 발명에 의한 유기 전계 발광 표시 장치 및 그 제조 방법에 따르면 보호 박막층에 실리콘막으로 형성되는 경도 강화층을 형성하여 펜슬(pencil) 경도를 6B에서 1H로 증가시킴으로써 내스크래치 특성이 향상되는 효과가 있다.
- <107> 또한, 본 발명에 따르면, 보호 박막층에 비하여 경도 강화층의 면적을 비교적 크게 형성하여 보호 박막층과 유기 전계 발광 소자층 및 기판 사이의 박리 현상의 가능성을 줄이는 효과가 있다.
- <108> 또한, 본 발명에 따르면, 최상부 무기 보호층 하부에 형성되는 유기 보호층의 두께를 증가시켜서 경도 강화층 및 무기 보호층의 두께 증가로 인해 형성되는 잔여 응력을 감소시키는 효과가 있다.

도면의 간단한 설명

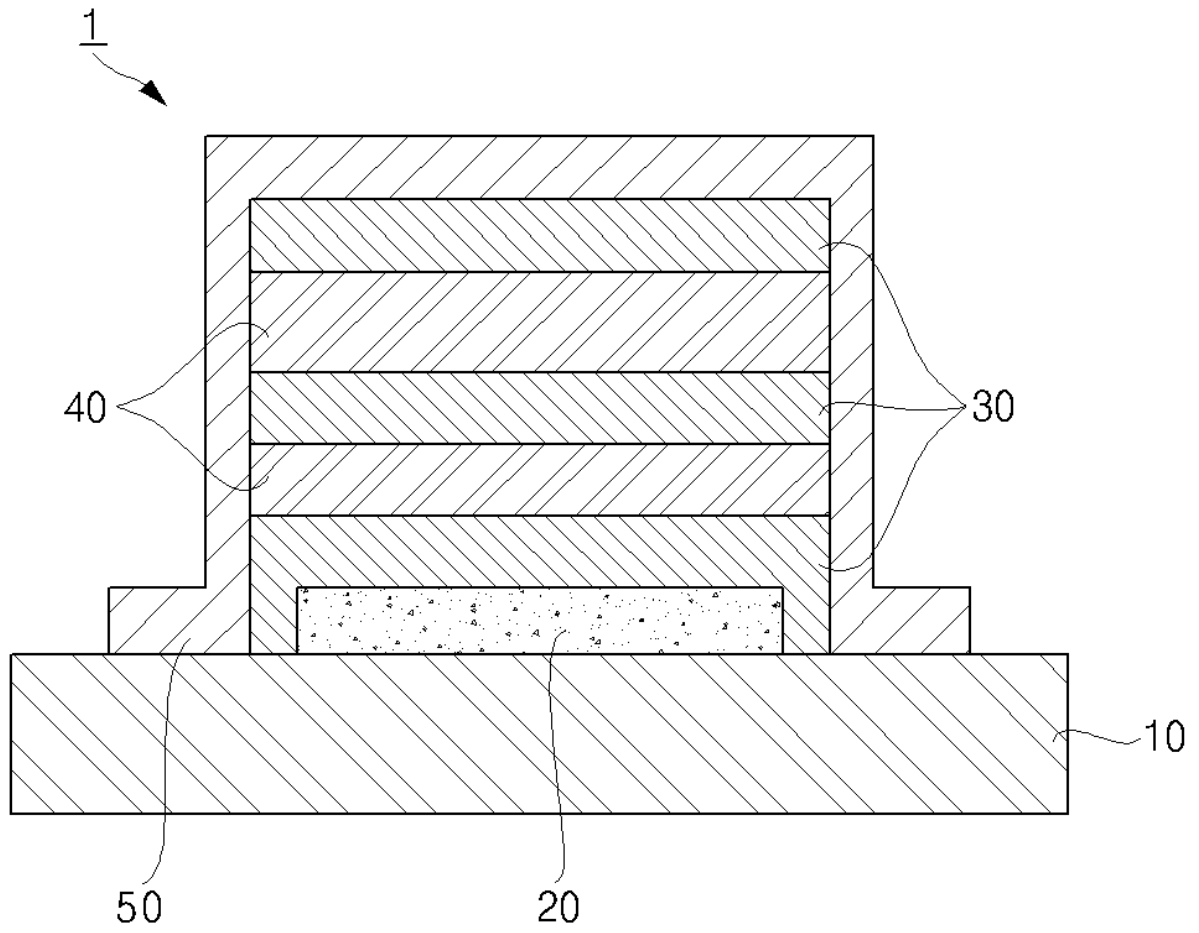
- <1> 도 1은 일반적인 유기 전계 발광 소자의 구조를 도시한 개략도.
- <2> 도 2는 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치의 개략도.
- <3> 도 3은 도 2의 유기 전계 발광 표시 장치를 보다 상세하게 나타내는 단면도.
- <4> 도 4는 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치의 제조 방법을 도시한 플로우 차트.
- <5> 도 5a 내지 도 5e는 도 4의 순서에 따라 제조되는 유기 전계 발광 표시 장치를 도시한 단면도.
- <6> < 도면의 주요 부분에 대한 부호의 설명 >
- <7> 1: 유기 전계 발광 표시 장치 10, 110: 기판
- <8> 20: 소자층 30, 210a, 210a': 무기막 보호층
- <9> 40, 210b: 유기막 보호층 50, 220: 경도 강화층
- <10> A: 박막 트랜지스터 120: 버퍼층
- <11> 130: 반도체층 140: 게이트 절연막
- <12> 150: 게이트 전극 160: 층간 절연막
- <13> 170: 소스/드레인 전극 180: 절연막
- <14> 190: 유기 전계 발광 소자층 200: 화소 정의막
- <15> 210: 보호 박막층

도면

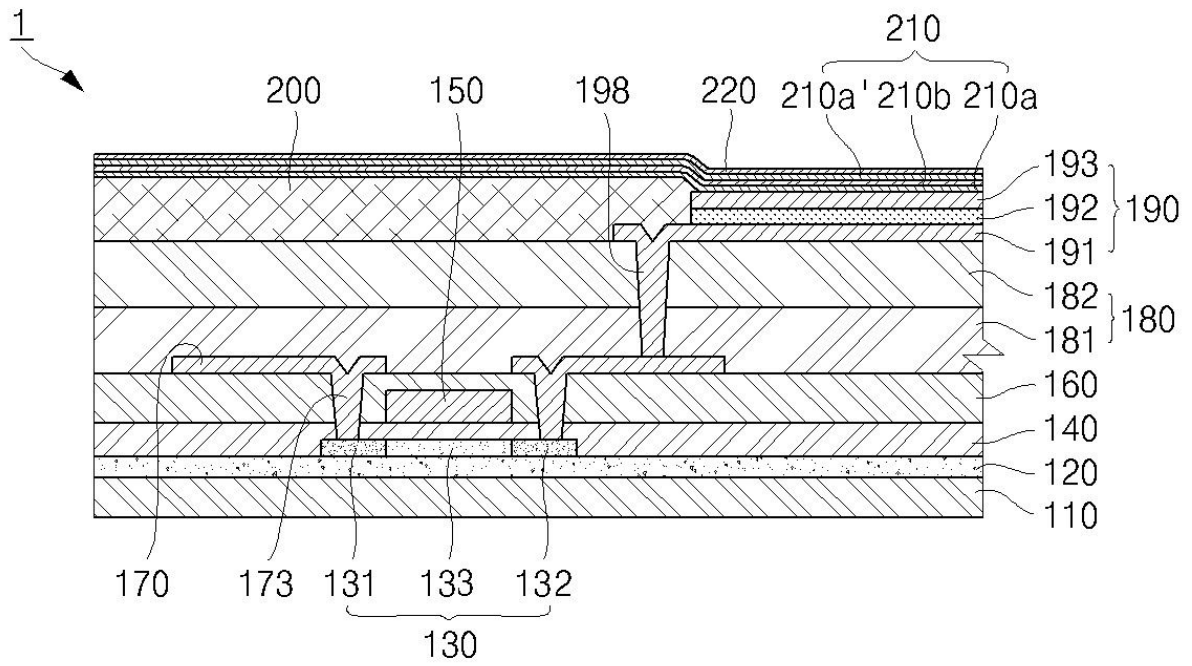
도면1



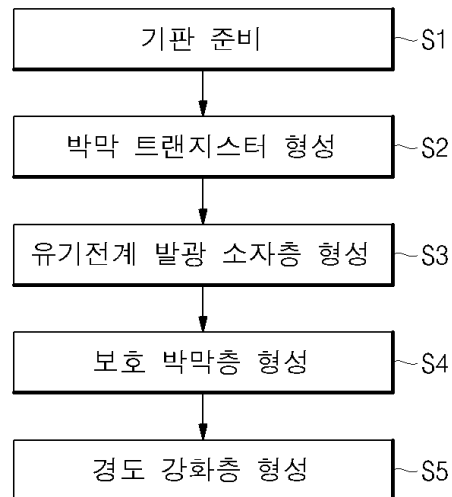
도면2



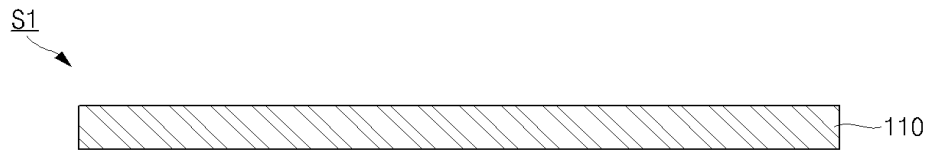
도면3



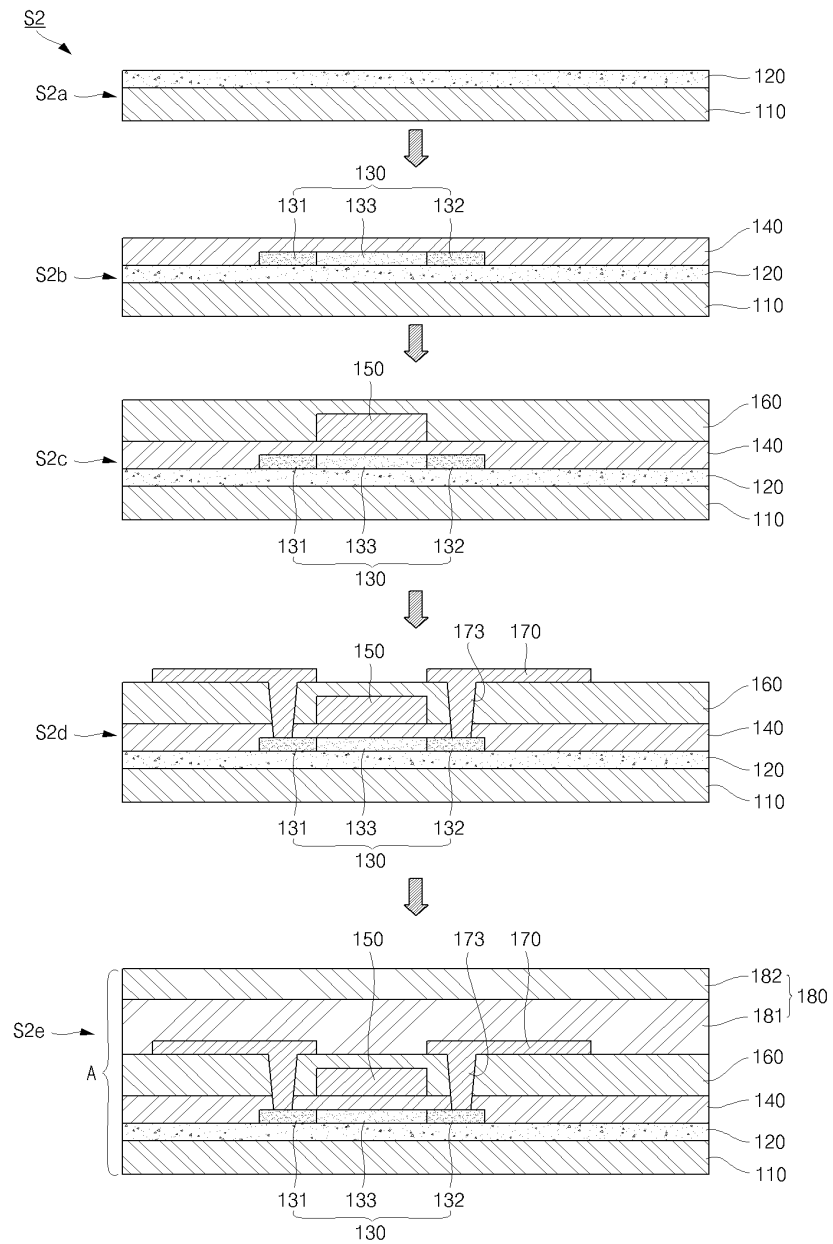
도면4



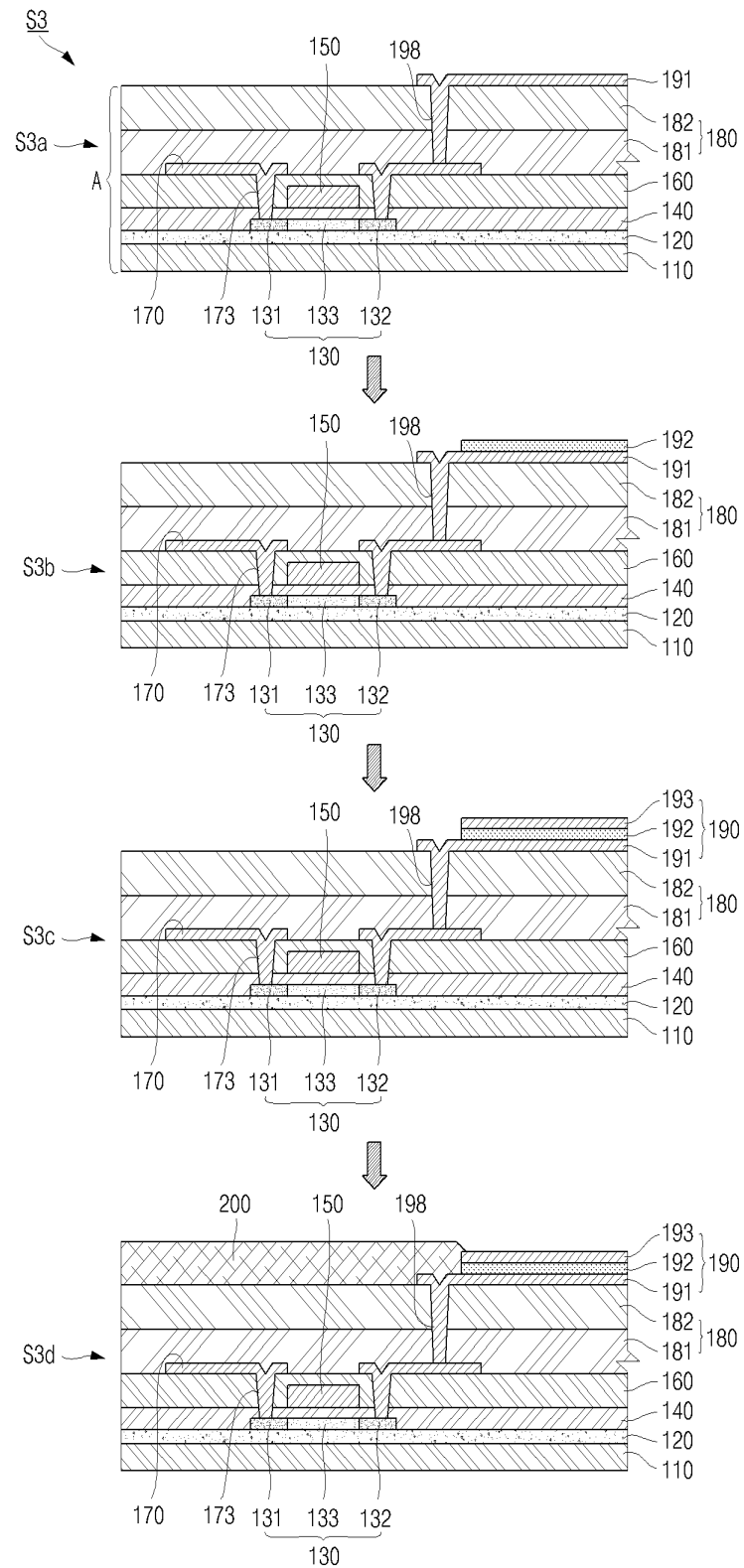
도면5a



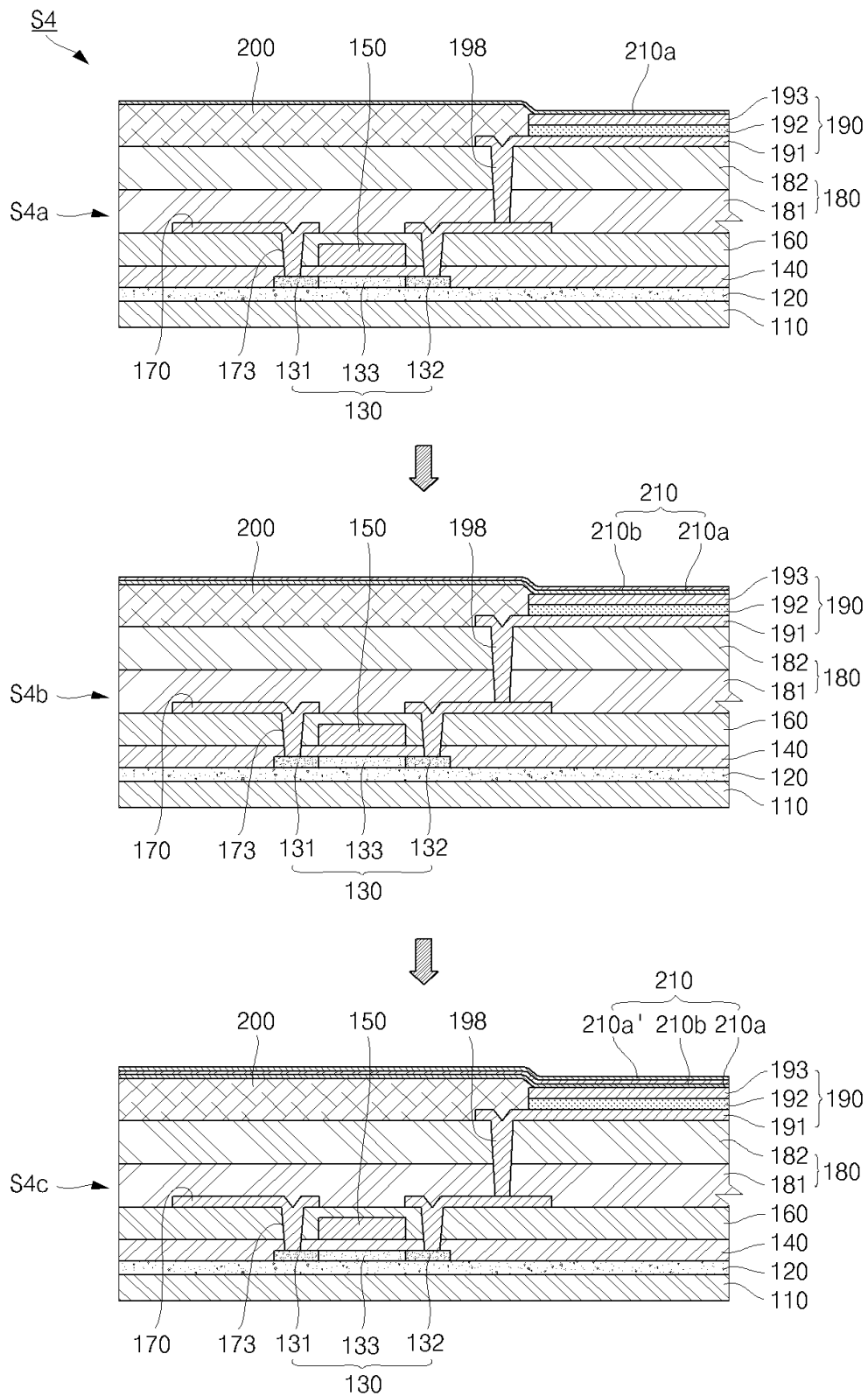
도면5b



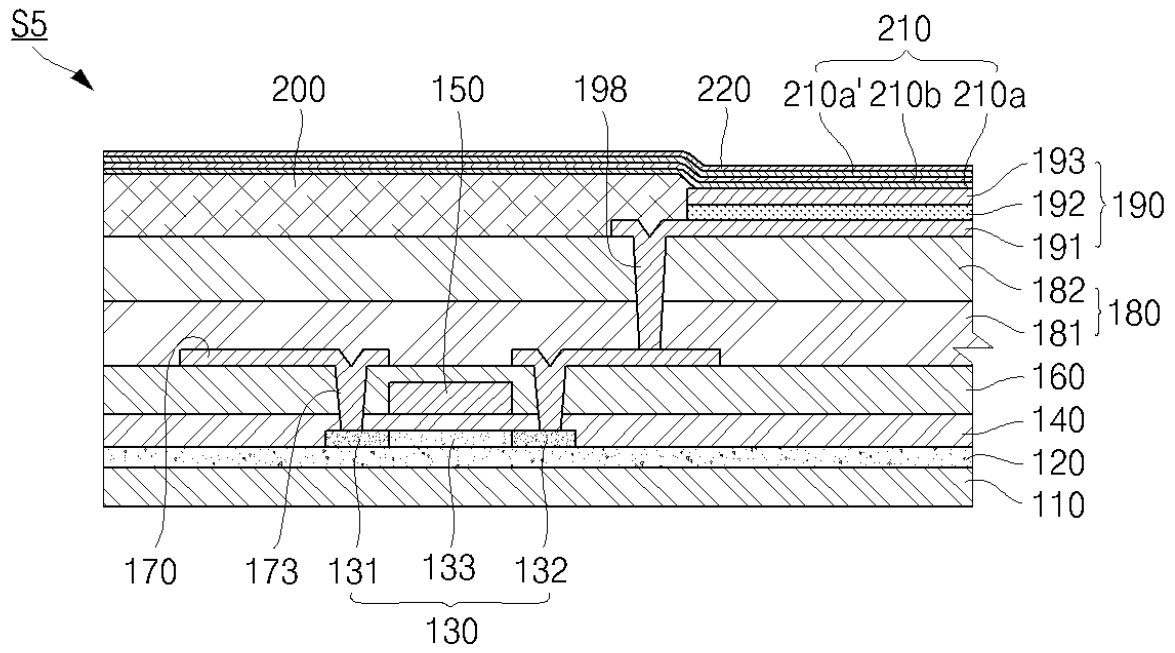
도면5c



도면5d



도면5e



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	KR100779003B1	公开(公告)日	2007-11-22
申请号	KR1020060135386	申请日	2006-12-27
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	KIM TAE WOONG 김태웅 LEE JAE SEOB 이재섭 JEONG JAE KYEONG 정재경 MO YEON GON 모연곤		
发明人	김태웅 이재섭 정재경 모연곤		
IPC分类号	H05B33/04		
CPC分类号	H01L51/5253 H01L51/5256 H01L51/56		
外部链接	Espacenet		

摘要(译)

提供一种有机发光显示装置及其制造方法，通过形成比保护薄膜相对更大的硬度增强层的面积来减少保护薄膜层，有机发光层和基板之间的剥离。层。有机发光显示装置包括基板（110），缓冲层（120），半导体层（130），栅极绝缘层（140），栅电极（150），层间绝缘层（160），源/漏电极（170），绝缘层（180），有机发光层（190），保护薄膜层（210）和硬度增强层（220）。缓冲层形成在基板的上平面上。半导体层形成在缓冲层的上平面上。大门绝缘膜形成在半导体层的上平面上。栅电极形成在栅极绝缘膜的上平面上。层间绝缘层形成在栅电极的上平面上。源/漏电极形成在内绝缘膜的上平面上，并具有导电接触，该导电接触电连接到半导体层。绝缘层形成在源/漏电极的上平面上。有机发光层形成在绝缘层的上平面上，并且具有导电通孔，该导电通孔电连接到源/漏电极。保护薄膜层形成在有机发光层的上平面上。硬度增强层形成在保护薄的上平面上电影层。

