



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0051239
(43) 공개일자 2012년05월22일

(51) 국제특허분류(Int. Cl.)

G09G 3/30 (2006.01)

(21) 출원번호 10-2010-0112578

(22) 출원일자 2010년11월12일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

변승찬

경기도 파주시 새꽃로 10, 후곡마을아파트 601동 402호 (금촌동)

김형수

경기 파주시 월롱면 덕은리 파주LCD산업단지 정다운마을 103동 1510호

(74) 대리인

특허법인로알

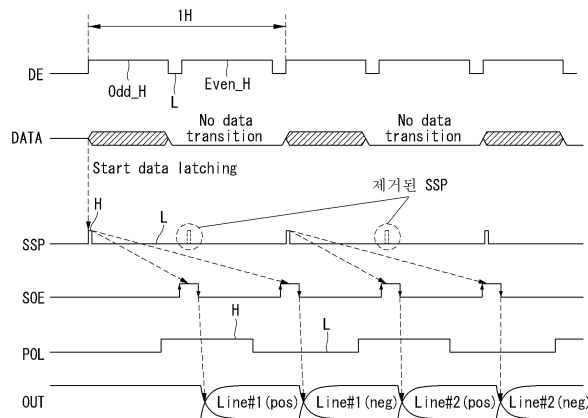
전체 청구항 수 : 총 16 항

(54) 발명의 명칭 유기발광다이오드 표시장치 및 그 구동방법

(57) 요약

본 발명에 따른 유기발광다이오드 표시장치는 고전위 전압의 입력단과 저전위 전압의 입력단 사이에 흐르는 구동전류에 의해 발광하는 유기발광다이오드와, 상기 유기발광다이오드와 상기 저전위 전압의 입력단 사이에 병렬 접속된 제1 및 제2 구동 TFT를 갖는 표시패널; 1 수평기간의 제1 기간 내에서 디지털 비디오 데이터를 트랜지션시켜 전송하고, 상기 1 수평기간의 제2 기간 내에서 전송 출력을 트랜지션이 없는 임의의 상태로 유지시키는 타이밍 콘트롤러; 및 인터페이스를 통해 전송 받은 상기 디지털 비디오 데이터를 상기 1 수평기간 동안 한번만 래치하고 극성제어신호를 참조하여, 상기 래치된 데이터를 상기 제1 및 제2 구동 TFT 중 어느 하나에 인가될 아날로그 화소 데이터로 변환함과 아울러, 상기 래치된 데이터를 상기 제1 및 제2 구동 TFT 중 나머지 하나에 인가될 아날로그 리프레쉬 데이터로 변환하는 데이터 드라이버를 구비한다.

대표도 - 도8



특허청구의 범위

청구항 1

고전위 전압의 입력단과 저전위 전압의 입력단 사이에 흐르는 구동전류에 의해 발광하는 유기발광다이오드와, 상기 유기발광다이오드와 상기 저전위 전압의 입력단 사이에 병렬 접속된 제1 및 제2 구동 TFT를 갖는 표시패널;

1 수평기간의 제1 기간 내에서 디지털 비디오 데이터를 트랜지션시켜 전송하고, 상기 1 수평기간의 제2 기간 내에서 전송 출력을 트랜지션이 없는 임의의 상태로 유지시키는 타이밍 콘트롤러; 및

인터페이스를 통해 전송 받은 상기 디지털 비디오 데이터를 상기 1 수평기간 동안 한 번만 래치하고, 극성 제어 신호를 참조하여 상기 래치된 데이터를 상기 제1 및 제2 구동 TFT 중 어느 하나에 인가될 아날로그 화소 데이터로 변환함과 아울러, 상기 래치된 데이터를 상기 제1 및 제2 구동 TFT 중 나머지 하나에 인가될 아날로그 리프레쉬 데이터로 변환하는 데이터 드라이버를 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 2

제 1 항에 있어서,

상기 타이밍 콘트롤러는,

상기 1 수평기간 동안, 전송 데이터의 래치 스타트 시점을 제어하기 위한 소스 스타트 펄스를 한 번만 발생하고, 상기 래치된 데이터의 출력 타이밍을 제어하기 위한 소스 출력 인에이블 신호를 두 번 발생하며;

상기 극성제어신호를 1/2 수평기간 주기로 반전시킴과 아울러 프레임 단위로 반전시키는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 3

제 2 항에 있어서,

상기 데이터 드라이버는,

하이논리의 상기 극성제어신호를 참조로, 상기 두 번의 소스 출력 인에이블 신호 중 어느 하나에 맞춰 상기 래치된 데이터를 상기 아날로그 화소 데이터로 변환하고;

로우논리의 상기 극성제어신호를 참조로, 상기 두 번의 소스 출력 인에이블 신호 중 나머지 하나에 맞춰 상기 래치된 데이터를 상기 아날로그 리프레쉬 데이터로 변환하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 4

제 3 항에 있어서,

상기 인터페이스는 TTL 방식으로 구현되고;

상기 제2 기간 내에서 전송 출력은 블랙 계조 상태로 유지되는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 5

제 3 항에 있어서,

상기 인터페이스는 mini-LVDS 방식으로 구현되고;

상기 제2 기간 내에서 전송 출력은 HI-Z 상태로 유지되는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 6

제 5 항에 있어서,

상기 타이밍 콘트롤러는 선택신호에 따라 출력이 제어되는 3 상태 출력 버퍼를 더 구비하고, 상기 3 상태 출

력 버퍼를 이용하여 상기 제2 기간 내에서 전송 출력은 HI-Z 상태로 유지시키는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 7

제 6 항에 있어서,

상기 선택신호는 상기 전송 데이터의 출력을 트랜지션시키기 위해 하이논리로 발생되고, 상기 전송 출력을 HI-Z 상태로 유지시키기 위해 로우논리로 발생하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 8

제 1 항에 있어서,

상기 제1 기간은 데이터 인에이블신호의 기수 하이논리구간을 포함하고, 상기 제2 기간은 데이터 인에이블신호의 우수 하이논리구간을 포함하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 9

고전위 전압의 입력단과 저전위 전압의 입력단 사이에 흐르는 구동전류에 의해 발광하는 유기발광다이오드와, 상기 유기발광다이오드와 상기 저전위 전압의 입력단 사이에 병렬 접속된 제1 및 제2 구동 TFT를 갖는 유기발광다이오드 표시장치의 구동방법에 있어서,

1 수평기간의 제1 기간 내에서 디지털 비디오 데이터를 트랜지션시켜 전송하고, 상기 1 수평기간의 제2 기간 내에서 전송 출력을 트랜지션이 없는 임의의 상태로 유지시키는 단계; 및

인터페이스를 통해 전송 받은 상기 디지털 비디오 데이터를 상기 1 수평기간 동안 한 번만 래치하고 극성제어 신호를 참조하여, 상기 래치된 데이터를 상기 제1 및 제2 구동 TFT 중 어느 하나에 인가될 아날로그 화소 데이터로 변환함과 아울러, 상기 래치된 데이터를 상기 제1 및 제2 구동 TFT 중 나머지 하나에 인가될 아날로그 리프레쉬 데이터로 변환하는 단계를 포함하는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 10

제 9 항에 있어서,

상기 1 수평기간 동안, 전송 데이터의 래치 스타트 시점을 제어하기 위한 소스 스타트 펄스는 한 번만 발생되고, 상기 래치된 데이터의 출력 타이밍을 제어하기 위한 소스 출력 인에이블신호는 두 번 발생되며;

상기 극성제어신호는 1/2 수평기간 주기로 반전됨과 아울러 프레임 단위로 반전되는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 11

제 10 항에 있어서,

하이논리의 상기 극성제어신호를 참조로, 상기 두 번의 소스 출력 인에이블신호 중 어느 하나에 맞춰 상기 래치된 데이터가 상기 아날로그 화소 데이터로 변환되고;

로우논리의 상기 극성제어신호를 참조로, 상기 두 번의 소스 출력 인에이블신호 중 나머지 하나에 맞춰 상기 래치된 데이터가 상기 아날로그 리프레쉬 데이터로 변환되는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 12

제 11 항에 있어서,

상기 인터페이스는 TTL 방식으로 구현되고;

상기 제2 기간 내에서 전송 출력은 블랙 계조 상태로 유지되는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 13

제 11 항에 있어서,

상기 인터페이스는 mini-LVDS 방식으로 구현되고;

상기 제2 기간 내에서 전송 출력은 HI-Z 상태로 유지되는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 14

제 13 항에 있어서,

상기 제2 기간 내에서 전송 출력은, 선택신호에 따라 출력이 제어되는 3 상태 출력 버퍼를 통해 HI-Z 상태로 유지되는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 15

제 14 항에 있어서,

상기 선택신호는 상기 전송 데이터의 출력을 트랜지션시키기 위해 하이논리로 발생되고, 상기 전송 출력을 HI-Z 상태로 유지시키기 위해 로우논리로 발생하는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 16

제 9 항에 있어서,

상기 제1 기간은 데이터 인에이블신호의 기수 하이논리구간을 포함하고, 상기 제2 기간은 데이터 인에이블신호의 우수 하이논리구간을 포함하는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

명세서

기술분야

[0001] 본 발명은 유기발광다이오드 표시장치에 관한 것으로 특히, 소비전력을 줄일 수 있는 유기발광다이오드 표시장치 및 그 구동방법에 관한 것이다.

배경기술

[0002] 최근, 다양한 평판 표시장치들(Flat Panel Display, FPD)에 대한 개발이 가속화되고 있다. 이들 중 특히, 유기발광다이오드 표시장치는 스스로 발광하는 자발광소자를 이용함으로써 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0003] 유기발광다이오드 표시장치는 자발광소자인 유기발광다이오드를 갖는 화소들을 매트릭스 형태로 배열하고 화소들의 밝기를 비디오 데이터의 계조에 따라 제어한다. 특히, 액티브 매트릭스(active matrix) 방식의 유기발광다이오드 표시장치는 스위치 TFT(Thin Film Transistor)를 선택적으로 턴-온시켜 화소를 선택하고, 선택된 화소의 구동 TFT에 화소 데이터를 인가하여 유기발광다이오드에 흐르는 전류량을 제어한다.

[0004] 일반적으로 동일한 극성의 화소 데이터가 구동 TFT의 게이트전극으로 장시간 인가되면 게이트-바이어스 스트레스(Gate-Bias Stress)에 의해 구동 TFT의 문턱전압이 변하게 된다. 구동 TFT의 문턱전압이 변화되면 구동 TFT의 동작특성이 열화되어 유기발광다이오드에 흐르는 전류량을 원하는 값으로 제어할 수 없게 된다.

[0005] 구동 TFT의 문턱전압 변화를 최소화하기 위해 최근, 듀얼 TFT 구동이 제안된 바 있다. 듀얼 TFT 구동은 도 1과 같이 각 화소 내에 구동 TFT를 2개씩 형성한다. 그리고, 제1 및 제2 TFT(DT1,DT2) 중 어느 하나에는 화소 데이터를 인가하고, 제1 및 제2 TFT(DT1,DT2) 중 나머지 하나에는 리프레쉬(refresh) 데이터를 인가하며, 일정 기간을 주기로 이를 교대한다. 제1 및 제2 TFT(DT1,DT2)는 화소 데이터에 의한 게이트-바이어스 스트레스를 리프레쉬 데이터를 통해 해소한다. 리프레쉬 데이터는 화소 데이터와 반대 극성을 갖는다.

[0006] 이러한 듀얼 TFT 구동을 위해서는 화소 데이터 이외에 리프레쉬 데이터까지 필요하므로, 도 2와 같이 타이밍 컨트롤러(1)와 데이터 드라이버(2) 사이에서의 데이터 전송량이 통상의 싱글 TFT 구동에 비해 2배로

증가한다. 데이터 전송량이 증가한다는 것은 그만큼 데이터의 트랜지션(transition) 횟수가 증가한다는 것을 의미한다. 전송 데이터의 트랜지션(transition) 횟수가 증가하면, 데이터 전송에 따른 소비전력이 커진다.

[0007] 데이터 드라이버(2)는 도 3과 같이 타이밍 컨트롤러(1)로부터 입력되는 화소 데이터(PDATA)와 리프레쉬 데이터(RDATA)를 1 수평기간(1H) 동안 순차적으로 화소에 공급한다. 이를 위해, 데이터 드라이버(2)는 1 수평기간(1H) 내에서 화소 데이터(PDATA) 뿐만 아니라 리프레쉬 데이터(RDATA)까지 별도로 래치(latch)해야 한다. 래치 횟수가 증가하면, 데이터 드라이버(2) 내에서의 소비전력이 커진다.

발명의 내용

해결하려는 과제

[0008] 따라서, 본 발명의 목적은 듀얼 TFT 구동시 소비전력을 줄일 수 있도록 한 유기발광다이오드 표시장치 및 그 구동방법을 제공하는 데 있다.

과제의 해결 수단

[0009] 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 유기발광다이오드 표시장치는 고전위 전압의 입력단과 저전위 전압의 입력단 사이에 흐르는 구동전류에 의해 발광하는 유기발광다이오드와, 상기 유기발광다이오드와 상기 저전위 전압의 입력단 사이에 병렬 접속된 제1 및 제2 구동 TFT를 갖는 표시패널; 1 수평기간의 제1 기간 내에서 디지털 비디오 데이터를 트랜지션시켜 전송하고, 상기 1 수평기간의 제2 기간 내에서 전송 출력을 트랜지션이 없는 임의의 상태로 유지시키는 타이밍 컨트롤러; 및 인터페이스를 통해 전송 받은 상기 디지털 비디오 데이터를 상기 1 수평기간 동안 한 번만 래치하고 극성제어신호를 참조하여, 상기 래치된 데이터를 상기 제1 및 제2 구동 TFT 중 어느 하나에 인가될 아날로그 화소 데이터로 변환함과 아울러, 상기 래치된 데이터를 상기 제1 및 제2 구동 TFT 중 나머지 하나에 인가될 아날로그 리프레쉬 데이터로 변환하는 데이터 드라이버를 구비한다.

[0010] 상기 타이밍 컨트롤러는, 상기 1 수평기간 동안, 전송 데이터의 래치 스타트 시점을 제어하기 위한 소스 스타트 펄스를 한 번만 발생하고, 상기 래치된 데이터의 출력 타이밍을 제어하기 위한 소스 출력 인에이블신호를 두 번 발생하며; 상기 극성제어신호를 1/2 수평기간 주기로 반전시킴과 아울러 프레임 단위로 반전시킨다.

[0011] 상기 데이터 드라이버는, 하이논리의 상기 극성제어신호를 참조로, 상기 두 번의 소스 출력 인에이블신호 중 어느 하나에 맞춰 상기 래치된 데이터를 상기 아날로그 화소 데이터로 변환하고; 로우논리의 상기 극성제어신호를 참조로, 상기 두 번의 소스 출력 인에이블신호 중 나머지 하나에 맞춰 상기 래치된 데이터를 상기 아날로그 리프레쉬 데이터로 변환한다.

[0012] 상기 인터페이스는 TTL 방식으로 구현되고; 상기 제2 기간 내에서 전송 출력은 블랙 계조 상태로 유지된다.

[0013] 상기 인터페이스는 mini-LVDS 방식으로 구현되고; 상기 제2 기간 내에서 전송 출력은 HI-Z 상태로 유지된다.

[0014] 상기 타이밍 컨트롤러는 선택신호에 따라 출력이 제어되는 3 상태 출력 버퍼를 더 구비하고, 상기 3 상태 출력 버퍼를 이용하여 상기 제2 기간 내에서 전송 출력은 HI-Z 상태로 유지시킨다.

[0015] 상기 선택신호는 상기 전송 데이터의 출력을 트랜지션시키기 위해 하이논리로, 상기 전송 출력을 HI-Z 상태로 유지시키기 위해 로우논리로 발생된다.

[0016] 상기 제1 기간은 데이터 인에이블신호의 기수 하이논리구간을 포함하고, 상기 제2 기간은 데이터 인에이블신호의 우수 하이논리구간을 포함한다.

[0017] 본 발명의 실시예에 따라 고전위 전압의 입력단과 저전위 전압의 입력단 사이에 흐르는 구동전류에 의해 발광하는 유기발광다이오드와, 상기 유기발광다이오드와 상기 저전위 전압의 입력단 사이에 병렬 접속된 제1 및 제2 구동 TFT를 갖는 유기발광다이오드 표시장치의 구동방법은, 1 수평기간의 제1 기간 내에서 디지털 비디오 데이터를 트랜지션시켜 전송하고, 상기 1 수평기간의 제2 기간 내에서 전송 출력을 트랜지션이 없는 임의의 상태로 유지시키는 단계; 및 인터페이스를 통해 전송 받은 상기 디지털 비디오 데이터를 상기 1 수평기간 동안 한 번만 래치하고 극성제어신호를 참조하여, 상기 래치된 데이터를 상기 제1 및 제2 구동 TFT 중 어느 하

나에 인가될 아날로그 화소 데이터로 변환함과 아울러, 상기 래치된 데이터를 상기 제1 및 제2 구동 TFT 중 나머지 하나에 인가될 아날로그 리프레쉬 데이터로 변환하는 단계를 포함한다.

발명의 효과

[0018] 본 발명에 따른 유기발광다이오드 표시장치 및 구동방법은 듀얼 TFT 구동을 위해 타이밍 컨트롤러로부터 데이터 드라이버로 데이터를 전송할 때, 전송 데이터의 트랜지션 횟수를 기존 대비 절반 정도로 감소시킴으로써 데이터 전송에 따른 소비전력을 크게 줄일 수 있다. 또한, 유기발광다이오드 표시장치 및 구동방법은 듀얼 TFT 구동을 위해 전송 데이터를 한 번만 래치하여 래치 횟수를 종래 대비 절반으로 감소시킴으로써, 데이터 드라이버 내에서의 소비전력을 크게 줄일 수 있다.

도면의 간단한 설명

[0019] 도 1은 듀얼 TFT 화소 구조를 개략적으로 보여주는 도면.
 도 2는 타이밍 컨트롤러와 데이터 드라이버 사이에서의 데이터 전송을 나타내는 도면.
 도 3은 화소 데이터와 리프레쉬 데이터의 전송 및 표시 타이밍을 보여주는 도면.
 도 4는 본 발명의 실시예에 따른 유기발광다이오드 표시장치를 나타내는 블록도.
 도 5는 본 발명의 실시예에 따른 듀얼 TFT 화소 구조를 개략적으로 보여주는 도면.
 도 6은 아날로그 화소 데이터와 아날로그 리프레쉬 데이터를 보여주는 파형도.
 도 7은 타이밍 컨트롤러와 데이터 드라이버 간 전송 인터페이스를 보여주는 도면.
 도 8은 타이밍 컨트롤러와 데이터 드라이버를 전기적으로 연결하는 TTL 인터페이스 방식에서 데이터의 트랜지션 상태를 보여줌과 동시에, 데이터 드라이버에서 데이터의 래치, 및 아날로그 화소 데이터와 아날로그 리프레쉬 데이터의 출력 과정을 보여주는 도면.
 도 9는 타이밍 컨트롤러와 데이터 드라이버를 전기적으로 연결하는 mini-LVDS 인터페이스 방식에서 데이터의 트랜지션 상태를 보여줌과 동시에, 데이터 드라이버에서 데이터의 래치, 및 아날로그 화소 데이터와 아날로그 리프레쉬 데이터의 출력 과정을 보여주는 도면.
 도 10은 mini-LVDS 인터페이스를 위한 타이밍 컨트롤러의 내부 구성을 보여주는 도면.

발명을 실시하기 위한 구체적인 내용

[0020] 이하, 도 4 내지 도 10을 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.

[0021] 도 4는 본 발명의 실시예에 따른 유기발광다이오드 표시장치를 나타내는 블록도이다.

[0022] 도 4를 참조하면, 본 발명의 실시예에 따른 유기발광다이오드 표시장치는 화소들(P)이 매트릭스 형태로 배열되는 표시패널(10)과, 데이터라인들(14)을 구동시키기 위한 데이터 드라이버(12)와, 스캔라인들(15)을 구동시키기 위한 스캔 드라이버(13)와, 드라이버들(12,13)의 동작을 제어하는 타이밍 컨트롤러(11)를 구비한다.

[0023] 표시패널(10)에는 다수의 데이터라인들(14)과 스캔라인쌍들(15)이 서로 교차되고 그 교차영역마다 화소들(P)이 배치된다. 화소들(P) 각각은 고전위 구동전압(VDD)과 기저전압(VSS)을 공급받는다. 화소들(P) 각각은 도 5와 같이 한 개의 데이터라인(14)과 스캔라인쌍(15)을 구성하는 두 개의 스캔라인들(15a,15b)에 접속될 수 있다.

[0024] 타이밍 컨트롤러(11)는 외부로부터 입력되는 디지털 비디오 데이터(RGB)를 표시패널(10)의 해상도에 맞게 재정렬하여 데이터 드라이버(12)에 공급한다. 또한, 타이밍 컨트롤러(11)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등의 타이밍 신호들에 기초하여 데이터 드라이버(12)의 동작 타이밍을 제어하기 위한 데이터 제어신호와, 스캔 드라이버(13)의 동작 타이밍을 제어하기 위한 스캔 제어신호를 발생한다.

[0025] 데이터 제어신호는 소스 스타트 펄스(Source Start Pulse, SSP), 소스 출력 인에이블신호(Source Output

Enable, SOE) 및 극성제어신호(Polarity, POL) 등을 포함한다. 소스 스타트 펄스(SSP)는 입력 데이터의 래치 스타트 시점을 제어한다. 소스 출력 인에이블신호(SOE)는 래치된 데이터의 출력 타이밍을 제어한다. 극성제어신호(POL)는 출력 데이터의 극성을 제어한다.

- [0026] 스캔 제어신호는 게이트 스타트 펄스(GSP), 게이트 쉬프트 클럭(GSC), 게이트 출력 인에이블신호(Gate Output Enable, GOE) 등을 포함한다. 게이트 스타트 펄스(GSP)는 게이트 쉬프트 레지스터에 입력되어 쉬프트 스타트 타이밍을 제어한다. 게이트 쉬프트 클럭(GSC)은 게이트 스타트 펄스(GSP)를 쉬프트시키기 위한 클럭신호로 이용된다. 게이트 출력 인에이블신호(GOE)는 게이트 쉬프트 레지스터의 출력 타이밍을 제어한다.
- [0027] 데이터 드라이버(12)는 데이터 제어신호에 따라 디지털 비디오 데이터(RGB)를 래치하고, 래치된 데이터를 아날로그 화소 데이터로서, 래치된 데이터로부터 극성이 반전된 데이터를 아날로그 리프레쉬 데이터로서 데이터 라인들(14)에 공급한다. 화소 데이터와 리프레쉬 데이터는 1 수평기간 내에서 데이터라인들(14)에 순차적으로 공급된다.
- [0028] 스캔 드라이버(13)는 스캔 제어신호에 따라 스캔신호를 발생하여 스캔라인들(15)에 공급한다. 스캔 드라이버(13)는 스캔신호를 쉬프트시키기 위한 쉬프트 레지스터(Shift Register)를 포함한다. 쉬프트 레지스터는 GIP(Gate In Panel) 방식에 따라 표시패널(10) 상에 직접 형성될 수 있다.
- [0029] 도 5는 듀얼 TFT 구동을 위한 화소(P)를 개략적으로 보여준다.
- [0030] 도 5를 참조하면, 듀얼 TFT 구동을 위한 화소(P)는 유기발광다이오드(OLED), 제1 및 제2 구동 TFT(DT1,DT2), 제1 및 제2 스위치 TFT(ST1,ST2)를 포함한다.
- [0031] 유기발광다이오드(OLED)는 고전위 구동전압(VDD)의 입력단과 기저전압(VSS)의 입력단 사이에 흐르는 구동 전류에 의해 발광한다. 유기발광다이오드(OLED)의 애노드전극은 고전위 구동전압(VDD)의 입력단에 접속되고, 유기발광다이오드(OLED)의 캐소드전극은 제1 및 제2 구동 TFT(DT1,DT2)에 공통 접속된다. 유기발광다이오드(OLED)는 애노드전극과 캐소드전극 사이에 형성된 유기 화합물층을 구비한다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)을 포함한다. 애노드전극과 캐소드전극에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.
- [0032] 제1 및 제2 구동 TFT(DT1,DT2)는 유기발광다이오드(OLED)와 기저전압(VSS)의 입력단 사이에 병렬 접속되어 일정 기간을 주기로 교대로 유기발광다이오드(OLED)에 흐르는 구동전류량을 제어한다.
- [0033] 제1 스위치 TFT(ST1)는 데이터라인(14) 상의 아날로그 화소 데이터(또는 아날로그 리프레쉬 데이터)를 제1 구동 TFT(DT1)의 게이트전극에 인가한다. 제1 스위치 TFT(ST1)는 제1 스캔라인(15a)에 접속된 게이트전극과, 데이터라인(14)에 접속된 드레인전극과, 제1 구동 TFT(DT1)의 게이트전극에 접속된 소스전극을 구비한다. 제2 스위치 TFT(ST2)는 데이터라인(14) 상의 아날로그 리프레쉬 데이터(또는 아날로그 화소 데이터)를 제2 구동 TFT(DT2)의 게이트전극에 인가한다. 제2 스위치 TFT(ST2)는 제2 스캔라인(15b)에 접속된 게이트전극과, 데이터라인(14)에 접속된 드레인전극과, 제2 구동 TFT(DT2)의 게이트전극에 접속된 소스전극을 구비한다.
- [0034] 도 6과 같이 제1 구동 TFT(DT1)에 아날로그 화소 데이터가 인가될 때 제2 구동 TFT(DT2)에는 아날로그 리프레쉬 데이터가 인가된다. 일정 기간(예컨대, 1 프레임 기간) 후에 제1 구동 TFT(DT1)에 아날로그 리프레쉬 데이터가 인가될 때 제2 구동 TFT(DT2)에는 아날로그 화소 데이터가 인가된다. 제1 및 제2 TFT(DT1,DT2)는 아날로그 화소 데이터에 의한 게이트-바이어스 스트레스를 아날로그 리프레쉬 데이터를 통해 해소한다. 아날로그 리프레쉬 데이터는 아날로그 화소 데이터와 반대 극성을 갖는다. 도 6에서, 'Vgs'는 구동 TFT(DT1,DT2)의 게이트-소스 간 전압을 지시한다.
- [0035] 도 7은 타이밍 컨트롤러(11)와 데이터 드라이버(12) 간 전송 인터페이스를 보여준다.
- [0036] 타이밍 컨트롤러(11)는 LVDS(Low Voltage Differential Signaling) 인터페이스 방식으로 시스템보드(미도시)와 통신하여 시스템보드로부터 데이터와 타이밍신호들을 전송받는다. 그리고, 전송받은 데이터와 내부에서 생성된 제어신호(예컨대, 데이터 제어신호들)를 TTL(Transistor Transistor Logic) 인터페이스 방식 또는, mini-LVDS(Low Voltage Differential Signaling) 인터페이스 방식을 통해 데이터 드라이버(12)에 전송한다. TTL 인터페이스 방식에서는 전송 신호의 스윙폭(트랜지션 폭)을 통상 1.5V ~ 3.3V이다. 저전압 특성을 갖는 LVDS 인터페이스 방식은 고속 데이터 전송을 위한 일반적인 인터페이스 표준으로서 TTL 인터페이스 방식에 비해 전송 신호의 스윙폭이 낮다. mini-LVDS 인터페이스 방식은 LVDS 인터페이스 방식보다도 전송 신호의 스윙

폭이 더 낮으며, 새로운 구조의 데이터 변조를 통해 전송 선로의 개수가 상대적으로 적다.

- [0037] 본 발명에 따르면, 타이밍 콘트롤러(11)로부터 데이터 드라이버(12)로 데이터를 전송할 때 발생하는 데이터의 트랜지션(transition) 횟수는 종래 듀얼 TFT 구동시에 비해 거의 절반으로 줄어든다. 이를 위해, 본 발명은 종래와 같이 화소 데이터 이외에 별도로 리프레쉬 데이터를 전송하지 않고, 도 8 및 도 9와 같이 리프레쉬 데이터의 전송에 할당된 시간에서 전송 데이터를 트랜지션이 없는 임의의 상태로 유지한다. 이 임의 상태의 데이터는 리프레쉬 데이터의 생성에 기여하지 않는다. 후술하겠지만, 리프레쉬 데이터는 극성제어신호를 참조하여 데이터 드라이버(12)내에서 생성된다.
- [0038] 도 8은 타이밍 콘트롤러(11)와 데이터 드라이버(12)를 전기적으로 연결하는 TTL 인터페이스 방식에서 데이터의 트랜지션 상태를 보여줌과 동시에, 데이터 드라이버(12)에서 데이터의 래치, 및 아날로그 화소 데이터와 아날로그 리프레쉬 데이터의 출력 과정을 보여준다.
- [0039] 도 8을 참조하면, 1 수평기간(1H) 동안, 타이밍 콘트롤러(11)는 데이터 인에이블신호(DE)의 기수 하이논리구간(Odd_H) 내에서 화소 데이터를 트랜지션시켜 데이터 드라이버(12)로 전송하고, 데이터 인에이블신호(DE)의 우수 하이논리구간(Even_H) 동안 전송 데이터를 트랜지션이 없는 임의의 상태(예컨대, 블랙 상태)로 유지시킨다. 이에 따라, 전송 데이터의 트랜지션 횟수는 종래 대비 대략 절반 정도로 줄어든다. 전송 데이터의 트랜지션 횟수가 감소하면, 그만큼 데이터 전송에 따른 소비전력이 줄어든다.
- [0040] 또한, 1 수평기간(1H) 동안, 타이밍 콘트롤러(11)는 전송 데이터의 래치 스타트 시점을 제어하기 위한 소스 스타트 펄스(SSP)를 한 번만 발생하고, 래치된 데이터의 출력 타이밍을 제어하기 위한 소스 출력 인에이블신호(SOE)를 두 번 발생한다. 그리고, 극성제어신호(POL)를 대략 1/2 수평기간 주기로 반전시킴과 아울러 프레임 단위로 반전시킨다. 도 8에서, 점선으로 표시된 소스 스타트 펄스(SSP)는 종래 듀얼 TFT 구동을 위해 필요했던 것으로, 본 발명에서는 제거되었다.
- [0041] 데이터 드라이버(12)는 소스 스타트 펄스(SSP)가 하이논리(H)로 발생될 때 전송 데이터를 래치하고, 이 래치된 데이터를 1 수평기간(1H) 동안 유지시킨다. 데이터 드라이버(12)는 종래 기술과 달리 듀얼 TFT 구동을 위해 1 수평기간 동안 전송 데이터를 한 번만 래치하여 래치 횟수를 종래 대비 절반으로 줄인다. 래치 횟수가 감소하면, 데이터 드라이버(12) 내에서의 소비전력이 줄어든다.
- [0042] 일 예로 제n 프레임에서, 데이터 드라이버(12)는 하이논리(H)의 극성제어신호(POL)를 참조로, 첫 번째 소스 출력 인에이블신호(SOE)의 폴링 에지에 맞춰 상기 래치된 데이터를 아날로그 화소 데이터(Line#1(pos))로 변환하여 출력한다. 또한, 제n 프레임에서, 데이터 드라이버(12)는 로우논리(L)의 극성제어신호(POL)를 참조로, 두 번째 소스 출력 인에이블신호(SOE)의 폴링 에지에 맞춰 상기 래치된 데이터를 아날로그 리프레쉬 데이터(Line#1(neg))로 변환하여 출력한다. 아날로그 화소 데이터(Line#1(pos))와 아날로그 리프레쉬 데이터(Line#1(neg))는 그 극성만 반대일 뿐 같은 래치 데이터에 기반하므로 그 크기는 서로 동일하다.
- [0043] 제n+1 프레임에서 극성제어신호(POL)는 제n 프레임과 반대 논리를 갖는다. 일 예로 제n+1 프레임에서, 데이터 드라이버(12)는 로우논리(L)의 극성제어신호(POL)를 참조로, 첫 번째 소스 출력 인에이블신호(SOE)의 폴링 에지에 맞춰 상기 래치된 데이터를 아날로그 리프레쉬 데이터(Line#1(neg))로 변환하여 출력한다. 또한, 제n+1 프레임에서, 데이터 드라이버(12)는 하이논리(H)의 극성제어신호(POL)를 참조로, 두 번째 소스 출력 인에이블신호(SOE)의 폴링 에지에 맞춰 상기 래치된 데이터를 아날로그 화소 데이터(Line#1(pos))로 변환하여 출력한다.
- [0044] 도 9는 타이밍 콘트롤러(11)와 데이터 드라이버(12)를 전기적으로 연결하는 mini-LVDS 인터페이스 방식에서 데이터의 트랜지션 상태를 보여줌과 동시에, 데이터 드라이버(12)에서 데이터의 래치, 및 아날로그 화소 데이터와 아날로그 리프레쉬 데이터의 출력 과정을 보여준다. 도 10은 도 9를 위한 타이밍 콘트롤러(11)의 내부 구성을 보여준다.
- [0045] 도 9를 참조하면, 1 수평기간(1H) 동안, 타이밍 콘트롤러(11)는 데이터 인에이블신호(DE)의 기수 하이논리구간(Odd_H) 내에서 화소 데이터를 트랜지션시켜 데이터 드라이버(12)로 전송하고, 1 수평기간(1H) 내에서 데이터 인에이블신호(DE)의 기수 하이논리구간(Odd_H)을 제외한 잔여 기간 동안 전송 출력을 HI-Z 상태로 유지시킨다. mini-LVDS 인터페이스 방식은 전류 소스 타입이므로 데이터의 트랜지션에 상관없이 일정 전력이 소비된다. 따라서, mini-LVDS 인터페이스 방식에서는 데이터의 트랜지션이 없는 기간에서 전송 출력을 HI-Z 상태로 유지시켜야만 전송에 따른 소비전력을 줄일 수 있다.
- [0046] 1 수평기간(1H) 동안, 타이밍 콘트롤러(11)는 전송 데이터의 래치 스타트 시점을 제어하기 위한 소스 스타트

펄스(SSP)를 한 번만 발생하고, 래치된 데이터의 출력 타이밍을 제어하기 위한 소스 출력 인에이블신호(SOE)를 두 번 발생한다. 그리고, 극성제어신호(POL)를 대략 1/2 수평기간 주기로 반전시킴과 아울러 프레임 단위로 반전시킨다. 또한, 타이밍 컨트롤러(11)는 도 10과 같은 mini-LVDS 송신부(11B)내에 선택신호(T)에 따라 출력이 제어되는 3 상태 출력 버퍼를 구비하고, 이 3 상태 출력 버퍼를 이용하여 1 수평기간(1H) 내에서 데이터 인에이블신호(DE)의 기수 하이논리구간(Odd_H)을 제외한 잔여 기간 동안 전송 출력을 HI-Z 상태로 유지시킨다. 선택신호(T)는 트랜지션되는 전송 데이터의 출력을 위해 하이논리(H)로, 전송 출력을 HI-Z 상태로 유지시키기 위해 로우논리(L)로 발생된다. 도 9에서, 점선으로 표시된 소스 스타트 펄스(SSP)는 종래 듀얼 TFT 구동을 위해 필요했던 것으로, 본 발명에서는 제거되었다. 도 10에서, '11A'는 LVDS 수신부를, '11C'는 제어 신호들(SOE, POL 등)을 출력하는 타이밍 제어부를 각각 지시한다. 도 10에서, 'LV+' , 'LV-'는 mini-LVDS 인터페이스 규격에 맞는 차동 방식의 전송 데이터를, 'CLK+' , 'CLK-'는 차동 방식의 전송 데이터에 동기되는 클럭 신호를 각각 지시한다.

[0047] 데이터 드라이버(12)에서 데이터의 래치, 및 아날로그 화소 데이터와 아날로그 리프레쉬 데이터의 출력 과정은 도 8에서 설명한 것과 실질적으로 동일하며, 이로 인한 효과 역시 도 8에서 설명한 것과 실질적으로 동일하다.

[0048] 상술한 바와 같이, 본 발명에 따른 유기발광다이오드 표시장치 및 구동방법은 듀얼 TFT 구동을 위해 타이밍 컨트롤러로부터 데이터 드라이버로 데이터를 전송할 때, 전송 데이터의 트랜지션 횟수를 기존 대비 절반 정도로 감소시킴으로써 데이터 전송에 따른 소비전력을 크게 줄일 수 있다. 또한, 유기발광다이오드 표시장치 및 구동방법은 듀얼 TFT 구동을 위해 전송 데이터를 한 번만 래치하여 래치 횟수를 종래 대비 절반으로 감소시킴으로써, 데이터 드라이버 내에서의 소비전력을 크게 줄일 수 있다.

[0049] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

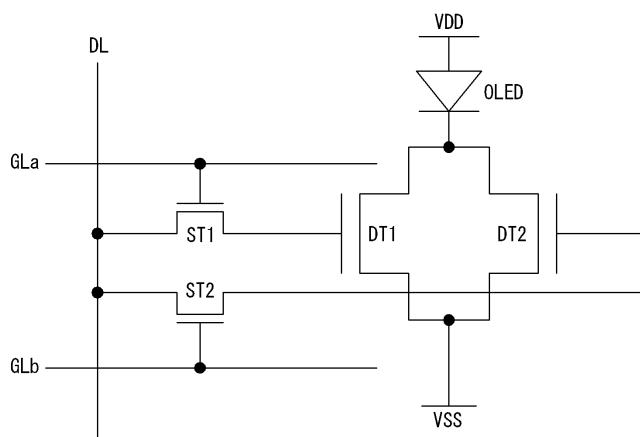
부호의 설명

[0050]

10 : 표시패널	11 : 타이밍 컨트롤러
12 : 데이터 드라이버	13 : 스캔 드라이버
11B : mini-LVDS 송신부	

도면

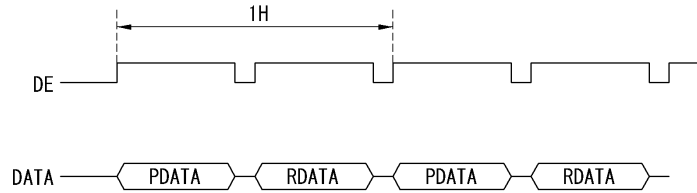
도면1



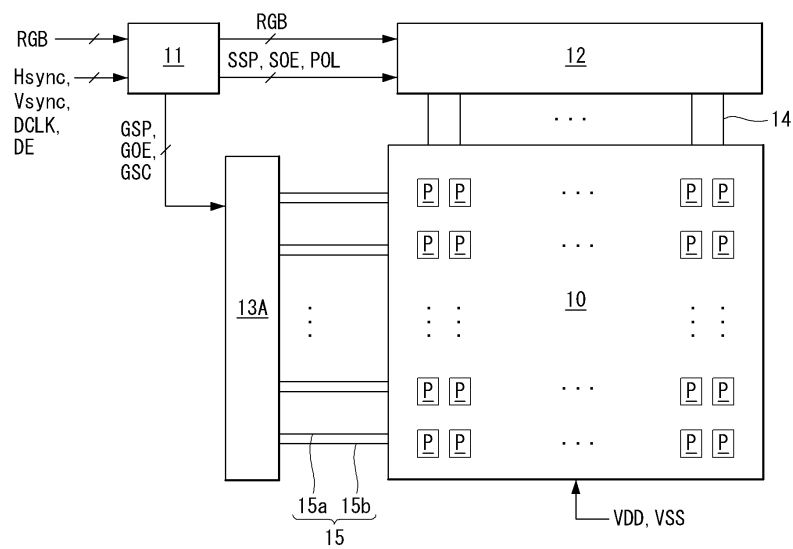
도면2



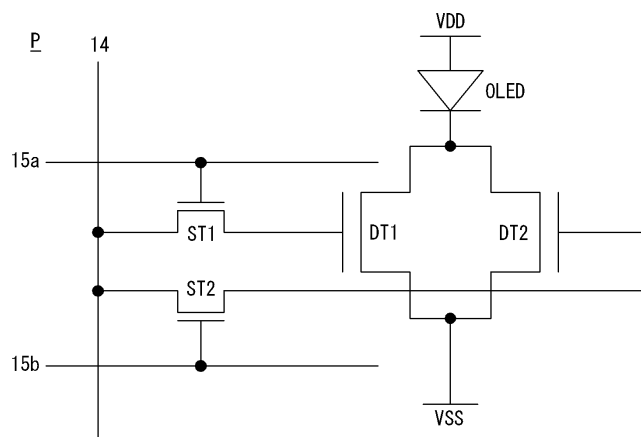
도면3



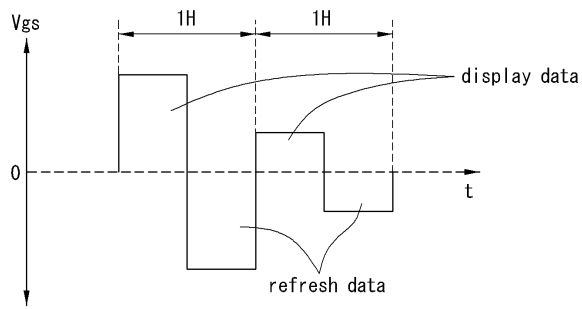
도면4



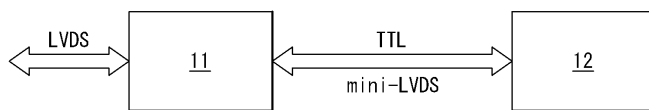
도면5



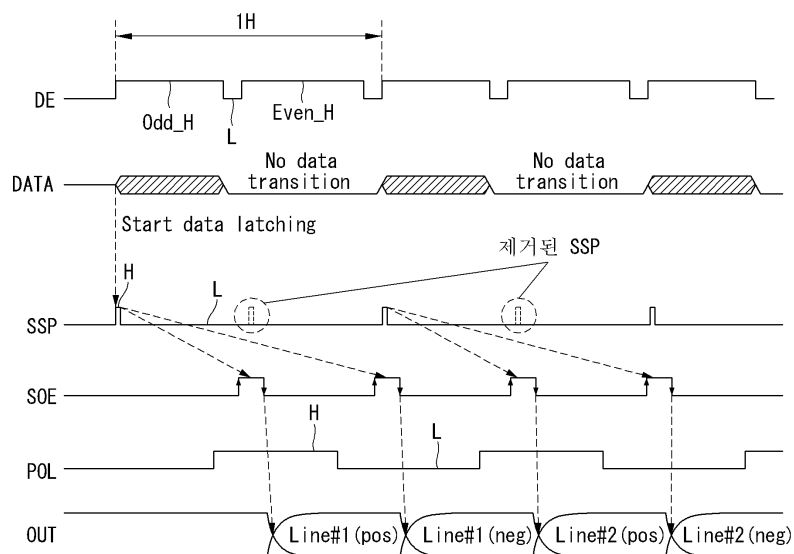
도면6



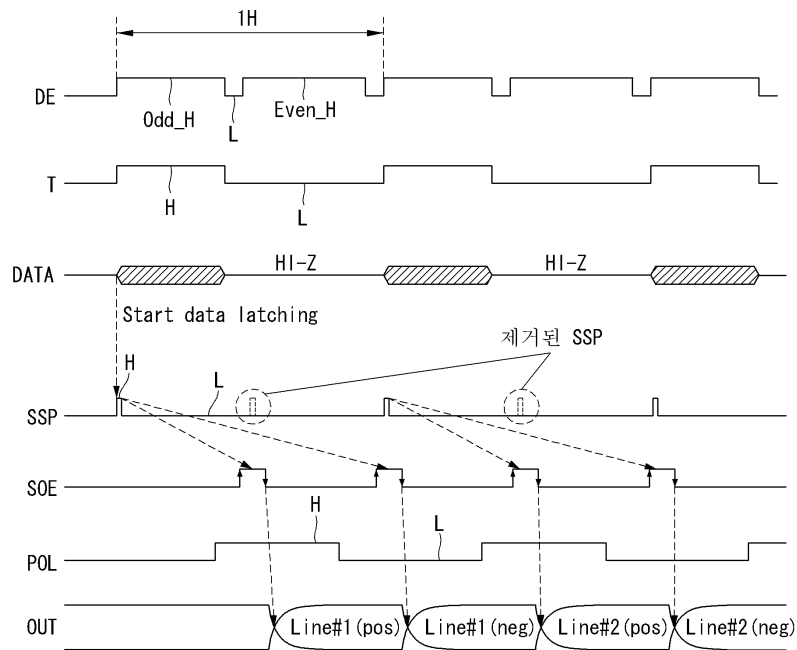
도면7



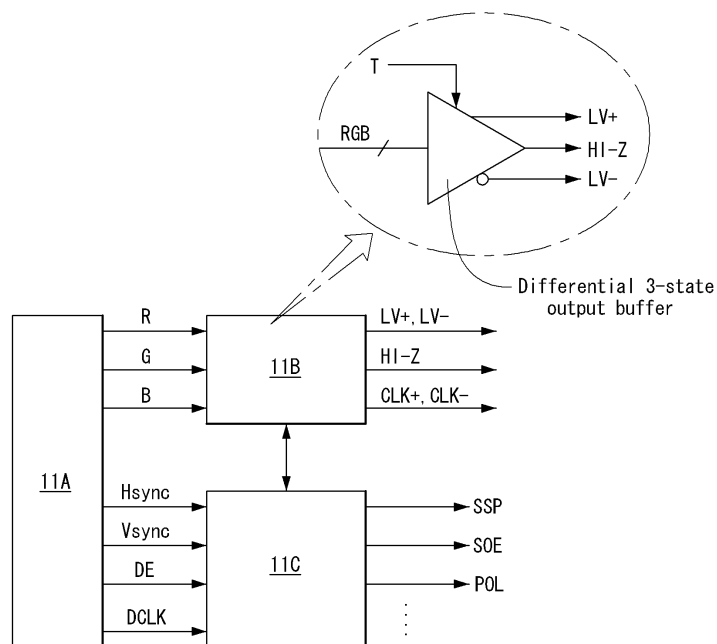
도면8



도면9



도면10



专利名称(译)	标题：有机发光二极管显示装置及其驱动方法		
公开(公告)号	KR1020120051239A	公开(公告)日	2012-05-22
申请号	KR1020100112578	申请日	2010-11-12
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	BYUN SEUNG CHAN 변승찬 KIM HYOUNG SU 김형수		
发明人	변승찬 김형수		
IPC分类号	G09G3/30		
CPC分类号	G09G3/3275 G09G3/3233 G09G2300/0823 G09G2310/0254 G09G2310/0291 G09G2310/08 G09G2370/14		
外部链接	Espacenet		

摘要(译)

根据本发明的有机发光二极管显示装置包括有机发光二极管，该有机发光二极管通过在高电位电压的输入端和低电位电压的输入端之间流动的驱动电流发光，一种显示面板，具有第一和第二驱动TFT；一种定时控制器，用于在一个水平周期的第一周期内转换和发送数字视频数据，并且在一个水平周期的第二周期内保持发送输出处于任意状态而不进行转换；并且在一个水平周期内仅锁存通过接口接收的数字视频数据并参考极性控制信号以将锁存的数据转换为模拟像素数据以应用于第一和第二驱动TFT中的任何一个以及用于将锁存数据转换为模拟刷新数据的数据驱动器，以应用于第一和第二驱动TFT中的另一个。

