



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0024871
(43) 공개일자 2010년03월08일

(51) Int. Cl.

H05B 33/22 (2006.01) H05B 33/26 (2006.01)
H01L 51/50 (2006.01)

(21) 출원번호 10-2008-0093424

(22) 출원일자 2008년09월23일

심사청구일자 없음

(30) 우선권주장

1020080083305 2008년08월26일 대한민국(KR)

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

최희동

충남 서산시 음암면 탑곡리 3구 178번지

(74) 대리인

특허법인로얄

전체 청구항 수 : 총 20 항

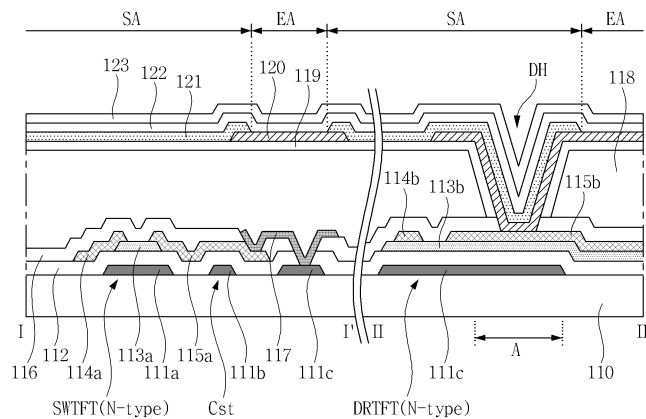
(54) 유기발광다이오드 표시장치와 그 제조방법

(57) 요약

본 발명은 탑 에미션 방식으로 발광되는 유기발광다이오드 표시장치에 관한 것이다.

이 유기발광다이오드 표시장치는 기판 상에 형성되는 스위치 TFT와 구동 TFT; 상기 TFT들로 인한 단차를 제거하기 위해 상기 TFT들 상에 형성되는 오버코트층; 상기 오버코트층을 관통하여 상기 구동 TFT의 드레인 전극 일부를 노출시키는 드레인 접촉홀; 상기 오버코트층이 형성된 기판 상에서 패터닝되어 상기 노출된 구동 TFT의 드레인 전극에 접촉되는 제1 전극; 상기 제1 전극이 형성된 기판 상에서 패터닝되어 단위 화소의 개구영역을 구획하는 बैं크 패턴; 상기 बैं크 패턴이 형성된 기판 상에 형성되는 유기화합물층; 및 상기 유기화합물층 상에 형성되는 제2 전극을 구비하고; 상기 बैं크 패턴은 상기 드레인 접촉홀이 형성된 영역 부근을 차폐한다.

대표도 - 도5



특허청구의 범위

청구항 1

기관 상에 형성되는 스위치 TFT와 구동 TFT;

상기 TFT들로 인한 단차를 제거하기 위해 상기 TFT들 상에 형성되는 오버코트층;

상기 오버코트층을 관통하여 상기 구동 TFT의 드레인 전극 일부를 노출시키는 드레인 접촉홀;

상기 오버코트층이 형성된 기관 상에서 패터닝되어 상기 노출된 구동 TFT의 드레인 전극에 접촉되는 제1 전극;

상기 제1 전극이 형성된 기관 상에서 패터닝되어 단위 화소의 개구영역을 구획하는 बैं크 패턴;

상기 बैं크 패턴이 형성된 기관 상에 형성되는 유기화합물층; 및

상기 유기화합물층 상에 형성되는 제2 전극을 구비하고;

상기 बैं크 패턴은 상기 드레인 접촉홀이 형성된 영역 부근을 차폐하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 2

제 1 항에 있어서,

상기 스위치 TFT는,

게이트라인에 접속된 게이트전극; 및

서로 이격된 소스전극과 드레인전극 사이에서 제1 채널을 형성하기 위한 제1 액티브패턴을 구비하고;

상기 제1 액티브패턴의 에지는 상기 게이트전극 에지 안쪽에 위치하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 3

제 2 항에 있어서,

상기 제1 채널은 "U" 자형, "L" 자형 및 "1" 자형 중 어느 하나인 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 4

제 1 항에 있어서,

상기 구동 TFT는,

상기 스위치 TFT의 드레인전극에 접속된 게이트전극; 및

서로 이격된 소스전극과 드레인전극 사이에서 제2 채널을 형성하기 위한 제2 액티브패턴을 구비하고;

상기 제2 액티브패턴의 에지는 상기 게이트전극의 최외곽 에지 안쪽에 위치하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 5

제 4 항에 있어서,

상기 제2 채널은 "0" 자형인 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 6

제 1 항에 있어서,

상기 बैं크 패턴은 무기 절연재료 또는 유기 절연재료를 포함하여 형성되는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 7

제 6 항에 있어서,

상기 बैं크 패턴은 산화 실리콘, 질화 실리콘, 포토아크릴 및 폴리이미드 중 어느 한 재질을 갖는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 8

제 1 항에 있어서,

상기 제1 전극은 불투명 캐소드전극이고, 상기 제2 전극은 투명 애노드전극인 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 9

제 1 항에 있어서,

상기 제1 전극은 반사전극을 갖는 애노드전극이고, 상기 제2 전극은 투명 캐소드전극인 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 10

제 9 항에 있어서,

상기 제1 전극은 투명금속 재질들 사이에 반사금속 재질이 포함된 3중 구조 또는 투명금속 재질과 반사금속 재질로 이루어진 2중 구조를 갖는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 11

기관 상에 스위치 TFT와 구동 TFT를 형성하는 단계;

상기 TFT들로 인한 단차를 제거하기 위해 상기 TFT들 상에 오버코트층을 형성하는 단계;

상기 오버코트층을 관통하여 상기 구동 TFT의 드레인전극 일부를 노출시키는 접촉홀을 형성하는 단계;

상기 오버코트층이 형성된 기관 상에서 상기 노출된 구동 TFT의 드레인전극 일부에 접촉되도록 제1 전극을 패터닝하는 단계;

상기 제1 전극이 형성된 기관 상에서 단위 화소의 개구영역을 구획하도록 बैं크 패턴을 패터닝하는 단계;

상기 बैं크 패턴이 형성된 기관 상에 유기화합물층을 형성하는 단계; 및

상기 유기화합물층 상에 제2 전극을 형성하는 단계를 포함하고;

상기 बैं크 패턴은 상기 드레인 접촉홀이 형성된 영역 부근을 차폐하도록 패터닝되는 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

청구항 12

제 11 항에 있어서,

상기 스위치 TFT는,

게이트라인에 접속된 게이트전극; 및

서로 이격된 소스전극과 드레인전극 사이에서 제1 채널을 형성하기 위한 제1 액티브패턴을 구비하고;

상기 제1 액티브패턴의 에지는 상기 게이트전극 에지 안쪽에 위치하는 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

청구항 13

제 12 항에 있어서,

상기 제1 채널은 "U" 자형, "L" 자형 및 "1" 자형 중 어느 하나인 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

청구항 14

제 11 항에 있어서,

상기 구동 TFT는,

상기 스위치 TFT의 드레인전극에 접속된 게이트전극; 및

서로 이격된 소스전극과 드레인전극 사이에서 제2 채널을 형성하기 위한 제2 액티브패턴을 구비하고;

상기 제2 액티브패턴의 에지는 상기 게이트전극의 최외곽 에지 안쪽에 위치하는 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

청구항 15

제 14 항에 있어서,

상기 제2 채널은 "0" 자형인 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

청구항 16

제 11 항에 있어서,

상기 बैं크 패턴은 무기 절연재료 또는 유기 절연재료를 포함하여 형성되는 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

청구항 17

제 16 항에 있어서,

상기 बैं크 패턴은 산화 실리콘, 질화 실리콘, 포토아크릴 및 폴리이미드 중 어느 한 재질을 갖는 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

청구항 18

제 11 항에 있어서,

상기 제1 전극은 불투명 캐소드전극이고, 상기 제2 전극은 투명 애노드전극인 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

청구항 19

제 11 항에 있어서,

상기 제1 전극은 반사전극을 갖는 애노드전극이고, 상기 제2 전극은 투명 캐소드전극인 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

청구항 20

제 19 항에 있어서,

상기 제1 전극은 투명금속 재질들 사이에 반사금속 재질이 포함된 3중 구조 또는 투명금속 재질과 반사금속 재질로 이루어진 2중 구조를 갖는 것을 특징으로 하는 유기발광다이오드 표시장치의 제조방법.

명 세 서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 탑 에미션 방식으로 발광되는 유기발광다이오드 표시장치에 관한 것이다.

배경 기술

[0002] 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 이러한 평판 표시장치는 액정 표시장치(Liquid Crystal Display : 이하 "LCD"라 한다), 전계 방출 표시장치(Field Emission Display : FED), 플라즈마 디스플레이 패널(Plasma Display Panel : 이하 "PDP"라 한다) 및 전계발광소자(Electroluminescence Device) 등이 있다.

[0003] 전계발광소자는 발광층의 재료에 따라 무기발광다이오드 표시장치와 유기발광다이오드 표시장치로 대별되며 스스로 발광하는 자발광소자로서 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0004] 액티브 매트릭스 타입의 유기발광다이오드 표시장치(Active Matrix type Organic Light Emitting Diode display, AMOLED)는 박막트랜지스터(Thin Film Transistor : 이하, "TFT")를 이용하여 유기발광다이오드소자(이하, "OLED"라 함)에 흐르는 전류를 제어하여 화상을 표시한다. 이러한 유기발광다이오드 표시장치는 애노드 전극, 캐소드전극 및 유기화합물층을 포함하는 OLED의 구조에 따라 탑 에미션(Top emission) 방식 또는 보텀 에미션(bottom emission) 방식 등의 형태로 화상을 표시한다. 보텀 에미션 방식이 유기화합물층에서 발생된 가시광을 TFT가 형성된 기관 하부쪽으로 표시하는 데 반해, 탑 에미션 방식은 유기화합물층에서 발생된 가시광을 TFT가 형성된 기관 상부쪽으로 표시한다.

[0005] 도 1은 탑 에미션 방식의 유기발광다이오드 표시장치에서 한 화소의 단면 구조를 보여 준다. 그리고, 도 2는 도 1의 스위치 TFT 부분을 보여주는 평면도이다.

[0006] 도 1을 참조하면, 종래 유기발광다이오드 표시장치는 기관(10) 상에 형성된 데이터라인과 게이트라인, 스위치 TFT(SWTFT), 구동 TFT(DRTFT), 스토리지 커패시터, 오버코트층(18), 버퍼층(19), 캐소드전극(20), 뱅크패턴(21), 유기화합물층(22) 및 애노드전극(23)을 포함한다.

[0007] 기관(10) 상에는 게이트라인, 그 게이트라인과 연결된 스위치 TFT(SWTFT) 및 구동 TFT(DRTFT)의 게이트전극(11a, 11b) 등을 포함한 게이트금속패턴이 형성된다. 게이트 절연막(12)은 게이트금속패턴을 덮도록 게이트금속패턴과 기관(10) 상에 형성된다. 스위치 TFT(SWTFT) 및 구동 TFT(DRTFT)의 액티브층(13a, 13b)은 게이트 절연막(12) 상에 반도체패턴으로 형성된다. 스위치 TFT(SWTFT) 및 구동 TFT(DRTFT)의 소스 전극(14a, 14b)과 드레인 전극(15a, 15b) 등을 포함한 소스/드레인금속패턴은 반도체패턴과 게이트 절연막(12) 상에 형성된다. 패시베이션층(16)은 소스/드레인금속패턴과 게이트 절연막(12) 상에 형성된다. 스위치 TFT(SWTFT)에서 드레인전극(15)의 일부는 패시베이션층(16)을 관통하는 콘택홀을 통해 노출된다. 또한, 구동 TFT(DRTFT)에서 게이트전극(11b)의 일부는 패시베이션층(16)과 게이트 절연막(12)을 관통하는 콘택홀을 통해 노출된다. 패시베이션층(16)에는 콘택전극패턴(17)이 투명전극으로 형성된다. 콘택전극패턴(17)은 패시베이션층(16)을 관통하는 콘택홀을 통해 스위치 TFT(SWTFT)에 접촉되고 또한, 패시베이션층(16)과 게이트절연막(12)을 관통하는 콘택홀을 통해 구동 TFT(DRTFT)의 게이트전극(11b)에 접촉되어 스위치 TFT(SWTFT)와 구동 TFT(DRTFT)를 전기적으로 연결한다. 오버코트층(18)은 폴리이미드(Polyimide) 또는 포토아크릴(Photoacrylic)과 같은 유기 절연물질로 패시베이션층(16)과 콘택전극패턴(17) 상에 형성된다. 구동 TFT(DRTFT)에서 드레인전극(15b)의 일부는 오버코트층(18)을 관통하는 드레인 접촉홀(DH)을 통해 노출된다. 오버코트층(18) 상에는 질화실리콘(SiNx)으로 이루어진 버퍼층(19)이 형성되고, 이 버퍼층(19)의 일부와 노출된 구동 TFT(DRTFT)의 드레인전극(15b) 상에는 알루미늄(Al)으로 캐소드전극(20)이 형성된다. 뱅크패턴(21)은 질화실리콘(SiNx)과 같은 무기 절연물질로 캐소드전극(20)의 일부와 버퍼층(19) 상에 형성되어 화소의 개구영역(EA)을 구획한다. 뱅크패턴(21)과 캐소드전극(20) 상에는 유기화합물층(22)과 ITO(Indium Tin Oxide)로 이루어진 애노드전극(23)이 순차적으로 형성된다. 애노드전극(23)에는 고전위 전원전압이 공급된다.

[0008] 도 1과 같은 유기발광다이오드 표시장치에서는 일정 두께를 갖는 오버코트층(18)을 관통하여 개구영역(EA) 내에 드레인 접촉홀(DH)이 형성된다. 따라서, 개구영역(EA) 내의 유기화합물층(22)의 두께는, 드레인 접촉홀(DH) 부근에서의 단차로 인해 드레인 접촉홀(DH)이 형성되지 않은 영역에 비해 드레인 접촉홀(DH)이 형성된 영역(A)에서 더 얇아진다. 일반적으로 화소의 휘도는 단위 면적당 유기화합물층의 두께에 반비례하므로, 같은 화소에서의 표시 휘도가 위치에 따라 달라진다. 즉, 표시 휘도는 다른 발광영역에 비해 드레인 접촉홀(DH)이 형성된 영역(A)에서 높아진다. 동일한 화소에서 특정 부분(A)의 표시 휘도가 높아지면, 그 특정 부분(A)에 대한 유기화합물층이 다른 부분의 그것에 비해 과충되는 스트레스에 의해 더 쉽게 열화 된다. 개구영역(EA) 내에서 특정 부분의 유기화합물층이 열화되면 그 부분은 휘점으로 시인된다. 종래 유기발광다이오드 표시장치는 이러한 드

레인 접촉홀(DH) 부근에서의 유기화합물층 열화로 인한 표시품위 저하 현상이 쉽게 시인되어 표시패널의 수명이 짧다.

[0009] 또한, 도 1과 같은 유기발광다이오드 표시장치에서 TFT들이 n 타입으로 구현되는 경우 TFT의 반도체층은 실리콘층과 이 실리콘층 상에 증착되는 n⁺ 이온층을 포함한다. n⁺ 이온층은 실리콘층을 통한 전자의 흐름이 원활히 이루어지도록 옴릭 콘택(Ohmic contact) 역할을 수행하는 것으로서, 실제로 채널이 형성되는 부분에서는 건식 식각 공정을 통해 제거되어야 한다. 그런데, TFT를 설계하는데 있어 채널의 시작 또는 끝나는 부분을 기준으로 반도체층(13a)이 도 2의 "B" 만큼 게이트전극(11a)을 벗어나도록 형성되면, 이 벗어난 부분(B)에서의 반도체층(13a)은 도 1과 같이 단차를 갖게 된다. 반도체층(13a)의 단차진 부분에서의 n⁺ 이온층은 건식 식각 공정을 거치더라도 다른 평탄한 부분에 비해 쉽게 제거되지 않는다. 이와 같이, TFT의 채널이 형성되는 부분에서의 n⁺ 이온층이 정상적으로 제거되지 않을 경우 TFT의 오프 레벨에서 원하지 않는 누설 전류의 발생을 유발시킬 수 있다.

[0010] 도 3은 채널이 형성되는 부분에서의 n⁺ 이온층 잔류로 인한 오프 레벨에서의 TFT 누설 전류량을 측정한 그래프를 보여준다. 도 3에서 알 수 있듯이, 다수의 실험결과 채널이 형성되는 부분에서의 n⁺ 이온층 잔류로 인한 오프 레벨에서의 최대 TFT 누설 전류량은 대략 1×10^{-9} A로 상당히 높다. 이렇게 TFT 누설 전류량이 원하는 범위보다 높으면, 스토리지 커패시터의 전압 유지 능력을 저하시켜 플리커와 같은 화질 불량을 야기함과 아울러 블랙 계조의 특성을 저하시켜 콘트라스트 비를 떨어뜨린다.

발명의 내용

해결 하고자하는 과제

[0011] 따라서, 본 발명의 목적은 드레인 접촉홀이 형성되는 부근 영역을 차폐하여 표시패널의 수명을 향상시키도록 한 유기발광다이오드 표시장치와 그 제조방법을 제공하는 데 있다.

[0012] 본 발명의 다른 목적은 TFT의 채널이 형성되는 영역에서의 누설전류를 줄여 표시품위를 높일 수 있도록 한 유기발광다이오드 표시장치와 그 제조방법을 제공하는 데 있다.

과제 해결수단

[0013] 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 유기발광다이오드 표시장치는 기판 상에 형성되는 스위치 TFT와 구동 TFT; 상기 TFT들로 인한 단차를 제거하기 위해 상기 TFT들 상에 형성되는 오버코트층; 상기 오버코트층을 관통하여 상기 구동 TFT의 드레인 전극 일부를 노출시키는 드레인 접촉홀; 상기 오버코트층이 형성된 기판 상에서 패터닝되어 상기 노출된 구동 TFT의 드레인 전극에 접촉되는 제1 전극; 상기 제1 전극이 형성된 기판 상에서 패터닝되어 단위 화소의 개구영역을 구획하는 बैं크 패턴; 상기 बैं크 패턴이 형성된 기판 상에 형성되는 유기화합물층; 및 상기 유기화합물층 상에 형성되는 제2 전극을 구비하고; 상기 बैं크 패턴은 상기 드레인 접촉홀이 형성된 영역 부근을 차폐한다.

[0014] 상기 스위치 TFT는, 게이트라인에 접속된 게이트전극; 및 서로 이격된 소스전극과 드레인전극 사이에서 제1 채널을 형성하기 위한 제1 액티브패턴을 구비하고; 상기 제1 액티브패턴의 에지는 상기 게이트전극 에지 안쪽에 위치한다.

[0015] 상기 제1 채널은 "U" 자형, "L" 자형 및 "1" 자형 중 어느 하나이다.

[0016] 상기 구동 TFT는, 상기 스위치 TFT의 드레인전극에 접속된 게이트전극; 및 서로 이격된 소스전극과 드레인전극 사이에서 제2 채널을 형성하기 위한 제2 액티브패턴을 구비하고; 상기 제2 액티브패턴의 에지는 상기 게이트전극의 최외곽 에지 안쪽에 위치한다.

[0017] 상기 제2 채널은 "0" 자형이다.

[0018] 상기 बैं크 패턴은 무기 절연재료 또는 유기 절연재료를 포함하여 형성된다.

[0019] 상기 बैं크 패턴은 산화 실리콘, 질화 실리콘, 포토아크릴 및 폴리이미드 중 어느 한 재질을 갖는다.

[0020] 상기 제1 전극은 불투명 캐소드전극이고, 상기 제2 전극은 투명 애노드전극이다.

[0021] 상기 제1 전극은 반사전극을 갖는 애노드전극이고, 상기 제2 전극은 투명 캐소드전극이다.

[0022] 상기 제1 전극은 투명금속 재질들 사이에 반사금속 재질이 포함된 3중 구조 또는 투명금속 재질과 반사금속 재질로 이루어진 2중 구조를 갖는다.

[0023] 본 발명의 실시예에 따른 유기발광다이오드 표시장치의 제조방법은 기판 상에 스위치 TFT와 구동 TFT를 형성하는 단계; 상기 TFT들로 인한 단차를 제거하기 위해 상기 TFT들 상에 오버코트층을 형성하는 단계; 상기 오버코트층을 관통하여 상기 구동 TFT의 드레인전극 일부를 노출시키는 접촉홀을 형성하는 단계; 상기 오버코트층이 형성된 기판 상에서 상기 노출된 구동 TFT의 드레인전극 일부에 접촉되도록 제1 전극을 패터닝하는 단계; 상기 제1 전극이 형성된 기판 상에서 단위 화소의 개구영역을 구획하도록 뱅크 패턴을 패터닝하는 단계; 상기 뱅크 패턴이 형성된 기판 상에 유기화합물층을 형성하는 단계; 및 상기 유기화합물층 상에 제2 전극을 형성하는 단계를 포함하고; 상기 뱅크 패턴은 상기 드레인 접촉홀이 형성된 영역 부근을 차폐하도록 패터닝된다.

효 과

[0024] 본 발명에 따른 유기발광다이오드 표시장치와 그 제조방법은 화소에서 개구영역(EA)과 비 개구영역(SA)을 구획하기 위한 뱅크패턴을 화소의 상부 측면에서 종래보다 넓게 형성하여 드레인 접촉홀로 인한 단차 영역까지 차폐한다. 이를 통해, 본 발명에 따른 유기발광다이오드 표시장치와 그 제조방법은 드레인 접촉홀로 인한 단차 영역을 개구영역에서 제외함으로써, 단차 영역에서의 유기화합물층 열화로 인한 표시품위 저하 현상을 시인되지 않도록 함으로써 표시장치의 수명 연장에 크게 기여할 수 있다.

[0025] 나아가, 본 발명에 따른 유기발광다이오드 표시장치와 그 제조방법은 TFT들에서 각각 액티브패턴의 에지를 게이트전극을 포함하는 게이트 금속패턴의 에지 안쪽에 위치하도록 형성함으로써, 채널이 형성되는 영역에서의 누설전류를 줄여 표시품위를 향상시킴과 아울러 블랙 계조의 콘트라스트 비를 향상시킬 수 있다.

발명의 실시를 위한 구체적인 내용

[0026] 이하, 도 4 및 도 21을 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.

[0027] 도 4 내지 도 19b는 애노드전극을 상부전극으로 함과 아울러 불투명 캐소드전극을 하부전극으로 하는 인버티드(Inverted) OLED 방식에 관한 것이다.

[0028] 도 4는 본 발명의 일 실시예에 따른 유기발광다이오드 표시장치에서 한 화소의 평면 구조를 보여 준다. 도 5는 도 4를 I-I' 및 II-II'에 따라 절취하여 도시한 단면 구조를 보여 준다. 그리고, 도 6은 도 4 및 도 5와 같은 유기발광다이오드 표시장치에서 한 화소의 등가회로를 나타낸다. 도 4 및 도 5에서, 게이트패드, 데이터패드, VDD 공급패드 및 VSS 공급패드는 생략되었다.

[0029] 도 4 내지 도 6을 참조하면, 본 발명의 일 실시예에 따른 유기발광다이오드 표시장치는 기판(110) 상에 형성된 게이트라인(GL), 데이터라인(DL), VSS 공급라인(111b), 스위치 TFT(SWTFT), 구동 TFT(DRTFT), 스토리지 커패시터(Cst), 오버코트층(118), 버퍼층(119), 뱅크패턴(121), 및 유기발광다이오드소자(이하, "OLED")를 포함한다. OLED는 캐소드전극(120), 유기화합물층(122) 및 애노드전극(123)을 포함한다.

[0030] 게이트라인(GL)은 게이트패드를 통해 게이트 드라이버에 접속되어, 게이트 드라이버로부터의 스캔펄스(Scan)를 스위치 TFT(SWTFT)의 일측 전극에 공급한다. 데이터라인(DL)은 데이터패드를 통해 데이터 드라이버에 접속되어, 데이터 드라이버로부터의 데이터(Data)를 스위치 TFT(SWTFT)에 공급한다. VSS 공급라인(111b)은 VSS 공급패드에 접속되어 VSS 공급원으로부터의 저전위 전원전압(VSS)을 구동 TFT(DRTFT)의 일측 전극에 공급한다.

[0031] 스위치 TFT(SWTFT)의 소스전극(114a)은 데이터라인(DL)과 연결되고, 스위치 TFT(SWTFT)의 드레인전극(115a)은 제1 콘택전극패턴(117)을 통해 구동 TFT(DRTFT)의 게이트전극(111c)에 접촉된다. 스위치 TFT(SWTFT)의 게이트전극(111a)은 스캔펄스(Scan)가 순차적으로 공급되는 게이트라인(GL)에 연결된다. 스위치 TFT(SWTFT)는 게이트라인(GL)으로부터의 스캔펄스(Scan)에 응답하여 턴 온 됨으로써, 데이터라인(DL)으로부터의 데이터(Data)를 구동 TFT(DRTFT)의 게이트전극(111c)에 공급한다. 스위치 TFT(SWTFT)는 N 타입 전자 금속 산화막 반도체 전계 효과 트랜지스터(Metal-Oxide Semiconductor Field Effect Transistor, 이하 "MOSFET")로 구현된다. 스위치 TFT(SWTFT)에서 액티브패턴의 에지는 게이트전극(111a)을 포함하는 게이트 금속패턴의 에지 안쪽에 위치하여 채널이 형성되는 영역에서의 누설전류를 줄인다.

[0032] 구동 TFT(DRTFT)의 소스전극(114b)은 제2 콘택전극패턴(117')을 통해 VSS 공급라인(111b)에 연결되고, 구동 TFT(DRTFT)의 드레인전극(115b)은 캐소드전극(120)에 접촉된다. 구동 TFT(DRTFT)의 게이트전극(111c)의 일측 에지는 스위치 TFT(SWTFT)의 드레인전극(115a)에 접촉된다. 구동 TFT(DRTFT)는 자신의 게이트전극(111c)에 인

가되는 데이터(Data)를 기반으로 OLED에 흐르는 전류량을 조절한다. 구동 TFT(DRTFT)는 N 타입 MOSFET으로 구현된다. 구동 TFT(DRTFT)에서 액티브패턴의 에지는 게이트전극(111c)을 포함하는 게이트 금속패턴의 에지 안쪽에 위치하여 채널이 형성되는 영역에서의 누설전류를 줄인다.

[0033] 스토리지 커패시터(Cst)는 유전체인 게이트 절연막(112)을 사이에 두고 VSS 공급라인(111b)을 일측 전극으로, 스위치 TFT(SWTFT)의 드레인전극(115a)을 타측 전극으로 하여 구성된다. 스토리지 커패시터(Cst)는 구동 TFT(DRTFT)의 게이트전극(111c)과 소스전극(114b) 간의 전압차를 한 프레임 동안 일정하게 유지시킨다.

[0034] 오버코트층(118)은 폴리이미드(Polyimide) 또는 포토아크릴(Photoacrylic)과 같은 유기 절연물질로 TFT들(SWTFT, DRTFT) 상에 위치하여 TFT들(SWTFT, DRTFT)로 인한 단차를 없앤다. 구동 TFT(DRTFT)에서 드레인전극(115b)의 일부는 오버코트층(118)을 관통하는 드레인 접촉홀(DH)을 통해 노출된다. OLED의 하부전극 역할을 하는 캐소드전극(120)은 이 노출된 구동 TFT(DRTFT)의 드레인전극(115b)에 접촉된다. 오버코트층(118)과 캐소드전극(120) 사이에는 버퍼층(119)이 위치하여 유기막인 오버코트층(118)으로부터의 아웃 게싱(Out-Gasing)을 차폐한다.

[0035] 뱅크패턴(121)은 캐소드전극(120)의 일부와 버퍼층(119) 상에 위치하여 화소의 개구영역(EA)과 비 개구영역(SA)을 구획한다. 뱅크패턴(121)은 개구영역(EA)을 제외한 화소의 상하좌우 측면을 차폐한다. 특히, 화소의 상부 측면에서 뱅크패턴(121)은 종래보다 넓게 형성되어 드레인 접촉홀(DH)로 인한 단차 영역(A)까지 차폐한다. 따라서, 드레인 접촉홀(DH)로 인한 단차 영역(A)이 개구영역(EA)에서 제외되기 때문에, 단차 영역(A)에서의 유기화합물층(122) 열화로 인한 표시품질 저하 현상은 시인되지 않는다.

[0036] 유기화합물층(122)은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)을 포함하여 뱅크패턴(121)과 캐소드전극(120) 상에 위치한다. 유기화합물층(122) 상에는 ITO(Indium Tin Oxide)로 이루어진 애노드전극(123)이 위치한다. OLED의 상부전극 역할을 하는 애노드전극(123)에는 VDD 공급패턴으로부터 고전위 전원전압(VDD)이 공급된다. 애노드전극(123)과 캐소드전극(120)에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생함으로써 계조를 구현한다.

[0037] 이와 같은 유기발광다이오드 표시장치는 도 7a 내지 도 16과 같이 다수의 공정으로 제작된다.

[0038] 도 7a 내지 도 15a는 도 4 내지 도 6에 도시된 유기발광다이오드 표시장치의 제조방법을 나타내는 평면도이다. 도 7b 내지 도 16은 도 4 내지 도 6에 도시된 유기발광다이오드 표시장치의 제조방법을 나타내는 단면도이다.

[0039] 도 7a 및 도 7b를 참조하면, 투명한 유리 또는 플라스틱 재질로 제작되는 기판(110) 상에 알루미늄(Al), 알루미늄-인듐(AINd), 몰리브덴(Mo) 중에서 어느 한 금속 또는 2 이상의 금속이나 합금으로 선택되는 게이트금속이 스퍼터링(Sputtering) 공정으로 증착된다. 게이트금속은 포토리소그래피(Photolithograph) 공정과 습식식각(Wet etch) 공정을 통해 패터닝된다. 그 결과, 기판(110) 상에는 스위치 TFT(SWTFT) 및 구동 TFT(DRTFT)의 게이트전극들(111a, 111c), 게이트전극(111a)에 연결된 게이트라인(GL), VSS 공급라인(111b) 등을 포함한 게이트 금속패턴이 형성된다.

[0040] 도 8a 및 도 8b를 참조하면, 게이트금속패턴이 형성된 기판(110) 상에는 산화 실리콘(SiO_2) 또는 질화 실리콘(SiNx) 등의 무기 절연재료와, n^+ 이온층을 포함하는 비정질 실리콘 또는 폴리실리콘 등의 반도체 재료가 CVD(chemical vapor deposition) 공정 등으로 연속 증착된다. 이어서, 포토리소그래피 공정과 건식 식각(Dry etch) 공정을 통해 스위치 TFT(SWTFT)의 "U" 자형 채널 영역과 구동 TFT(DRTFT)의 "O" 자형 채널 영역에서 n^+ 이온층을 제거한 후에, 잔류하는 반도체층을 마스크로 하여 다시 건식식각을 실시하여 노출된 무기 절연재료를 제거한다. 그 결과, 게이트금속패턴(111a, 111b, 111c, GL)을 덮는 게이트 절연막(112)과, 게이트 절연막(112)상에 위치하는 제1 액티브 패턴(113a) 및 제2 액티브 패턴(113b)이 기판(110) 상에 형성된다. 여기서, 제1 액티브 패턴(113a)은 스위치 TFT(SWTFT)를 구성하는 게이트전극(111a)의 에지 안쪽에 위치하여 "U" 자형 채널 영역에서 단차지지 않도록 형성됨으로써, 채널 영역에 대응되는 n^+ 이온층은 상기 건식 식각 공정시 완전히 제거된다. 그리고, 제2 액티브 패턴(113b)은 구동 TFT(DRTFT)를 구성하는 게이트전극(111c)의 최외곽 에지 안쪽에 위치하여 "O" 자형 채널 영역에서 단차지지 않도록 형성됨으로써, 채널 영역에 대응되는 n^+ 이온층은 상기 건식 식각 공정시 완전히 제거된다. 이에 따라, TFT의 오프 레벨의 최대 누설 전류는 도 17과 같이 대략 5×10^{-12} A 값을 갖는다. 도 17에서 횡축은 TFT의 게이트전극에 인가되는 전압(VG)을, 종축은 누설 전류값(ID)을 나타낸다. 이

누설 전류값은 종래 채널 영역에서의 n^+ 이온층의 잔류로 인해 발생하는 누설 전류값인 $1 \times 10^{-9} \text{ A}$ 에 비해 매우 작다. 스위치 TFT(SWTFT)에서 오프 레벨의 누설 전류값이 줄어들면 스토리지 커패시터의 전압 유지 능력이 향상되어 플리커와 같은 화질 불량 문제가 개선된다. 또한, 구동 TFT(DRTFT)에서 오프 레벨의 누설 전류값이 줄어들면 블랙 계조의 특성을 좋아져 콘트라스트 비가 향상된다.

[0041] 한편, 스위치 TFT(SWTFT)는 상술한 "U" 자형 채널외에 도 18a 및 도 18b와 같은 "1" 자형 채널, 또는 도 19a 및 도 19b와 같은 "L" 자형 채널을 가질 수도 있다. 도 18a 및 도 18b에서, 액티브 패턴(ACT)은 스위치 TFT(SWTFT)를 구성하는 게이트전극(G)의 에지 안쪽에 위치하여 "1" 자형 채널 영역에서 단차지지 않도록 형성됨으로써, 채널 영역에 대응되는 n^+ 이온층은 건식 식각 공정시 완전히 제거될 수 있다. 그리고, 도 19a 및 도 19b에서, 액티브 패턴(ACT)은 스위치 TFT(SWTFT)를 구성하는 게이트전극(G)의 에지 안쪽에 위치하여 "L" 자형 채널 영역에서 단차지지 않도록 형성됨으로써, 채널 영역에 대응되는 n^+ 이온층은 건식 식각 공정시 완전히 제거될 수 있다.

[0042] 도 9a 및 도 9b를 참조하면, 액티브패턴들(113a, 113b)이 형성된 기판(110) 상에는 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 구리(Cu), Al합금, Mo합금, Cu합금 등 금속의 단일층 또는 이중층 구조를 갖는 데이터금속이 스퍼터링 공정으로 전면 증착된 후, 포토리소그래피 공정과 습식 식각 공정을 통해 패터닝된다. 그 결과, 기판(110) 상에는 각각 스위치 TFT(SWTFT)의 소스전극(114a) 및 드레인전극(115a), 구동 TFT(DRTFT)의 소스전극(114b) 및 드레인전극(115b)등을 포함한 데이터금속패턴이 형성된다.

[0043] 도 10a 및 도 10b를 참조하면, 데이터금속패턴이 형성된 기판(110) 상에는 CVD 공정으로 산화 실리콘(SiO_2), 질화 실리콘(SiN_x) 등의 무기 절연재료가 CVD 공정을 통해 전면 증착된 후, 포토리소그래피 공정과 건식공정을 통해 그 무기 절연재료가 부분적으로 제거된다. 그 결과, 스위치 TFT(SWTFT)의 드레인전극(115a) 일부를 노출하는 제1 패시홀(PH1), 구동 TFT(DRTFT)의 게이트전극(111c) 일부를 노출하는 제2 패시홀(PH2), VSS 공급라인(111b)의 일부를 노출하는 제3 패시홀(PH3) 및 구동 TFT(DRTFT)의 소스전극(114b) 일부를 노출하는 제4 패시홀(PH4)을 갖는 패시베이션층(116)이 형성된다.

[0044] 도 11a 및 도 11b를 참조하면, 패시베이션층(116)이 형성된 기판(110) 상에 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide) 등의 투명 전도성 금속이 스퍼터링 공정으로 전면 증착된 후, 포토리소그래피 공정과 건식공정을 통해 그 투명 전도성 금속이 부분적으로 제거된다. 그 결과, 스위치 TFT(SWTFT)의 드레인전극(115a)과 구동 TFT(DRTFT)의 게이트전극(111c)을 전기적으로 연결하는 제1 콘택전극패턴(117)과, VSS 공급라인(111b)과 구동 TFT(DRTFT)의 소스전극(114b)을 전기적으로 연결하는 제2 콘택전극패턴(117')이 형성된다.

[0045] 도 12a 및 도 12b를 참조하면, 콘택전극패턴들(117, 117')이 형성된 기판(110) 상에 폴리이미드(Polyimide) 또는 포토아크릴(Photoacrylic) 과 같은 유기 절연물질이 CVD 공정을 통해 전면 증착된 후, 포토리소그래피 공정과 건식공정을 통해 그 유기 절연재료가 부분적으로 제거된다. 그 결과, 구동 TFT(DRTFT)의 드레인전극(115b) 일부와 구동 TFT(DRTFT)의 드레인전극(115b) 상에 형성된 패시베이션층(116) 일부를 노출하는 드레인접촉홀(DH)을 갖는 오버코트층(118)이 형성된다.

[0046] 도 13a 및 도 13b를 참조하면, 오버코트층(118)이 형성된 기판(110) 상에 CVD 공정으로 산화 실리콘(SiO_2), 질화 실리콘(SiN_x) 등의 무기 절연재료가 CVD 공정을 통해 전면 증착된 후, 포토리소그래피 공정과 건식공정을 통해 그 무기 절연재료가 부분적으로 제거된다. 그 결과, 오버코트층(118)과 노출된 패시베이션층(116) 일부 상에 버퍼층(119)이 형성된다.

[0047] 도 14a 및 도 14b를 참조하면, 버퍼층(119)이 형성된 기판(110) 상에 스퍼터링 방법으로 알루미늄(Al), Al합금, 은(Ag), 은계 합금, 몰리브덴(Mo), 크롬(Cr), 구리(Cu) 등 반사율이 높은 불투명 금속이 증착된 후, 포토리소그래피 공정과 식각 공정을 통해 그 불투명 금속이 패터닝되어 캐소드전극(120)이 형성된다. 불투명 캐소드전극(120)은 드레인 접촉홀(DH)을 통해 구동 TFT(DRTFT)의 드레인전극(115b)에 접촉된다.

[0048] 도 15a 및 도 15b를 참조하면, 불투명 캐소드전극(120)이 형성된 기판(110) 상에 CVD 공정으로 산화 실리콘(SiO_2), 질화 실리콘(SiN_x) 등의 무기 절연재료가 증착된 후에, 포토리소그래피 공정과 식각 공정을 통해 그 무기 절연재료가 패터닝되어 화소에서 개구영역(EA)과 비 개구영역(SA)을 구획하는 뱅크패턴(121)이 형성된다. 뱅크패턴(121)은 개구영역(EA)을 제외한 화소의 상하좌우 측면을 차폐한다. 특히, 화소의 상부 측면에서 뱅크패턴(121)은 종래보다 넓게 형성되어 드레인 접촉홀(DH)로 인한 단차 영역(A)까지 차폐한다. 따라서, 드레인 접촉홀(DH)로 인한 단차 영역(A)이 개구영역(EA)에서 제외되기 때문에, 단차 영역(A)에서의 유기화합물층(122)

열화로 인한 표시품위 저하 현상은 시인되지 않는다. 한편, बैं크패턴(121)은 포토 아크릴 또는 폴리이미드와 같은 유기절연재료를 통해 형성될 수 있다.

- [0049] 도 16을 참조하면, बैं크패턴(121)이 형성된 기판(110) 상에 열 증착(thermal evaporation) 공정으로 전자주입층 재료, 전자수송층 재료, 발광층 재료, 정공수송층 재료, 및 정공주입층 재료가 연속적으로 전면 증착되어 유기 화합물층(122)이 형성된다. 이어서, 유기화합물층(122)이 형성된 기판(110) 상에 스퍼터링 공정으로 IZO, ITO, 및 산화 텅스텐(WO₃) 등과 같은 산화물들 중 어느 하나가 전면 증착되어 애노드전극(123)이 형성된다.
- [0050] 도 20 및 도 21은 투명 캐소드전극을 상부전극으로 함과 아울러 반사전극과 투명 애노드전극을 하부전극으로 하는 노멀(Normal) OLED 방식에 관한 것이다.
- [0051] 도 20은 본 발명의 다른 실시예에 따른 유기발광다이오드 표시장치에서 한 화소의 단면 구조를 보여 준다. 그리고, 도 21은 도 20과 같은 유기발광다이오드 표시장치에서 한 화소의 등가회로를 나타낸다.
- [0052] 도 20 및 도 21을 참조하면, 본 발명의 다른 실시예에 따른 유기발광다이오드 표시장치는 기판(110) 상에 형성된 게이트라인(GL), 데이터라인(DL), VDD 공급라인(211b), 스위치 TFT(SWTFT), 구동 TFT(DRTFT), 스토리지 커패시터(Cst), 오버코트층(118), 버퍼층(119), बैं크패턴(121), 및 OLED를 구비한다. OLED는 반사전극(220), 애노드전극(221), 유기화합물층(222) 및 투명 캐소드전극(223)을 포함한다.
- [0053] 본 발명의 다른 실시예에 따른 유기발광다이오드 표시장치는 TFT들(SWTFT, DRTFT)이 P 타입 MOSFET으로 구현된다는 점, 스토리지 커패시터(Cst)의 일측 전극이 VDD 공급라인(211b)으로 이루어진다는 점, 반사전극(220)을 갖는 애노드전극(221)이 드레인 접촉홀(DH)을 통해 노출되는 구동 TFT(DRTFT)의 드레인전극(115b)에 접촉된다는 점, OLED의 적층 구조 등을 제외하고는 본 발명의 일 실시예에 따른 유기발광다이오드 표시장치와 실질적으로 동일하므로, 중복되는 부분의 설명은 생략하기로 한다.
- [0054] 스토리지 커패시터(Cst)는 유전체인 게이트 절연막(112)을 사이에 두고 VDD 공급라인(211b)을 일측 전극으로, 스위치 TFT(SWTFT)의 드레인전극(115a)을 타측 전극으로 하여 구성된다.
- [0055] OLED의 하부전극 역할을 하는 반사전극(220)을 갖는 애노드전극(221)은 ITO 또는 IZO 등의 산화물과 알루미늄(Al), 은(Ag) 알루미늄 네오디뮴(AINd) 등의 금속을 포함하여 드레인 접촉홀(DH)을 통해 노출되는 구동 TFT(DRTFT)의 드레인전극(115b)에 접촉된다. 예컨대, 반사전극(220)을 갖는 애노드전극(221)은 ITO/Ag/ITO 등의 3중 구조 또는 Ag/ITO 등의 2중 구조를 가질 수 있다.
- [0056] 유기화합물층(222)은 정공주입층 재료, 정공수송층 재료, 발광층 재료, 전자수송층 재료 및 전자주입층 재료가 연속적으로 전면 증착되어 형성된다. 유기화합물층(222) 상에는 OLED의 상부전극 역할을 하는 투명 캐소드전극(223)이 단층 또는 다층 구조로 형성된다. 이 캐소드전극(223)에는 VSS 공급패드로부터 저전위 전원전압(VSS)이 공급된다. 반사전극을 갖는 애노드전극(221)과 캐소드전극(223)에 구동전압이 인가되면 정공수송층을 통과한 정공과 전자수송층을 통과한 전자가 발광층으로 이동되어 여기자를 형성하고, 그 결과 발광층이 가시광을 발생함으로써 계조를 구현한다.
- [0057] 한편, 본 발명의 다른 실시예에 따른 유기발광다이오드 표시장치에서도 마찬가지로, बैं크패턴(121)이 화소의 상부 측면에서 종래보다 넓게 형성되어 드레인 접촉홀(DH)로 인한 단차 영역(A)까지 차폐한다. 따라서, 드레인 접촉홀(DH)로 인한 단차 영역(A)이 개구영역(EA)에서 제외되기 때문에, 단차 영역(A)에서의 유기화합물층(222) 열화로 인한 표시품위 저하 현상은 시인되지 않는다.
- [0058] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

- [0059] 도 1은 종래 유기발광다이오드 표시장치에서 한 화소의 단면 구조를 보여주는 도면.
- [0060] 도 2는 도 1의 스위치 TFT 부분을 보여주는 평면도.
- [0061] 도 3은 채널이 형성되는 부분에서의 n+ 이온층 잔류로 인한 오프 레벨에서의 TFT 누설 전류량을 측정한 그래프를 보여주는 도면.
- [0062] 도 4는 본 발명의 일 실시예에 따른 유기발광다이오드 표시장치에서 한 화소의 평면 구조를 보여주는 도면.

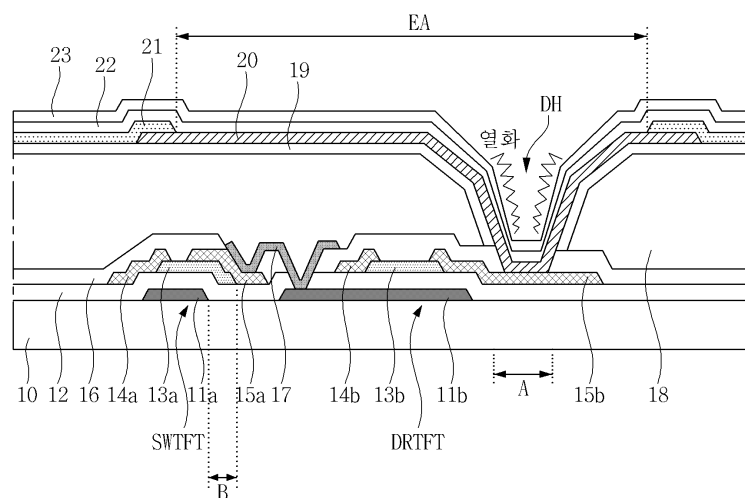
- [0063] 도 5는 도 4를 I-I' 및 II-II'에 따라 절취하여 도시한 단면 구조를 보여 주는 도면.
- [0064] 도 6은 도 4 및 도 5와 같은 유기발광다이오드 표시장치에서 한 화소의 등가회로를 나타내는 도면.
- [0065] 도 7a 내지 도 16은 도 4 내지 도 6에 도시된 유기발광다이오드 표시장치의 제조방법을 단계적으로 보여주는 평면도.
- [0066] 도 7b 내지 도 16은 도 4 내지 도 6에 도시된 유기발광다이오드 표시장치의 제조방법을 단계적으로 보여주는 단면도.
- [0067] 도 17은 본 발명에 따른 오프 레벨에서의 TFT 누설 전류량을 측정한 그래프를 보여주는 도면.
- [0068] 도 18a는 "1" 자형 채널을 갖는 스위치 TFT를 보여주는 평면도.
- [0069] 도 18b는 도 18a를 III-III'에 따라 절취하여 도시한 단면 구조를 보여주는 단면도.
- [0070] 도 19a는 "L" 자형 채널을 갖는 스위치 TFT를 보여주는 평면도.
- [0071] 도 19b는 도 19a를 IV-IV'에 따라 절취하여 도시한 단면 구조를 보여주는 단면도.
- [0072] 도 20은 본 발명의 다른 실시예에 따른 유기발광다이오드 표시장치에서 한 화소의 단면 구조를 보여주는 도면.
- [0073] 도 21은 도 20과 같은 유기발광다이오드 표시장치에서 한 화소의 등가회로를 나타내는 도면.

〈도면의 주요 부분에 대한 부호의 설명〉

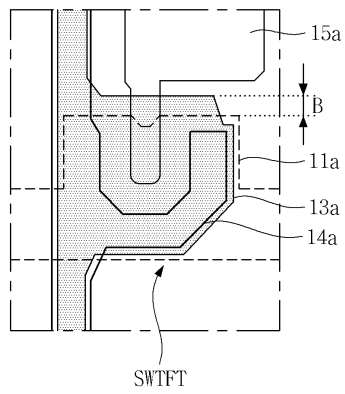
- | | |
|---------------------------|--------------------|
| [0075] 110 : 기판 | 111a, 111c : 게이트전극 |
| [0076] 111b : VSS 공급라인 | 112 : 게이트 절연막 |
| [0077] 113a, 113b : 액티브층 | 114a, 114b : 소스전극 |
| [0078] 115a, 115b : 드레인전극 | 116 : 패시베이션층 |
| [0079] 117, 117' : 콘택전극패턴 | 118 : 오버코트층 |
| [0080] 119 : 버퍼층 | 120, 223 : 캐소드전극 |
| [0081] 121 : 뱅크패턴 | 122, 222 : 유기화합물층 |
| [0082] 123, 221 : 애노드전극 | 220 : 반사전극 |

도면

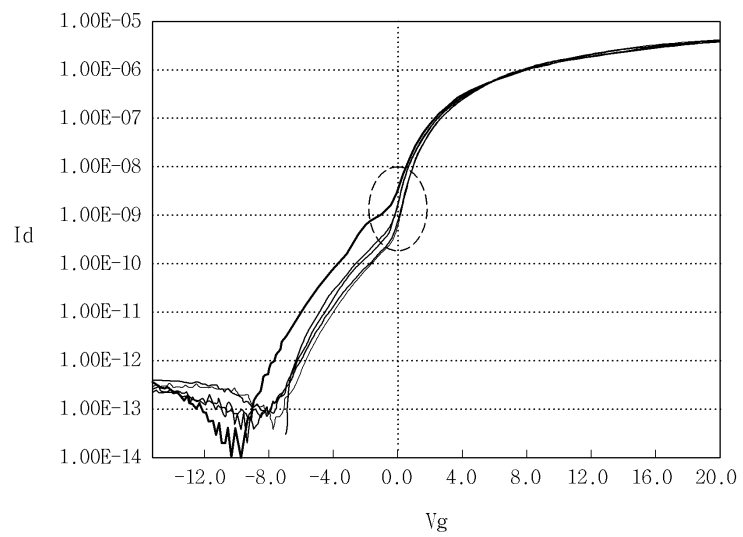
도면1



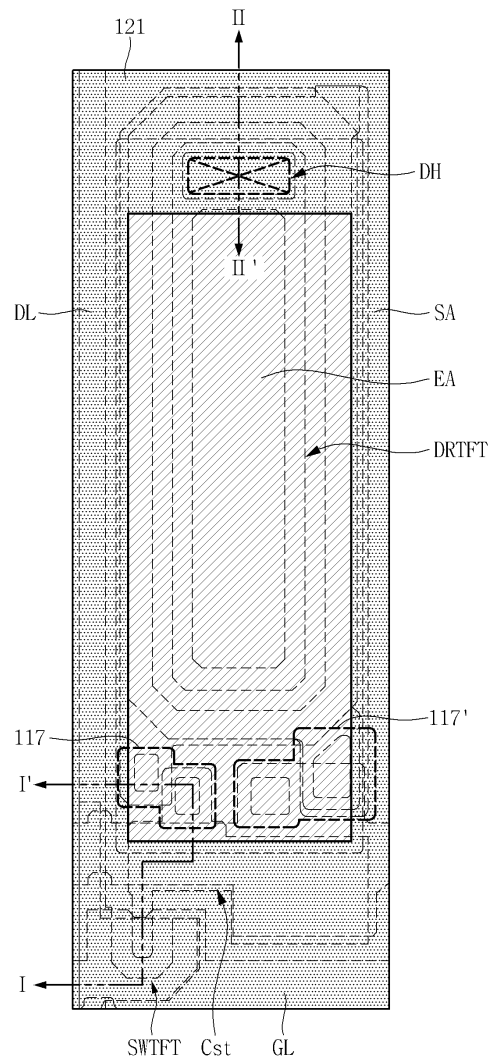
도면2



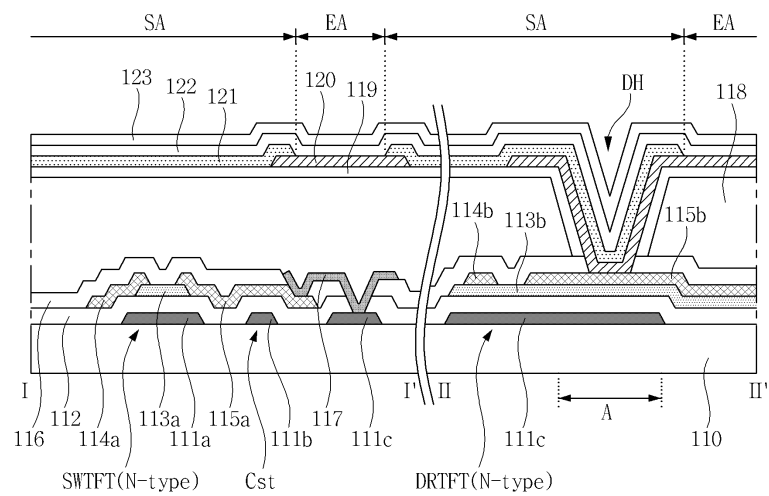
도면3



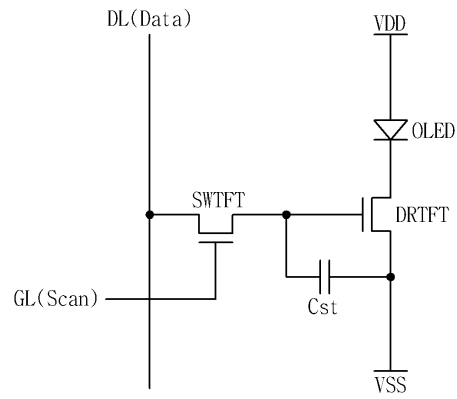
도면4



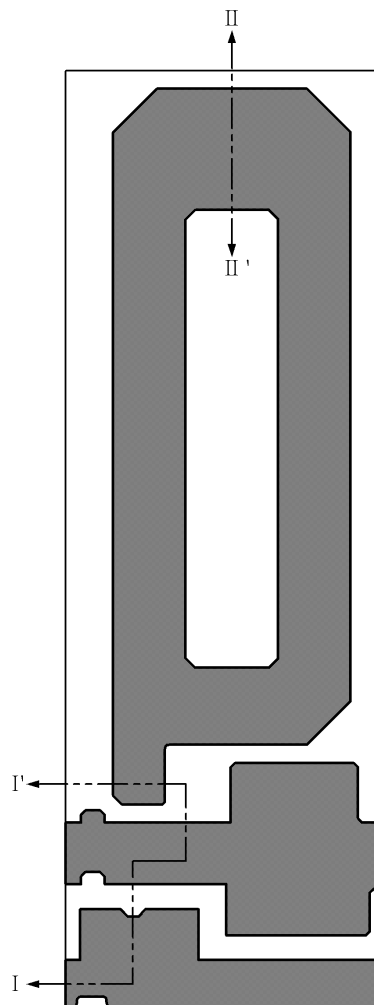
도면5



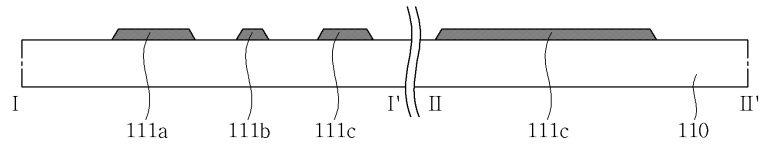
도면6



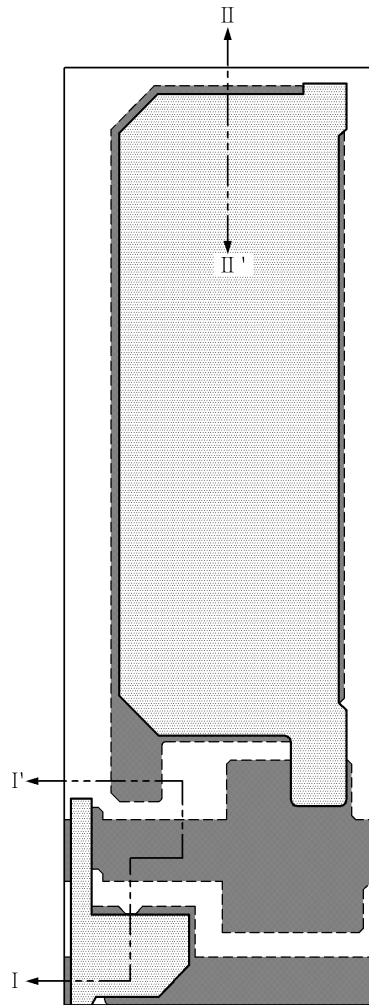
도면7a



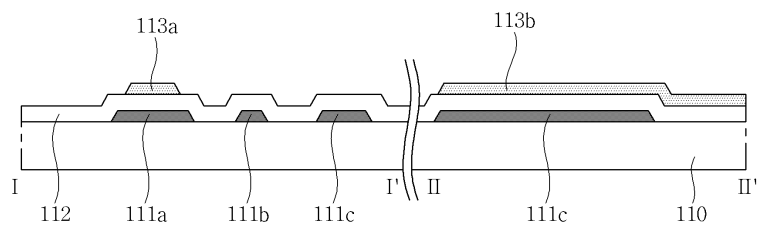
도면7b



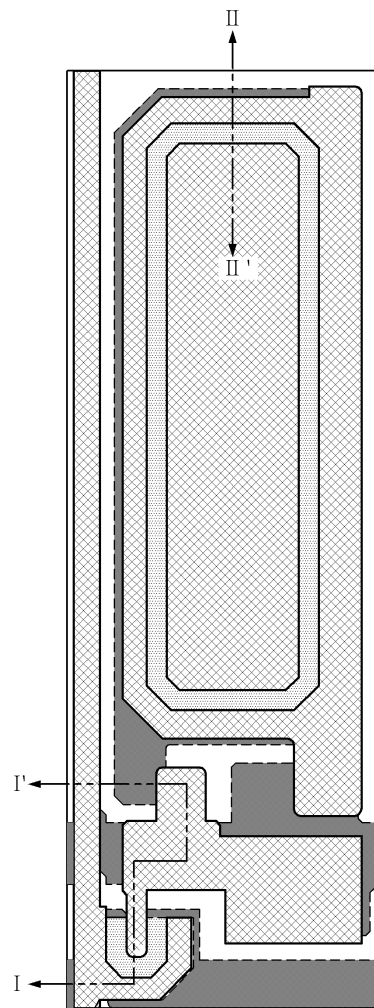
도면8a



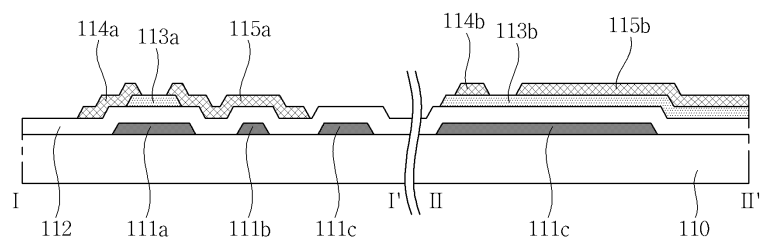
도면8b



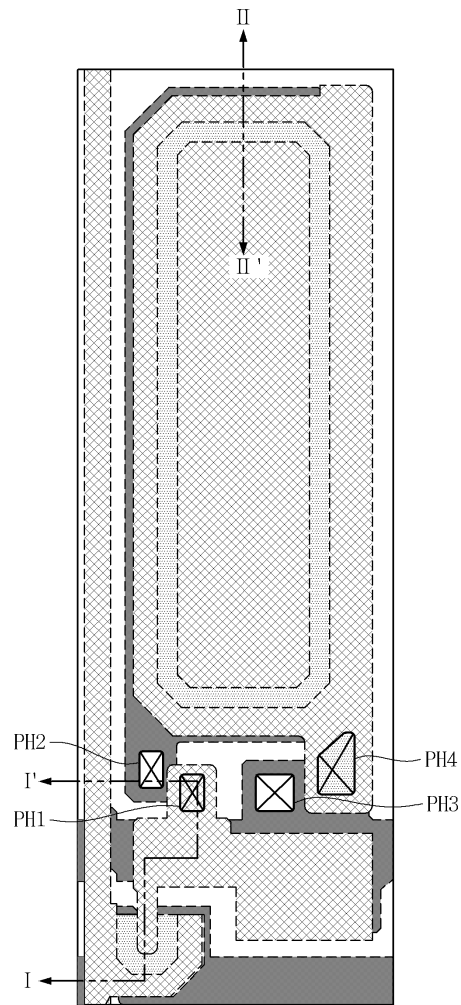
도면9a



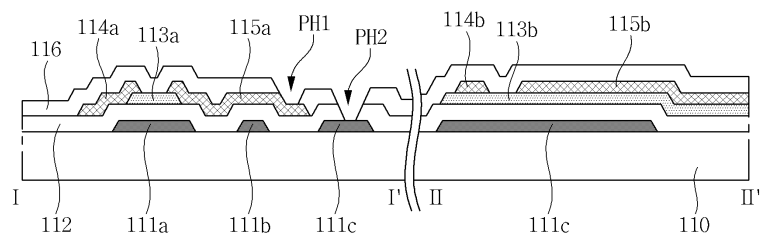
도면9b



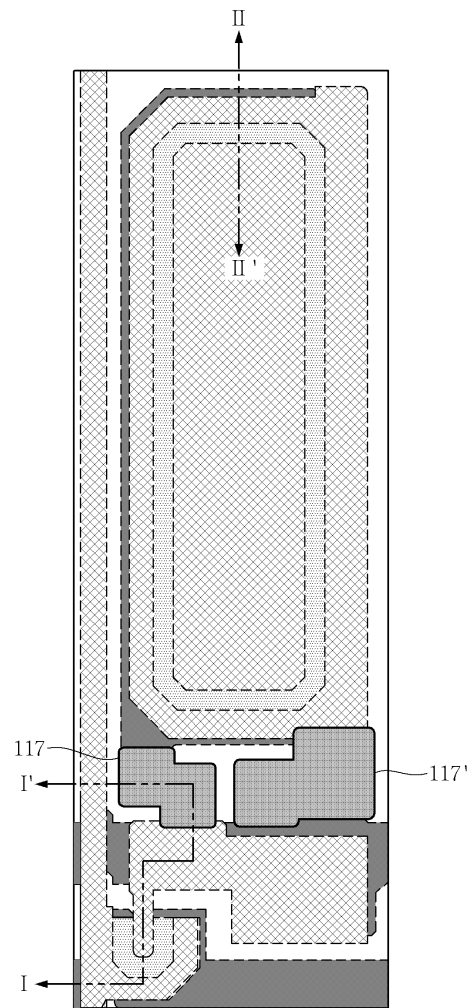
도면10a



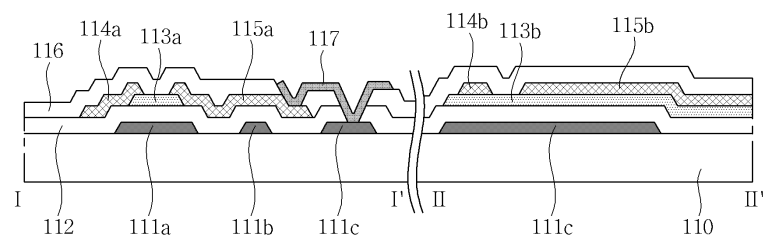
도면10b



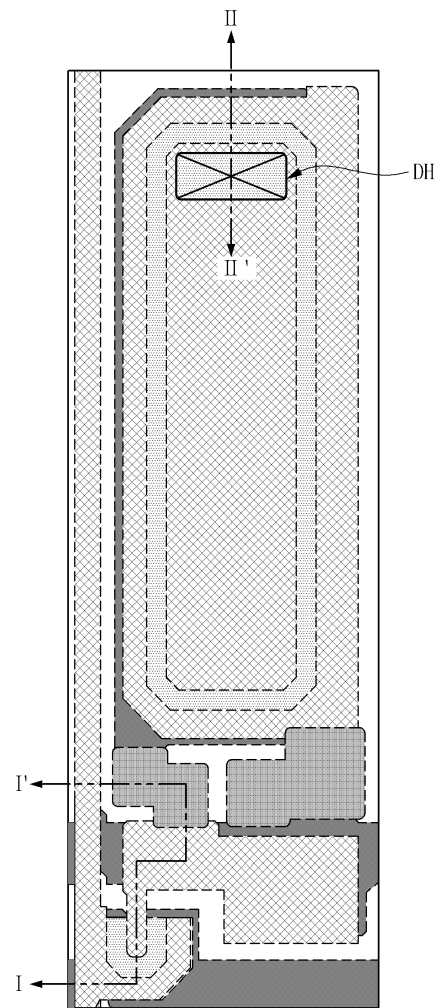
도면11a



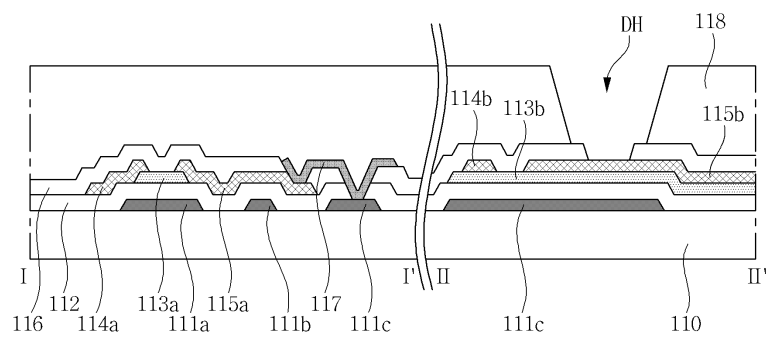
도면11b



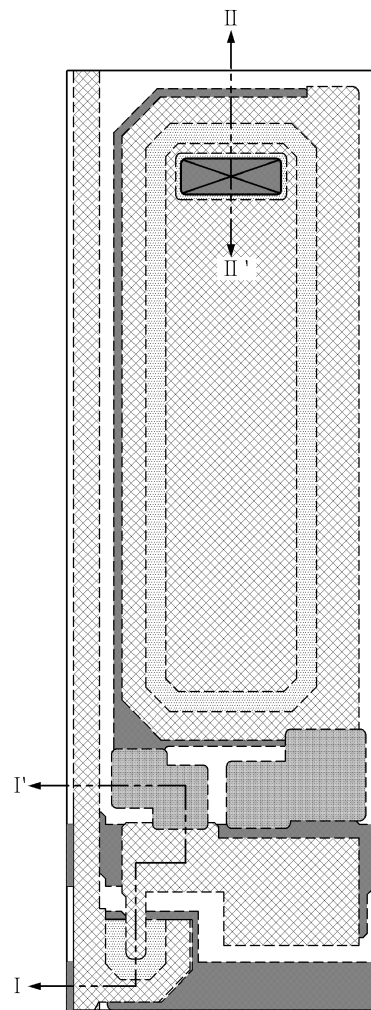
도면12a



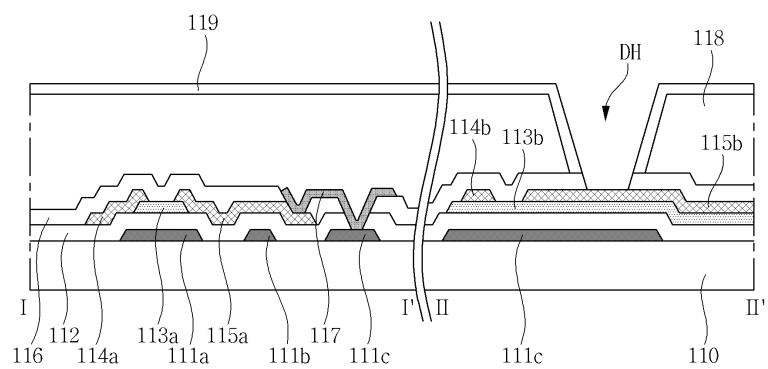
도면12b



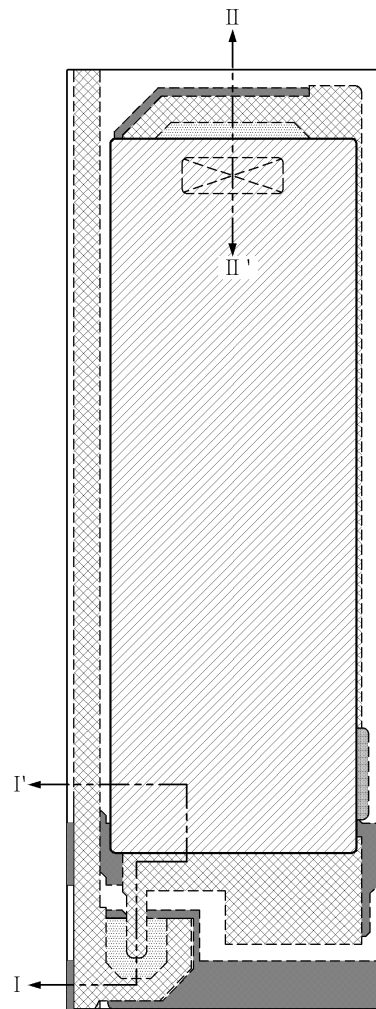
도면13a



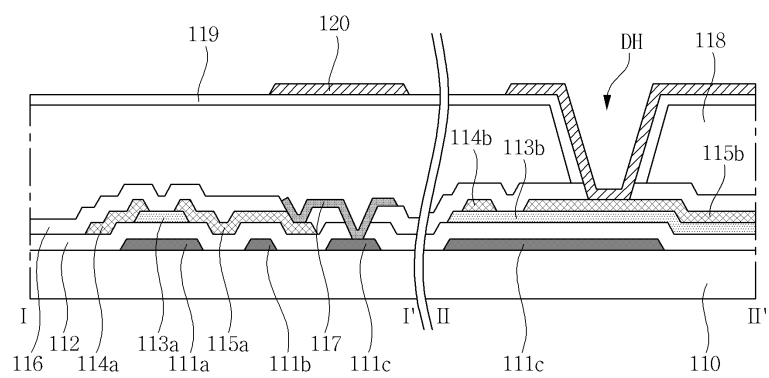
도면13b



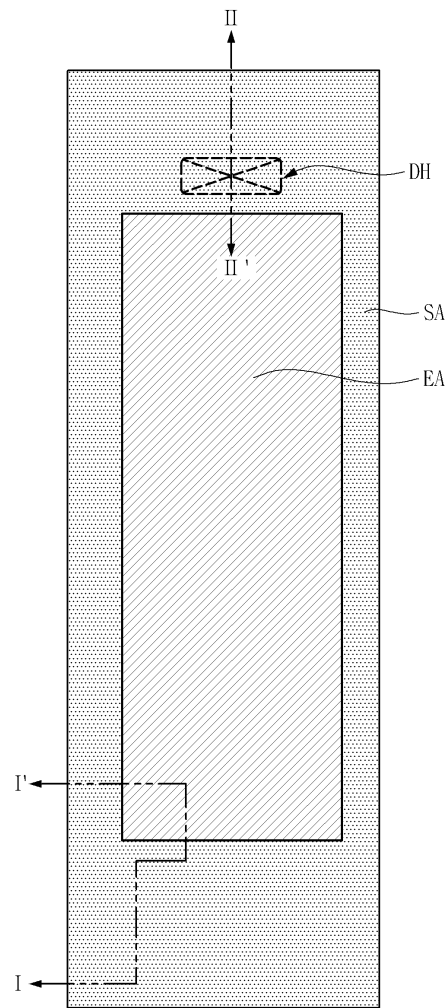
도면14a



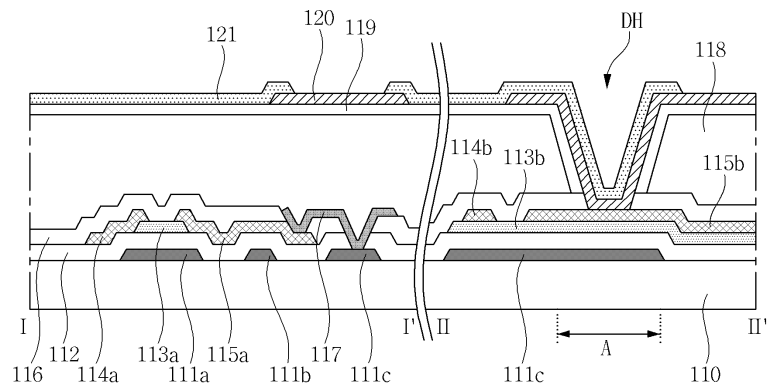
도면14b



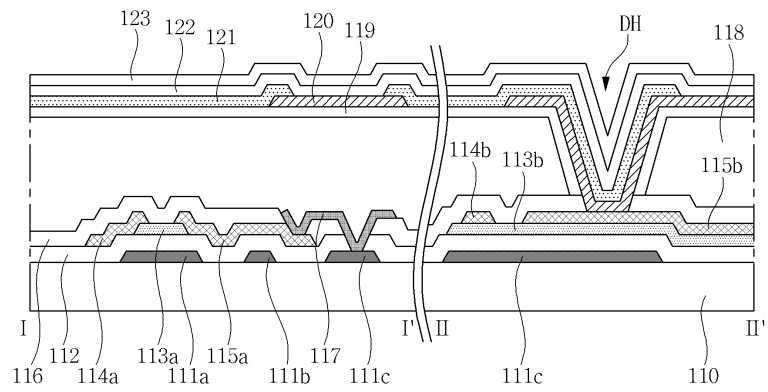
도면15a



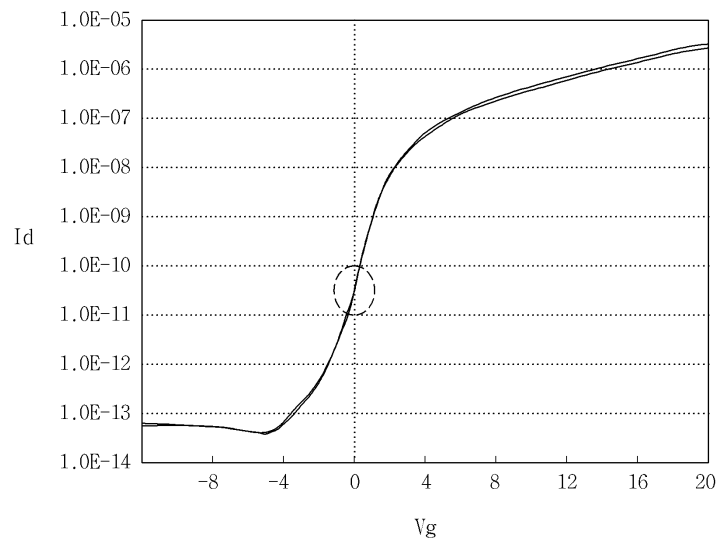
도면15b



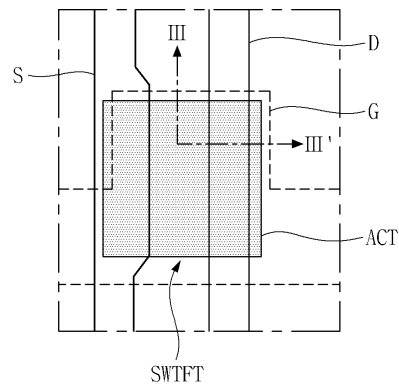
도면16



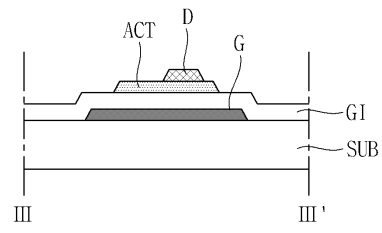
도면17



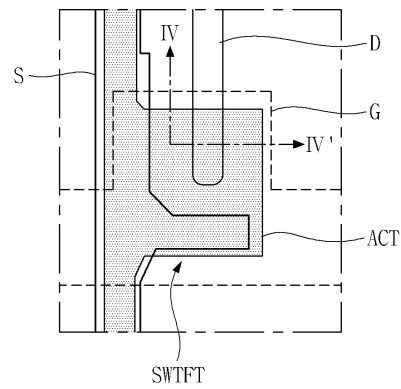
도면18a



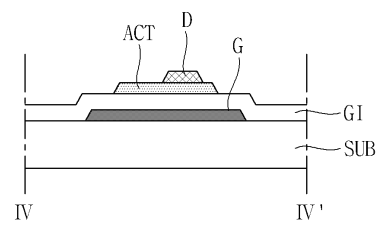
도면18b



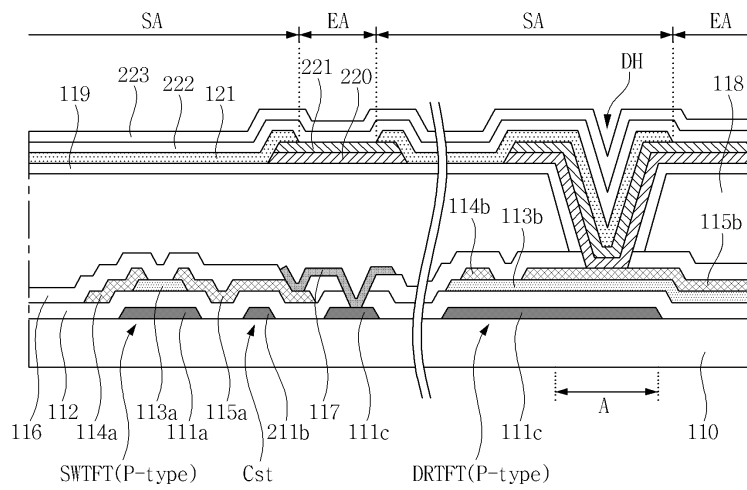
도면19a



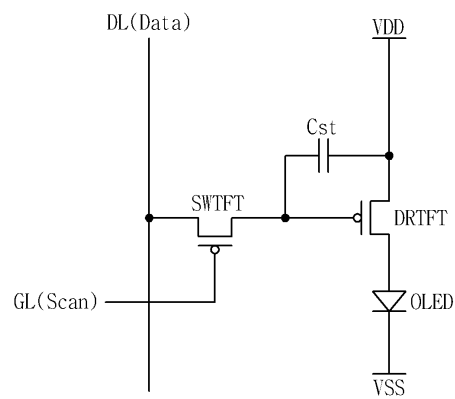
도면19b



도면20



도면21



有机发光二极管显示装置技术领域本发明涉及一种以顶部发光模式发光的有机发光二极管显示装置。该有机发光二极管显示装置包括开关TFT和形成在基板上的驱动TFT;在TFT上形成外涂层以去除由于TFT引起的台阶;漏电接触孔穿过外涂层以暴露驱动TFT的漏电极的一部分;第一电极,在其上形成有外涂层的基板上形成图案,并与暴露的驱动TFT的漏电极接触;在其上形成有第一电极的基板上图案化的堤图案,以划分单位像素的开口区域;形成在其上形成堤图案的基板上的有机化合物层;并且在有机化合物层上形成第二电极;堤纹图案屏蔽形成漏极接触孔的区域附近。

