



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0061823
(43) 공개일자 2008년07월03일

(51) Int. Cl.

H05B 33/10 (2006.01)

(21) 출원번호 10-2006-0136952

(22) 출원일자 2006년12월28일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

이호영

충남 천안시 쌍용동 1627번지

김중철

서울 동대문구 회기동 103-193번지

(74) 대리인

특허법인네이트

전체 청구항 수 : 총 9 항

(54) 능동형 유기전계발광소자를 이용한 디스플레이장치의바이어스 에이징 방법 및 에이징용 회로구조

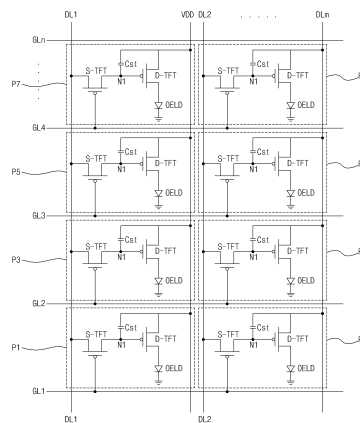
(57) 요약

본 발명은 AMOLED를 이용한 디스플레이 장치에 관한 것으로서, 보다 상세하게는 AMOLED를 이용하는 회로에 포함되는 스위칭 소자와 유기전계발광소자에 대한 바이어스 에이징(Bias aging) 방법 및 그 회로구조에 관한 것이다.

본 발명의 바람직한 실시예에 의한 AMOLED의 바이어스 에이징 방법은, 일반적으로 표시패널에 실장되는 게이트 및 데이터드라이버를 그대로 적용하여, 소자에 오프-스트레스(Off-Stress)의 인가가 가능하기 때문에 별도의 소자 에이징 공정장비를 사용하지 않는다.

또한, 바이어스 에이징 하고자 하는 소자의 소스전극에도 설계자의 의도에 따라 결정되는 정확한 오프-스트레스를 오프-스트레스(Off-Stress)를 형성하여 유기전계발광소자를 이용한 디스플레이장치의 소자 특성을 안정화 시키는데 더욱 효과적인 장점이 있다.

대표도 - 도5a



특허청구의 범위

청구항 1

다수개의 게이트라인 및 데이터라인이 서로 교차하여 정의하는 다수의 화소영역과;

게이트전극이 상기 게이트라인과 연결되고, 소스전극이 상기 데이터라인과 연결되며, 드레인전극이 전원전압단과 연결되는 스위칭 트랜지스터와;

게이트전극이 저장캐패시터를 사이에 두고, 상기 스위칭 트랜지스터의 드레인 전극과 연결되고, 소스전극인 상기 전원전압단과 연결되며, 드레인전극에 발광다이오드를 구비하는 드라이빙 트랜지스터를 포함하여 일 화소로 정의하는 AMOLED를 이용한 디스플레이장치의 바이어스 에이징 방법에 있어서,

상기 스위칭 트랜지스터의 게이트전극으로 제1 신호를 인가하는 단계와;

상기 스위칭 트랜지스터의 소스전극에 상기 제1 신호에 대응하여 게이트-소스간 오프-스트레스를 형성하는 제2 신호를 인가하는 단계와;

상기 스위칭 트랜지스터의 드레인전극에 상기 제1 신호에 대응하여 드레인-소스간 오프-스트레스를 형성하는 제3 신호를 인가하는 단계;

를 포함하는 것을 특징으로 하는 AMOLED를 이용한 디스플레이장치의 바이어스 에이징 방법.

청구항 2

제 1 항에 있어서,

상기 스위칭 및 드라이빙 트랜지스터는, PMOS 인 것을 특징으로 하는 AMOLED를 이용한 디스플레이장치의 바이어스 에이징 방법.

청구항 3

제 1 항에 있어서,

상기 스위칭 트랜지스터의 게이트전극으로 제1 신호를 인가하는 단계는,

상기 게이트라인을 통해 상기 제1 신호를 인가하는 단계와;

상기 스위칭 트랜지스터를 턴-온(Turn-On)하는 단계;

를 포함하는 것을 특징으로 하는 AMOLED를 이용한 디스플레이장치의 바이어스 에이징 방법.

청구항 4

제 3 항에 있어서,

상기 제1 신호는, 레벨이 -15V인 전압신호인 것을 특징으로 하는 AMOLED를 이용한 디스플레이장치의 바이어스 에이징 방법.

청구항 5

제 1 항에 있어서,

상기 제2 신호는, 레벨이 +10V인 전압신호인 것을 특징으로 하는 AMOLED를 이용한 디스플레이장치의 바이어스 에이징 방법.

청구항 6

제 1 항에 있어서,

상기 스위칭 트랜지스터의 드레인전극에 상기 제1 신호에 대응하여 드레인-소스간 오프-스트레스를 형성하는 제3 신호를 인가하는 단계;

상기 스위칭 트랜지스터를 턴-오프(Turn-Off)하는 단계와;

상기 데이터라인을 통해, 상기 제3 신호를 인가하는 단계;

를 포함하는 것을 특징으로 하는 AMOLED를 이용한 디스플레이장치의 바이어스 에이징 방법.

청구항 7

제 6 항에 있어서,

상기 제3 신호는, 상기 제2 신호와 각각 동일한 주파수와 상이한 위상을 갖는 것을 특징으로 하는 AMOLED를 이용한 디스플레이장치의 바이어스 에이징 방법.

청구항 8

제 6 항에 있어서,

상기 제4 신호는, 레벨이 +20V인 전압신호인 것을 특징으로 하는 AMOLED를 이용한 디스플레이장치의 바이어스 에이징 방법.

청구항 9

다수개의 게이트라인 및 데이터라인이 서로 교차하여 정의하는 다수의 화소영역과;

게이트전극이 상기 게이트라인과 연결되고, 소스전극이 상기 데이터라인과 연결되며, 드레인전극이 전원전압단과 연결되는 스위칭 트랜지스터와;

게이트전극이 저장캐패시터를 사이에 두고, 상기 스위칭 트랜지스터의 드레인 전극과 연결되고, 소스전극인 상기 전원전압단과 연결되며, 드레인전극에 발광다이오드를 구비하는 드라이빙 트랜지스터를 포함하여 일 화소로 정의하는 AMOLED를 이용한 디스플레이장치에 있어서,

상기 게이트라인과 연결되어 상기 스위칭 트랜지스터를 턴-온/오프하는 게이트드라이버와;

상기 데이터라인과 연결되어 상기 발광다이오드에 흐르는 전류의 크기를 조절하는 데이터드라이버;

를 포함하는 것을 특징으로 하는 AMOLED를 이용한 디스플레이장치의 바이어스 에이징 회로구조.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <15> 본 발명은 AMOLED를 이용한 디스플레이 장치에 관한 것으로서, 보다 상세하게는 AMOLED를 이용하는 회로에 포함되는 스위칭 소자와 유기전계발광소자에 대한 바이어스 에이징(Bias aging) 방법 및 그 회로구조에 관한 것이다.
- <16> 최근 정보화 사회로 시대가 급진전함에 따라, 대량의 정보를 처리하고 이를 표시하는 디스플레이(display)분야가 발전하고 있다.
- <17> 근대까지 브라운관(cathode-ray tube ; CRT)이 표시장치의 주류를 이루고 발전을 거듭해 오고 있으나, 최근 들어 소형화, 경량화, 저소비 전력화 등의 시대상에 부응하기 위해 평판표시소자(flat panel display)의 필요성이 대두되었다. 이에 따라 색 재현성이 우수하고 박형인 박막 트랜지스터형 액정 표시 디스플레이장치(Thin film transistor-liquid crystal display ; 이하 TFT-LCD라 한다)와, 전자(electron) 주입전극(cathode)과 정공(hole) 주입전극(anode)으로부터 각각 전자(electron)와 정공(hole)을 발광층 내부로 주입시켜, 주입된 전자(electron)와 정공(hole)이 결합한 엑시톤(Exciton)이 여기상태로부터 기저상태로 떨어질 때 발광하는 유기전계발광소자(OLED)를 이용한 유기전계발광 디스플레이 장치가 개발되었다.
- <18> 상기 박막 트랜지스터형 액정 표시 디스플레이장치와 유기전계발광 디스플레이 장치는 그 동작을 위해 스위칭소자 또는 구동소자로서 박막트랜지스터를 이용하고 있는데, 상기 박막트랜지스터는 저가의 유리기관과 같은 대형 절연기관 상에 저온에서 형성하는 것이 가능하며 반도체층을 비정질 실리콘으로 형성한, 비정질 실리콘 박막 트

랜지스터(Amorphous Silicon Thin Film Transistor; a-Si:H TFT)가 주류를 이루고 있었으나, 근래 들어 고해상도의 디스플레이를 구현이 가능하고 구동 LSI의 가격이 상대적으로 낮은 폴리(다결정)실리콘(Poly-Si) 박막 트랜지스터의 이용이 증가하고 있는 추세이다.

- <19> 상기와 같이 디스플레이 장치에 사용되는 박막트랜지스터와 유기전계발광소자(이하, 유기전계발광다이오드)는 오랜 시간 상온에서 구동할 경우, P-N접합 부분에서 이동전자에 의해 발생하는 누설전류(I_{off})로 인해 TFT-LCD와 OLED를 이용한 디스플레이 장치 패널의 화상면에 잔상이 발생되고, 지속적인 잔상은 화소 불량률의 원인이 된다.
- <20> 도 1은 PMOS 소자로 구현된 일반적인 AMOLED의 일 화소의 등가회로도이다.
- <21> 도시한 바와 같이, 일반적인 AMOLED의 일 화소는 게이트라인 및 데이터라인의 교차지점에 구비되는 스위칭 트랜지스터(S-TFT)와, 드라이빙 트랜지스터(D-TFT)와, 하나의 저장캐패시터(Cst)와, 발광다이오드(OLED)로 구성된다.
- <22> 이러한 AMOLED의 동작을 개략적으로 설명하면, 게이트라인을 통해 로우레벨(Low-level)의 게이트구동신호(V_g)가 인가되면, 이에 연결된 스위칭 트랜지스터(S-TFT)가 턴-온(Turn-On)되고, 이후 데이터라인으로 전압형태의 데이터신호가 입력되어 저장캐패시터(Cst)에 상기 데이터신호에 해당하는 전압이 충전되고, 또한 드라이빙 트랜지스터(D-TFT)를 통해 상기 데이터신호에 대응하는 전류가 발광다이오드(OLED)에 흐르게 되어, 영상을 표시한다.
- <23> 이후, 게이트라인을 통해 하이레벨(High-level)의 게이트구동신호(V_g)가 인가되면, 스위칭 트랜지스터(S-TFT)는 턴-오프(Turn-Off)되고, 저장캐패시터(Cst)에 상기 데이터신호에 해당하는 전압이 방전되어 발광다이오드(OLED)에 흐르는 전류를 1 프레임동안 유지하게 된다.
- <24> 그러나, 상술한 스위칭 트랜지스터(S-TFT)는 턴-오프시 발생하는 누설전류(leakage-current)로 인해, 소정량의 전류가 흐르게 되고, 이로 인해 드라이빙 트랜지스터(D-TFT)의 게이트 전극에 인가되는 전압이 바뀌게 되어, 결국 드라이빙 트랜지스터(D-TFT)의 게이트-소스간 전압(V_{gs})이 변하게 된다.
- <25> 따라서, 상기 게이트-소스간 전압(V_{gs})에 의해 결정되는 발광다이오드(OLED)에 흐르는 전류량이 변하게 되고, 이는 표시패널의 각종 화질 불량률의 주요원인이 된다.
- <26> 도 2는 상술한 트랜지스터의 게이트-소스간 전압(V_{gs})에 따른 드레인-소스간 전류(I_{ds})를 도시한 그래프이다.
- <27> 도시한 바와 같이, 드레인-소스간 전류(I_{ds})는 게이트-소스간 전압(V_{gs})에 따라 그 양이 결정되며, 특히 게이트-소스간 전압(V_{gs})이 0 이하인 경우, 즉 박막트랜지스터가 턴-오프상태인 경우에 박막트랜지스터에 흐르는 누설전류의 크기(a)는 영상의 품질에 큰 영향을 끼칠 수 있는 크기이다.
- <28> 따라서, 상기의 누설전류를 감소시키기 위해 폴리실리콘형 TFT-LCD에서는 셀 다수의 입력단에 오프 스트레스(Off stress)를 인가하여 PMOS소자의 누설전류 감소와 이동도 개선을 목적으로 하는 바이어스 에이징(Bias-Aging)공정이 수행되어 진다.
- <29> 이러한 바이어스 에이징 공정은 종래에는 별도의 에이징 회로를 사용하여, 박막트랜지스터의 게이트전극 및 드레인전극에 각각 스트레스 조건에 해당하는 소정의 전압을 인가하는 방식으로 실행하였으나, 소스전극은 플로팅(floating)상태로서, 정확한 게이트-소스간 전압(V_{gs}) 및 드레인-소스간 전압(V_{ds})을 알 수 없어 원하는 결과를 얻을 수 없었다.

발명이 이루고자 하는 기술적 과제

- <30> 본 발명은 상술한 바와 같이, AMOLED 소자가 적용된 표시패널에서 오프상태의 박막트랜지스터에 발생하는 누설전류로 인하여 야기되는 화질 불량률을 개선하기 위한 바이어스 에이징 공정의 효율을 극대화하기 위해 안출된 것으로서, 표시패널 상에 별도의 추가회로의 구성이 필요 없으며, 보다 효과적인 PMOS소자에 대한 오프 스트레스를 인가할 수 있는 방법을 제시한다.
- <31>

발명의 구성 및 작용

- <32> 상기와 같은 목적을 달성하기 위해, 본 발명의 바람직한 실시예에 의한 AMOLED를 이용한 디스플레이장치의 바이어스 에이징 방법은, 수개의 게이트라인 및 데이터라인이 서로 교차하여 정의하는 다수의 화소영역과; 게이트전극이 상기 게이트라인과 연결되고, 소스전극이 상기 데이터라인과 연결되며, 드레인전극이 전원전압단과 연결되

는 스위칭 트랜지스터와; 게이트전극이 저장캐패시터를 사이에 두고, 상기 스위칭 트랜지스터의 드레인 전극과 연결되고, 소스전극인 상기 전원전압단과 연결되며, 드레인전극에 발광다이오드를 구비하는 드라이빙 트랜지스터를 포함하여 일 화소로 정의하는 AMOLED를 이용한 디스플레이장치의 바이어스 에이징 방법에 있어서, 상기 스위칭 트랜지스터의 게이트전극으로 제1 신호를 인가하는 단계와; 상기 스위칭 트랜지스터의 소스전극에 상기 제1 신호에 대응하여 게이트-소스간 오프-스트레스를 형성하는 제2 신호를 인가하는 단계와; 상기 스위칭 트랜지스터의 드레인전극에 상기 제1 신호에 대응하여 드레인-소스간 오프-스트레스를 형성하는 제3 신호를 인가하는 단계를 포함하는 것을 특징으로 한다.

- <33> 상기 스위칭 및 드라이빙 트랜지스터는, PMOS 인 것을 특징으로 한다.
- <34> 상기 스위칭 트랜지스터의 게이트전극으로 제1 신호를 인가하는 단계는, 상기 게이트라인을 통해 상기 제1 신호를 인가하는 단계와; 상기 스위칭 트랜지스터를 턴-온(Turn-On)하는 단계를 포함하는 것을 특징으로 한다.
- <35> 상기 제1 신호는, 레벨이 -15V인 전압신호인 것을 특징으로 한다.
- <36> 상기 제2 신호는, 레벨이 +10V인 전압신호인 것을 특징으로 한다.
- <37> 상기 스위칭 트랜지스터의 드레인전극에 상기 제1 신호에 대응하여 드레인-소스간 오프-스트레스를 형성하는 제3 신호를 인가하는 단계; 상기 스위칭 트랜지스터를 턴-오프(Turn-Off)하는 단계와; 상기 데이터라인을 통해, 상기 제3 신호를 인가하는 단계를 포함하는 것을 특징으로 한다.
- <38> 상기 제3 신호는, 상기 제2 신호와 각각 동일한 주파수와 상이한 위상을 갖는 것을 특징으로 한다.
- <39> 상기 제4 신호는, 레벨이 +20V인 전압신호인 것을 특징으로 한다.
- <40> 상기와 같은 목적을 달성하기 위해, 본 발명의 바람직한 실시예에 의한 AMOLED를 이용한 디스플레이장치는, 다수개의 게이트라인 및 데이터라인이 서로 교차하여 정의하는 다수의 화소영역과; 게이트전극이 상기 게이트라인과 연결되고, 소스전극이 상기 데이터라인과 연결되며, 드레인전극이 전원전압단과 연결되는 스위칭 트랜지스터와; 게이트전극이 저장캐패시터를 사이에 두고, 상기 스위칭 트랜지스터의 드레인 전극과 연결되고, 소스전극인 상기 전원전압단과 연결되며, 드레인전극에 발광다이오드를 구비하는 드라이빙 트랜지스터를 포함하여 일 화소로 정의하는 AMOLED를 이용한 디스플레이장치에 있어서, 상기 게이트라인과 연결되어 상기 스위칭 트랜지스터를 턴-온/오프하는 게이트드라이버와; 상기 데이터라인과 연결되어 상기 발광다이오드에 흐르는 전류의 크기를 조절하는 데이터드라이버를 포함하는 것을 특징으로 한다.
- <41> 이하, 첨부된 도면을 참조하여 본 발명에 실시예에 따른 AMOLED를 이용한 디스플레이장치의 바이어스 에이징 방법에 대하여 설명하면 다음과 같다.
- <42> 도 3은 본 발명의 바람직한 실시예에 따른 AMOLED를 이용한 디스플레이장치의 오프-스트레스(Off-stress)형성방법을 설명하기 위한 파형도 및 한 화소의 등가회로도이다.
- <43> 도시한 바와 같이, 먼저 게이트드라이버(미도시)를 이용하여, 로우(Low)신호의 게이트구동신호(Vgn)를 게이트라인(GLn)을 통해 스위칭 트랜지스터(S-TFT)의 게이트전극 인가하여, 턴-온(Turn-On)시키고, 데이터라인(DLn)을 통해 상기 스위칭 트랜지스터(S-TFT)의 드레인전극에 소정전압의 데이터신호(Vdata)를 인가한다. 이때, 상기 게이트구동신호(Vgn)의 전압레벨은 상기 소정전압의 데이터신호와 게이트-소스(Vgs)간 오프-스트레스를 형성할 수 있는 레벨의 전압신호를 인가하여야 한다.
- <44> 이후, 하이(High)신호의 게이트구동신호(Vgn)를 상기 스위칭 트랜지스터(S-TFT)에 인가하여, 턴-오프(Turn-Off)시키고, 데이터라인(DLn)을 통해 상기 드레인전극에 인가된 전압의 역상 전압을 인가하여, 드레인-소스간(Vds)간 오프-스트레스(Off-Stress) 조건을 형성한다.
- <45> 이러한 구동은 게이트 및 데이터드라이버(20,30)의 제어로 실현하며, 물론 종래와 동일하게 게이트 및 데이터드라이버(20, 30) 실장전에 바이어스 에이징 공정장비를 사용하여도 무방하다.
- <46> 도 4은 본 발명의 바람직한 실시예에 따른 유기전계발광소자를 이용한 디스플레이장치에서 표시패널의 일부를 개략적으로 도시한 블록도이다.
- <47> 도시한 바와 같이, 표시패널(10)은 일반적인 유기전계발광소자 표시장치는 유리기판상에 서로 교차되도록 배열된 다수의 게이트라인(GL1 내지 GL4) 및 이를 구동하는 게이트드라이버(20)와, 다수의 데이터라인(DL1 내지 DL4) 및 이를 구동하는 데이터드라이버(30)와, 상기 게이트라인(GL1 내지 GL4) 및 데이터라인(DL1 내지 DL4)이

교차하여 정의되는 매트릭스 형태의 영역내에 개별적으로 형성된 화소부(P)로 구성된다.

- <48> 일반적으로, 바이어스 에이징 공정을 수행하기 위해서는 상기 게이트 및 데이터드라이버(20, 30)를 실장하기 전, 에이징 공정장비를 접속하여, 상기 게이트라인(GL) 및 데이터라인(DL)을 통해 소정전압의 오프-스트레스(Off stress)를 인가하는 방식을 사용하였으나, 본 발명에서는 게이트 및 데이터드라이버(20, 30)를 실장한 뒤, 이를 구동하여 오프-스트레스(Off stress)를 인가하는 것이 가장 큰 특징이다.
- <49> 이하, 보다 구체적인 도면을 통해 본 발명의 바람직한 실시예에 의한 AMOLED를 이용한 디스플레이장치의 바이어스 에이징 방법을 설명하면 다음과 같다.
- <50> 도 5a는 본 발명에 따른 AMOLED를 이용한 디스플레이장치에서의 화소에 대한 바이어스 에이징을 수행하기 위한 등가 회로구조를 도시한 등가회로도이고, 도 5b는 도 5a의 동작신호의 파형을 도시한 파형도이다.
- <51> 이하의 설명에서는, 편의상 제1 내지 제4 클럭신호(CLK1 내지 CLK4)에 동기하여 인에이블되는 4개의 게이트라인(GL1 내지 GL4) 및 데이터라인(DL1 내지 DL4)에 연결된 화소의 동작으로 전체 화소의 바이어스 에이징 방법을 설명하도록 한다.
- <52> 먼저 각 화소(P1 내지 P8)는, 게이트전극이 게이트라인(GL1 내지 GLn)에 연결되어 있고, 소스전극이 데이터라인(DL1 내지 DLm)에 연결되어 있으며, 드레인전극이 N1노드(N1)와 연결되는 스위칭트랜지스터(S-TFT)와, 게이트전극이 상기 N1노드(N1)에 연결되고, 소스전극이 전원전압(VDD)단과 연결되며, 드레인전극이 다이오드(OLED)와 연결되는 드라이빙 트랜지스터(D-TFT)와, 상기 스위칭트랜지스터(S-TFT) 및 드라이빙 트랜지스터(D-TFT)의 소스전극 사이에 구비되는 저장캐패시터(Cst)로 구성된다.
- <53> 먼저, 게이트드라이버(도 3의 20)에 로우(Low)전압의 제1 클럭 내지 제4 클럭신호(CLK1 내지 CLK4)를 순차적으로 인가하여, 게이트드라이버(도 3의 20)는 이에 동기하여 게이트구동신호(Vg1 내지 Vg4)를 게이트라인(GL1 내지 GL4)을 통해 각 화소(P1 내지 P4)에 인가한다.
- <54> 이러한 동작은 일반적인 4 클럭(CLK4)구동 게이트드라이버와 유사하며, 다만 공급되는 게이트구동신호의 전압레벨이 오프-스트레스(Off-Stress)를 위한 특정레벨의 전압인 것이 차이점이다.
- <55> 이때, 상기 게이트구동신호(Vg1 내지 Vg4)의 전압레벨은 하이(high)신호 일 경우 +20V이고, 로우(Low)신호 일 경우, -15V 인 것이 바람직하다.
- <56> 또한, 데이터드라이버(도 3의 30)은 상기 게이트구동신호(Vg1 내지 Vg4)에 동기하여 데이터신호(odd/even Vdata)를 데이터라인(DL1 내지 DLm)을 통해 각 화소(P1 내지 P8)에 인가한다.
- <57> 이러한 동작 또한 일반적인 데이터드라이버와 유사하며, 다만 공급되는 데이터신호의 전압레벨이 계조에 대응하는 전압레벨이 아닌, 오프-스트레스(Off-Stress)를 위한 특정레벨의 전압이며, 이는 하이(high)신호일 경우 +10V이고, 로우(Low)신호 일 경우, -10V 인 것이 바람직하고, 상기 데이터신호는 해당하는 데이터라인(DL1 내지 DLm)에 따라, 기수(odd) 및 우수번째(even)로 구분되고, 이 기/우수 데이터신호(odd/even Vdata)는 각각 동일한 주파수와 상이한 위상을 갖는다.
- <58> 각 화소에 인가되는 신호파형의 형태를 보다 상세하게 설명하면, 먼저 제1 클럭신호(CLK1)에 동기하여, 제1 게이트라인(GL1)과 연결되어 있는 제1 및 제2 화소(P1, P2)의 스위칭 트랜지스터(S-TFT)의 게이트전극에 -15V인 로우(Low)신호가 인가되고, 이 스위칭 트랜지스터(S-TFT)는 턴-온(Turn-On)되게 된다. 이후, 데이터라인(DL1 내지 DLm)을 통해, +10V/-10V인 기/우수번째 데이터신호(odd/even Vdata)가 입력되면, 제1 화소(P1)의 스위칭 트랜지스터(S-TFT)의 소스 및 드레인 전극에는 +10V 전압이 인가되고, 제2 화소(P2)의 스위칭 트랜지스터(S-TFT)의 소스 및 드레인 전극에는 -10V의 전압 인가된다.
- <59> 이후, 제2 클럭신호(CLK2)에 동기하여, 제2 게이트라인(GL1)과 연결되어 있는 제3 및 제4 화소(P3, P4)의 스위칭 트랜지스터(S-TFT)의 게이트전극에 -15V인 로우(Low)신호가 인가되고, 이 스위칭 트랜지스터(S-TFT)는 턴-온(Turn-On)되게 된다.
- <60> 이와 동시에, 상기 제1 게이트라인(GL1)과 연결되어 있는 제1 및 제2 화소(P1, P2)의 스위칭 트랜지스터(S-TFT)의 게이트전극에는, +20V인 하이(High)신호가 인가되고, 이 스위칭 트랜지스터(S-TFT)는 턴-오프(Turn-Off)되게 된다.
- <61> 이후, 데이터라인(DL1 내지 DLm)을 통해, -10V/+10V인 기/우수번째 데이터신호(odd/even Vdata)가 입력되면, 제3 화소(P3)의 스위칭 트랜지스터(S-TFT)의 소스 및 드레인 전극에는 -10V 전압이 인가되고, 제4 화소(P4)의

스위칭 트랜지스터(S-TFT)의 소스 및 드레인 전극에는 +10V 전압이 인가된다.

- <62> 또한, 제1 화소(P1)의 스위칭 트랜지스터(S-TFT)의 드레인 전극에는 기 인가된 +10V 전압이 저장캐패시터(Cst)에 저장되어 있는 상태이고, 소스전극에는 -10V 전압이 인가된다. 또한, 제2 화소(P2)의 스위칭 트랜지스터(S-TFT)의 드레인 전극에는 기 인가된 -10V 전압이 저장캐패시터(Cst)에 저장되어 있는 상태이고, 소스전극에는 +10V 전압이 인가된다.
- <63> 이에 따라, 제1 및 제2 화소(P1 내지 P2)의 스위칭 트랜지스터(S-TFT)는 상술한 게이트-소스간(V_{gs}) 스트레스조건($V_{gs}=10V$) 및 드레인-소스간(V_{ds}) 스트레스조건($V_{ds}=-20V$)을 만족하게 되어, 오프-스트레스(Off-Stress)를 형성한다.
- <64> 이후, 제3 클럭신호(CLK3)에 동기하여, 제3 및 제4 화소(P3, P4)의 스위칭 트랜지스터(S-TFT)가 이전 클럭(CLK2)의 제1 및 제2 화소와 동일한 방식으로 오프-스트레스(Off-Stress)를 형성하고, 이후 클럭(CLK4)의 경우에도, 상기의 방식과 동일한 형태로 오프-스트레스(Off-Stress)를 형성하게 된다.
- <65> 따라서, 별도의 바이어스-에이징 공정장비 없이, 기존의 게이트 및 데이터드라이버를 제어하여, 보다 정확한 형태의 오프-스트레스(Off-Stress)를 형성할 수 있다.
- <66> 여기서 상술한 등가회로도에는 P-타입 트랜지스터를 사용하고 있으나, 이는 N-타입의 트랜지스터를 사용할 때와 그 등가회로 구조가 크게 다르지 않으며, 단지 한번의 공정에서 바이어스 에이징 효과를 얻을 수 있는 소자의 종류에 관계가 있을 뿐이다.
- <67> 도 6은 본 발명의 바람직한 실시예에 의하여, 변화되는 스위칭 트랜지스터의 전류-전압커브 그래프로서, 도시한 바와 같이, 종래의 게이트-소스(V_{gs})간 전압차가 0 일 경우 소정크기의 누설전류를 가지는, 제1 커브 특성의 스위칭 트랜지스터(S-TFT)의 전류-전압커브가 게이트-소스(V_{gs})간 전압차가 0 일 경우, 거의 존재하지 않게 된다.
- <68> 도 7은 본 발명의 기술적 사항이 다른 형태의 PMOS 소자에 적용될 수 있는 일 예를 도시한 등가회로도이다.
- <69> 도시한 바와 같이, 액정표시장치(a)의 경우, 본 발명의 실시예에서 예를 든 AMOLED의 화소와 마찬가지로 전압구동형태이므로, 게이트-소스(V_{gs})간 오프-스트레스 (Off-Stress)를 고려하여 제1 박막트랜지스터(T1)를 턴-온하고, 이에 따른 드레인-소스간 오프-스트레스 (Off-Stress)를 인가할 수 있으며, 본 발명의 기술적 사항이 적용될 수 있다.
- <70> 또한, 전류 프로그래밍 방식 AMOLED을 이용한 디스플레이장치(b)의 경우에도 적용될 수 있다. 도면을 참조하면, 일반적인 전류 프로그래밍 방식은 제1 및 제2 스위칭 트랜지스터(S1-TFT, S2-TFT)와, 샘플링 트랜지스터(SP-TFT)와, 드라이빙 트랜지스터(D-TFT) 하나의 화소를 이루는 구조이다.
- <71> 이러한 전류 프로그래밍 방식에서도 상기 제1 및 제2 스위칭 트랜지스터(S1-TFT, S2-TFT)의 게이트-소스(V_{gs})간 오프-스트레스 (Off-Stress)를 고려하여 각각을 턴-온하고, 이에 따른 드레인-소스간 오프-스트레스 (Off-Stress)를 인가할 수 있다.
- <72> 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 설명한 전위 레벨은 예시이며, 인가 전위의 크기에 따라 바이어스 에이징 효과의 크기와 공정시간에 변화하므로 필요와 응용에 따라 다양한 전위의 조합이 적용 가능하다. 즉, 기술분야의 숙련된 당업자는 하기의 특허청구범위에 기재된 본 발명의 기술적 사상 및 영역으로부터 벗어나지 않는 범위내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

발명의 효과

- <73> 상기와 같이 설명한 본 발명에 따른 AMOLED의 바이어스 에이징 방법은, 일반적으로 표시패널에 실장되는 게이트 및 데이터드라이버를 그대로 적용하여, 소자에 오프-스트레스(Off-Stress)의 인가가 가능하기 때문에 별도의 소자 에이징 공정장비를 사용하지 않는다.
- <74> 또한, 바이어스 에이징 하고자 하는 소자의 소스전극에도 설계자의 의도에 따라 결정되는 정확한 오프-스트레스를 오프-스트레스(Off-Stress)를 형성하여 유기전계발광소자를 이용한 디스플레이장치의 소자 특성을 안정화 시키는데 더욱 효과적인 장점이 있다.

도면의 간단한 설명

- <1> 도 1은 PMOS 소자로 구현된 일반적인 AMOLED의 일 화소의 등가회로도이다.

- <2> 도 2는 상술한 트랜지스터의 게이트-소스간 전압(Vgs)에 따른 드레인-소스간 전류(IDs)를 도시한 그래프이다.

<3> 도 3은 본 발명의 바람직한 실시예에 따른 AMOLED를 이용한 디스플레이장치의 오프-스트레스(Off-stress)형성방법을 설명하기 위한 파형도 및 한 화소의 등가회로도이다.

<4> 도 4은 본 발명의 바람직한 실시예에 따른 유기전계발광소자를 이용한 디스플레이장치에서 표시패널의 일부를 개략적으로 도시한 블록도이다.

<5> 도 5a는 본 발명에 따른 AMOLED를 이용한 디스플레이장치에서의 화소에 대한 바이어스 에이징을 수행하기 위한 등가 회로구조를 도시한 등가회로도이다.

<6> 도 5b는 도 5a의 동작신호의 파형을 도시한 파형도이다.

<7> 도 6은 본 발명의 바람직한 실시예에 의하여, 변화되는 스위칭 트랜지스터의 전류-전압커브 그래프이다.

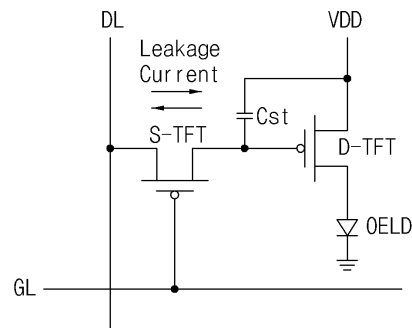
<8> 도 7은 본 발명의 기술적 사항이 다른 형태의 PMOS 소자에 적용될 수 있는 일 예를 도시한 등가회로도이다.

<9> <도면의 주요부분에 대한 부호의 설명>

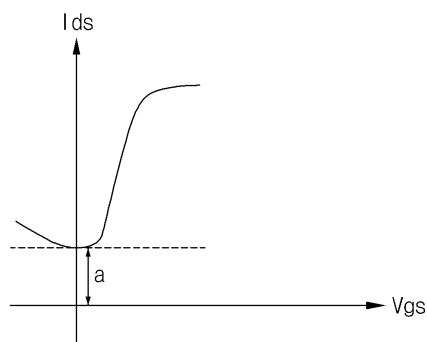
<10> GL1 내지 GLn : 게이트라인	DL1 내지 DLm : 데이터라인
<11> P1 내지 P8 : 화소영역	S-TFT : 스위칭 트랜지스터
<12> D-TFT : 드라이빙 트랜지스터	Cst : 저장캐패시터
<13> N1 : N1노드	OLED : 발광다이오드
<14> VDD : 전원전압	

도면

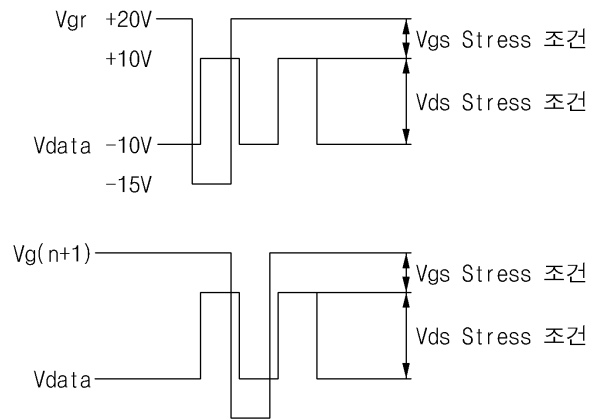
도면1



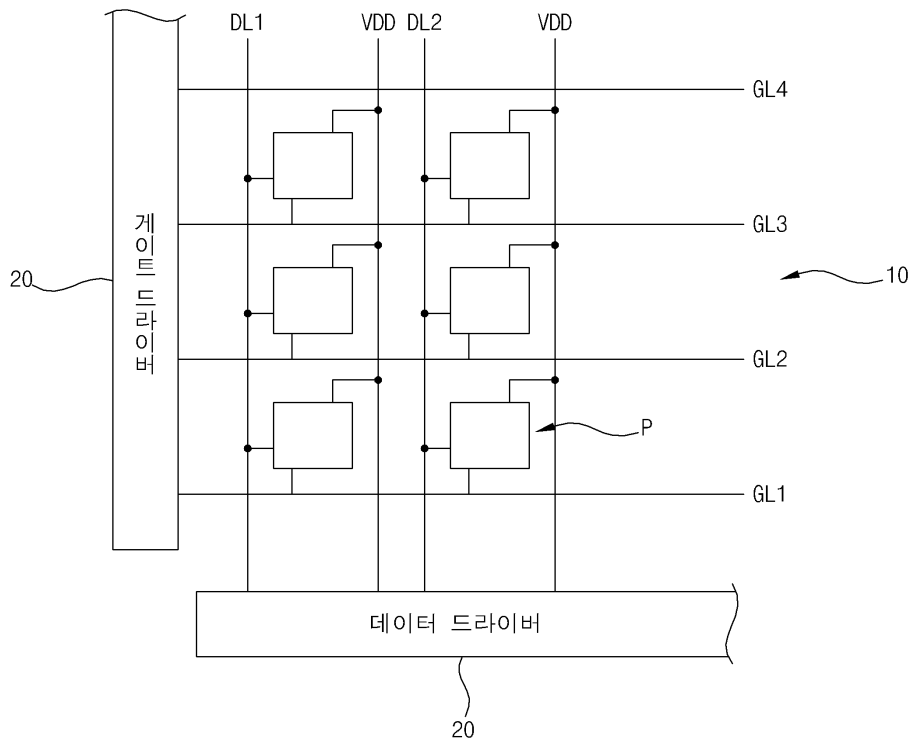
도면2



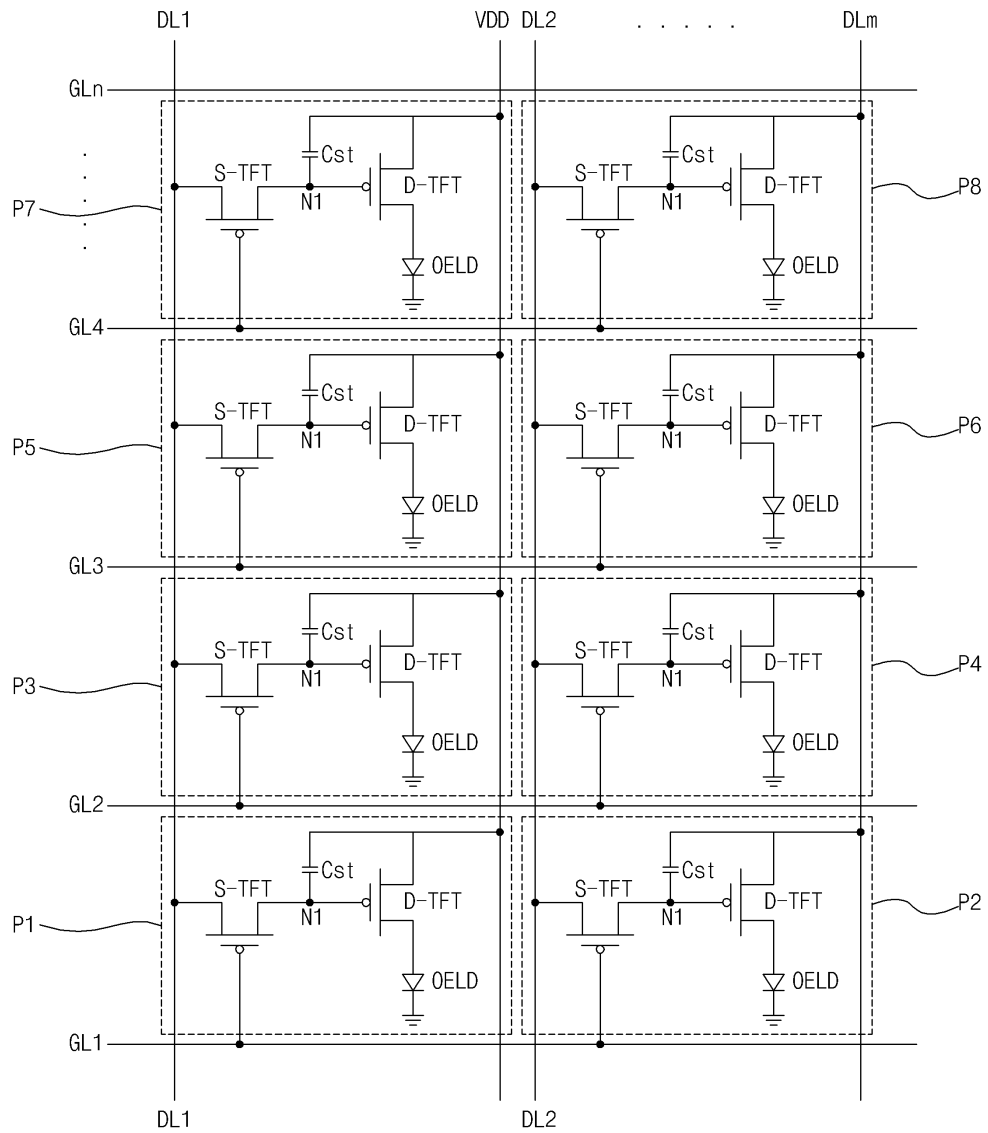
도면3



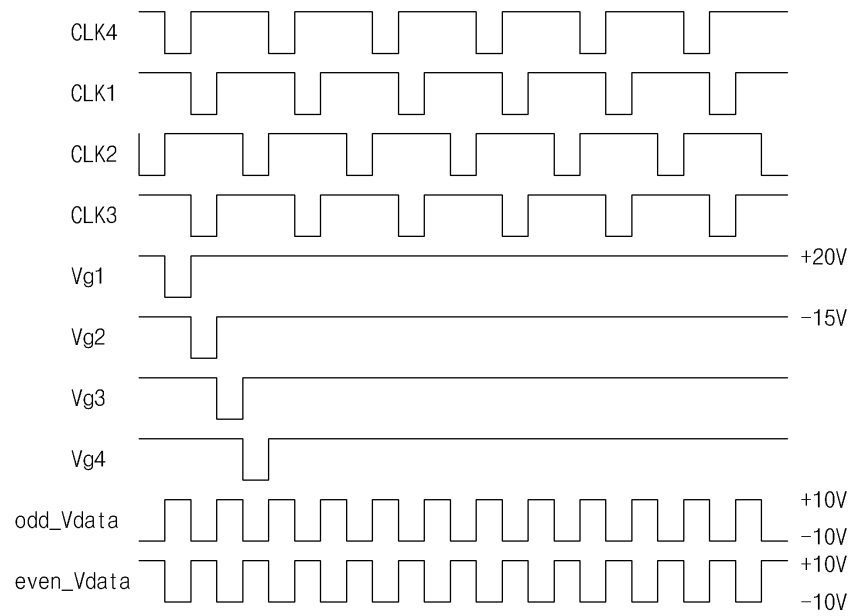
도면4



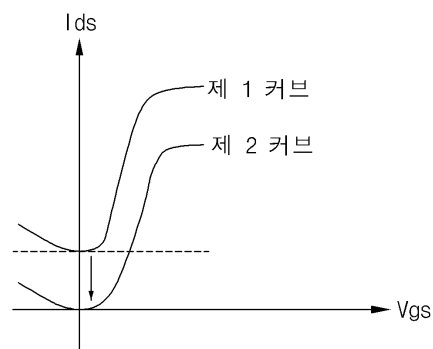
도면5a



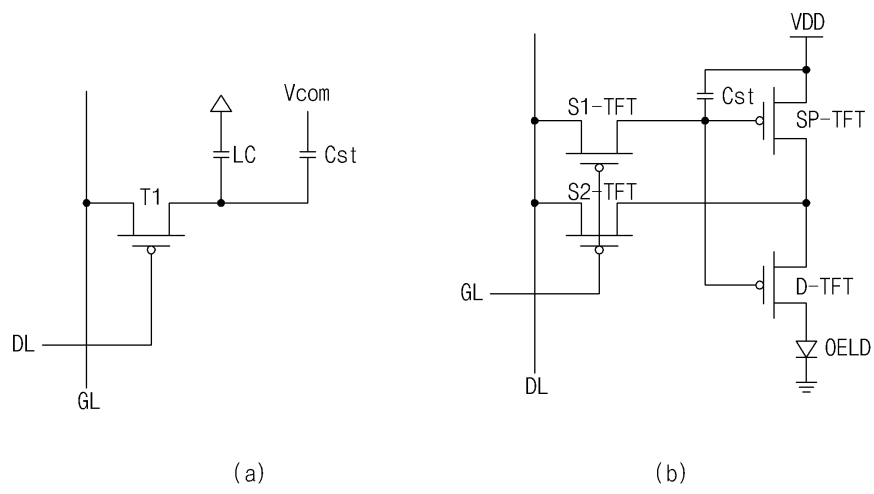
도면5b



도면6



도면7



专利名称(译)	采用有源有机电致发光器件的显示器件的偏置老化方法和老化电路结构		
公开(公告)号	KR1020080061823A	公开(公告)日	2008-07-03
申请号	KR1020060136952	申请日	2006-12-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE HO YOUNG 이호영 KIM JUNG CHUL 김중철		
发明人	이호영 김중철		
IPC分类号	H05B33/10		
CPC分类号	G09G3/006 H01L27/3244 H01L51/0031 H01L2251/562		
外部链接	Espacenet		

摘要(译)

使用AMOLED的显示装置技术领域本发明涉及使用AMOLED的显示装置，更具体地，涉及使用AMOLED的电路中的开关装置，用于有机电致发光器件的偏压老化方法，以及其电路结构。在根据本发明优选实施例的AMOLED的偏压老化方法中，通过应用安装在显示板上的栅极和数据驱动器，可以将应力施加到器件上，不要使用老化工艺设备。此外，通过根据设计者的意图确定器件的源电极的偏压应力来使用有机电致发光器件稳定显示器件的器件特性更为有效，这是根据设计者的意图确定的，有优势。

