



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0061781
(43) 공개일자 2008년07월03일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)
G09G 3/20 (2006.01) H05B 33/12 (2006.01)

(21) 출원번호 10-2006-0136872

(22) 출원일자 2006년12월28일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

박영주

경남 창원시 소담동 149-19(21/1) 영진아트빌 201호

오두환

충북 청주시 상당구 용암동 2318번지 202호

(74) 대리인

김용인, 박영복

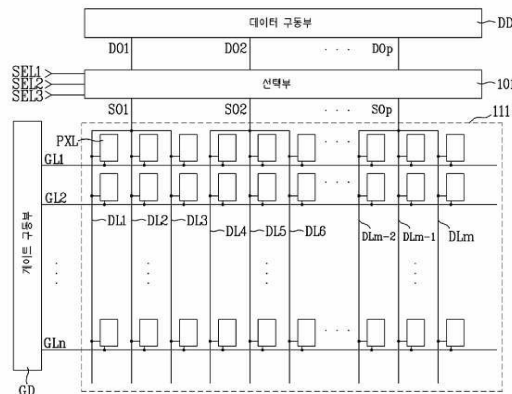
전체 청구항 수 : 총 5 항

(54) 발광표시장치

(57) 요약

본 발명은 데이터 구동부의 출력단자의 수를 줄일 수 있고, 화소셀들간의 휘도차를 방지할 수 있는 발광표시장치에 관한 것으로, 하나의 출력단자를 통해 순차적으로 데이터 신호를 출력하고, 이 출력된 데이터 신호를 멀티플렉서를 통해 다수의 데이터 라인에 차례로 공급함으로써 데이터 구동부의 출력단자의 수를 줄일 수 있는 발광표시장치를 제공하는데 그 목적이 있다.

대표도 - 도1



특허청구의 범위

청구항 1

다수의 데이터 라인들;

상기 데이터 라인들 각각에 접속됨과 아울러 하나의 게이트 라인에 공통으로 접속된 다수의 화소셀들;

상기 각 데이터 라인의 화소셀에 필요한 데이터 신호를 하나의 출력단자를 통해 순차적으로 출력하는 데이터 구동부;

상기 데이터 구동부의 상기 출력단자를 통해 데이터 신호를 공급받고, 외부로부터의 제어신호에 따라 상기 데이터 라인들 중 어느 하나를 선택하여 상기 선택된 데이터 라인에 상기 데이터 구동부로부터의 데이터 신호를 공급하는 멀티플렉서를 포함하며;

각 화소셀이,

상기 게이트 라인으로부터의 스캔신호에 의해 제어되며, 데이터 라인과 제 1 노드간에 접속된 제 1 스위칭소자;

상기 게이트 라인으로부터의 스캔신호에 의해 제어되며, 상기 데이터 라인과 상기 제 1 노드간에 접속된 제 2 스위칭소자;

상기 제어신호에 의해 제어되며, 상기 제 1 노드와 제 2 노드간에 접속된 제 3 스위칭소자;

상기 제 1 노드의 전압에 따라 제어되며, 제 1 전압원이 공급되는 제 1 전원라인과 상기 제 2 노드간에 접속된 제 4 스위칭소자;

상기 제 1 노드의 전압에 따라 제어되며, 상기 제 2 노드와 발광소자의 일단간에 접속된 제 5 스위칭소자;

제 2 전압원을 공급하며, 상기 발광소자의 타단에 접속된 제 2 전원라인; 및,

상기 제 1 노드와 상기 제 1 전원라인간에 접속된 커패시터를 포함함을 특징으로 하는 발광표시장치.

청구항 2

제 1 항에 있어서,

상기 제어신호는 서로 다른 위상차를 갖는 다수의 선택신호들을 포함하며;

각 화소셀에 구비된 제 3 스위칭소자는 서로 다른 선택신호에 의해 제어되는 것을 특징으로 하는 발광표시장치.

청구항 3

제 2 항에 있어서,

상기 멀티플렉서는 상기 선택신호의 수에 상응하는 다수의 출력선택용 스위칭소자들을 포함하며;

각 출력선택용 스위칭소자는 서로 다른 선택신호에 의해 제어되며, 상기 데이터 라인들 중 어느 하나와 상기 출력단자간에 접속된 것을 특징으로 하는 발광표시장치.

청구항 4

제 2 항에 있어서,

상기 게이트 라인에 공급되는 스캔신호는 상기 선택신호들의 각 액티브 구간동안 액티브 상태로 유지되는 것을 특징으로 하는 발광표시장치.

청구항 5

제 1 항에 있어서,

상기 제 2 전압원은 접지전압원인 것을 특징으로 하는 발광표시장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <10> 본 발명은 발광표시장치에 관한 것으로, 특히 데이터 구동부의 출력단자의 수를 줄일 수 있고, 화소셀들간의 휘도차를 방지할 수 있는 발광표시장치에 대한 것이다.
- <11> 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 이러한 평판 표시장치로는 액정 표시장치(Liquid Crystal Display), 전계방출 표시장치(Field Emission Display), 플라즈마 표시 패널(Plasma Display Panel) 및 일렉트로-루미네센스(Electro-Luminescence : 이하, "EL"이라 함) 표시장치 등이 있다. 이러한 평판 표시장치는 전압구동소자와 전류구동소자로 나뉘어질 수 있다.
- <12> EL 표시장치는 전자와 정공의 재결합으로 형광물질을 발광시키는 자발광소자로서, 재료 및 구조에 따라 무기 EL과 유기 EL로 대별된다. 이 EL 표시장치는 액정표시장치와 같이 별도의 광원을 필요로 하는 수동형 발광소자에 비하여 응답속도가 음극선관과 같은 수준으로 빠르다는 장점을 갖고 있다. 이러한 EL 표시장치는 전류구동방식과 전압구동방식이 있다.
- <13> 종래의 EL 표시장치에 구비된 데이터 구동부는 다수의 출력단자들을 구비하고 있으며, 각 출력라인은 각 데이터 라인에 일대일로 접속된다. 즉, 상기 데이터 구동부의 출력단자의 수가 상기 데이터 라인의 수와 일치한다.
- <14> EL 표시장치가 대면적화됨에 따라 상기 데이터 라인의 수도 증가하며, 결국 상기 데이터 구동부의 출력단자들의 수가 증가될 수 밖에 없다. 이는 상기 데이터 구동부의 비용을 증가시키는 문제점을 발생시킨다.

발명이 이루고자 하는 기술적 과제

- <15> 본 발명은 상기와 같은 문제점을 해결하기 위하여 안출한 것으로, 하나의 출력단자를 통해 순차적으로 데이터 신호를 출력하고, 이 출력된 데이터 신호를 멀티플렉서를 통해 다수의 데이터 라인에 차례로 공급함으로써 데이터 구동부의 출력단자의 수를 줄일 수 있는 발광표시장치를 제공하는데 그 목적이 있다.

발명의 구성 및 작용

- <16> 상기와 같은 목적을 달성하기 위한 본 발명에 따른 발광표시장치는, 다수의 데이터 라인들; 상기 데이터 라인들 각각에 접속됨과 아울러 하나의 게이트 라인에 공통으로 접속된 다수의 화소셀들; 상기 각 데이터 라인의 화소셀에 필요한 데이터 신호를 하나의 출력라인을 통해 순차적으로 출력하는 데이터 구동부; 상기 데이터 구동부의 상기 출력라인을 통해 데이터 신호를 공급받고, 외부로부터의 제어신호에 따라 상기 데이터 라인들 중 어느 하나를 선택하여 상기 선택된 데이터 라인에 상기 데이터 구동부로부터의 데이터 신호를 공급하는 멀티플렉서를 포함하며; 각 화소셀이, 상기 게이트 라인으로부터의 스캔신호에 의해 제어되며, 데이터 라인과 제 1 노드간에 접속된 제 1 스위칭소자; 상기 게이트 라인으로부터의 스캔신호에 의해 제어되며, 상기 데이터 라인과 상기 제 1 노드간에 접속된 제 2 스위칭소자; 상기 제어신호에 의해 제어되며, 상기 제 1 노드와 제 2 노드간에 접속된 제 3 스위칭소자; 상기 제 1 노드의 전압에 따라 제어되며, 제 1 전압원이 공급되는 제 1 전원라인과 상기 제 2 노드간에 접속된 제 4 스위칭소자; 상기 제 1 노드의 전압에 따라 제어되며, 상기 제 2 노드와 발광소자의 일단간에 접속된 제 5 스위칭소자; 제 2 전압원을 공급하며, 상기 발광소자의 타단에 접속된 제 2 전원라인; 및, 상기 제 1 노드와 상기 제 1 전원라인간에 접속된 커패시터를 포함함을 그 특징으로 한다.
- <17> 이하, 첨부된 도면을 참조하여 본 발명의 실시예에 따른 발광표시장치를 상세히 설명하면 다음과 같다.
- <18> 도 1은 본 발명의 실시예에 따른 발광표시장치를 나타낸 도면이다.
- <19> 본 발명의 실시예에 따른 발광표시장치는, 도 1에 도시된 바와 같이, 다수의 화소셀들(PXL)을 포함하는 표시부(111)와, 상기 표시부(111)에 형성된 화소셀들(PXL)을 구동하기 위한 게이트 구동부(GD) 및 데이터 구동부(DD)를 포함한다.
- <20> 상기 각 화소셀(PXL)은 각 게이트 라인(GL1 내지 GLn)과 각 데이터 라인(DL1 내지 DLm)에 접속된다.
- <21> 이때, 하나의 화소행을 따라 배열된 화소셀들(PXL) 각각은 각 데이터 라인(DL1 내지 DLm)에 독립적으로 접속됨과 아울러, 하나의 게이트 라인에 공통으로 접속된다.

- <22> 예를 들어, 제 1 화소행에 포함된 화소셀들(PXL) 각각은 제 1 내지 제 m 데이터 라인(DL1 내지 DLm)에 독립적으로 접속됨과 아울러, 제 1 게이트 라인(GL1)에 공통으로 접속된다.
- <23> 데이터 구동부(DD)는 다수의 출력단자들(DO1 내지 DOp)을 포함하며, 각 출력단자(DO1 내지 DOp)는 선택부(101)에 접속된다. 상기 데이터 구동부(DD)는 상기 출력단자들(DO1 내지 DOp)을 통해서 데이터 신호를 출력한다. 상기 데이터 구동부(DD)는 전류구동 방식의 데이터 구동부(DD)로서, 이 데이터 구동부(DD)는 데이터 신호로서 각 데이터 라인(DL1 내지 DLm)에 전류를 공급하거나, 또는 각 데이터 라인(DL1 내지 DLm)으로부터 전류를 싱크(sink)한다. 상기 데이터 구동부(DD)는 다수의 데이터 드라이브 IC들로 구성되어 있는 바, 상기 데이터 구동부(DD)의 출력단자들은 상기 데이터 드라이브 IC들의 출력단자들(DO1 내지 DOp)을 의미한다.
- <24> 상기 선택부(101)는 다수의 출력단자들(SO1 내지 SOp)을 포함하며, 각 출력단자(SO1 내지 SOp)는 다수의 데이터 라인에 공통으로 접속된다. 상기 선택부(101)는 상기 출력단자들(SO1 내지 SOp)을 통해서 데이터 신호를 출력한다. 즉, 상기 선택부(101)는 외부로부터의 선택신호들(SEL1 내지 SEL3)에 따라 각 출력단자(SO1 내지 SOp)에 접속된 다수의 데이터 라인들 중 어느 하나를 선택하고, 상기 선택된 데이터 라인에 데이터 신호를 공급한다.
- <25> 예를 들어, 상기 선택부(101)는 제 1 선택신호(SEL1)에 따라 상기 제 1 출력단자(SO1)에 접속된 제 1 내지 제 3 데이터 라인(DL1 내지 DL3)들 중 제 1 데이터 라인(DL1)을 선택하여 상기 제 1 데이터 라인(DL1)에 데이터 신호를 공급한다. 그리고, 상기 선택부(101)는 제 2 선택신호(SEL2)에 따라 상기 제 1 출력단자(SO1)에 접속된 제 1 내지 제 3 데이터 라인(DL1 내지 DL3)들 중 제 2 데이터 라인(DL2)을 선택하여 상기 제 2 데이터 라인(DL2)에 데이터 신호를 공급한다. 그리고, 상기 선택부(101)는 상기 제 3 선택신호(SEL3)에 따라 상기 제 1 출력단자(SO1)에 접속된 제 1 내지 제 3 데이터 라인(DL1 내지 DL3)들 중 제 3 데이터 라인(DL3)을 선택하여 상기 제 3 데이터 라인(DL3)에 데이터 신호를 공급한다.
- <26> 이때, 하나의 게이트 라인에 접속된 화소셀들(PXL) 중 세 개의 화소셀이 하나의 출력단자로부터의 데이터 신호를 순차적으로 공급받으므로, 하나의 게이트 라인이 구동될 때 상기 게이트 라인에 접속된 화소셀들은 1/3 수평기간씩 나누어 구동된다.
- <27> 예를 들어, 1/3 기간에 제 1 게이트 라인(GL1)에 접속된 화소셀들(PXL) 중 제 1 데이터 라인(DL1)에 접속된 화소셀(PXL), 제 4 데이터 라인(DL4)에 접속된 화소셀(PXL), ..., 제 m-2 데이터 라인(DLm-2)에 접속된 화소셀이 동시에 화상을 표시한다. 이후, 2/3 기간에 상기 제 1 게이트 라인(GL1)에 접속된 화소셀들(PXL) 중 제 2 데이터 라인(DL2)에 접속된 화소셀(PXL), 제 5 데이터 라인(DL5)에 접속된 화소셀(PXL), ..., 제 m-1 데이터 라인(DLm-1)에 접속된 화소셀(PXL)이 동시에 구동된다. 이후, 3/3 기간에 상기 제 1 게이트 라인(GL1)에 접속된 화소셀들(PXL) 중 제 3 데이터 라인(DL3)에 접속된 화소셀(PXL), 제 6 데이터 라인(DL6)에 접속된 화소셀(PXL), ..., 제 m 데이터 라인(DLm)에 접속된 화소셀(PXL)이 동시에 구동된다.
- <28> 게이트 라인들(GL1 내지 GLn)은 제 1 게이트 라인(GL1)부터 제 n 게이트 라인(GLn)까지 순차적으로 구동된다. 이를 위해, 상기 게이트 구동부(GD)는 순차적으로 제 1 스캔신호부터 제 n 스캔신호를 순차적으로 출력하고, 이 제 1 내지 제 n 스캔신호를 상기 제 1 내지 제 n 게이트 라인(GL1 내지 GLn)에 차례로 공급한다.
- <29> 여기서, 각 화소셀(PXL)의 구성을 좀 더 구체적으로 설명하면 다음과 같다.
- <30> 도 2는 도 1의 제 1 게이트 라인과 제 1 내지 제 3 데이터 라인에 접속된 제 1 내지 제 3 화소셀을 나타낸 도면이다.
- <31> 각 화소셀(PXL)은, 발광소자(OLED), 제 1 내지 제 5 스위칭소자(Tr1 내지 Tr5), 제 1 전압(VDD)을 전송하는 제 1 전원라인(211), 제 2 전압(VSS)을 전송하는 제 2 전원라인(212), 그리고 커패시터(C)를 포함한다. 여기서, 상기 제 1 내지 제 5 스위칭소자(Tr1 내지 Tr5)는 N 타입 MOS(Metal-Oxide Semiconductor) 트랜지스터 또는 P 타입 MOS(Metal-Oxide Semiconductor) 트랜지스터들 중 어느 한 타입의 트랜지스터가 될 수 있으며, 도 2는 상기 제 1 내지 제 5 스위칭소자(Tr1 내지 Tr5)들 각각을 P타입 MOS 트랜지스터로 사용하여 구성한 예를 나타낸 것이다.
- <32> 제 1 스위칭소자(Tr1)는 게이트 라인으로부터의 스캔신호에 의해 제어되며, 해당 데이터 라인과 제 1 노드(n1)에 접속된다.
- <33> 예를 들어, 제 1 화소셀(PXL1)에 구비된 제 1 스위칭소자(Tr1)의 게이트단자는 제 1 게이트 라인(GL1)에 접속되며, 소스단자는 제 1 데이터 라인(DL1)에 접속되며, 그리고 드레인단자는 상기 제 1 화소셀(PXL1)의 제 1 노드(n1)에 접속된다.

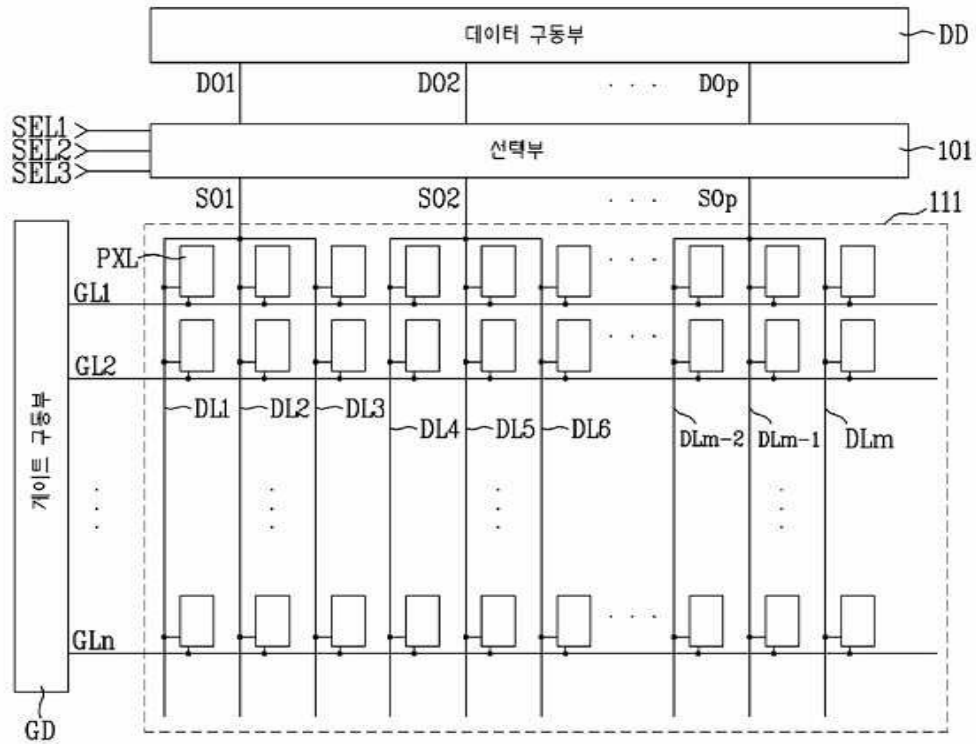
- <34> 제 2 스위칭소자(Tr2)는 상기 게이트 라인으로부터의 스캔신호에 의해 제어되며, 상기 데이터 라인과 상기 제 1 노드(n1)간에 접속된다.
- <35> 예를 들어, 상기 제 1 화소셀(PXL1)에 구비된 제 2 스위칭소자(Tr2)의 게이트단자는 상기 제 1 게이트 라인(GL1)에 접속되며, 소스단자는 상기 제 1 노드(n1)에 접속되며, 그리고 드레인단자는 상기 제 1 데이터 라인(DL1)에 접속된다.
- <36> 제 3 스위칭소자(Tr3)는 상기 선택신호들(SEL1 내지 SEL3) 중 어느 하나에 의해 제어되며, 상기 제 1 노드(n1)와 제 2 노드(n2)간에 접속된다.
- <37> 예를 들어, 상기 제 1 화소셀(PXL1)에 구비된 제 3 스위칭소자(Tr3)의 게이트단자는 상기 제 1 선택신호(SEL1)를 전송하는 제 1 선택신호(SEL1)라인에 접속되며, 소스단자는 상기 제 1 화소셀(PXL1)의 제 1 노드에 접속되며, 그리고 드레인단자는 상기 제 1 화소셀(PXL1)의 제 2 노드(n2)에 접속된다.
- <38> 상기 제 4 스위칭소자(Tr4)는 상기 제 1 노드(n1)의 전압에 따라 제어되며, 상기 제 1 전원라인(211)과 상기 제 2 노드(n2)간에 접속된다.
- <39> 예를 들어, 상기 제 1 화소셀(PXL1)에 구비된 제 4 스위칭소자(Tr4)의 게이트단자는 상기 제 1 화소셀(PXL1)의 제 1 노드(n1)에 접속되며, 소스단자는 상기 제 1 전원라인(211)에 접속되며, 그리고 드레인단자는 상기 제 1 화소셀(PXL1)의 제 2 노드(n2)에 접속된다.
- <40> 상기 제 5 스위칭소자(Tr5)는 상기 제 1 노드(n1)의 전압에 따라 제어되며, 상기 제 2 노드(n2)와 발광소자(OLED)의 애노드에 접속된다.
- <41> 예를 들어, 상기 제 1 화소셀(PXL1)에 구비된 제 5 스위칭소자(Tr5)의 게이트단자는 상기 제 1 화소셀(PXL1)의 제 1 노드(n1)에 접속되며, 소스단자는 상기 제 1 화소셀(PXL1)의 제 1 노드(n1)에 접속되며, 그리고 드레인단자는 상기 제 1 화소셀(PXL1)에 구비된 발광소자(OLED)의 애노드에 접속된다.
- <42> 상기 제 2 전원라인(212)은 상기 발광소자(OLED)의 캐소드에 접속된다. 상기 제 2 전원라인(212) 대신에 접지단자가 상기 발광소자(OLED)의 캐소드에 접속될 수 도 있다.
- <43> 상기 커패시터(C)는 상기 제 1 노드(n1)와 상기 제 1 전원라인(211)간에 접속된다.
- <44> 제 1 내지 제 3 화소셀(PXL1 내지 PXL3)은 제 1 출력단자(S01)에 공통으로 접속된 제 1 내지 제 3 데이터 라인(DL1 내지 DL3)으로부터의 데이터 신호를 공급받는 화소셀들로, 이 제 1 내지 제 3 화소셀(PXL1 내지 PXL3)은 상술한 회로 구성을 갖는다.
- <45> 단, 상기 제 1 화소셀(PXL1)에 구비된 제 3 스위칭소자(Tr3)는 제 1 선택신호(SEL1)에 의해 제어되며, 제 2 화소셀(PXL2)에 구비된 제 3 스위칭소자(Tr3)는 제 2 선택신호(SEL2)에 의해 제어되며, 그리고 제 3 화소셀(PXL3)에 구비된 제 3 스위칭소자(Tr3)는 제 3 선택신호(SEL3)에 의해 제어된다.
- <46> 한편, 선택부(101)는 다수의 멀티플렉서들을 구비하는 바, 도 2에는 제 1 출력단자(S01)로부터의 데이터 신호를 제 1 내지 제 3 데이터 라인(DL1 내지 DL3)들 중 어느 하나에 공급하기 위한 하나의 멀티플렉서가 도시되어 있다.
- <47> 이 멀티플렉서(MUX)는 각 선택신호(SEL1 내지 SEL3)에 따라 하나의 출력단자에 접속된 다수의 데이터 라인들 중 어느 하나를 선택하는 다수의 출력선택용 스위칭소자들(Tr1 내지 Tr3)를 포함한다.
- <48> 예를 들어, 도 2에 도시된 멀티플렉서(MUX)는 제 1 선택신호(SEL1)에 따라 제 1 출력단자(S01)와 제 1 데이터 라인(DL1)간을 접속시키는 제 1 출력선택용 스위칭소자(TrS1)와, 제 2 선택신호(SEL2)에 따라 상기 제 1 출력단자(S01)와 제 2 데이터 라인(DL2)간을 접속시키는 제 2 출력선택용 스위칭소자(TrS2)와, 제 3 선택신호(SEL3)에 따라 상기 제 1 출력단자(S01)와 제 3 데이터 라인(DL3)간을 접속시키는 제 3 출력선택용 스위칭소자(TrS3)를 포함한다.
- <49> 이와 같이 구성된 제 1 내지 제 3 화소셀(PXL1 내지 PXL3)의 동작을 설명하면 다음과 같다.
- <50> 도 3은 도 2의 제 1 내지 제 3 화소셀에 공급되는 스캔신호, 데이터 신호들, 및 선택신호들의 타이밍도를 나타낸 도면이다.
- <51> 먼저, 제 1 기간(T1)의 동작을 설명하면 다음과 같다.

- <52> 제 1 기간(T1)에는, 도 3에 도시된 바와 같이, 스캔신호(Vout) 및 제 1 선택신호(SEL1)가 로우 상태로 유지되고, 나머지 선택신호(SEL2, SEL3)는 하이 상태로 유지된다. 또한, 제 1 기간(T1)에 제 1 출력단자(SO1)에는 제 1 데이터 신호(D1)가 공급된다. 이 제 1 데이터 신호(D1)는 제 1 화소셀(PXL1)에 필요한 데이터 신호이다.
- <53> 상기 스캔신호(Vout)는 제 1 게이트 라인(GL1)에 공급된다. 이 제 1 게이트 라인(GL1)에 공급된 스캔신호(Vout)는 제 1 화소셀(PXL1)에 구비된 제 1 및 제 2 스위칭소자(Tr1, Tr2)에 공급된다. 즉, 상기 제 1 및 제 2 스위칭소자(Tr1, Tr2)의 각 게이트단자에 공급된다.
- <54> 상기 제 1 선택신호(SEL1)는 제 1 화소셀(PXL1)의 제 3 스위칭소자(Tr3)와, 상기 멀티플렉서(MUX)의 제 1 출력선택용 스위칭소자(TrS1)에 공급된다. 즉, 상기 제 3 스위칭소자(Tr3)의 게이트단자 및 상기 제 1 출력선택용 스위칭소자(TrS1)의 게이트단자에 공급된다.
- <55> 그러면, 상기 제 1 내지 제 3 스위칭소자(Tr1 내지 Tr3) 및 상기 제 1 출력선택용 스위칭소자(TrS1)가 턴-온된다.
- <56> 상기 제 1 출력선택용 스위칭소자(TrS1)가 턴-온됨에 따라, 상기 제 1 출력단자(SO1)와 제 1 데이터 라인(DL1)간이 서로 연결된다. 이에 따라, 상기 제 1 데이터 신호(D1)가 상기 제 1 데이터 라인(DL1)에 공급된다.
- <57> 상기 제 1 내지 제 3 스위칭소자(Tr1 내지 Tr3)가 턴-온됨에 따라, 상기 제 1 데이터 라인(DL1)과 제 1 및 제 2 노드(n1, n2)간이 서로 연결된다. 이에 따라, 상기 제 1 및 제 2 노드(n1, n2)가 상기 제 1 데이터 신호에 따른 전압으로 충전된다.
- <58> 이에 따라, 제 1 화소셀(PXL1)의 커패시터(C)에는 상기 전압과 제 1 전압(VDD)에 따른 차전압(이하 '제 1 구동 전압'으로 표기)이 충전된다.
- <59> 여기서, 상기 제 3 스위칭소자(Tr3)가 턴-온됨에 따라, 상기 제 4 스위칭소자(Tr4)와 제 5 스위칭소자(Tr5)는 서로 역 방향의 다이오드 형태로 접속된다. 이에 따라, 상기 제 1 화소셀(PXL1)의 발광소자(OLED)에는 전류가 공급될 수 없다. 따라서, 이 제 1 기간(T1)에 상기 제 1 화소셀(PXL1)의 발광소자(OLED)는 발광하지 않는다.
- <60> 한편, 상기 제 1 기간(T1)에는 제 2 및 제 3 출력선택용 스위칭소자(TrS2, TrS3)가 모두 턴-오프되어 있으므로, 상기 제 2 및 제 3 화소셀(PXL2, PXL3)에는 제 1 데이터 신호(D1)가 공급되지 않는다.
- <61> 이와 같이, 제 1 기간(T1)에는 상기 제 1 화소셀(PXL1)의 커패시터(C)에 제 1 구동 전압이 충전된다. 이때, 상기 제 1 구동 전압은 상기 제 4 스위칭소자(Tr4)의 문턱전압에 관계없이 상기 제 1 데이터 신호(D1)에 의해 결정되므로, 상기 제 1 구동 전압은 상기 제 4 스위칭소자(Tr4)의 특성에 따른 영향을 받지 않는다.
- <62> 다음으로, 제 2 기간(T2)동안의 동작을 설명하면 다음과 같다.
- <63> 제 2 기간(T2)에는, 도 3에 도시된 바와 같이, 스캔신호(Vout) 및 제 2 선택신호(SEL2)가 로우 상태로 유지되고, 나머지 선택신호(SEL1, SEL3)는 하이 상태로 유지된다. 또한, 제 2 기간(T2)에 제 1 출력단자(SO1)에는 제 2 데이터 신호(D2)가 공급된다. 이 제 2 데이터 신호(D2)는 제 2 화소셀(PXL2)에 필요한 데이터 신호이다.
- <64> 이 제 2 기간(T2)에는 상기 로우 상태의 제 2 선택신호(SEL2)를 공급받는 제 2 출력선택용 스위칭소자(TrS2)가 턴-온됨에 따라, 제 2 화소셀(PXL2)이 제 2 데이터 신호(D2)를 공급받는다.
- <65> 따라서, 이 제 2 기간(T2)에는 제 2 화소셀(PXL2)이 상기 제 2 데이터 신호(D2)에 따른 제 2 구동 전압을 커패시터(C)에 저장한다.
- <66> 한편, 이 제 2 기간(T2)에 상기 제 1 선택신호(SEL1)가 하이 상태로 유지됨에 따라, 이를 공급받는 상기 제 1 화소셀(PXL1)에 구비된 제 3 스위칭소자(Tr3)가 턴-오프된다. 이에 따라, 상기 제 1 화소셀(PXL1)에 구비된 제 4 스위칭소자(Tr4)와 상기 제 5 스위칭소자(Tr5)간이 순방향의 다이오드 형태로 접속된다. 그러면, 상기 제 1 화소셀(PXL1)에 구비된 제 4 스위칭소자(Tr4)와 제 5 스위칭소자(Tr5)간에 전류패쓰가 형성되고, 이 전류패쓰를 통해서 상기 제 1 화소셀(PXL1)의 발광소자(OLED)에 제 1 구동 전류가 공급된다. 이 제 1 구동 전류는 상기 제 1 화소셀(PXL1)의 커패시터(C)에 저장된 제 1 구동 전압에 따라 발생된 전류이다.
- <67> 따라서, 상기 제 2 기간(T2)에 상기 제 1 화소셀(PXL1)의 발광소자(OLED)가 상기 제 1 구동 전류에 따라 발광한다.

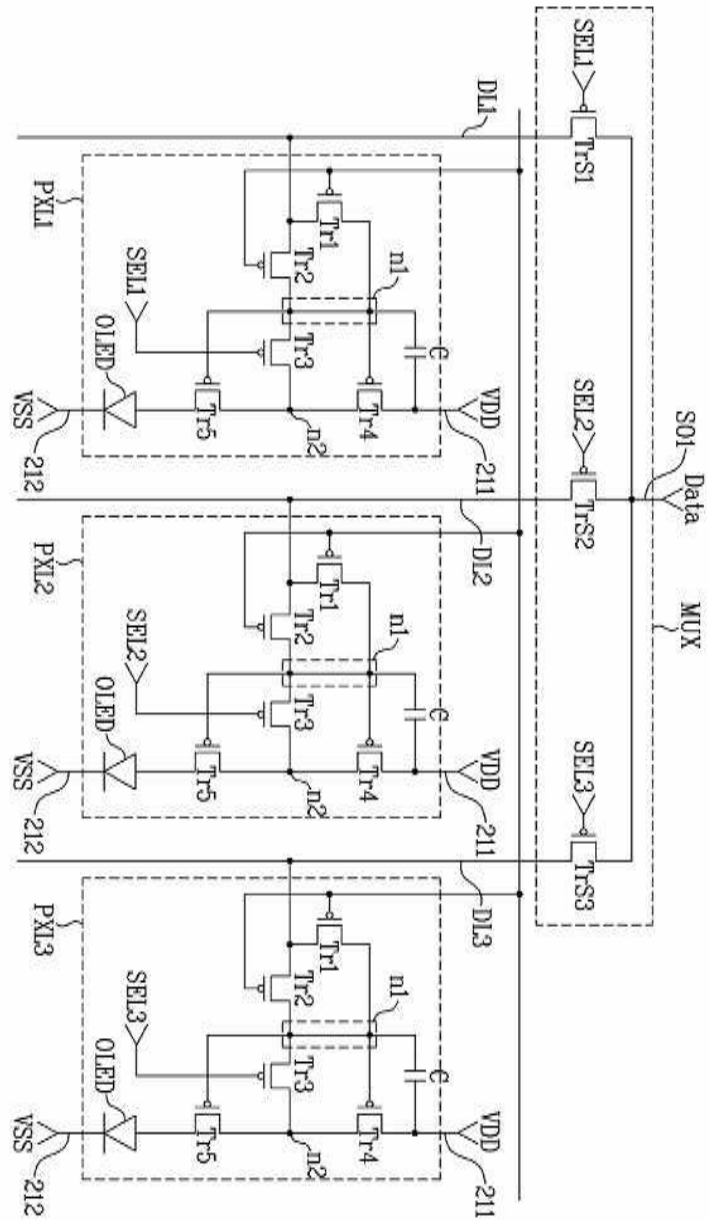
- <6> 101 : 선택부 PXL : 화소셀
 <7> GL : 게이트 라인 DL : 데이터 라인
 <8> SEL : 선택신호 DO, SO : 출력단자
 <9> 111 : 표시부

도면

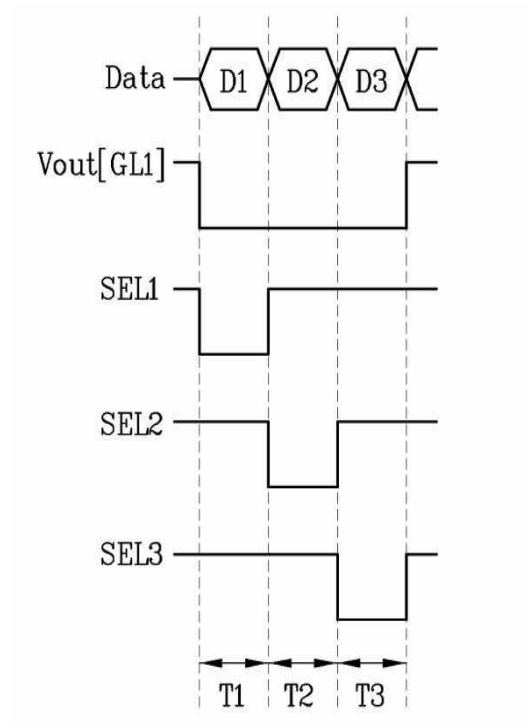
도면1



도면2



도면3



专利名称(译)	发光显示		
公开(公告)号	KR1020080061781A	公开(公告)日	2008-07-03
申请号	KR1020060136872	申请日	2006-12-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK YOUNG JU 박영주 OH DU HWAN 오두환		
发明人	박영주 오두환		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/12		
CPC分类号	G09G3/3275 G09G2300/0426 G09G2300/0439 G09G2310/0297 G09G2320/0233 G09G2330/028		
代理人(译)	金勇 年轻的小公园		
外部链接	Espacenet		

摘要(译)

本发明的一个目的是提供一种发光显示装置，它能够连续地输出数据信号，数据驱动器的输出端数量作为能够防止像素单元之间亮度差的发光显示装置，它可以通过一个输出端减少并减少数据驱动器的输出端数通过多条数据线中的多路复用器连续提供给输出的数据信号。发光显示装置，多路复用器，电流驱动器，EL。

