



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.

G09G 3/30 (2006.01)

G09G 3/32 (2006.01)

G09G 3/20 (2006.01)

H05B 33/08 (2006.01)

(11) 공개번호 10-2007-0003813

(43) 공개일자 2007년01월05일

(21) 출원번호 10-2006-7013444

(22) 출원일자 2006년07월04일

심사청구일자 없음

번역문 제출일자 2006년07월04일

(86) 국제출원번호 PCT/IB2005/050023

(87) 국제공개번호 WO 2005/069264

국제출원일자 2005년01월04일

국제공개일자 2005년07월28일

(30) 우선권주장 0400105.3 2004년01월06일 영국(GB)

(71) 출원인 코닌클리케 필립스 일렉트로닉스 엔.브이.
네덜란드왕국, 아인드호펜, 그로네보르스베그 1

(72) 발명자 존슨, 마크, 티.
영국, 레드힐 서레이 알에이치1 5에이치에이, 크로스 오크 레인, 필립스
인텔렉츄얼 프로퍼티 & 스텐다드즈
샘펠, 아드리아누스
영국, 레드힐 서레이 알에이치1 5에이치에이, 크로스 오크 레인, 필립스
인텔렉츄얼 프로퍼티 & 스텐다드즈
스티어, 윌리엄, 에이.
영국, 레드힐 서레이 알에이치1 5에이치에이, 크로스 오크 레인, 필립스
인텔렉츄얼 프로퍼티 & 스텐다드즈

(74) 대리인 문경진

전체 청구항 수 : 총 21 항

(54) 동조 가능한 픽셀 구동기를 가진 능동 매트릭스 전계발광디스플레이 디바이스

(57) 요약

각 픽셀의 구동기 회로는 디스플레이의 픽셀의 제각기의 LED 디스플레이 소자에 픽셀 구동 전류를 제공한다. 픽셀 내의 각 열 구동 회로에 대한 출력 트랜지스터 배열은 병렬로 연결된 복수의 출력 트랜지스터(70, 72, 74)를 가지며, 하나 이상의 상기 트랜지스터는 요구되는 출력 특성을 제공하기 위해 선택된다. 따라서, 각 열 구동 회로의 출력은 요구되는 출력 특성을 제공하기 위해 동조될 수 있다. 출력 트랜지스터를 선택하기 위해, 선택되지 않은 트랜지스터의 퓨저블 링크가 깨질 수 있거나, 또는 선택되지 않은 트랜지스터가 비선택 라인에 연결되는 한편, 추가적인 트랜지스터가 선택된 트랜지스터를 게이트 제어에 연결할 수 있다.

대표도

도 4

특허청구의 범위

청구항 1.

전류 어드레스 지정된 디스플레이 픽셀(1)의 어레이와 픽셀 구동 전류를 상기 어레이의 픽셀에 제공하기 위한 구동기 회로를 포함하는 디스플레이 디바이스에 있어서,

상기 구동기 회로는 복수의 전류 구동 회로를 포함하며, 각 전류 구동 회로는 출력 트랜지스터 배열을 가지며, 출력 트랜지스터 배열은 병렬로 연결된 복수의 출력 트랜지스터(70, 72, 74)를 포함하며, 각 전류 구동 회로 내에서, 하나 이상의 출력 트랜지스터(70, 72, 74)가 요구되는 출력 특성을 제공하기 위해 선택될 수 있는, 디스플레이 디바이스.

청구항 2.

제1항에 있어서, 상기 전류 구동 회로는 디스플레이 픽셀의 어레이의 기판 상에 적어도 부분적으로 집적되는, 디스플레이 디바이스.

청구항 3.

제2항에 있어서, 상기 디스플레이 픽셀은 능동 매트릭스 디스플레이 픽셀을 포함하고, 각 능동 매트릭스 디스플레이 픽셀은 적어도 하나의 박막 트랜지스터(22)를 갖는 픽셀 회로를 포함하는, 디스플레이 디바이스.

청구항 4.

제3항에 있어서, 상기 박막 트랜지스터(22)는 폴리실리콘 TFT를 포함하고, 상기 출력 트랜지스터는 상기 디스플레이 픽셀과 동일한 기판 상에 폴리실리콘 TFT를 포함하는, 디스플레이 디바이스.

청구항 5.

제4항에 있어서, 상기 박막 트랜지스터(22)와 출력 트랜지스터(70, 72, 74)는 저온 폴리실리콘 TFT를 포함하는, 디스플레이 디바이스.

청구항 6.

제1항 내지 제5항 중의 어느 한 항에 있어서, 상기 전류 구동 회로의 출력 트랜지스터는 다른 기판상의 전류 어드레스 지정된 디스플레이 픽셀의 어레이와 동일한 공정으로 제조되는, 디스플레이 디바이스.

청구항 7.

제1항 내지 제6항 중의 어느 한 항에 있어서, 하나 이상의 상기 출력 트랜지스터는 퓨저블 링크(78)를 끊어서, 이에 따라 선택되지 않은 출력 트랜지스터의 연결을 끊기 위해 선택되는, 디스플레이 디바이스.

청구항 8.

제1항 내지 제6항 중의 어느 한 항에 있어서, 하나 이상의 상기 출력 트랜지스터(70, 72, 74)는 병렬로 상기 출력 트랜지스터를 전기적으로 연결함으로써 선택되는, 디스플레이 디바이스.

청구항 9.

제8항에 있어서, 하나 이상의 상기 출력 트랜지스터는 그 게이트를 상기 전류 구동 회로를 위한 공통 게이트 제어 라인(82)에 연결하거나 또는 선택 해제(deselect) 라인에 연결하는 추가적인 스위치(80, 84)에 의해 선택되는, 디스플레이 디바이스.

청구항 10.

제7항, 제8항 또는 제9항 중의 어느 한 항에 있어서, 상기 출력 트랜지스터(70)는 주출력 트랜지스터이고, 다른 트랜지스터(72, 74)는 상기 주출력 트랜지스터보다 작은 폭을 갖는 미세 동조 트랜지스터인, 디스플레이 디바이스.

청구항 11.

제10항에 있어서, 각 미세 동조 트랜지스터(72, 74)의 채널 폭/길이 비율은 상기 주출력 트랜지스터(70)의 폭/길이 비율의 1/25보다 작은, 디스플레이 디바이스.

청구항 12.

제7항, 제8항 또는 제9항 중의 어느 한 항에 있어서, 상기 출력 트랜지스터(70, 72, 74) 중의 단지 하나만이 선택되고, 모든 상기 출력 트랜지스터의 채널 폭/길이 비율은 10% 이내에서 변동되는, 디스플레이 디바이스.

청구항 13.

제1항 내지 제12항 중의 어느 한 항에 있어서, 상기 전류 어드레스 지정된 디스플레이 픽셀은 전계발광 디스플레이 픽셀을 포함하는, 디스플레이 디바이스.

청구항 14.

제13항에 있어서, 상기 전류 어드레스 지정된 디스플레이 픽셀은 유기 LED를 각각 포함하는, 디스플레이 디바이스.

청구항 15.

픽셀 구동 전류를 전류 어드레스 지정된 디스플레이 픽셀의 어레이를 갖는 디스플레이 디바이스의 픽셀에 제공하기 위해 구동기 회로를 동조하는 방법에 있어서,

상기 구동기 회로는 복수의 전류 구동 회로를 포함하며, 상기 방법은:

병렬로 연결된 복수의 출력 트랜지스터(70, 72, 74)를 포함하는 출력 트랜지스터 배열을 각 전류 구동 회로에 제공하기 위한 단계와;

상기 전류 구동 회로에 요구되는 출력 특성을 제공하기 위해 하나 이상의 상기 트랜지스터(70, 72, 74)를 선택하는 단계를 포함하는, 구동기 회로를 동조하는 방법.

청구항 16.

제15항에 있어서, 상기 출력 트랜지스터(70, 72, 74)의 주어진 디폴트 선택에 대한 상기 디스플레이 디바이스의 출력 특성의 분석을 기반으로 하여 상기 선택이 수행되는, 구동기 회로를 동조하는 방법.

청구항 17.

제16항에 있어서, 상기 출력 특성의 분석은 이미지 센서를 사용해서 상기 디스플레이의 광출력을 감시하고 상기 감지된 이미지를 분석함으로써 수행되는, 구동기 회로를 동조하는 방법.

청구항 18.

제16항 또는 제17항에 있어서, 상기 선택은 퓨저블 링크(78)를 끊어서, 선택되지 않은 출력 트랜지스터의 연결을 끊는 단계를 포함하는, 구동기 회로를 동조하는 방법.

청구항 19.

제18항에 있어서, 상기 출력 트랜지스터 중의 하나(70)는 주출력 트랜지스터이고, 다른 트랜지스터는 상기 주출력 트랜지스터보다 작은 채널 폭/길이 비율을 갖는 미세 동조 트랜지스터(72, 74)이고,

상기 방법은 상기 주출력 트랜지스터(70)와 0개 이상의 상기 미세 동조 트랜지스터(72, 74)를 선택하는 단계를 포함하는, 구동기 회로를 동조하는 방법.

청구항 20.

제18항에 있어서, 모든 상기 출력 트랜지스터의 채널 폭/길이 비율은 10% 이내에서 변동되고, 상기 방법은 상기 출력 트랜지스터(70, 72, 74) 중의 단지 하나만을 선택하는 단계를 포함하는, 구동기 회로를 동조하는 방법.

청구항 21.

제16항 또는 제17항에 있어서, 상기 선택은 상기 선택된 트랜지스터를 전기적으로 병렬로 연결하는 단계를 포함하는, 구동기 회로를 동조하는 방법.

명세서

기술분야

본 발명은 전류 어드레스 지정되는 디스플레이 디바이스, 특히 각 픽셀과 연관된 박막 스위칭 트랜지스터를 갖는 능동 매트릭스 디스플레이 디바이스와 관련이 있다.

배경기술

전계발광, 광방사, 디스플레이 소자를 이용하는 매트릭스 디스플레이 디바이스는 잘 알려져 있다. 디스플레이 소자는 유기 박막 전계발광 소자를 포함하는데, 예를 들면, 이 소자는 작은 분자 또는 폴리머 유기질을 사용하는, 또는 그밖에 전통적인 III-V 반도체 복합물을 사용하는 광방사 다이오드(light emitting diode: LED)를 포함한다. 유기 전계발광체에서의 최근의 개발은 특히 비디오 디스플레이 디바이스에서 사용되기 위한 능력을 보여 주었다. 이 유기질은 일반적으로 한 쌍의 전극 사이에 끼인 하나 이상의 층을 포함하며, 상기 층의 하나는 투명하고, 다른 층은 정공 또는 전자를 폴리머층으로 주입시키는 데 적절한 재질이다.

이 유기질은 CVD 공정을 사용해, 또는 용해성 복합 폴리머의 용액의 경우에는 스핀 코팅 기술에 의해 제조될 수 있다. 잉크-젯 프린팅이 또한 사용될 수 있다. 유기 전계발광체는 다이오드와 유사한 I-V 특성을 나타내는데, 그결과 유기 전계발광체는 디스플레이 기능과 스위칭 기능 모두를 제공할 수 있으며, 그러므로 수동 타입 디스플레이에서 사용될 수 있다. 대안적으로, 이 재질은 능동 매트릭스디스플레이 디바이스를 위해 사용될 수 있으며, 이 디바이스에서 각 픽셀은 디스플레이 소자, 스위칭 디바이스와 디스플레이 소자를 통과하는 전류를 제어하기 위한 어드레스 지정과 저장 소자를 포함한다.

이런 타입의 디스플레이 디바이스는 전류 구동되는 디스플레이 소자를 가지고 있으며, 그 결과 종래의 아날로그 구동 방식은 제어 가능한 전류를 디스플레이 소자에 제공하는 단계를 포함한다. 전류 소스 트랜지스터에 제공되는 게이트 전압이 디스플레이 소자를 통과하는 전류를 결정하는, 픽셀 구성의 일부로서 전류 소스 트랜지스터를 제공하는 것이 알려져 있다. 저장 커패시터는 어드레스 지정 단계 이후에 게이트 전압을 유지한다.

도 1은 알려진 능동 매트릭스 어드레스 지정된 전계발광 디스플레이 디바이스를 도시한다. 디스플레이 디바이스는 블록 (1)로 표시되고, 행(선택)과 열(데이터) 어드레스 컨덕터(4와 6)의 교차 집합 사이의 교차점에 위치한, 연관된 스위칭 수단과 함께 전계발광 디스플레이 소자(2)를 포함하는, 규칙적으로 이격된 픽셀의 행과 열 매트릭스 어레이를 갖는 패널을 포함한다. 단지 몇 개의 픽셀만이 간략성을 위해서 도 1에서 도시된다. 실제에서는, 수 백개의 행과 열의 픽셀이 존재할 수 있다. 픽셀(1)은 컨덕터의 제각기의 집합의 끝에 연결된 행, 스캐닝, 구동기 회로(8) 및 열, 데이터, 컨덕터의 제각기의 집합의 끝에 연결된 구동기 회로(9)를 포함하는 주변 구동 회로에 의해 행 및 열 어드레스 컨덕터의 집합을 거쳐 어드레스 지정된다.

전계발광 디스플레이 소자(2)는 여기서 다이오드 소자(LED)로 표현되고, 유기 전계발광체의 하나 이상의 능동층이 그 사이에 끼워지는 한 쌍의 전극을 포함하는 유기 광 방사 다이오드를 포함한다. 어레이의 디스플레이 소자는 절연 지지부에서 연관된 능동 매트릭스 회로와 함께 수행된다. 디스플레이 소자의 캐소드 또는 애노드 중 적어도 하나는 투명한 전도체로 형성된다. 지지부는 유리나 같은 투명체일 수 있으며, 기판에 가장 근접한 디스플레이 소자(2)의 전극은 ITO와 같은 투명한 전도체로 이루어질 수 있으며, 그 결과 전계발광층에 의해 생성되는 광은 지지부의 다른 쪽에서 관찰자에게 보이도록 이 전극과 지지부를 통해 투과된다. 또한, 광은 연관된 전도체층의 투명도에 따라, 다른 방향으로 방사될 수 있다. 불투명체 기판이 또한 사용될 수 있다. 일반적으로, 유기 전계발광체층의 두께는 10 nm와 200 nm 사이이다. 소자(2)를 위해 사용될 수 있는 적절한 유기 전계발광체의 일반적인 예시가 알려져 있고, 유럽 특허 EP-A-0-717446에서 설명되었다. WO96/36959에서 설명된 복합 폴리머 재질이 또한 사용될 수 있다.

도 2는 간략하고 개략적인 형태로, 전압 프로그래밍된 동작을 제공하기 위한 기존의 픽셀과 구동 회로 배열을 도시한다. 각 픽셀(1)은 LED 디스플레이 소자(2)와 연관된 구동기 회로를 포함한다. 구동기 회로는 행 컨덕터(4)에서 행 어드레스 펄스에 의해 켜지는(turned on) 어드레스 트랜지스터(16)를 갖는다. 어드레스 트랜지스터(16)가 켜질 때, 열 컨덕터(6)상의 전압이 픽셀의 나머지로 전달될 수 있다. 특히, 어드레스 트랜지스터(16)는 열 컨덕터 전압을, 구동 트랜지스터(22)와 저장 커패시터(24)를 포함하는 전류 소스(20)에 제공한다. 열 전압은 구동 트랜지스터(22)의 게이트에 제공되고, 심지어 행 어드레스 펄스가 종결되고, 스위치(16)가 꺼진 이후에, 게이트가 저장 커패시터(24)에 의해 이 전압에서 유지된다. 구동 트랜지스터(22)는 전원 라인(26)으로부터 전류를 가져 온다.

이 회로에서 구동 트랜지스터(22)는 PMOS TFT로서 구현되고, 그 결과 저장 커패시터(24)는 고정된 게이트 소스 전압을 유지한다. 이것은 트랜지스터를 통해 고정된 소스 드레인 전류를 초래하며, 따라서, 픽셀의 요구되는 전류 소스 동작을 제공한다.

현재까지, LED 디스플레이를 위한 대부분의 능동 매트릭스 회로는 저온 폴리실리콘(low temperature polysilicon: LTPS) TFT를 사용해 왔다. 이 디바이스의 임계 전압은 시간 상 안정적이지만, 픽셀에 따라 무작위로 변화한다. 이것은 이미지에서 받아들이 수 없는 정적 잡음을 초래한다.

많은 회로가 이 문제점을 해결하기 위해 제안되어 왔다. 한 예시에서, 매번 픽셀이 어드레스 지정될 때마다, 픽셀 회로는 픽셀에 따른 변동을 극복하기 위해 전류 공급 TFT의 임계 전압을 측정한다. 이 기술은 전압 어드레스 지정된 픽셀을 위해 제안되어 왔다.

전류 프로그래밍된 픽셀이 기관을 가로질러 트랜지스터 변동의 효과를 감소시키거나 제거할 수 있다는 것이 또한 인정되어 왔다. 예를 들면, 전류-프로그래밍된 픽셀은 요구되는 픽셀 구동 전류가 구동되는 샘플링 트랜지스터상의 게이트-소스 전압을 샘플링하기 위해 전류 미러를 사용할 수 있다. 샘플링된 게이트-소스 전압은 구동 트랜지스터를 어드레스 지정하기 위해 사용된다. 샘플링 트랜지스터와 구동 트랜지스터가 기관 위에서 서로 인접하고, 서로에 보다 정확히 매칭될 수 있으므로, 이것은 디바이스의 균일성 문제를 일부 완화시킨다. 다른 하나의 전류 샘플링 회로는 샘플링과 구동을 위한 동일한 트랜지스터를 사용하는데, 그결과 비록 추가적인 트랜지스터와 어드레스 라인이 요구되지만, 아무런 트랜지스터 매칭도 요구되지 않는다.

도 3은 샘플링과 구동을 위해 동일한 트랜지스터를 사용하는 전류 미러 픽셀 회로를 개략적으로 도시한다. 이 회로는 구동 트랜지스터(30), 즉 보다 특별히는 p-채널 FET를 포함하는데, 이 트랜지스터의 제1 전류-운반(소스) 단자는 전원 라인(26)에 연결되고, 이 트랜지스터의 제2 전류 운반(드레인) 단자는 스위치(33)를 거쳐 디스플레이 소자(2)의 애노드에 연결된다. 디스플레이 소자의 캐소드는 사실상 고정된 기준 전위에서 유지되는 지속적인 전극층에 의해 구성되는 제2 전원 라인(34)에 연결된다. 어떠한 기술에 있어서, 애노드와 캐소드의 기능이 바뀔 수 있다.

구동기 트랜지스터(30)의 게이트는 전원 라인(26)과, 이에 따라 분리적으로 형성된 커패시터 또는 고유 게이트 - 즉, 이 트랜지스터의 소스 커패시턴스일 수 있는 저장 커패시턴스(24)를 거쳐 소스 전원에 연결된다. 구동 트랜지스터(30)의 게이트는 스위치(39)를 거쳐 드레인 단자에 또한 연결된다.

트랜지스터 회로는 전류 샘플링과 전류 출력 기능 모두를 수행하는 동일한 트랜지스터와 부하로서 작용하는 디스플레이 소자(2)를 가지고 단일 트랜지스터 전류 미러 방식에서 동작한다.

이 전류 미러 회로의 입력은, 입력 신호의 노드(44)로의 인가를 제어하는 추가적인 스위치(46)를 거쳐 구동 트랜지스터(30)와 스위치(33) 사이의 노드(44)에 연결된 입력 라인(6)에 의해 제공된다.

회로 동작은 두 단계에서 발생한다. 시간상 어드레스 지정 기간에 대응하는 제1 샘플링 단계에서, 디스플레이 소자로부터의 요구되는 출력을 결정하기 위한 입력 신호는 이 회로와 결과적인 게이트로부터 유출된다. 구동 트랜지스터(30)상의 소스 전압은 커패시턴스(24)에서 샘플링되고 저장된다. 그 다음의 출력 단계에서, 입력 신호에 의해 결정되는 것으로서, 디스플레이 소자로부터 요구되는 출력을 생성하기 위해, 구동 트랜지스터(30)는 저장된 전압의 레벨에 따라 디스플레이 소자(2)를 통해 전류를 끌어 오기 위해 동작하며, 그 출력은 예를 들면 디스플레이 소자가 차후의 새로운 샘플링 단계에서 다음에 어드레스 지정될 때까지 유지된다. 둘 모두의 단계에서, 전원 라인(26과 34)은 적절한, 미리 설정된 전위 레벨(V1과 V2)이라는 것이 가정된다. 이 구성에서, 전원 라인(26)은 일반적으로 양의 전위(V1)일 것이고, 전원 라인(34)은 접지(V2)일 것이다.

샘플링 단계 동안에, 스위치(39, 46)가 닫히고, 이 스위치의 다이오드는 구동 트랜지스터(30)를 연결하고, 입력(6)을 노드(44)에 연결한다. 스위치(33)는 개방되어, 디스플레이 소자 부하를 분리시킨다. 요구되는 디스플레이 소자 전류에 대응하고, 여기서 I_{in} 이라고 표기된 입력 신호는 입력 라인(6), 닫힌 스위치(46)와 입력 단자(44)를 거쳐 예를 들면 도 1의 열 구동기 회로(9)와 같은 외부 소스로부터 구동 트랜지스터(30)를 통해 구동된다. 구동 트랜지스터(30)가 닫힌 스위치(39)에 의해 다이오드-연결되기 때문에, 안정 상태 조건에서 커패시턴스(24)에 걸리는 전압은 구동 트랜지스터(30)의 채널을 통해 전류(I_{in})를 구동하기 위해 요구되는 게이트-소스 전압일 것이다. 이 전류가 안정화되도록 충분한 시간을 허용했으므로, 샘플링 단계는, 스위치(39와 46)의 개방시에 종결되어, 입력 단자(44)를 입력 라인(6)으로부터 분리시키고, 커패시턴스(24)를 분리시키면서, 그 결과 입력 신호(I_{in})에 따라 결정되는 구동 트랜지스터에 대한 게이트-소스 전압이 커패시턴스(24)에 저장된다.

그리고 나서 출력 단계가 스위치(33)의 폐쇄 시에 시작되며, 따라서 디스플레이 소자 애노드를 구동 트랜지스터(30)의 드레인에 연결한다. 그리고 나서, 구동 트랜지스터(30)는 전류 소스로서 동작하고, I_{in} 과 근사적으로 동일한 전류가 디스플레이 소자(2)를 통해 도입된다.

동일한 트랜지스터가 샘플링 단계 동안에 샘플링 하기 위해, 그리고 출력 단계 동안에 전류를 생성하기 위해 사용므로, 디스플레이 소자 전류는 임계 전압 또는 트랜지스터(30)의 이동성에 의존하지 않는다.

전류-어드레스 지정된 픽셀의 사용에 대한 관심이 증가하고 있고, 본 발명은 이러한 전류-어드레스 지정된 디스플레이와 관련이 있다.

(전류 아모퍼스 실리콘 기술에 비해) LPTS 기술의 사용의 한 이점은 동일 기판상에 능동 매트릭스 디스플레이 기판과 동일한 기술을 사용하여 행 및/또는 열 구동기 회로를 형성하고, 동일한 기술을 능동 매트릭스 디스플레이 기판으로 사용하는 능력이다. 위에서 설명된 것과 같은 픽셀내(in-pixel) 변동을 극복하기에 적절한, 조정된 전류-어드레스 지정 디스플레이를 위해, 열 구동기는 정확한 전류를 픽셀 열에 소싱하기 위해 요구된다. 그러면 LPTS TFT의 이동성 특징적인 변동은 구동기 회로의 타입에 따라 LPTS TFT를 사용하는 열 구동기 회로를 구현할 때, 특별한 문제점을 제시할 수 있다.

전압 어드레스 지정된 LPTS TFT를 사용하는 구동기 회로에서, 이 이동성(mobility) 특징적 변동은 임계 전압 이상의 주어진 게이트 전압에 대한 드레인-소스 전류에서의 비례적인 변화를 초래하며, 이것은 정정하기가 어렵다.

열 구동기 회로의 수가 픽셀의 수보다 훨씬 적고, 각 열 구동기 회로가 전체 픽셀 열에 영향을 미치므로, 집적된 열 구동기 회로에서 사용되는 TFT에 대한 TFT 특징들의 정확한 정정이 적절하다.

발명의 상세한 설명

본 발명에 따라, 전류 어드레스 지정되는 디스플레이 픽셀의 어레이와 픽셀 구동 전류를 상기 어레이의 픽셀에 제공하기 위한 구동기 회로를 포함하는 디스플레이 디바이스가 제공되는데, 상기 구동기 회로는 복수의 전류 구동 회로를 포함하며, 각 전류 구동 회로는 출력 트랜지스터 배열을 가지며, 여기서 출력 트랜지스터 배열은 병렬로 연결된 복수의 출력 트랜지스터를 포함하며, 각 전류 구동 회로 내에서, 하나 이상의 출력 트랜지스터가 요구되는 출력 특성을 제공하기 위해 선택될 수 있다.

이 배열에서, 각 구동 회로의 출력은 요구되는 출력 특징을 제공하기 위해 동조될 수 있다. 각 전류 구동 회로가 픽셀 열을 위한 것이므로, 요구되는 구동 회로의 수는 (픽셀의 수와 비교해서) 적으며, 다중 출력 트랜지스터 배열을 제공하기 위한 공간이 존재한다.

전류 구동 회로는 디스플레이 픽셀의 어레이의 기판에 바람직하게 적어도 부분적으로 집적된다. 특히, 출력 트랜지스터는 이 기판에 집적된다. 디스플레이 픽셀은 능동 매트릭스 디스플레이 픽셀을 포함할 수 있으며, 각 능동 매트릭스 디스플레이 픽셀은 예를 들면, 폴리실리콘 TFT와 같은 적어도 하나의 박막 트랜지스터를 포함한다. 그리고 나서, 출력 트랜지스터는 예를 들면, 저온 폴리실리콘 TFT와 같은 폴리실리콘 TFT를 포함한다.

대안적으로, 구동 회로 TFT는 분리적인 기판위에서 존재, 즉 준비될 수 있으나, 그러나 디스플레이 픽셀과 동일한 TFT 기술(예를 들면, LTPS)을 사용해서 제작될 수 있다. 기판 전송 공정은 이러한 경우에 채용될 수 있다.

하나 이상의 출력 트랜지스터는 퓨저블(fusible) 링크를 끊고, 이에 따라 선택되지 않은 출력 트랜지스터의 연결을 끊기 위해 선택될 수 있다. 이런 방식으로, 요구되는 출력 트랜지스터가 회로에 남게 된다.

한 배열에서, 출력 트랜지스터 중의 하나는 (항상 회로에 있는) 주출력 트랜지스터일 수 있고, 다른 트랜지스터는 상기 주 출력 트랜지스터보다 작은 채널 폭/길이 비율을 갖는 미세 동조 트랜지스터이다. 예를 들면, 각 미세 동조 트랜지스터의 채널 폭/길이 비율을 상기 주출력 트랜지스터의 폭/길이 비율의 1/25보다 작다.

대안적인 배열에서, 상기 출력 트랜지스터 중의 단지 하나만이 선택되고, 모든 상기 출력 트랜지스터의 채널 폭/길이 비율은 예를 들면, 10% 이내에서 변동하면서, 실질적으로 동일하다.

다른 하나의 실시예에서, 하나 이상의 출력 트랜지스터는, 예를 들면, 그 게이트를 전류 구동 회로를 위한 공통적인 게이트 제어 라인 또는 비선택 라인에 연결시키는 추가적인 스위치를 사용해서, 이 트랜지스터를 회로에 전기적으로 연결함으로써 선택될 수 있다.

선호적으로, 상기 전류 어드레스 지정된 디스플레이 픽셀은 전계발광 디스플레이 픽셀을 포함한다.

본 발명은 또한 픽셀 구동 전류를 전류 어드레스 지정된 디스플레이 픽셀의 어드레스를 갖는 디스플레이 디바이스의 픽셀에 제공하기 위한 동조 구동기 회로의 방법을 제공하는데, 상기 구동기 회로는 복수의 전류 구동 회로를 포함하며, 상기 방법은:

병렬로 연결된 복수의 출력 트랜지스터를 포함하는 출력 트랜지스터 배열을 가진 각 전류 구동 회로를 제공하기 위한 단계와;

상기 전류 구동 회로를 위한 요구되는 출력 특성을 제공하기 위해 하나 이상의 상기 출력 트랜지스터를 선택하는 단계를 포함한다.

선택은 상기 출력 트랜지스터의 주어진 디폴트 선택에 대한 상기 디스플레이 디바이스의 출력 특성의 분석을 기반으로 하여 수행될 수 있다. 예를 들면, 디스플레이의 광 출력의 이미지 감지가 수행될 수 있다.

실시예

동일한 참조 번호가 동일한 소자에 대해 다른 도면에서 사용되고, 이 소자의 설명은 반복되지 않을 것이다.

본 발명은 픽셀 구동 전류를 디스플레이의 픽셀에 제공하기 위한 구동기 회로를 제공한다. 각 열 구동 회로에 대한 출력 트랜지스터 배열은 병렬로 연결된 복수의 출력 트랜지스터를 가지고 있으며, 하나 이상의 이러한 트랜지스터는 요구되는 출력 특성을 제공하기 위해 선택된다. 따라서, 각 열 구동 회로의 출력은 요구되는 출력 특성을 제공하기 위해 동조될 수 있다.

본 발명을 상세히 설명하기 전에, 전류 어드레스 지정된 디스플레이를 위한 기존의 열 구동기 회로의 두 예시가 설명될 것이다.

열 구동기 회로의 제1 예시는 픽셀 열을 어드레스 지정하기 위해 요구되는 전류를 생성하기 위해 전압-제어되는 전류 소스 회로를 사용한다. 각 전류 소스 회로는 본질적으로 도 2의 픽셀 회로의 형태를 취하는데, 여기서 제어 전압이 전류 소스 트랜지스터의 게이트에 인가된다. 도 4는 전압 제어되는 전류 소스 열 구동기 회로의 예시를 보여준다.

도 4에서 도시된 것처럼, 구동 트랜지스터(47)는 바람직하게 멀티플렉서 회로(49)를 통해 그 게이트에 인가된 아날로그 전압(48)을 갖는다. 도 4의 구동기 회로는 샘플링과 홀딩 기능을 수행하고, 커패시터(C)는 이 목적을 위해 요구될 수 있다. 샘플링과 홀딩 능력은 구동기 회로에서 아날로그 신호의 멀티플렉싱을 가능하게 한다.

이 회로는 픽셀 어레이와 동일한 기관상에 제공될 수 있고, 따라서 유리 기관상에서 전압-전류 변환을 제공한다. 제어 전압은 예를 들면, 실리콘 IC 상에서 이 기관에서 떨어져 생성될 수 있고, 그 다음에 이 기관에 제공된다.

임계 전압 변동과 이동성 변동은 전압-전류 변환 회로의 출력 특성에 영향을 끼친다.

열 구동기 회로의 제2 예시에서, 열 구동기가 전압-전류 컨버터라기 보다는 전류 샘플과 홀딩 회로로서의 역할을 하도록, 전류는 분리적인 IC에서 생성될 수 있다.

예를 들면, 각 열은 열 구동기의 일부를 형성하는 전류 미러 구동 회로에 연결될 수 있다. 이것은 샘플링과 홀딩 회로로부터 이 회로에 제공되는 기준 전류를 복사하거나 증폭하기 위해 동작한다.

도 5는 D/A 컨버터(52)와 샘플링과 홀딩 회로(54)에 인가되는 데이터 입력을 도시하는데, 샘플링과 홀딩 회로는 요구되는 픽셀 구동 전류에 대응하는 아날로그 전류를 제공하고 저장한다. 이것은 기관 밖에서 발생하는데, 그 결과 전압이 아닌 전류가 이 기관에 제공된다. 샘플링과 홀딩 기능은 물론 이 회로 내의 커패시터스에 의해 수행될 수 있으며, 이 경우에 회로(54)가 요구되지 않을 수 있다.

이 경우에, 각 열 구동기 회로는 전류 미러 회로(57)를 가지고 있는데, 이 구동기 회로(57) 중의 하나가 도 5에서 도시된다.

많은 가능한 전류 소스 회로 설계가 존재한다. 출력 회로는 단순히 전류 미러로서 작용할 수 있거나, 그렇지 않다면, 출력 스테이지는 샘플을 증폭하고 회로 전류 출력을 홀딩한다.

도 5는 증폭이 없는 간단한 출력 스테이지를 도시한다. 출력 TFT(58)는 전류 구동 기능을 제공한다. 열 TFT(60)는 열의 전류 미러 구동 회로로의 연결을 제어하며, 전류를 열에 인가한다. 제어 TFT(61, 62)와 열 TFT(60)는 제어기(50)에 의해 제어된다.

이 회로에서, 샘플링과 홀딩 회로로부터의 입력 전류(56)는 저장 커패시터(64)가 충전되는 것을 야기하고, 커패시터는 출력 TFT(58)의 게이트-소스 전압을 저장한다. 커패시터(64)의 충전은 출력 TFT(58)를 켜고, 입력 전류가 출력 TFT(58)에 의해 완전히 하강되도록 커패시터(64)에 전압이 걸릴 때, 평형에 도달된다. 커패시터(64)는 더 이상 충전되지 않을 것이고, 트랜지스터(61)는 꺼질 수 있다. 따라서, 입력 전류는 출력 TFT(58)에 의해 샘플링된다.

열 TFT(60)가 켜질 때, 출력 TFT(58)는 픽셀 열(66)로부터 이전에 샘플링된 전류를 전달한다/받는다. 따라서, 이 회로는 조정 단계와 전류 전달 단계를 갖는다.

전류 미러 회로의 이 예시에서, 출력이 출력 TFT(58)에 의해 제공된다. 비록 임계치와 이동성 변동이 도 4의 단일 트랜지스터 전압-전류 컨버터에서 보다 더 작은 영향을 갖지만, 다른 열에 대해 다른 구동 특성을 다시 발생시킬 수 있는 제2차 영향이 존재한다.

많은 다른 타입의 전류 구동 회로가 가능하다. 하지만, 이 회로가 전압 구동되거나 또는 전류 샘플링이든지, 이 회로는 회로의 출력에서 TFT를 제공하는 주전류를 여전히 일반적으로 가질 것이고, 본 발명은 열 어드레스 회로 내에서 이러한 전류-제공 출력 TFT에 특별하게 관련된 것이다.

도 6은 도 5의 출력 TFT(58) 또는 도 4의 전류-소스 구동 트랜지스터(47)를 대체하기 위한 본 발명의 출력 트랜지스터 배열의 한 예시를 도시한다.

도시된 것처럼, 출력 트랜지스터 배열은 병렬로 연결된 복수의 출력 트랜지스터(70, 72, 74)를 포함한다. 하나 이상의 출력 트랜지스터는 요구되는 출력 특성을 제공하기 위해 선택될 수 있다.

이러한 동조 능력은 LTPS 트랜지스터가 열 전류 구동기 회로에서 사용되는 것을 가능하게 하여, 그 결과 디스플레이 픽셀의 어레이의 기관 상에 집적이 가능하게 된다.

대안적으로, 구동 회로 TFT는 분리적인 기관위에 존재, 즉 준비될 수 있지만, 그러나 디스플레이 픽셀과 동일한 TFT 기술(예를 들면, LTPS)을 사용해서 제작될 수 있다.

정정될 이동성에 있어서의 변동은 트랜지스터의 채널 폭/길이 비율을 변경시키는 것과 유사한 영향을 가지며, 병렬 연결된 트랜지스터의 사용은 출력 트랜지스터 배열의 효과적인 폭/길이 비율이 이동성 변동을 보상하기 위해 트리밍(trimming)을 가능하게 한다.

도 6에서, 트랜지스터(70)는 주출력 트랜지스터이고, 항상 연결된다. 다른 두 개의 트랜지스터(72, 74)는 레이저를 사용해서 태워질 수 있는 퓨저블 링크(78)를 가지고 있는데, 이에 따라 선택되지 않은 출력 트랜지스터의 연결을 끊는다.

트랜지스터(70, 72, 74)는 (예를 들면) 100:2:1의 비율로 채널 폭/길이 비율을 가질 수 있는데, 그 결과 출력 트랜지스터 중의 하나가 주출력 트랜지스터이고, 다른 것은 미세 동조 트랜지스터이다. 물론, 증가된 동조 정확성은 병렬로 연결된 보다 많은 트랜지스터를 갖는 것에 의해 달성될 수 있다.

대안적인 배열에서, 출력 트랜지스터 중의 단지 하나만이 선택되고, 모든 출력 트랜지스터의 채널 폭/길이 비율이 예를 들어, 10% 이내에서 변동되어, 실질적으로 동일하다. 이 경우에, 모든 트랜지스터는 퓨저블 링크와 연관될 것이다.

퓨저블 링크를 사용하는 대신에, 추가적인 트랜지스터가 출력 트랜지스터와 직렬로 연결된 퓨저블 링크 대신에 스위치로서 사용될 수 있다.

도 7에서 도시된 대안적인 배열에서, 예를 들면, 출력 트랜지스터의 게이트를 공통 게이트 제어 라인(82)에 연결하는 추가적 스위치(80)를 사용해서 또는 트랜지스터는 단락된 게이트와 소스 또는 임의의 편리한 바이어스 라인으로 꺼질 것이므로, 출력 트랜지스터의 게이트를, 예를 들면, 도 6의 소스와 같은 비선택 라인에 연결하는 추가적인 스위치(84)를 사용해서, 출력 트랜지스터를 회로에 전기적으로 연결시키는 것에 의해 선택될 수 있다. 트랜지스터 스위치(80과 84)는 퓨저블 링크로서 또한 구현될 수 있다.

각 열 구동기 스테이지의 적절한 조정을 결정하기 위해, 피드백 시스템이 요구된다. 하나의 바람직한 실시예에서, 이 조정은 출력 트랜지스터의 주어진 (디폴트) 선택에 대해 디스플레이 디바이스의 출력 특성의 분석을 기반으로 하여 달성된다.

예를 들면, 디스플레이의 광 출력은 모든 픽셀이 조명되는 이미지 센서 패널(일반적으로 CCD 어레이)에 제공될 수 있다. 이것은 컬러 디스플레이의 모든 3개의 컬러에 대해 수행될 수 있다.

각 열에 대한 집적 명도가 결정되고, 이것은 열 구동기 출력에서의 차이를 결정하기 위해 사용된다. 이것은 임의의 퓨저블 링크가 끊어지기 전에, 또는 전자적으로 제어되는 구현을 위해서와 출력 트랜지스터 배열의 동일한 구성을 위해 수행될 것이다. 그러면, 검출된 열 출력에서의 차이는 각 열 구동기 회로에 대해 요구되는 출력 트랜지스터 구성을 선택하는 정정 방식을 도출하기 위해 사용된다.

대안적으로, 테스트되는 구동 트랜지스터의 전류 출력을 측정하기 위해 디스플레이를 조사하는 것이 가능할 수 있다.

제어 가능한 전류를 픽셀 열에 제공하기 위해 많은 다른 가능한 열 구동기 회로가 존재한다.

열 전류 구동 회로는 전류 소스 또는 전류 싱크로서 동작할 수 있다. 비록 본 발명의 바람직한 사용은 OLED (유기 광 방사 다이오드) 디스플레이에서 이루어지지만, 본 발명은 다른 전류-어드레스 지정된 디스플레이에서 사용될 수 있다.

다양한 다른 변형이 당업자에 명백할 것이다.

산업상 이용 가능성

본 발명은 전류 어드레스 지정되는 디스플레이 디바이스, 특히 각 픽셀과 연관된 박막 스위칭 트랜지스터를 갖는 능동 매트릭스 디스플레이 디바이스에 이용 가능하다.

도면의 간단한 설명

도 1은 기존의 EL 디스플레이 디바이스를 도시한 도면.

도 2는 입력 구동 전압을 사용하는 EL 디스플레이 픽셀의 전류 어드레스 지정을 위한 기존의 픽셀 회로의 개략도.

도 3은 입력 구동 전류를 사용하는 EL 디스플레이 픽셀을 전류 어드레스 지정하기 위한 기존의 픽셀 회로의 개략도.

도 4는 본 발명에 의해 수정될 수 있는 EL 디바이스를 위한 기존의 열 구동기 회로의 한 예시를 도시한 도면.

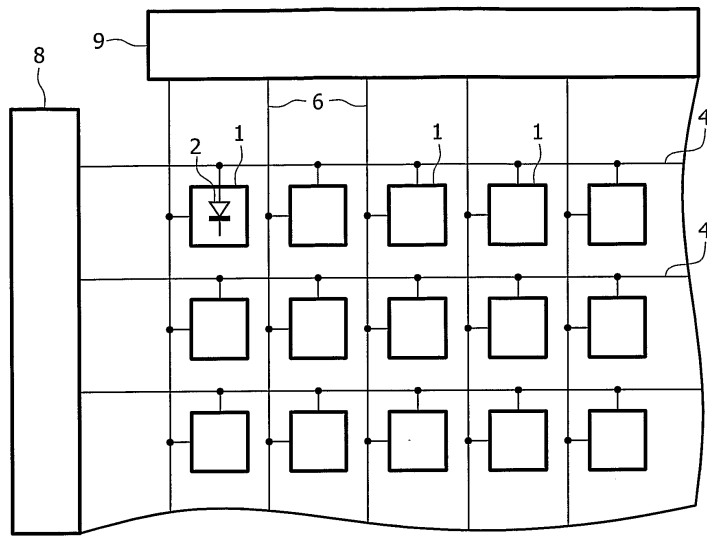
도 5는 본 발명에 의해 수정될 수 있는 EL 디바이스를 위한 기존의 열 구동기 회로의 한 예시를 도시하는 도면.

도 6은 본 발명의 한 구현을 설명하기 위해 사용되는 도면.

도 7은 본 발명의 다른 하나의 구현을 설명하기 위해 사용되는 도면.

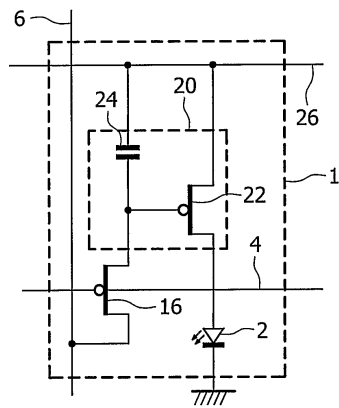
도면

도면1



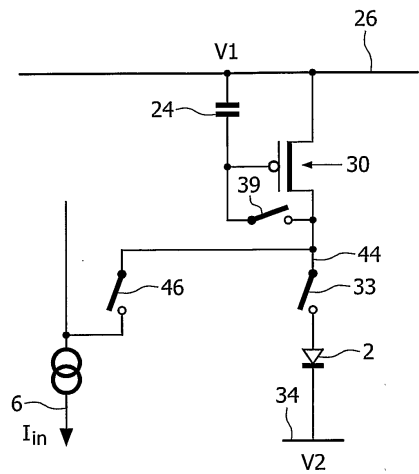
종래 기술

도면2



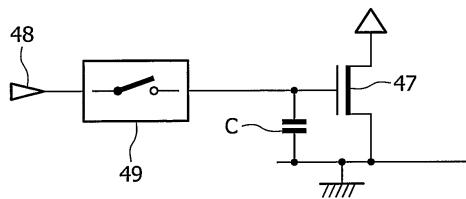
종래 기술

도면3



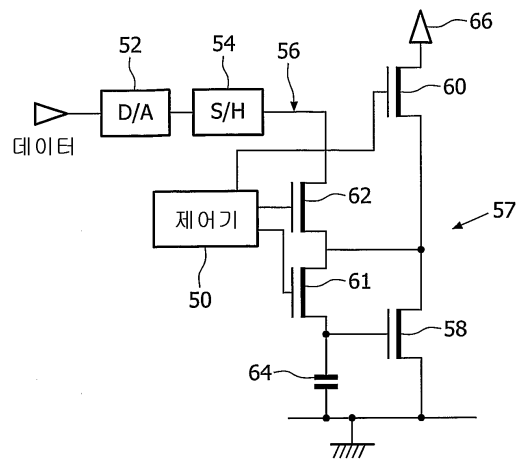
종래 기술

도면4



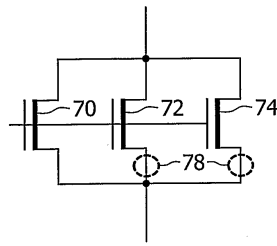
종래 기술

도면5

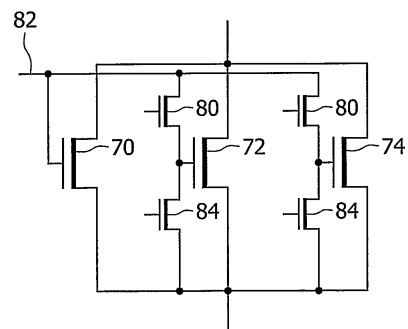


종래 기술

도면6



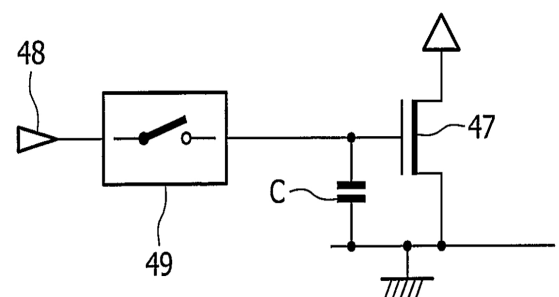
도면7



专利名称(译)	具有可调像素驱动器的有源矩阵电致发光显示装置		
公开(公告)号	KR1020070003813A	公开(公告)日	2007-01-05
申请号	KR1020067013444	申请日	2005-01-04
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
申请(专利权)人(译)	科宁欣克利凯恩菲利普斯日元.V.		
当前申请(专利权)人(译)	科宁欣克利凯恩菲利普斯日元.V.		
[标]发明人	JOHNSON MARK T 존슨마크티 SEMPEL ADRIANUS 셈펠아드리아누스 STEER WILLIAM A 스티어윌리엄에이		
发明人	존슨,마크,티. 셈펠,아드리아누스 스티어,윌리엄,에이.		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/08 G09G3/00		
CPC分类号	G09G2330/08 G09G2300/0842 G09G2300/0809 G09G3/325 G09G2330/10 G09G3/2011 G09G2300/0417 G09G2320/0693 G09G3/006		
代理人(译)	MOON , KYOUNG金		
优先权	2004000105 2004-01-06 GB		
外部链接	Espacenet		

摘要(译)

每个像素的驱动电路将像素驱动电流提供给显示像素的小牛去除器的LED显示装置。围绕像素内的每个列驱动电路的功率晶体管布置具有并联连接的多个功率晶体管 (70,72,74) 。并且为了提供至少需要一个晶体管的输出特性, 选择它。因此, 为了提供需要每个列驱动电路的输出的输出特性, 可以调谐它。它是供功率晶体管选择的。未被选择的晶体管的熔断链路可以断开或者或者未被选择的晶体管连接到无选择线。选择附加晶体管的晶体管可以连接到栅极控制。



종래 기술