

(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(51) Int. Cl.

G09G 3/30 (2006.01)

(21) 출원번호 10-2002-7012155

(22) 출원일자 2002년09월16일 심사청구일자 2007년01월11일 번역문제출일자 2002년09월16일

(65) 공개번호 **10-2002-0080002**

(43) 공개일자 **2002년10월21일**

(86) 국제출원번호 PCT/JP2002/000152

국제출원일자 2002년01월11일 (87) 국제공개번호 WO 2002/56287 국제공개일자 2002년07월18일

(30) 우선권주장

JP-P-2001-00006387 2001년01월15일 일본(JP)

(56) 선행기술조사문헌 JP11282419 A JP12338915 A

전체 청구항 수 : 총 30 항

(45) 공고일자 2008년07월01일

(11) 등록번호 10-0842721

(24) 등록일자 2008년06월25일

(73) 특허권자

소니 가부시끼 가이샤

일본국 도쿄도 미나토쿠 코난 1-7-1

(72) 발명자

유모토아키라

일본국도쿄도시나가와쿠키타시나가와6쵸메7반35고 소니가부시끼가이샤내

아사노미츠르

일본국도쿄도시나가와쿠키타시나가와6쵸메7반35고 소니가부시끼가이샤내

(74) 대리인

이병호, 장훈

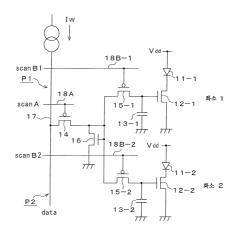
심사관 : 김남인

(54) 액티브 매트릭스형 표시 장치 및 액티브 매트릭스형 유기전계 발광 표시 장치, 및 그것들의 구동 방법

(57) 요 약

전류 기록형 화소 회로를 채용한 경우에는 트랜지스터수가 증가하고, TFT의 화소 회로의 점유 면적이 증대한다. 행 방향에서의, 예를 들면, 2화소의 OLED:유기 EL 소자(11-1, 11-2)에 대하여, 제 1 주사 TFT(14), 전류-전압 변환 TFT(16), 제 2 주사 TFT(15-1, 15-2), 커패시터(13-1, 13-2) 및 구동 TFT(12-1, 12-2)를 갖는 화소 회로 (P1, P2)에 있어서, OLED(11-1, 11-2)에 흐르는 전류에 비하여 큰 전류(Iw)를 취급하는 주사 TFT(14) 및 전류-전압 변환 TFT(16)를 2화소간에서 공용한다.

대표도 - 도13



(81) 지정국

국내특허 : 대한민국, 미국, 중국, 싱가포르

EP 유럽특허 : 독일, 프랑스, 영국

특허청구의 범위

청구항 1

흐르는 전류에 의해 휘도가 변화하는 전기 광학 소자를 갖고, 휘도에 따른 크기의 전류를, 데이터선을 통하여 화소 회로에 흘림으로써 휘도 정보의 기록을 행하는 전류 기록형 화소 회로가 매트릭스형으로 배치되어 이루어 지는 액티브 매트릭스형 표시 장치에 있어서,

상기 화소 회로는, 데이터선으로부터 주어지는 전류를 전압으로 변환하는 변환부와, 상기 변환부에서 변환된 전압을 보유하는 보유부와, 상기 보유부에 보유된 전압을 전류로 변환하여 상기 전기 광학 소자에 흘리는 구동부를 갖고, 상기 변환부를 행 방향에서 2 이상의 다른 화소간에서 공용하고 있는 것을 특징으로 하는, 액티브 매트릭스형 표시 장치.

청구항 2

제 1 항에 있어서,

상기 화소 회로는 상기 변환부를 인접하는 2행의 화소간에서 공용하고 있는 것을 특징으로 하는, 액티브 매트릭 스형 표시 장치.

청구항 3

제 1 항에 있어서,

상기 변환부는, 드레인과 게이트가 전기적으로 단락되고, 데이터선으로부터 전류가 공급됨으로써 그 게이트·소 스간에 전압을 발생하는 제 1 전계 효과 트랜지스터를 포함하고,

상기 보유부는, 상기 제 1 전계 효과 트랜지스터의 게이트·소스간에 발생하는 전압을 보유하는 커패시터를 포함하며,

상기 구동부는, 상기 전기 광학 소자에 대하여 직렬로 접속되고, 상기 커패시터의 보유 전압에 기초하여 상기 전기 광학 소자를 구동하는 제 2 전계 효과 트랜지스터를 포함하는 것을 특징으로 하는, 액티브 매트릭스형 표 시 장치.

청구항 4

제 3 항에 있어서,

상기 제 1, 제 2 전계 효과 트랜지스터는, 동일한 특성을 갖고 전류 미러 회로를 형성하고 있는 것을 특징으로 하는, 액티브 매트릭스형 표시 장치.

청구항 5

제 3 항에 있어서,

상기 제 1 전계 효과 트랜지스터는 행 방향에서 2 이상의 다른 화소에 공통으로 설치된 단일 트랜지스터 소자로 이루어지는 것을 특징으로 하는, 액티브 매트릭스형 표시 장치.

청구항 6

제 3 항에 있어서,

상기 제 1 전계 효과 트랜지스터는, 행 방향에서 2 이상의 다른 화소마다 설치되고, 각 드레인·게이트가 공통으로 접속된 복수의 트랜지스터 소자로 이루어지는 것을 특징으로 하는, 액티브 매트릭스형 표시 장치.

청구항 7

흐르는 전류에 의해 휘도가 변화하는 전기 광학 소자를 갖고, 휘도에 따른 크기의 전류를, 데이터선을 통하여 화소 회로에 흘림으로써 휘도 정보의 기록을 행하는 전류 기록형 화소 회로가 매트릭스형으로 배치되어 이루어 지는 액티브 매트릭스형 표시 장치에 있어서,

상기 화소 회로는, 데이터선으로부터 주어지는 전류를 선택적으로 통과시키는 제 1 주사 스위치와, 상기 제 1

주사 스위치를 통해 공급되는 전류를 전압으로 변환하는 변환부와, 상기 변환부에서 변환된 전압을 선택적으로 통과시키는 제 2 주사 스위치와, 상기 제 2 주사 스위치를 통해 공급되는 전압을 보유하는 보유부와, 상기 보유부에 보유된 전압을 전류로 변환하여 상기 전기 광학 소자에 흘리는 구동부를 갖고, 상기 제 1 주사 스위치를 행 방향에서 2 이상의 다른 화소간에서 공용하고 있는 것을 특징으로 하는, 액티브 매트릭스형 표시 장치.

청구항 8

제 7 항에 있어서,

상기 화소 회로는 상기 제 1 주사 스위치를, 인접하는 2행의 화소간에서 공용하고 있는 것을 특징으로 하는, 액티브 매트릭스형 표시 장치.

청구항 9

제 7 항에 있어서,

상기 화소 회로는 또한 상기 변환부를 행 방향에서 2 이상의 다른 화소간에서 공용하고 있는 것을 특징으로 하는, 액티브 매트릭스형 표시 장치.

청구항 10

제 9 항에 있어서,

상기 화소 회로는 상기 제 1 주사 스위치 및 상기 변환부를 인접하는 2행의 화소간에서 공용하고 있는 것을 특징으로 하는, 액티브 매트릭스형 표시 장치.

청구항 11

제 7 항에 있어서,

상기 제 1 주사 스위치는 제 1 주사선에 게이트가 접속된 제 1 전계 효과 트랜지스터를 포함하고,

상기 변환부는, 드레인과 게이트가 전기적으로 단락되고, 상기 제 1 전계 효과 트랜지스터를 통해 데이터선으로 부터 전류가 공급됨으로써 그 게이트·소스간에 전압을 발생하는 제 2 전계 효과 트랜지스터를 포함하며,

상기 제 2 주사 스위치는 제 2 주사선에 게이트가 접속된 제 3 전계 효과 트랜지스터를 포함하고,

상기 보유부는, 상기 제 2 전계 효과 트랜지스터의 게이트·소스간에 발생하고 또한 상기 제 3 전계 효과 트랜지스터를 통해 주어지는 전압을 보유하는 커패시터를 포함하며,

상기 구동부는, 상기 전기 광학 소자에 대하여 직렬로 접속되고, 상기 커패시터의 보유 전압에 기초하여 상기 전기 광학 소자를 구동하는 제 4 전계 효과 트랜지스터를 포함하는 것을 특징으로 하는, 액티브 매트릭스형 표 시 장치.

청구항 12

제 11 항에 있어서,

상기 제 2, 제 4 전계 효과트랜지스터는, 동일한 특성을 갖고 전류 미러 회로를 형성하고 있는 것을 특징으로 하는, 액티브 매트릭스형 표시 장치.

청구항 13

제 11 항에 있어서,

상기 제 1 또는 제 2 전계 효과 트랜지스터는 행 방향에서 2 이상의 다른 화소에 공통으로 설치된 단일 트랜지스터 소자로 이루어지는 것을 특징으로 하는, 액티브 매트릭스형 표시 장치.

청구항 14

제 11 항에 있어서,

상기 제 1 또는 제 2 전계 효과 트랜지스터는, 행 방향에서 2 이상의 다른 화소마다 설치되고, 각 드레인·게이

트가 공통으로 접속된 복수의 트랜지스터 소자로 이루어지는 것을 특징으로 하는, 액티브 매트릭스형 표시장치.

청구항 15

호르는 전류에 의해 휘도가 변화하는 전기 광학 소자를 갖고, 휘도에 따른 크기의 전류를, 데이터선을 통하여 화소 회로에 흘림으로써 휘도 정보의 기록을 행하는 전류 기록형 화소 회로가 매트릭스형으로 배치되어 이루어 지고, 이들 화소 회로가, 데이터선으로부터 주어지는 전류를 선택적으로 통과시키는 제 1 주사 스위치와, 상기 제 1 주사 스위치를 통해 공급되는 전류를 전압으로 변환하는 변환부와, 상기 변환부에서 변환된 전압을 선택적으로 통과시키는 제 2 주사 스위치와, 상기 제 2 주사 스위치를 통해 공급되는 전압을 보유하는 보유부와, 상기 보유부에 보유된 전압을 전류로 변환하여 상기 전기 광학 소자에 흘리는 구동부를 갖고, 상기 제 1 주사 스위치 및 상기 변환부를 행 방향에서 2 이상의 다른 화소간에서 공용하는 액티브 매트릭스형 표시 장치에서,

행 방향에서 2 이상의 다른 화소에 기록을 행할 때, 상기 제 1 주사 스위치의 선택 상태의 기간에 상기 제 2 주사 스위치를 앞의 행, 다음 행의 순으로 순차 선택 상태로 하는 것을 특징으로 하는, 액티브 매트릭스형 표시장치의 구동 방법.

청구항 16

제 1, 제 2 전극 및 이들 전극 사이에 발광층을 포함하는 유기층을 갖는 유기 전계 발광 소자를 표시 소자로서 사용하고, 휘도에 따른 크기의 전류를, 데이터선을 통하여 화소 회로에 흘림으로써 휘도 정보의 기록을 행하는 전류 기록형 화소 회로가 매트릭스형으로 배치되어 이루어지는 액티브 매트릭스형 유기 전계 발광 표시 장치에 있어서,

상기 화소 회로는, 데이터선으로부터 주어지는 전류를 전압으로 변환하는 변환부와, 상기 변환부에서 변환된 전압을 보유하는 보유부와, 상기 보유부에 보유된 전압을 전류로 변환하여 상기 유기 전계 발광 소자에 흘리는 구동부를 갖고, 상기 변환부를 행 방향에서 2 이상의 다른 화소간에서 공용하고 있는 것을 특징으로 하는, 액티브 매트릭스형 유기 전계 발광 표시 장치.

청구항 17

제 16 항에 있어서,

상기 화소 회로는 상기 변환부를 인접하는 2행의 화소간에서 공용하고 있는 것을 특징으로 하는, 액티브 매트릭 스형 유기 전계 발광 표시 장치.

청구항 18

제 16 항에 있어서,

상기 변환부는, 드레인과 게이트가 전기적으로 단락되고, 데이터선으로부터 전류가 공급됨으로써 그 게이트·소 스간에 전압을 발생하는 제 1 전계 효과 트랜지스터를 포함하고,

상기 보유부는, 상기 제 1 전계 효과 트랜지스터의 게이트·소스간에 발생하는 전압을 보유하는 커패시터를 포함하며,

상기 구동부는, 상기 전기 광학 소자에 대하여 직렬로 접속되고, 상기 커패시터의 보유 전압에 기초하여 상기 전기 광학 소자를 구동하는 제 2 전계 효과 트랜지스터를 포함하는 것을 특징으로 하는, 액티브 매트릭스형 유 기 전계 발광 표시 장치.

청구항 19

제 18 항에 있어서,

상기 제 1, 제 2 전계 효과 트랜지스터는, 동일한 특성을 갖고 전류 미러 회로를 형성하고 있는 것을 특징으로 하는, 액티브 매트릭스형 유기 전계 발광 표시 장치.

청구항 20

제 18 항에 있어서,

상기 제 1 전계 효과 트랜지스터는 행 방향에서 2 이상의 다른 화소에 공통으로 설치된 단일 트랜지스터 소자로 이루어지는 것을 특징으로 하는, 액티브 매트릭스형 유기 전계 발광 표시 장치.

청구항 21

제 18 항에 있어서,

상기 제 1 전계 효과 트랜지스터는, 행 방향에서 2 이상의 다른 화소마다 설치되고, 각 드레인·게이트가 공통으로 접속된 복수의 트랜지스터 소자로 이루어지는 것을 특징으로 하는, 액티브 매트릭스형 유기 전계 발광 표시 장치.

청구항 22

제 1, 제 2 전극 및 이들 전극 사이에 발광층을 포함하는 유기층을 갖는 유기 전계 발광 소자를 표시 소자로서 사용하고, 휘도에 따른 크기의 전류를, 데이터선을 통하여 화소 회로에 흘림으로써 휘도 정보의 기록을 행하는 전류 기록형 화소 회로가 매트릭스형으로 배치되어 이루어지는 액티브 매트릭스형 유기 전계 발광 표시 장치에 있어서,

상기 화소 회로는, 데이터선으로부터 주어지는 전류를 선택적으로 통과시키는 제 1 주사 스위치와, 상기 제 1 주사 스위치를 통해 공급되는 전류를 전압으로 변환하는 변환부와, 상기 변환부에서 변환된 전압을 선택적으로 통과시키는 제 2 주사 스위치와, 상기 제 2 주사 스위치를 통해 공급되는 전압을 보유하는 보유부와, 상기 보유부에 보유된 전압을 전류로 변환하여 상기 전기 광학 소자에 흘리는 구동부를 갖고, 상기 제 1 주사 스위치를 행 방향에서 2 이상의 다른 화소간에서 공용하고 있는 것을 특징으로 하는, 액티브 매트릭스형 유기 전계 발광표시 장치.

청구항 23

제 22 항에 있어서,

상기 화소 회로는 상기 제 1 주사 스위치를, 인접하는 2행의 화소간에서 공용하고 있는 것을 특징으로 하는, 액티브 매트릭스형 유기 전계 발광 표시 장치.

청구항 24

제 22 항에 있어서,

상기 화소 회로는 또한 상기 변환부를 행 방향에서 2 이상의 다른 화소간에서 공용하고 있는 것을 특징으로 하는, 액티브 매트릭스형 유기 전계 발광 표시 장치.

청구항 25

제 24 항에 있어서,

상기 화소 회로는 상기 제 1 주사 스위치 및 상기 변환부를, 인접하는 2행의 화소간에서 공용하고 있는 것을 특징으로 하는, 액티브 매트릭스형 유기 전계 발광 표시 장치.

청구항 26

제 22 항에 있어서,

상기 제 1 주사 스위치는 제 1 주사선에 게이트가 접속된 제 1 전계 효과 트랜지스터를 포함하고,

상기 변환부는, 드레인과 게이트가 전기적으로 단락되고, 상기 제 1 전계 효과 트랜지스터를 통해 데이터선으로 부터 전류가 공급됨으로써 그 게이트·소스간에 전압을 발생하는 제 2 전계 효과 트랜지스터를 포함하며,

상기 제 2 주사 스위치는 제 2 주사선에 게이트가 접속된 제 3 전계 효과 트랜지스터를 포함하고,

상기 보유부는, 상기 제 2 전계 효과 트랜지스터의 게이트·소스간에 발생하고 또한 상기 제 3 전계 효과 트랜지스터를 통해 주어지는 전압을 보유하는 커패시터를 포함하며,

상기 구동부는, 상기 전기 광학 소자에 대하여 직렬로 접속되고, 상기 커패시터의 보유 전압에 기초하여 상기 전기 광학 소자를 구동하는 제 4 전계 효과 트랜지스터를 포함하는 것을 특징으로 하는, 액티브 매트릭스형 유 기 전계 발광 표시 장치.

청구항 27

제 26 항에 있어서,

상기 제 2, 제 4 전계 효과 트랜지스터는, 동일한 특성을 갖고 전류 미러 회로를 형성하고 있는 것을 특징으로 하는, 액티브 매트릭스형 유기 전계 발광 표시 장치.

청구항 28

제 26 항에 있어서,

상기 제 1 또는 제 2 전계 효과 트랜지스터는 행 방향에서 2 이상의 다른 화소에 공통으로 설치된 단일 트랜지스터 소자로 이루어지는 것을 특징으로 하는, 액티브 매트릭스형 유기 전계 발광 표시 장치.

청구항 29

제 26 항에 있어서,

상기 제 1 또는 제 2 전계 효과 트랜지스터는, 행 방향에서 2 이상의 다른 화소마다 설치되고, 각 드레인·게이트가 공통으로 접속된 복수의 트랜지스터 소자로 이루어지는 것을 특징으로 하는, 액티브 매트릭스형 유기 전계발광 표시 장치.

청구항 30

호르는 전류에 의해 휘도가 변화하는 전기 광학 소자를 갖고, 휘도에 따른 크기의 전류를, 데이터선을 통하여 화소 회로에 흘림으로써 휘도 정보의 기록을 행하는 전류 기록형 화소 회로가 매트릭스형으로 배치되어 이루어 지고, 이들 화소 회로가, 데이터선으로부터 주어지는 전류를 선택적으로 통과시키는 제 1 주사 스위치와, 상기 제 1 주사 스위치를 통해 공급되는 전류를 전압으로 변환하는 변환부와, 상기 변환부에서 변환된 전압을 선택적으로 통과시키는 제 2 주사 스위치와, 상기 제 2 주사 스위치를 통해 공급되는 전압을 보유하는 보유부와, 상기 보유부에 보유된 전압을 전류로 변환하여 상기 전기 광학 소자에 흘리는 구동부를 갖고, 상기 제 1 주사 스위치 및 상기 변환부를 행 방향에서 2 이상의 다른 화소간에서 공용하는 액티브 매트릭스형 유기 전계 발광 표시 장치에서,

행 방향에서 2 이상의 다른 화소에 기록을 행할 때, 상기 제 1 주사 스위치의 선택 상태의 기간에 상기 제 2 주사 스위치를 앞의 행, 다음 행의 순으로 순차 선택 상태로 하는 것을 특징으로 하는, 액티브 매트릭스형 유기전계 발광 표시 장치의 구동 방법.

명세서

기술분야

<1> 본 발명은 화소마다 능동 소자를 갖고 상기 능동 소자에 의해 화소 단위로 표시 제어가 행해지는 액티브 매트릭스형 표시 장치 및 그 구동 방법에 관한 것으로, 특히 화소의 표시 소자로서, 흐르는 전류에 의해 휘도가 변화하는 전기 광학 소자를 사용하는 액티브 매트릭스형 표시 장치 및 전기 광학 소자로서 유기 재료의 전계 발광(이하, 유기 EL(electroluminescence)이라고 함) 소자를 사용하는 액티브 매트릭스형 유기 EL 표시 장치 및 그구동 방법에 관한 것이다.

배경기술

- 최근, 표시 장치, 예를 들면, 화소의 표시 소자로서 액정 셀을 사용한 액정 디스플레이 등에 있어서는 다수의 화소를 매트릭스형으로 배열하고, 표시해야 할 화상 정보에 따라서 화소마다 광 강도를 제어함으로써 화상의 표 시 구동이 행해지고 있다. 이 표시 구동은 화소의 표시 소자로서 유기 EL 소자를 사용한 유기 EL 디스플레이 등에서도 동일하다.
- <3> 단, 유기 EL 디스플레이의 경우는 화소의 표시 소자로서 발광 소자를 사용한, 소위 자발광형의 디스플레이이므로, 액정 디스플레이에 비하여 화상의 시인성(視認性)이 높고, 백라이트가 불필요하고, 응답 속도가 빠른 등의 이점을 갖는다. 또한, 각 발광 소자의 휘도가 그것에 흐르는 전류치에 의해 제어된다. 즉, 유기 EL 소자가 전

류 제어형이라는 점에서, 액정 셀이 전압 제어형인 액정 디스플레이 등과는 크게 다르다.

- 수가 EL 디스플레이에 있어서는, 액정 디스플레이와 마찬가지로 그 구동 방식으로서 단순(패시브) 매트릭스 방식과 액티브 매트릭스 방식을 채용할 수 있다. 단, 전자는 구조가 단순하지만, 대형 또한 고세밀의 디스플레이의 실현이 어려운 등의 문제가 있다. 이 때문에, 화소 내부의 발광 소자에 흐르는 전류를, 마찬가지로 화소 내부에 설치한 능동 소자, 예를 들면, 절연 게이트형 전계 효과 트랜지스터(일반적으로는, 박막 트랜지스터(Thin Film Transistor; TFT))에 의해 제어하는 액티브 매트릭스 방식의 개발이 널리 이루어지고 있다.
- <5> 도 1에, 액티브 매트릭스형의 유기 EL 디스플레이에 있어서의 화소 회로(단위 화소의 회로)의 종래 예를 도시한다(보다 상세하게는 미국 특허 제5,684,365호 공보, 특개평8-234683호 공보를 참조).
- <6> 이 종래 예에 따른 화소 회로는, 도 1로부터 분명한 바와 같이, 애노드(양극)가 정전원(Vdd)에 접속된 유기 EL 소자(101)와, 드레인이 유기 EL 소자(101)의 캐소드(음극)에 접속되고, 소스가 접지된 TFT(102)와, TFT(102)의 게이트와 그라운드 사이에 접속된 커패시터(103)와, 드레인이 TFT(102)의 게이트에, 소스가 데이터선(106)에, 게이트가 주사선(105)에 각각 접속된 TFT(104)를 갖는 구성으로 되어 있다.
- <7> 여기서, 유기 EL 소자는 대부분의 경우 정류성이 있기 때문에, OLED(Organic Light Emitting Diode)라고 하는 경우가 있다. 따라서, 도 1 및 그 밖의 도면에서는 OLED로서 다이오드의 기호를 사용하여 도시하고 있다. 단, 이하의 설명에 있어서, OLED에는 반드시 정류성을 요구하는 것이 아니다.
- <8> 상기 구성의 화소 회로의 동작은 다음과 같다. 우선, 주사선(105)의 전위를 선택 상태(여기서는, 고레벨)로 하고, 데이터선(106)에 기록 전위(Vw)를 인가하면, TFT(104)가 도통하여 커패시터(103)가 충전 또는 방전되고, TFT(102)의 게이트 전위는 기록 전위(Vw)가 된다. 다음에, 주사선(105)의 전위를 비선택 상태(여기서는, 저레벨)로 하면, 주사선(105)과 TFT(102)는 전기적으로 분리되지만, TFT(102)의 게이트 전위는 커패시터(103)에 의해 안정하게 보유된다.
- <>> 그리고, TFT(102) 및 OLED(101)에 흐르는 전류는 TFT(102)의 게이트·소스간 전압(Vgs)에 따른 값이 되고, OLED(101)는 그 전류치에 따른 휘도로 계속 발광한다. 여기서, 주사선(105)을 선택하여 데이터선(106)에 주어진 휘도 정보 데이터를 화소 내부에 전하는 동작을, 이하, 「기록」이라고 하기로 한다. 상술한 바와 같이, 도 1에 도시하는 화소 회로에서는 한번 전위(Vw)의 기록을 행하면, 다음에 기록이 행해지기까지의 동안, OLED(101)는 일정한 휘도로 발광을 계속한다.
- <10> 이러한 화소 회로(이하, 단지 화소라고 기재하는 경우도 있음)(111)를 도 2에 도시하는 바와 같이 매트릭스형으로 다수 나란히 배열하고, 주사선(112-1 내지 112-n)을 주사선 구동 회로(113)에 의해 순차 선택하면서, 전압 구동형의 데이터선 구동 회로(전압 드라이버)(114)로부터 데이터선(115-1 내지 115-m)을 통해 기록을 반복함으로써, 액티브 매트릭스형 표시 장치(유기 EL 디스플레이)를 구성할 수 있다. 여기서는, m열 n행의 화소 배열을 나타내고 있다. 이 경우, 당연한 사실이지만, 데이터선이 m개, 주사선이 n개가 된다.
- <11> 단순 매트릭스형 표시 장치에서는, 각 발광 소자는 선택된 순간에만 발광하는 것에 대하여, 액티브 매트릭스형 표시 장치에서는 기록 종료 후에도 발광 소자가 발광을 계속한다. 이 때문에, 액티브 매트릭스형 표시 장치는 단순 매트릭스형 표시 장치에 비하여 발광 소자의 피크 휘도, 피크 전류를 낮추는 등의 점에서, 특히 대형·고 세밀의 디스플레이에서는 유리해진다.
- <12> 그런데, 액티브 매트릭스형 유기 EL 디스플레이에 있어서는, 능동 소자로서 일반적으로, 유리 기판 상에 형성된 TFT(박막 전계 효과 트랜지스터)가 이용된다. 그런데, 이 TFT의 형성에 사용되는 어몰퍼스 실리콘(비정질 실리콘)이나 폴리실리콘(다결정 실리콘)은 단결정 실리콘에 비하여 결정성이 나쁘고, 도전 기구의 제어성이 나쁘기 때문에, 형성된 TFT는 특성의 격차가 큰 것이 잘 알려져 있다.
- <13> 특히, 비교적 대형의 유리 기판 상에 폴리실리콘 TFT를 형성하는 경우에는 유리 기판의 열 변형 등의 문제를 피하기 위해서, 통상, 어몰퍼스 실리콘막의 형성 후, 레이저 어닐법에 의해 결정화가 행해진다. 그러나, 큰 유리기판에 균일하게 레이저 에너지를 조사하는 것은 어렵고, 폴리실리콘의 결정화의 상태가 기판 내의 장소에 따라격차가 생기는 것을 피할 수 없다. 이 결과, 동일 기판 상에 형성한 TFT에서도, 그 임계치(Vth)가 화소에 따라수백 mV, 경우에 따라서는 1V 이상 격차가 생기는 일도 드물지는 않다.
- <14> 이 경우, 예를 들면, 다른 화소에 대하여 동일한 전위(Vw)를 기록하더라도, 화소에 따라 TFT의 임계치(Vth)가 격차가 생기게 된다. 이로써, OLED(유기 EL 소자)에 흐르는 전류(Ids)는 화소마다 크게 격차가 생겨 완전히 소망의 값으로부터 벗어나는 결과가 되고, 디스플레이로서 높은 화질을 기대할 수 없다. 이 사실은 임계치(Vth)

뿐만 아니라, 캐리어의 이동도(µ) 등의 격차에 대해서도 동일하다고 할 수 있다.

- <15> 이러한 문제를 개선하기 위해서, 본원 발명자는 일 예로서, 도 3에 도시하는 화소 회로를 제안하고 있다(일본국: 특원평11-200843호 명세서 참조).
- <16> 이 선출원에 따른 화소 회로는, 도 3으로부터 분명한 바와 같이, 애노드가 정전원(Vdd)에 접속된 OLED(121)와, 드레인이 OLED(121)의 캐소드에 접속되고, 소스가 기준 전위점인 그라운드에 접속(이하, 「접지」라고 함)된 TFT(122)와, 이 TFT(122)의 게이트와 그라운드 사이에 접속된 커패시터(123)와, 드레인이 데이터선(128)에, 게이트가 제 1 주사선(127A)에 각각 접속된 TFT(124)와, 드레인 및 게이트가 TFT(124)의 소스에 접속되고, 소스가 접지된 TFT(125)와 드레인이 TFT(125)의 드레인 및 게이트에, 소스가 TFT(122)의 게이트에, 게이트가 제 2 주사선(127B)에 각각 접속된 TFT(126)를 갖는 구성으로 되어 있다.
- <17> 도 3에 도시하는 제 1 주사선(127A)에는 scanA의 타이밍의 신호가 입력된다. 제 2 주사선(127B)에는 scanB의 타이밍의 신호가 입력된다. 데이터선(128)에는 OLED 휘도 정보(data)가 입력된다. 전류 드라이버(CS)는 OLED 휘도 정보에 기초하는 전류 유효 데이터에 의해 바이어스 전류(Iw)를 데이터선(128)에 흘린다.
- <18> 이 회로예에서는, TFT(122, 125)로서 N 채널 MOS 트랜지스터를, TFT(124, 126)로서 P채널 MOS 트랜지스터를 사용하고 있다. 이 화소 회로를 구동하는 타이밍도를 도 4a 내지 도 4d에 도시하고 있다.
- <19> 도 3에 도시한 화소 회로가 도 1에 도시한 화소 회로와 결정적으로 다른 점은 다음과 같다. 즉, 도 1에 도시한 화소 회로에서는 휘도 데이터가 전압의 형태으로 화소에 주어지는 것에 대하여, 도 3에 도시한 화소 회로에서는 휘도 데이터가 전류의 형태로 화소에 주어지는 점에 있다. 이하에, 그 동작에 관해서 설명한다.
- <20> 우선, 휘도 정보를 기록할 때는 도 4a 및 도 4b에 도시하는 주사선(127A, 127B)을 선택 상태(여기서는, scanA 및 B를 저레벨)로 하고, 데이터선(128)에 도 4d에 도시하는 OLED 휘도 정보에 따른 도 4c에 도시하는 전류(Iw)를 흘린다. 이 전류(Iw)는 TFT(124)를 통해 TFT(125)에 흐른다. 이 때, TFT(125)에 생기는 게이트·소스간 전압을 Vgs로 한다. TFT(125)의 게이트·드레인간은 단락되어 있기 때문에, TFT(125)는 포화 영역에서 동작한다.
- <21> 따라서, 잘 알려진 MOS 트랜지스터의 식에 따라,
- <22> Iw= μ 1Cox1W1/L1/2(Vgs-Vth1)² (1)
- <23> 가 성립한다. 식(1)에 있어서, Vth1은 TFT(125)의 임계치이고, μ1은 캐리어의 이동도이며, Cox1은 단위 면적 당의 게이트 용량이고, W1은 채널 폭이며, L1은 채널 길이이다.
- <24> 다음에, OLED(121)에 흐르는 전류를 Idrv로 하면, 이 전류(Idrv)는 OLED(121)와 직렬로 접속된 TFT(122)에 의해 전류치가 제어된다. 도 3에 도시한 화소 회로에서는 TFT(122)의 게이트·소스간 전압이 식(1)의 Vgs에 일치하기 때문에, TFT(122)가 포화 영역에서 동작한다고 가정하면,
- <25> $Idrv = \mu 2Cox2W2/L2/2(Vgs-Vth2)^{2}$ (2)
- <26> 가 된다.
- <27> 덧붙여서 말하면, MOS 트랜지스터가 포화 영역에서 동작하는 조건은 일반적으로,
- <29> 인 것이 알려져 있다. 식(2), 식(3)의 각 파라미터의 의미는 식(1)과 같다. 여기서, TFT(125)와 TFT(122)는 작은 화소 내부에 근접하여 형성되기 때문에, 사실상, μ1=μ2, Cox1=Cox2, Vth1=Vth2라고 생각된다. 그렇게 하면, 식(1)과 식(2)로부터 용이하게,
- <30> Idrv/Iw=(W2/W1)/(L2/L1) (4)
- <31> 가 유도된다.
- <32> 즉, 캐리어의 이동도(μ), 단위 면적당의 게이트 용량(Cox), 임계치(Vth)의 값 자체가 패널면 내에서, 혹은 패널마다 격차가 생겼다고 해도, OLED(121)에 흐르는 전류(Idrv)는 정확하게 기록 전류(Iw)에 비례하기 때문에, 결과로서, OLED(121)의 발광 휘도를 정확하게 제어할 수 있다. 예를 들면, 특히 W2=W1, L2=L1이라고 설계하면, Idrv/Iw=1, 즉, TFT 특성의 격차에 의하지 않고, 기록 전류(Iw)와 OLED(121)에 흐르는 전류(Idrv)는 동일한 값

이 된다.

- <33> 상술한 도 3에 도시하는 바와 같은 화소 회로를 매트릭스형으로 나란히 배열함으로써, 액티브 매트릭스형 표시 장치를 구성하는 것이 가능하다. 도 5에, 그 구성예를 도시한다.
- <34> 도 5에서, 매트릭스형으로 m열 n행만큼 배치된 전류 기록형 화소 회로(211)의 각각에 대하여, 각 행마다 제 1 주사선(212A-1 내지 212A-n)과 제 2 주사선(212B-1 내지 212B-n)이 배선되어 있다. 그리고, 제 1 주사선 (212A-1 내지 212A-n)에 대하여 도 3의 TFT(214)의 게이트가, 제 2 주사선(212B-1 내지 212B-n) 에 대하여 도 3의 TFT(126)의 게이트가 각각 화소마다 접속된다.
- <35> 이 화소부의 좌측에는 제 1 주사선(212A-1 내지 212A-n)을 구동하는 제 1 주사선 구동 회로(213A)가, 화소부의 우측에는 제 2 주사선(212B-1 내지 212B-n)을 구동하는 제 2 주사선 구동 회로(213B)가 각각 배치된다. 제 1, 제 2 주사선 구동 회로(213A, 213B)는 시프트 레지스터에 의해 구성된다. 이들 주사선 구동 회로(213A, 213B)에는 수직 스타트 펄스(VSP)가 공통적으로 주어짐과 동시에, 수직 클록 펄스(VCKA, VCKB)가 각각 주어진다. 수직 클록 펄스(VCKA)는 수직 클록 펄스(VCKB)에 대하여 지연 회로(214)에 의해 약간 지연된다.
- <36> 또한, 화소 회로(211)의 각각에 대하여, 각 열마다 데이터선(215-1 내지 215-m)이 배선되어 있다. 이들 데이터 선(215-1 내지 215-m)의 각 일단은 전류 구동형의 데이터선 구동 회로(전류 드라이버(CS))(216)에 접속되어 있 다. 그리고, 이 데이터선 구동 회로(216)에 의해 데이터선(215-1 내지 215-m)을 통해 각 화소에 대하여 휘도 정보의 기록이 행해진다.
- <37> 다음에, 상기 구성의 액티브 매트릭스형 표시 장치의 동작에 관해서 설명한다. 수직 스타트 펄스(VSP)가 제 1, 제 2 주사선 구동 회로(213A, 213B)에 입력되면, 상기 주사선 구동 회로(213A, 213B)는 수직 스타트 펄스(VSP)를 받아 시프트 동작을 개시하고, 수직 클록 펄스(VCKA, VCKB)에 동기하여 주사 펄스(scanA1 내지 scanBn, scanB1 내지 scanBn)를 순차 출력하고, 주사선(212A-1 내지 212A-n, 212 B-1 내지 212B-n)을 순차로 선택한다.
- 한편, 데이터선 구동 회로(216)는 휘도 정보에 따른 전류치로 데이터선(215-1 내지 215-m)을 구동한다. 그 전류는 선택된 주사선 상의 화소를 통하여 흐르고, 주사선 단위로 전류 기록이 행해진다. 각 화소는 그 전류치에 따른 강도로 발광을 개시한다. 또, 상술한 바와 같이, 수직 클록 펄스(VCKA)는 수직 클록 펄스(VCKB)에 대하여 약간 늦어지고 있기 때문에, 도 3에 있어서, 주사선(127B)이 주사선(127A)에 앞서서 비선택이 된다. 주사선(127B)이 비선택이 된 시점에서 휘도 데이터가 화소 회로 내부의 커패시터(123)에 보유되고, 각 화소는 다음 프레임에서 새로운 데이터가 기록되기까지 일정한 휘도로 발광한다.
- <39> 그런데, 화소 회로로서, 도 3에 도시한 바와 같은 전류 미러 구성을 채용한 경우에, 도 1에 도시한 구성에 비하여 트랜지스터수가 증가한다는 과제가 있다. 즉, 도 1에 도시하는 구성예에서는 트랜지스터 2개로 구성되는 것에 대하여, 도 3에 도시하는 구성예에서는 트랜지스터가 4개 필요하게 된다.
- <40> 게다가 현실적으로는, 특개평11-200843호 명세서에서도 언급한 바와 같이, 발광 소자(OLED)에 흘리는 전류 (Idrv)에 대하여, 데이터선으로부터 기록하는 전류(Iw)를 크게 하는 것이 필요한 경우가 많다. 왜냐하면, 발광소자(OLED)에 흘리는 전류는 통상, 최고 휘도 시에도, 예를 들면, 수 μΑ 전후이지만, 이 경우, 예를 들면, 64 계조의 표시를 행한다고 하면, 최소 계조 부근에서의 전류치는 수십 nA가 되고, 이러한 작은 전류를, 큰 정전용량을 갖는 데이터선을 통하여 정확하게 화소 회로에 공급하는 것은 일반적으로 어렵기 때문이다.
- <41> 이러한 문제를 해결하기 위해서, 도 3의 회로에서는 식(4)에 따라 (W2/W1)/(L2/L1)의 값을 작게 설정함으로써 기록 전류(Iw)를 크게 하는 것이 가능하지만, 이 큰 전류(Iw)를 흘리기 위해서는 TFT(125)의 사이즈 W1/L1을 크게 할 필요가 있다. 이 경우, 채널 길이(L1)를 작게 하기 위해서는 나중에 언급하는 바와 같이 여러 가지의 제약이 있기 때문에, 필연적으로 채널 폭(W1)을 크게 할 필요가 있고, 결과로서, TFT(125)가 화소 면적의 많은 부분을 점유하게 된다.
- <42> 이것은 유기 EL 디스플레이에 있어서는, 통상, 화소 사이즈를 일정하게 한 경우에, 발광부의 면적이 작아질 수 없는 것을 의미한다. 그 결과, 전류 밀도의 증대에 의한 신뢰성의 저하, 구동 전압의 증대에 의한 소비 전력의 증대, 발광 면적의 축소에 의한 격차감의 증대 등을 초래하는 데다가, 화소 사이즈의 축소화, 즉, 고해상도화의 장해가 되는 것도 자명하다.
- <43> 예를 들면, 앞의 예에서, 최소 계조 부근에서의 기록 전류(Iw)를 수 μA 정도로 하고자 하는 경우, L1=L2라고 하면, TFT(125)의 채널 폭(W1)은 TFT(122)의 채널 폭(W2)의 백배 정도의 큰 사이즈로 할 필요가 있다. L1<L2 의 경우는 이 정도는 아니지만, 채널 길이(L1)를 작게 하는 데에는 내압이나 디자인 규칙상의 한계가 있다.</p>

- <44> 더욱이 도 3에 도시하는 바와 같은 전류 미러 구성에 있어서는, 바람직하게는 L1=L2로 해야한다. 왜냐하면, 채널 길이는 트랜지스터의 임계치나, 포화 영역에서의 포화 특성 등에 크게 관계하기 때문에, L1=L2로서 전류 미러를 구성하는 TFT(125)와 TFT(122)의 특성을 일치시킨 쪽이, 전류(Idrv)와 전류(Iw)가 보다 정확히 비례 관계가 되고, 소망의 전류치를 정확하게 발광 소자(OLED)에 공급할 수 있기 때문이다.
- 또한, TFT 프로세스상, 채널 길이의 완성 치수에는 다소의 격차가 생기는 것을 피할 수 없다. 이 경우 L1=L2로 되어 있으면, L1이나 L2의 값 자체가 다소 격차가 생기더라도, TFT(125)와 TFT(122)가 근접하여 배치되어 있으 면 L1=L2인 것은 거의 보증되어, 결과로서, 식(4)에서 결정되는 Idrv/Iw의 값은 격차에 의하지 않고 대략 일정 치로 유지된다.
- <46> 그런데, L1<L2로 한 경우는, 채널 길이의 완성 치수가 설계치보다, 예를 들면, 작아진 경우, 값의 작은 L1이 상대적으로 보다 큰 영향을 받고, L1과 L2의 비가 프로세스 격차에 의해서 변동하고, 결과로서, 식(4)에서 주어지는 Idrv/Iw가 영향받게 된다. 이 때문에, 예를 들면, 동일 패널면 내에서 채널 길이의 완성 치수가 격차가생긴 경우, 화상의 균일성 등을 손상시키는 결과가 된다.</p>
- <47> 더욱이, 도 3과 같은 회로에서는 데이터선과 TFT(125)를 접속하는 스위치용 트랜지스터(이하, 주사 트랜지스터 라고 하는 경우가 있음), 즉, TFT(124)에도 기록 전류(Iw)가 흐르기 때문에, TFT(124)의 채널 폭도 크게 할 필 요가 있고, 화소 회로의 점유 면적이 증대하는 요인이 된다.
- <48> 따라서, 본 발명은 화소 회로로서 전류 기록형을 채용한 경우에 있어서, 화소 회로를 작은 점유 면적으로 실현 함으로써 고해상도화를 가능하게 함과 동시에, 발광 소자에 대하여 고정밀도의 전류 공급을 실현함으로써 고화 질화를 가능하게 한 액티브 매트릭스형 표시 장치 및 액티브 매트릭스형 유기 EL 표시 장치, 및 그 구동 방법을 제공하는 것을 목적으로 하고 있다.

발명의 상세한 설명

<49> 발명의 개시

본 발명에 따른 제 1 액티브 매트릭스형 표시 장치는, 흐르는 전류에 의해 휘도가 변화하는 전기 광학 소자를 갖고, 휘도에 따른 크기의 전류를, 데이터선을 통하여 화소 회로에 흘림으로써 휘도 정보의 기록을 행하는 전류 기록형 화소 회로가 매트릭스형으로 배치되어 이루어지는 장치로서, 이 화소 회로가 데이터선으로부터 주어지는 전류를 전압으로 변환하는 변환부와, 이 변환부에서 변환된 전압을 보유하는 보유부와, 상기 보유부에 보유된 전압을 전류로 변환하여 전기 광학 소자에 흘리는 구동부를 갖고, 이 변환부를 행 방향에서 2 이상의 다른 화소간에서 공용한 구성을 채용하고 있다.

- <50> 본 발명에 따른 제 2 액티브 매트릭스형 표시 장치는, 흐르는 전류에 의해 휘도가 변화하는 전기 광학 소자를 갖고, 휘도에 따른 크기의 전류를, 데이터선을 통하여 화소 회로에 흘림으로써 휘도 정보의 기록을 행하는 전류 기록형 화소 회로가 매트릭스형으로 배치되어 이루어지는 장치로서, 이 화소 회로가, 데이터선으로부터 주어지는 전류를 선택적으로 통과시키는 제 1 주사 스위치와, 이 제 1 주사 스위치를 통해 공급되는 전류를 전압으로 변환하는 변환부와, 이 변환부에서 변환된 전압을 선택적으로 통과시키는 제 2 주사 스위치와, 이 제 2 주사 스위치를 통해 공급되는 전압을 보유하는 보유부와, 이 보유부에 보유된 전압을 전류로 변환하여 전기 광학 소자에 흘리는 구동부를 갖고, 제 1 주사 스위치를 행 방향에서 2 이상의 다른 화소간에서 공용한 구성을 채용하고 있다.
- <51> 본 발명에 따른 액티브 매트릭스형 표시 장치의 구동 방법은, 행 방향에서 2 이상의 다른 화소에 기록을 행할 때, 제 1 주사 스위치의 선택 상태의 기간에 제 2 주사 스위치를 앞의 행, 다음 행의 순으로 순차 선택 상태로 하는 구성을 채용하고 있다.
- <52> 본 발명에 따른 제 1 액티브 매트릭스형 전계 발광 표시 장치는, 제 1, 제 2 전극 및 이들 전극 사이에 발광층을 포함하는 유기층을 갖는 유기 전계 발광 소자를 표시 소자로서 사용하고, 휘도에 따른 크기의 전류를, 데이터선을 통하여 화소 회로에 흘림으로써 휘도 정보의 기록을 행하는 전류 기록형 화소 회로가 매트릭스형으로 배치되어 이루어지는 장치로서, 이 화소 회로는 데이터선으로부터 주어지는 전류를 전압으로 변환하는 변환부와, 상기 변환부에서 변환된 전압을 보유하는 보유부와, 이 보유부에 보유된 전압을 전류로 변환하여 유기 전계 발광 소자에 흘리는 구동부를 갖고, 이 변환부를 행 방향에 있어서 2 이상의 다른 화소간에서 공용한 구성을 채용하고 있다.
- <53> 본 발명에 따른 제 2 액티브 매트릭스형 전계 발광 표시 장치는, 제 1, 제 2 전극 및 이들 전극 사이에 발광층

을 포함하는 유기층을 갖는 유기 전계 발광 소자를 표시 소자로서 사용하고, 휘도에 따른 크기의 전류를, 데이터선을 통하여 화소 회로에 흘림으로써 휘도 정보의 기록을 행하는 전류 기록형 화소 회로가 매트릭스형으로 배치되어 이루어지는 장치로서, 이 화소 회로가, 데이터선으로부터 주어지는 전류를 선택적으로 통과시키는 제 1주사 스위치와, 이 제 1주사 스위치를 통해 공급되는 전류를 전압으로 변환하는 변환부와, 상기 변환부에서 변환된 전압을 선택적으로 통과시키는 제 2주사 스위치와, 이 제 2주사 스위치를 통해 공급되는 전압을 보유하는 보유부와, 이 보유부에 보유된 전압을 전류로 변환하여 전기 광학 소자에 흘리는 구동부를 갖고, 제 1주사스위치를 행 방향에서 2이상의 다른 화소간에서 공용한 구성을 채용하고 있다.

- <54> 본 발명에 따른 액티브 매트릭스형 전계 발광 표시 장치의 구동 방법은, 행 방향에서 2 이상의 다른 화소에 기록을 행할 때, 제 1 주사 스위치의 선택 상태의 기간에 제 2 주사 스위치를 앞의 행, 다음 행의 순으로 순차 선택 상태로 하는 구성을 채용하고 있다.
- <55> 상기 구성의 액티브 매트릭스형 표시 장치 또는 전기 광학 소자로서 유기 EL 소자를 사용한 액티브 매트릭스형 유기 EL 표시 장치에 의하면, 제 1 주사 스위치나 변환부는 전기 광학 소자에 흐르는 전류에 비하여 큰 전류를 취급하기 때문에 점유 면적이 커지는 경향이 있다. 여기서, 변환부는 휘도 정보의 기록 시에만 이용되는 것이고, 또한 제 1 주사 스위치는 제 2 주사 스위치와 협동하여 행 방향의 주사(행의 선택)를 행하는 것이다. 이점에 착안하여, 점유 면적이 커지는 경향이 있는 제 1 주사 스위치 혹은 변환부 또는 쌍방을, 행 방향에서의 복수의 화소간에서 공용함으로써, 1화소당 화소 회로의 점유 면적을 작게 할 수 있다. 또한, 1화소당 화소 회로의 점유 면적이 동일하면, 레이아웃 설계의 자유도가 증가함으로써, 보다 고정밀도의 전류를 전기 광학 소자에 대하여 공급할 수 있다.

실시예

- <72> 본 발명의 실시예에 관해서 도면을 참조하여 상세하게 설명한다.
- <73> [제 1 실시예]
- <74> 도 6은 본 발명의 제 1 실시예에 따른 전류 기록형 화소 회로의 구성예를 도시하는 회로도이다. 여기서는 도면의 간략화를 위해서, 어떤 열에서 인접하는 2화소분(화소 1, 2)의 화소 회로만을 도시하고 있다.
- <75> 도 6에 있어서, 화소(1)의 화소 회로(P1)는 애노드가 정전원(Vdd)에 접속된 OLED(유기 EL 소자)(11-1)와, 드레인이 OLED(11-1)의 캐소드에 접속되고, 소스가 접지된 TFT(12-1)와, 이 TFT(12-1)의 게이트와 그라운드(기준 전위점) 사이에 접속된 커패시터(13-1)와, 드레인이 데이터선(17)에, 게이트가 제 1 주사선(18A-1)에 각각 접속된 TFT(14-1)와, 드레인이 TFT(14-1)의 소스에, 소스가 TFT(12-1)의 게이트에, 게이트가 제 2 주사선(18B-1)에 각각 접속되는 TFT(15-1)를 갖고 있다.
- <76> 마찬가지로, 화소(2)의 화소 회로(P2)는 애노드가 정전원(Vdd)에 접속된 OLED(11-2)와, 드레인이 OLED(11-2)의 캐소드에 접속되고, 소스가 접지된 TFT(12-2)와, 이 TFT(12-2)의 케이트와 그라운드 사이에 접속된 커패시터 (13-2)와, 드레인이 데이터선(17)에, 게이트가 제 1 주사선(18A-2)에 각각 접속된 TFT(14-2)와, 드레인이 TFT(14-2)의 소스에, 소스가 TFT(12-2)의 케이트에, 게이트가 제 2 주사선(18B-2)에 각각 접속된 TFT(15-2)를 갖고 있다.
- <77> 그리고, 이들 2화소분의 화소 회로(P1, P2)에 대하여, 드레인과 게이트가 전기적으로 단락된 소위 다이오드 접속의 TFT(16)가 공통으로 설치되어 있다. 즉, TFT(16)의 드레인·게이트가, 화소 회로(P1)의 TFT(14-1)의 소스 및 TFT(15-1)의 드레인, 및 화소 회로(P2)의 TFT(14-2)의 소스 및 TFT(15-2)의 드레인에 각각 접속되어 있다. 또한, TFT(16)의 소스는 접지되어 있다.
- <78> 이 회로예에서는 TFT(12-1, 12-2) 및 TFT(16)로서 N 채널 MOS 트랜지스터를, TFT(14-1, 14-2, 15-1, 15-2)로서 P채널 MOS 트랜지스터를 사용하고 있다.
- <79> 상기 구성의 화소 회로(P1, P2)에 있어서, TFT(14-1, 14-2)는 데이터선(17)으로부터 주어지는 전류(Iw)를 TFT(16)에 선택적으로 공급하는 제 1 주사 스위치로서의 기능을 가진다. TFT(16)는 데이터선(17)으로부터 TFT(14-1, 14-2)를 통해 주어지는 전류(Iw)를 전압으로 변환하는 변환부로서의 기능을 가짐과 동시에, 후술하는 TFT(12-1, 12-2)와 같이 전류 미러 회로를 형성하고 있다. 여기서, TFT(16)를 화소 회로(P1, P2)간에서 공용할수 있는 것은 TFT(16)이 전류(Iw)의 기록의 순간만 이용되는 소자이기 때문이다.
- <80> TFT(15-1, 15-2)는 TFT(16)에서 변환된 전압을 커패시터(13-1, 13-2)에 선택적으로 공급하는 제 2 주사 스위치

로서의 기능을 가진다. 커패시터(13-1, 13-2)는 TFT(16)에서 전류로부터 변환되고, TFT(15-1, 15-2)를 통해 주어지는 전압을 보유하는 보유부로서의 기능을 가진다. TFT(12-1, 12-2)는 커패시터(13-1, 13-2)에 보유된 전압을 전류로 변환하여, OLED(11-1, 11-2)에 흘림으로써 이들 OLED(11-1, 11-2)를 발광 구동하는 구동부로서의 기능을 가진다. OLED(11-1, 11-2)는 흐르는 전류에 의해 휘도가 변화하는 전기 광학 소자이다. OLED(11-1, 11-2)의 구체적인 구조에 관해서는 후술한다.

- <81> 여기서, 상기 구성의 제 1 실시예에 따른 화소 회로에서의 휘도 데이터의 기록 동작에 관해서 설명한다.
- <82> 우선, 화소(1)에 대한 휘도 데이터의 기록을 생각하면, 주사선(18A-1, 18B-1)이 모두 선택된 상태(이 예에서는, 주사 신호 scanA1, B1이 모두 저레벨)에서, 데이터선(17)에 휘도 데이터에 따른 전류(Iw)가 주어진다. 이 전류 (Iw)는 도통 상태에 있는 TFT(14-1)를 통해 TFT(16)에 공급된다. TFT(16)에 전류(Iw)가 흐름으로써, TFT(16)의 게이트에는 전류(Iw)에 따른 전압이 발생한다. 이 전압은 커패시터(13-1)에 보유된다.
- <83> 그리고, 커패시터(13-1)에 보유된 전압에 따른 전류가 TFT(12-1)를 통해 OLED(11-1)에 흐른다. 이로써, OLED(11-1)가 발광을 개시한다. 주사선(18A-1, 18 B-1)이 비선택 상태(주사 신호(scanA1, scanB1)가 모두 고 레벨)가 되면, 화소(1)로의 휘도 데이터의 기록 동작이 완료한다. 이 일련의 동작에 있어서, 주사선(18B-2)이 비선택 상태에 있기 때문에, 화소(2)의 OLED(11-2)는 커패시터(13-2)에 보유된 전압에 따른 휘도로 발광하고 있으며, 화소(1)로의 기록 동작은 OLED(11-2)의 발광 상태에 아무런 영향도 주지 않는다.
- <84> 다음에, 화소(2)에 대한 휘도 데이터의 기록에 관해서 생각하면, 주사선(18A-2, 18B-2)이 모두 선택된 상태(주사 신호(scanA2, scanB2))가 모두 저레벨)로, 데이터선(17)에 휘도 데이터에 따른 전류(Iw)가 주어진다. 이 전류(Iw)가 TFT(14-2)를 통해 TFT(16)에 흐르는 것으로, TFT(16)의 게이트에는 전류(Iw)에 따른 전압이 발생한다. 이 전압은 커패시터(13-2)에 보유된다.
- <85> 그리고, 커패시터(13-2)에 보유된 전압에 따른 전류가 TFT(12-2)를 통해 OLED(11-2)에 흐르고, 따라서 OLED(11-2)가 발광을 개시한다. 이 일련의 동작에 있어서, 주사선(18B-1)이 비선택 상태에 있기 때문에, 화소 (1)의 OLED(11-1)는 커패시터(13-1)에 보유된 전압에 따른 휘도로 발광하고 있으며, 화소(2)로의 기록 동작은 OLED(11-1)의 발광 상태에 아무런 영향도 주지 않는다.
- <86> 즉, 도 6의 2화소분의 화소 회로(P1, P2)는 도 3의 선출원에 따른 화소 회로가 2화소분 있는 것과 완전히 동일한 동작을 하지만, 전류-전압 변환을 행하는 TFT(16)를 2화소간에서 공용하는 구성을 채용하고 있기 때문에, 2화소마다 트랜지스터를 1개 생략하는 것이 가능해진다. 여기서, 데이터선(17)에 흐르는 전류(Iw)는 상술한 바와 같이, OLED(유기 EL 소자)에 흐르는 전류에 비하여 극히 큰 전류이다. 이 전류(Iw)를 직접 취급하는 전류전압 변환 TFT(16)로서는 큰 사이즈의 트랜지스터가 사용되고, 큰 점유 면적을 필요로 한다. 따라서, 도 6의회로 구성, 즉 전류-전압 변환 TFT(16)를 2화소간에서 공용하는 구성을 채용함으로써, TFT에 의한 화소 회로의점유 면적을 작게 하는 것이 가능해진다.
- <87> 여기서, 유기 EL 소자의 구조의 일 예에 대하여 설명한다. 도 7에, 유기 EL 소자의 단면 구조를 도시한다. 이 도면으로부터 분명한 바와 같이, 유기 EL 소자는 투명 유리 등으로 이루어지는 기판(21) 상에, 투명 도전막으로 이루어지는 제 1 전극(예를 들면, 양극)(22)을 형성하고, 그 위에 또한 정공 수송층(23), 발광층(24), 전자 수 송층(25) 및 전자 주입층(26)을 순차 퇴적시켜 유기층(27)을 형성한 후, 이 유기층(27) 위에 금속으로 이루어지는 제 2 전극(예를 들면, 음극)(28)을 형성한 구성으로 되어 있다. 그리고, 제 1 전극(22)과 제 2 전극(28) 사이에 직류 전압(E)을 인가함으로써, 발광층(24)에 있어서 전자와 정공이 재결합할 때에 발광하도록 되어 있다.
- <88> 이 유기 EL 소자(OLED)를 포함하는 화소 회로에서는, 상술한 바와 같이, 능동 소자로서 일반적으로 유리 기판 상에 형성된 TFT가 사용된다. 그것은 다음 이유에 의한다.
- <89> 즉, 유기 EL 표시 장치는 직시형이라는 성질 상, 그 사이즈는 비교적 대형이 되어, 비용이나 제조 설비의 제약 등으로 인해, 능동 소자로서 단결정 실리콘 기판을 사용하는 것은 현실적이지 않다. 또한, 발광부로부터 광을 추출하기 위해서, 도 7에 있어서, 제 1 전극(양극)(22)으로서 통상은 투명 도전막인 ITO(Indium Tin Oxide)가 사용된다. 이 ITO는 일반적으로 유기층(27)이 견딜 수 없는 고온 하에서 성막되는 경우가 많고, 이 경우, ITO에 대해서는 유기층(27)을 형성하기 이전에 형성해 둘 필요가 있다. 따라서, 그 제조 공정은 대강 아래와 같다.
- <90> 유기 EL 표시 장치의 화소 회로에서의 TFT 및 유기 EL 소자의 제조 공정에 관해서, 도 8의 단면 구조도를 사용하여 설명한다.

- <91> 우선, 유리 기판(31) 상에 게이트 전극(32), 게이트 절연막(33) 및 어몰퍼스 실리콘(비정질 실리콘)으로 이루어지는 반도체 박막(34)을 순차 퇴적·패터닝함으로써 TFT를 형성한다. 그 위에, 층간 절연막(35)을 적충하여,이 층간 절연막(35)을 통해 반도체 박막의 소스 영역(S) 및 드레인 영역(D)에 대하여 소스 전극(36) 및 드레인 전극(37)을 전기적으로 접속한다. 그리고 또한 층간 절연막(38)을 적충한다.
- <92> 경우에 따라서는, 어몰퍼스 실리콘을 레이저 어닐 등의 열 처리에 의해 폴리실리콘(다결정 실리콘)화하는 것도 있다. 그 경우 일반적으로, 어몰퍼스 실리콘에 비하여 캐리어 이동도가 크고, 전류 구동 능력이 큰 TFT를 만들 수 있다.
- <93> 다음에, 유기 EL 소자(OLED)의 양극이 되는 ITO 투명 전극(39)(도 7의 제 1 전극(22)에 상당)을 형성한다. 계속해서, 유기 EL층(40)(도 7의 유기층(27)에 상당)을 퇴적함으로써 유기 EL 소자를 형성한다. 그리고 제일 마지막에, 금속 재료(예를 들면, 알루미늄)에 의해 음극이 되는 금속 전극(41)(도 7의 제 2 전극(28)에 상당)을 형성한다.
- <94> 상기 구성의 경우, 광의 추출은 기판(31)의 이면(하면측)으로부터 이루어지기 때문에, 기판(31)에는 투명한 재료(통상은 유리)를 사용할 필요가 있다. 이러한 사정으로부터, 액티브 매트릭스형 유기 EL 표시 장치로서는 비교적 대형의 유리 기판(31)이 사용되고, 능동 소자로서는 그 위에 형성하는 것이 가능한 TFT를 사용하는 것이 보통이다. 최근에는 광을 기판(31)의 겉(상면측)으로부터 추출하는 구성도 채용되고 있다. 이 경우의 단면 구조를 도 9에 도시한다. 도 8의 구조와 다른 것은 층간 절연막(38) 상에 금속 전극(42), 유기 EL층(40) 및 투명 전극(43)을 차례로 겹쳐서 유기 EL 소자를 형성하고 있는 점에 있다.
- <95> 상술한 화소 회로의 단면 구조로부터 분명한 바와 같이, 특히, 기판(31)의 이면으로부터 광을 추출하는 구조의 액티브 매트릭스형 유기 EL 표시 장치로서는 TFT 형성 후의 빈틈에 유기 EL 소자의 발광부를 배치하게 되기 때문에, 화소 회로를 구성하는 트랜지스터의 사이즈가 크면, 그 화소 면적의 많은 부분을 전유(專有)하게 되고, 그 분만큼 발광부를 배치할 수 있는 면적이 작아져 버린다.
- <96> 이에 대하여, 본 실시예에 따른 화소 회로에서는, 도 6의 회로 구성, 즉, 전류-전압 변환 TFT(16)를 2화소간에서 공용한 회로 구성을 채용하고 있는 것에 의해, TFT에 의한 화소 회로의 점유 면적을 작게 할 수 있기때문에, 그 분만큼 반대로 발광부의 면적을 크게 할 수 있고, 또한 발광부의 면적을 같게 한 경우에는 화소 사이즈를 축소할 수 있기때문에 고해상도화가 가능해진다.
- <97> 또한, 다른 사고 방식으로서는, 도 6의 회로 구성에서는, 트랜지스터를 2화소에서 1개 생략할 수 있기 때문에, 전류-전압 변환 TFT(16)의 레이아웃 설계의 자유도가 증가할 수 있다고도 말할 수 있다. 이 경우, 배경기술의 항에서 언급한 바와 같이, TFT(16)의 채널 폭(W)을 크게 잡는 것이 가능하기 때문에, 채널 길이(L)를 쓸데없이 작게 하지 않고서, 고정밀도의 전류 미러 회로를 설계하기 쉬워진다.
- <98> 또, 도 6의 회로예에 있어서는, TFT(16)와 TFT(12-1), TFT(16)와 TFT(12-2)가 각각 전류 미러를 구성하기 때문에, 이들 3개의 트랜지스터는 임계치(Vth) 등의 특성이 가능하면 일치하고 있는 것이 바람직하고, 따라서 이들트랜지스터는 서로 근접하여 배치되어야 한다.
- <99> 또한, 도 6의 회로예에서는, 2개의 화소(1, 2)간에서 동일한 TFT(16)를 공유 사용하고 있지만, 3개 이상의 화소 간에서도 공유 사용이 가능한 것은 분명하다. 이 경우, 화소 회로의 점유 면적의 절약 효과는 더욱 커진다. 단, 다수의 화소간에서 하나의 전류-전압 변환 트랜지스터를 공유 사용하면, 그 모든 화소의 OLED 구동 트랜지 스터(도 6의 TFT(12-1)나 TFT(12-2))를 전류-전압 변환 트랜지스터(도 6의 TFT(16))에 근접하여 배치하는 것이 어려워진다고 생각된다.
- <100> 이상 설명한 본 발명의 제 1 실시예에 따른 전류 기록형 화소 회로를 매트릭스형으로 나란히 배열함으로써, 액 티브 매트릭스형 표시 장치, 본 예에서는 액티브 매트릭스형 유기 EL 표시 장치를 구성하는 것이 가능하다. 도 10은 그 구성예를 도시하는 블록도이다.
- <101> 도 10에서, 매트릭스형으로 m열 n행만 배치된 전류 기록형 화소 회로(51)의 각각에 대하여, 각 행마다 제 1 주 사선(52A-1 내지 52A-n)과 제 2 주사선(52B-1 내지 52B-n)이 배선되어 있다. 그리고, 제 1 주사선(52A-1 내지 52A-n)에 대하여 도 6의 주사 TFT(14)(14-1, 14-2)의 게이트가, 제 2 주사선(52B-1 내지 52B-n)에 대하여 도 6의 주사 TFT(15)(15-1, 15-2)의 게이트가 각각 화소마다 접속된다.
- <102> 이 화소부의 좌측에는 제 1 주사선(52A-1 내지 52A-n)을 구동하는 제 1 주사선 구동 회로(53A)가, 화소부의 우 측에는 제 2 주사선(52B-1 내지 52B-n)을 구동하는 제 2 주사선 구동 회로(53B)가 각각 배치된다. 제 1, 제 2

주사선 구동 회로(53A, 53B)는 시프트 레지스터에 의해 구성된다. 이들 주사선 구동 회로(53A, 53B)에는 수직 스타트 펄스(VSP)가 공통으로 주어짐과 동시에, 수직 클록 펄스(VCKA, VCKB)가 각각 주어진다. 수직 클록 펄스(VCKA)는 수직 클록 펄스(VCKB)에 대하여 지연 회로(54)에 의해 약간 지연된다.

- <103> 또한, 화소 회로(51)의 각각에 대하여, 각 열마다 데이터선(55-1 내지 55-m)이 배선되어 있다. 이들 데이터선 (55-1 내지 55-m)의 각 일단은 전류 구동형 데이터선 구동 회로(전류 드라이버(CS))(56)에 접속되어 있다. 그리고, 이 데이터선 구동 회로(56)에 의해서 데이터선(55-1 내지 55-m)을 통해 각 화소에 대하여 휘도 정보의 기록이 행해진다.
- <104> 다음에, 상기 구성의 액티브 매트릭스형 유기 EL 표시 장치의 동작에 관해서 설명한다. 수직 스타트 펄스(VS P)가 제 1, 제 2 주사선 구동 회로(53A, 53B)에 입력되면, 이들 주사선 구동 회로(53A, 53B)는 수직 스타트 펄스(VSP)를 받아 시프트동작을 개시하고, 수직 클록 펄스(VCKA, VCKB)에 동기하여 주사 펄스(scanA1 내지 scanAn, scanB1 내지 scanBn)를 순차 출력하고, 주사선(52A-1 내지 52A-n, 52B-1 내지 52B-n)을 순차로 선택한다.
- <105> 한편, 데이터선 구동 회로(56)는 휘도 정보에 따른 전류치로 데이터선(55-1 내지 55-m)을 구동한다. 그 전류는 선택된 주사선 상의 화소를 통하여 흐르고, 주사선 단위로 전류 기록이 행해진다. 각 화소는 그 전류치에 따른 강도로 발광을 개시한다. 또, 수직 클록 펄스(VCKA)는 수직 클록 펄스(VCKB)에 대하여 약간 늦고 있기 때문에, 도 6에 있어서, 주사선(18B-1, 18B-2)이 주사선(18A-1, 18A-2)에 앞서 비선택이 된다. 주사선(18B-1, 18B-2)이 비선택이 된 시점에서 휘도 데이터가 화소 희로 내부의 커패시터(13-1, 13-2)에 보유되어, 각 화소는 다음 프레임에서 새로운 데이터가 기록될 때까지 일정한 휘도로 발광한다.
- <106> (제 1 실시예의 변형예 1)
- <107> 도 11은 제 1 실시예에 따른 화소 회로의 변형예 1을 도시하는 회로도이고, 도면 중 도 6과 동등한 부분에는 동일 부호를 붙여 도시하고 있다. 이 변형예 1의 경우에도, 도면의 간략화를 위해서, 어떤 열에서 인접하는 2화소분(화소 1, 2)의 화소 회로만을 도시하고 있다.
- <108> 이 변형예 1에 따른 화소 회로에서는, 화소 회로(P1, P2)의 각각에, 전류-전압 변환 TFT(16-1, 16-2)가 배치된 구성이 되어 있고, 일견, 도 3의 선출원에 따른 화소 회로와 유사하다. 그러나, 다이오드 접속의 TFT(16-1, 16-2)의 각 드레인·게이트가 화소 회로(P1, P2)간에서 공통으로 접속된 구성으로 되어 있는 점에서 상이하다.
- <109> 이러한 구성의 화소 회로(P1, P2)에 있어서, TFT(16-1, 16-2)는 그 소스도 공통 접속(접지)되어 있기 때문에, 기능적으로는 단일 트랜지스터 소자와 등가이다. 따라서, TFT(16-1, 16-2)의 각 드레인·게이트를 2화소간에서 공통 접속한 도 11의 회로는 실질적으로, 2화소간에서 TFT(16)를 공용한 도 6의 회로와 같아진다.
- <110> 그리고, TFT(16-1, 16-2)가 단일 트랜지스터 소자와 등가이고, 기록 전류(Iw)가 TFT(16-1)와 TFT(16-2)에 흐르게 되기 때문에, 도 3의 선출원에 따른 화소 회로와 비교하면, TFT(16-1, 16-2)의 채널 폭이, 선출원에 따른 화소 회로에서의 전류-전압 변환 TFT(125)의 채널 폭의 반으로 좋다. 따라서, 선출원에 따른 화소 회로에 비하여 TFT에 의한 화소 회로의 점유 면적을 저감시킬 수 있다.
- <111> 또, 이 변형예 1에 따른 화소 회로의 경우에도, 제 1 실시예에 따른 화소 회로의 경우와 마찬가지로, 상기의 구성을 2화소에 적용할 뿐만 아니라, 3개 이상의 화소에 확장 가능한 것은 분명하다.
- <112> (제 1 실시예의 변형예 2)
- <113> 도 12는 제 1 실시예에 따른 화소 회로의 변형예 2를 도시하는 회로도이고, 도면 중 도 6과 동등한 부분에는 동일 부호를 붙여 도시하고 있다. 이 변형예 2의 경우에도, 도면의 간략화를 위해서, 어떤 열에서 인접하는 2화소분(화소 1, 2)의 화소 회로만을 도시하고 있다.
- <114> 이 변형예 2에 따른 화소 회로에서는 각 화소마다 주사선이 1개씩(18-1, 18-2) 배선되고, 주사선(18-1)에 대하여 주사 TFT(14-1, 15-1)의 각 게이트가 공통으로 접속되며, 주사선(18-2)에 대하여 주사 TFT(14-2, 15-2)의 각 게이트가 공통으로 접속된 구성이 되고, 이 점에서, 각 화소마다 2개의 주사선이 배선된 제 1 실시예에 따른 화소 회로와 상이하다.
- <115> 제 1 실시예에 따른 화소 회로에서는 2계통의 주사 신호(A, B)로 행 방향의 주사가 행해지는 것에 대하여, 본 변형예에 따른 화소 회로에서는 1계통의 주사 신호로 행 방향의 주사가 행해지므로 동작 상 차이는 있지만, 화 소 회로의 회로 구성의 점에서는 제 1 실시예에 따른 화소 회로와 조금도 차이는 없고, 또한 작용 효과라고 하

는 점에서도 제 1 실시예에 따른 화소 회로와 동일하다.

- <116> [제 2 실시예]
- <117> 도 13은 본 발명의 제 2 실시예에 따른 전류 기록형 화소 회로의 구성예를 도시하는 회로도이고, 도면 중 도 6 과 동등한 부분에는 동일 부호를 붙여 도시하고 있다. 여기서도, 도면의 간략화를 위해서, 어떤 열에서 인접하는 2화소분(화소 1, 2)의 화소 회로만을 도시하고 있다.
- <118> 제 1 실시예에 따른 화소 회로에서는 전류-전압 변환 TFT(16)를, 예를 들면, 2화소간에서 공용한 구성을 채용하고 있는 것에 대하여, 제 2 실시예에 따른 화소 회로에서는 제 1 주사 스위치인 주사 TFT(14)에 대해서도 2화소간에서 공용한 구성을 채용하고 있다. 즉, A 계통의 주사선에 대해서는 2화소마다 1개의 주사선(18A)이 배선되어 있고, 이 주사선(18A)에 대하여 단일 주사 TFT(14)의 게이트가 접속되고, 이 주사 TFT(14)의 소스에는 전류-전압 변환 TFT(16)의 드레인·게이트가 접속되며, 또한 제 2 주사 스위치인 주사 TFT(15-1, 15-2)의 각 드레인이 접속되어 있다.
- <119> 도 13에 도시하는 A 계통의 주사선(18A)에는 scanA의 타이밍 신호가 입력된다. B 계통의 주사선(18B-1)에는 scanB1의 타이밍 신호가 입력되며, 그 주사선(18B-2)에는 scanB2의 타이밍 신호가 입력된다. 데이터선(17)에는 OLED 휘도 정보(data)가 입력된다. 전류 드라이버(CS)는 OLED 휘도 정보에 기초하는 전류 유효 데이터에 의해 바이어스 전류(Iw)를 데이터선(17)에 흘린다.
- <120> 여기서, 상기 구성의 제 2 실시예에 따른 전류 기록형 화소 회로에서의 휘도 데이터의 기록 동작에 관해서 설명한다.
- <121> 우선, 화소(1)에 대한 휘도 데이터의 기록을 생각하면, 주사선(18A, 18B-1)이 모두 선택된 상태(이 예에서는, 주사 신호(scanA, scanB1)가 모두 저레벨)에서, 데이터선(17)에 휘도 데이터에 따른 전류(Iw)가 주어진다. 이 전류(Iw)는 도통 상태에 있는 TFT(14)를 통해 TFT(16)에 공급된다. TFT(16)에 전류(Iw)가 흐름으로써, TFT(16)의 게이트에는 전류(Iw)에 따른 전압이 발생한다. 이 전압은 커패시터(13-1)에 보유된다.
- <122> 그리고, 커패시터(13-1)에 보유된 전압에 따른 전류가 TFT(12-1)를 통해 OLED(11-1)에 흐른다. 이로써, OLED(11-1)가 발광을 개시한다. 주사선(18A, 18 B-1)이 비선택 상태(주사 신호 scanA, B1이 모두 고레벨)가 되면, 화소(1)로의 휘도 데이터의 기록 동작이 완료한다. 이 일련의 동작에 있어서, 주사선(18B-2)이 비선택 상태에 있기 때문에, 화소(2)의 OLED(11-2)는 커패시터(13-2)에 보유된 전압에 따른 휘도로 발광하고 있으며, 화소(1)로의 기록 동작은 OLED(11-2)의 발광 상태에 아무런 영향도 주지 않는다.
- <123> 다음에, 화소(2)에 대한 휘도 데이터의 기록을 생각하면, 주사선(18A, 18B-2)이 모두 선택된 상태(주사 신호 scanA, B2가 모두 저레벨)에서, 데이터선(17)에 휘도 데이터에 따른 전류(Iw)가 주어진다. 이 전류(Iw)가 TFT(14)를 통해 TFT(16)에 흐름으로써, TFT(16)의 게이트에는 전류(Iw)에 따른 전압이 발생한다. 이 전압은 커 패시터(13-2)에 보유된다.
- <124> 그리고, 커패시터(13-2)에 보유된 전압에 따른 전류가 TFT(12-2)를 통해 OLED(11-2)에 흐르고, 따라서 OLED(11-2)가 발광을 개시한다. 이 일련의 동작에 있어서, 주사선(18B-1)이 비선택 상태에 있기 때문에, 화소 (1)의 OLED(11-1)는 커패시터(13-1)에 보유된 전압에 따른 휘도로 발광하고 있으며, 화소(2)로의 기록 동작은 OLED(11-1)의 발광 상태에 아무런 영향도 주지 않는다.
- <125> 화소(1) 및 화소(2)로의 기록 동작에 있어서, 주사선(18A)은 상술한 바와 같이 선택 상태로 될 필요가 있지만, 이들 2개의 화소(1, 2)로의 기록이 종료한 후에는 적당한 타이밍에서 비선택으로 되어도 좋다. 이 주사선(18 A)의 제어에 관해서, 이하에 설명한다.
- <126> 우선, 상술한 제 2 실시예에 따른 화소 회로를 매트릭스형으로 나란히 배열함으로써, 액티브 매트릭스형 표시 장치, 본 예에서는 액티브 매트릭스형 유기 EL 표시 장치를 구성하는 것이 가능하다. 도 14는 그 구성예를 도 시하는 블록도이고, 도 10과 동등한 부분에는 동일 부호를 붙여 도시하고 있다.
- <127> 본 예에 따른 액티브 매트릭스형 유기 EL 표시 장치에서는, 매트릭스형으로 m열 n행만 배치된 전류 기록형 화소 회로(51)의 각각에 대하여, 2행마다 1개씩, 즉, 2화소에 1개씩 제 1 주사선(52A-1, 52A-2, …)이 배선되어 있다. 따라서, 제 1 주사선(52A-1, 52A-2, …)의 총 개수는 수직 방향의 화소수 n의 반(=n/2)이 된다.
- <128> 한편, 제 2 주사선(52B-1, 52B-2, …)에 대해서는 각 행마다 1개씩이 배선되어 있다. 따라서, 제 2 주사선 (52B-1, 52B-2)의 총개수는 n개가 된다. 그리고, 제 1 주사선(52A-1, 52A-2)에 대하여 도 13의 주사 TFT(14)

의 게이트가 접속되며, 제 2 주사선(52B-1, 52B-2, …)에 대하여 도 13의 주사 TFT15(15-1, 15-2)의 게이트가 각각 화소마다 접속된다.

- <129> 상기 구성의 액티브 매트릭스형 유기 EL 표시 장치에 있어서의 기록 동작의 타이밍도를 도 15a 내지 도 15g에 도시한다. 이 타이밍도는 도 14의 구성에 있어서, 위에서 세어 2k-1행째 내지 2k+1행째(k는 정수)의 4개의 화소에 대한 기록 동작을 나타내고 있다.
- <130> 2k-1행째와 2k행째의 화소에 기록을 하는 경우는 도 15a에 도시하는 주사 신호(scanA(k))를 선택 상태(여기서는, 저레벨)로 한다. 이 기간 내에 도 15c에 도시하는 주사 신호(scanB(2k-1)), 도 15d에 도시하는 scanB(2k)를 순차 선택함으로써, 이들 2개의 화소에 대하여 기록할 수 있다. 다음에, 2k+1행째와 2k+2행째의 화소에 기록하는 경우는 도 15b에 도시하는 주사 신호(scanA(k+1))를 선택 상태(여기서는, 저레벨)로 한다. 이 기간 내에 도 15e에 도시하는 scanB(2k+1), 도 15f에 도시하는 scanB(2K+2)를 순차 선택함으로써, 이들 2개의 화소에 대하여 기록할 수 있다. 또, 도 15g는 전류 드라이버(CS)(56)에 있어서의 유효 전류 데이터를 도시하고 있다.
- <131> 상술한 바와 같이, 제 2 실시예에 따른 화소 회로에서는 주사 TFT(14) 및 전류-전압 변환 TFT(16)를 2화소간에서 공용함으로써, 2화소당 트랜지스터의 수가 6개가 되고, 도 3의 선출원에 따른 화소 회로보다도 2화소당 2개 삭감되어 있음에도 불구하고, 선출원에 따른 화소 회로와 완전히 동등한 기록 동작을 행할 수 있다.
- <132> 여기서, 주사 TFT(14)는 전류-전압 변환 TFT(16)와 마찬가지로, OLED(유기 EL 소자)에 흐르는 전류에 비하여 극히 큰 전류(Iw)를 직접 취급하기 때문에, 사이즈가 커지지 않을 수 없고, 큰 점유 면적을 필요로 한다. 따라서, 도 13의 회로 구성, 즉, 전류-전압 변환 TFT(16)뿐만 아니라, 주사 TFT(14)에 대해서도 2화소간에서 공용하는 구성을 채용함으로써, TFT에 의한 화소 회로의 점유 면적이 극히 작아지게 하는 것이 가능해진다. 그결과, 제 1 실시예에 따른 화소 회로의 경우보다도 더, 발광부 면적의 확대화 혹은 화소 사이즈의 축소화에 의한 고해상도화가 가능해진다.
- <133> 또, 본 실시예에 있어서도, 주사 TFT(14) 및 전류-전압 변환 TFT(16)를 2화소간에서 공용한 회로예를 나타내고 있지만, 이것을 3화소 이상으로 공용하는 것이 가능한 것은 분명하다. 이 경우, 트랜지스터의 삭감에 의한 효과는 더욱 크지만, 너무 다수의 화소간에서 주사 TFT(14)를 공용하는 것은 각 화소 회로에서 OLED 구동 트랜지스터(도 13의 TFT(12-1)나 TFT(12-2))를 전류-전압 변환 트랜지스터(도 13의 TFT(16))에 근접 배치하는 것이 어려워진다.
- <134> 또한, 본 실시예에 따른 화소 회로에서는 주사 TFT(14)를 전류-전압 변환 TFT(16)와 같이 복수의 화소간에서 공용한다고 하였지만, 주사 TFT(14)만을 복수의 화소간에서 공용하는 구성을 채용하는 것도 가능하다.
- <135> (제 2 실시예의 변형예)
- <136> 도 16은 제 2 실시예에 따른 화소 회로의 변형예를 도시하는 회로도이고, 도면 중 도 13과 동등한 부분에는 동일 부호를 붙여 도시하고 있다. 이 변형예의 경우에도, 도면의 간략화를 위해서, 어떤 열에서 인접하는 2화소분(화소 1, 2)의 화소 회로만을 도시하고 있다.
- <137> 이 변형예에 따른 화소 회로에서는 화소 회로(P1, P2)의 각각에, 주사 TFT(14-1, 14-2) 및 전류-전압 변환 TFT(16-1, 16-2)를 분산하여 배치한 구성을 채용하고 있다. 구체적으로는 주사 TFT(14-1, 14-2)의 각 게이트가 주사선(18A)에 대하여 공통으로 접속되고, 또한 다이오드 접속의 TFT(16-1, 16-2)의 각 드레인·게이트가 화소 회로(P1, P2)간에서 공통으로 접속됨과 동시에, 주사 TFT(14-1, 14-2)의 각 소스에 각각 접속된 구성으로 되어 있다.
- <138> 상기의 접속 관계로부터 분명한 바와 같이, 주사 TFT(14-1, 14-2) 및 전류-전압 변환 TFT(16-1, 16-2)는 각각 병렬 접속으로 되어 있기 때문에, 기능적으로는 단일 트랜지스터 소자와 등가이다. 따라서, 도 16의 회로는 실질적으로, 도 13의 회로와 완전히 동등하다.
- <139> 이 변형예에 따는 화소 회로에서는, 트랜지스터수는 도 3의 선출원에 따른 화소 회로의 2화소분과 같지만, 기록 전류(Iw)가 TFT(14-1)와 TFT(14-2) 및 TFT(16-1)와 TFT(16-2)에 흐르게 되기 때문에, 이들 트랜지스터의 채널 폭을 선출원에 따른 화소 회로의 경우의 반으로 할 수 있다. 따라서, 제 2 실시예에 따른 화소 회로의 경우와 같이, TFT에 의한 화소 회로의 점유 면적을 극히 작게 할 수 있다.
- <140> 또, 상기 각 실시예 및 그 변형예에서는 전류 미러 회로를 구성하는 트랜지스터를 N 채널 MOS 트랜지스터로, 주 사 TFT를 P채널 MOS 트랜지스터로 각각 구성하고 있지만, 이것은 일 예이고, 본 발명의 적용은 이것에 한정되는

것은 아니다.

산업상 이용 가능성

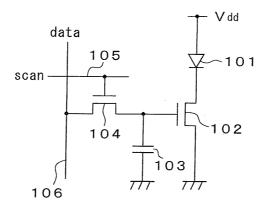
<141> 이상과 같이, 본 발명에 따른 액티브 매트릭스형 표시 장치 및 액티브 매트릭스형 유기 EL 표시 장치, 및 그것들의 구동 방법에 의하면, 발광 소자(전기 광학 소자)에 흐르는 전류에 비하여 큰 전류를 취급하는 전류-전압 변환부 혹은 주사 스위치를 2개 이상의 화소에서 공용하도록 하였다. 이로써, 1화소당 화소 회로의 점유 면적을 작게 할 수 있기 때문에, 발광부의 면적 증대나 화소 축소에 의한 고해상도화에 유리하다. 또한, 구동 회로 레이아웃 설계의 자유도가 증대하기 때문에, 고정밀도의 화소 회로를 구성할 수 있다.

도면의 간단한 설명

- <56> 도 1은 종래 예에 따른 화소 회로의 회로 구성을 도시하는 회로도.
- <57> 도 2는 종래 예에 따른 화소 회로를 사용한 액티브 매트릭스형 표시 장치의 구성예를 도시하는 블록도.
- <58> 도 3은 선출원에 따른 전류 기록형 화소 회로의 회로 구성을 도시하는 회로도.
- <59> 도 4a는 도 3에 도시한 전류 기록형 화소 회로의 주사선(127A)의 scanA의 타이밍도이고, 도 4b는 그 주사선 (127B)의 scanB의 타이밍도이고, 도 4c는 그 전류 드라이버(CS)의 전류 유효 데이터를 도시하는 도면이고, 도 4d는 그 OLED 휘도 정보를 도시하는 도면.
- <60> 도 5는 선출원에 따른 전류 기록형 화소 회로를 사용한 액티브 매트릭스형 표시 장치의 구성예를 도시하는 블록도.
- <61> 도 6은 본 발명의 제 1 실시예에 따른 전류 기록형 화소 회로의 구성예를 도시하는 회로도.
- <62> 도 7은 유기 EL 소자의 구성의 일 예를 도시하는 단면 구조도.
- <63> 도 8은 기판 이면측으로부터 광을 추출하는 화소 회로의 단면 구조도.
- <64> 도 9는 기판 표면측으로부터 광을 추출하는 화소 회로의 단면 구조도.
- <65> 도 10은 제 1 실시예에 따른 전류 기록형 화소 회로를 사용한 액티브 매트릭스형 표시 장치의 구성예를 도시하는 블록도.
- <66> 도 11은 제 1 실시예에 따른 화소 회로의 변형예 1을 도시하는 회로도.
- <67> 도 12는 제 1 실시예에 따른 화소 회로의 변형예 2를 도시하는 회로도.
- <68> 도 13은 본 발명의 제 2 실시예에 따른 전류 기록형 화소 회로의 구성예를 도시하는 회로도.
- <69> 도 14는 제 2 실시예에 따른 전류 기록형 화소 회로를 사용한 액티브 매트릭스형 표시 장치의 구성예를 도시하는 블록도.
- <70> 도 15a는 도 14에 도시한 전류 기록형 화소 회로의 scanA(K)의 타이밍도이고, 도 15b는 그 scanA(K+1)의 타이밍 도이고, 도 15c는 그 scanB(2K-1)의 타이밍이고, 도 15d는 그 scanB(2K)의 타이밍도이고, 도 15e는 그 scanB(2K+1)의 타이밍이고, 도 15f는 그 scanB(2K+2)의 타이밍도이고, 도 15g은 그 전류 드라이버(CS)의 전류 유효 데이터를 도시하는 도면.
- <71> 도 16은 제 2 실시예에 따른 회로 회로의 변형예를 도시하는 회로도.

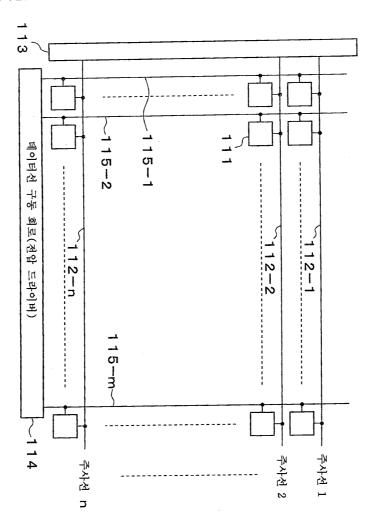
도면1

(종래기술)

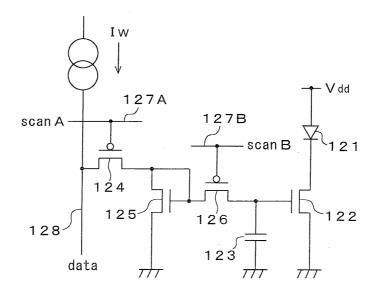


도면2

(종래기술)



(종래기술)



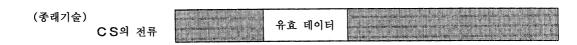
도면4a



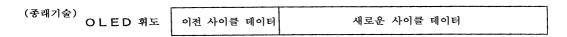
도면4b



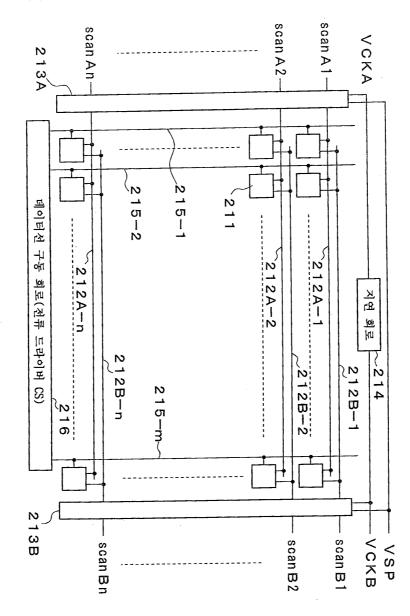
도면4c

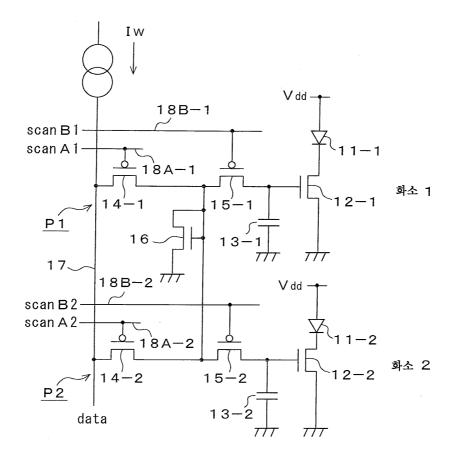


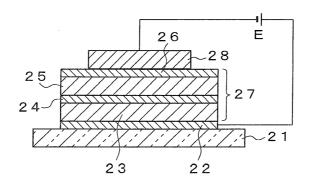
도면4d

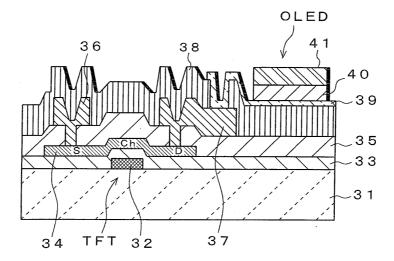


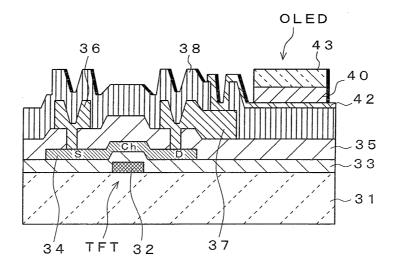
(종래기술)

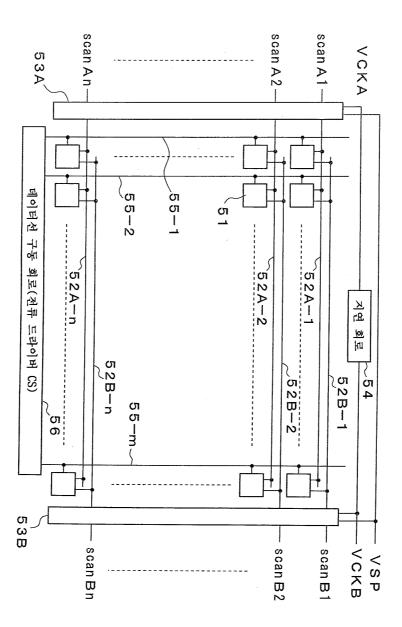


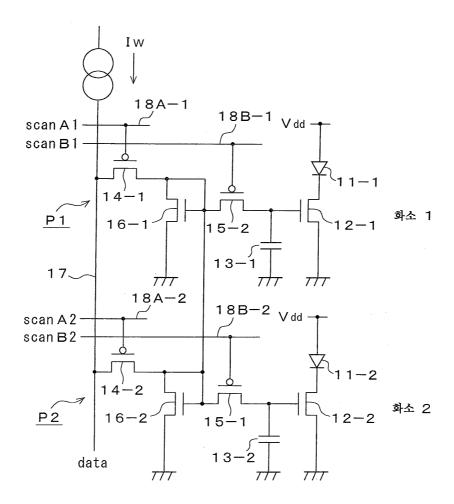


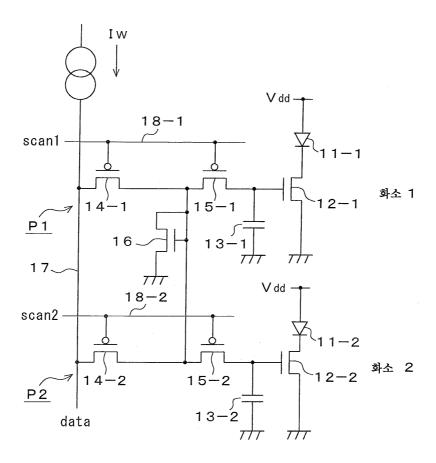


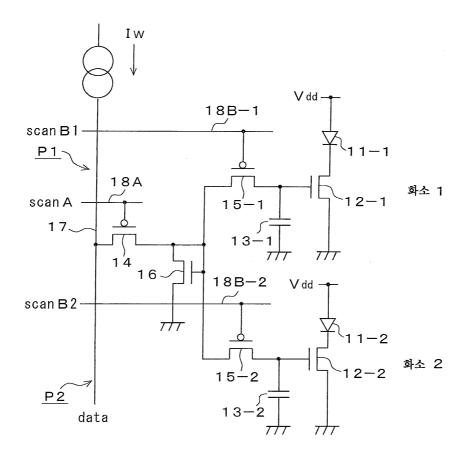


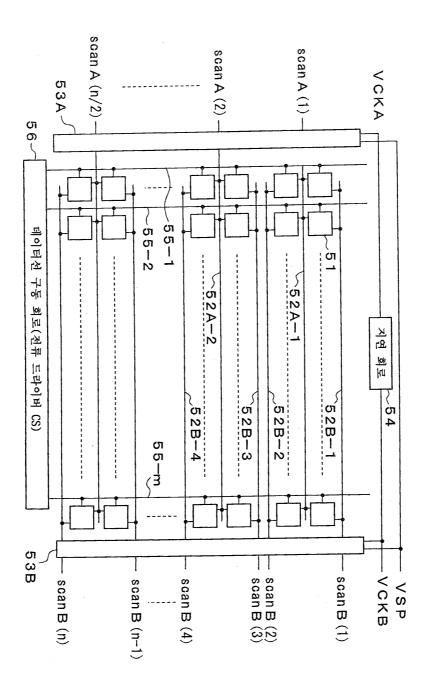










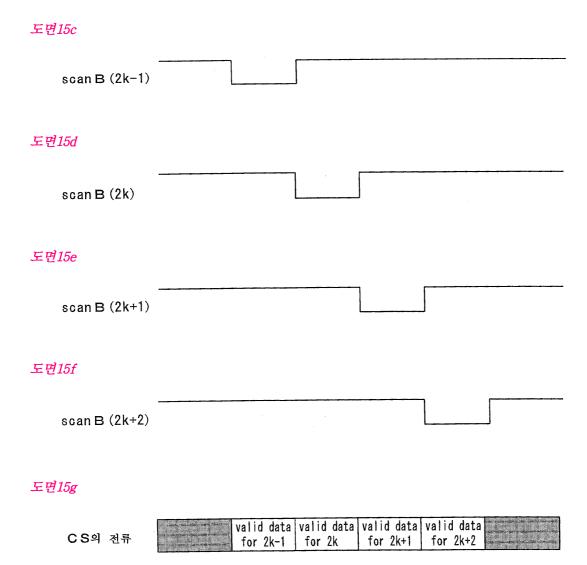


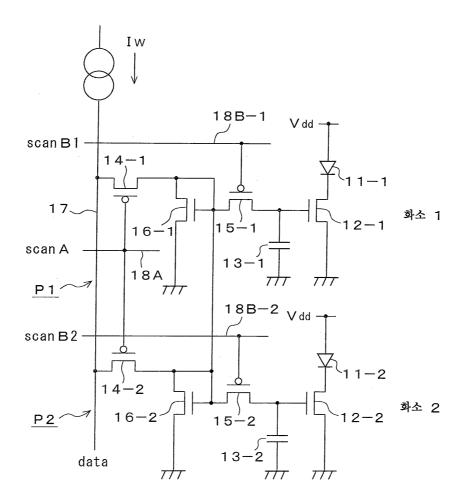




도면15b









专利名称(译)	有源矩阵型显示装置,有源矩阵型有机发光显示装置及其驱动方法		
公开(公告)号	KR100842721B1	公开(公告)日	2008-07-01
申请号	KR1020027012155	申请日	2002-01-11
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	YUMOTO AKIRA 유모토아키라 ASANO MITSURU 아사노미츠르		
发明人	유모토아키라 아사노미츠르		
IPC分类号	G09G3/30 H01L51/50 G09F9/30 G09G3/20 G09G3/32 H01L27/32		
CPC分类号	G09G3/30 G09G3/3241 G09G3/3266 G09G2300/0465 G09G2300/0804 G09G2300/0842 G09G2310 /0262		
代理人(译)	张本勋 光学		
优先权	2001006387 2001-01-15 JP		
其他公开文献	KR1020020080002A		
外部链接	Espacenet		

摘要(译)

当使用电流记录型像素电路时,晶体管的数量增加,并且TFT的像素电路所占据的面积增加。在行方向上,例如,对于两像素OLED:有机EL元件11-1、11-2,第一扫描TFT 14,电流-电压转换TFT 16和第二扫描TFT 在具有(15-1、15-2),电容器13-1、13-2和驱动TFT 12-1、12-2的像素电路P1,P2中,OLED 11-1,在两个像素之间共享处理比在11-2中流动的电流大的电流Iw的扫描TFT 14和电流-电压转换TFT 16。国内专利:韩国,美国,中国,新加坡EP欧洲专利:德国,法国,英国

