



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0006772
(43) 공개일자 2010년01월21일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)
G09G 3/20 (2006.01) H01L 51/50 (2006.01)

(21) 출원번호 10-2008-0067133

(22) 출원일자 2008년07월10일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

우경돈

경상북도 구미시 도량동 222번지 도량뜨란채 503동 603호

이재도

경상북도 구미시 오대동 759-2번지 우원빌라 110동 402호

권용일

경상북도 칠곡군 석적읍 중리 LG필립스 LCD 기숙사 나동 425호

(74) 대리인

김용인, 박영복

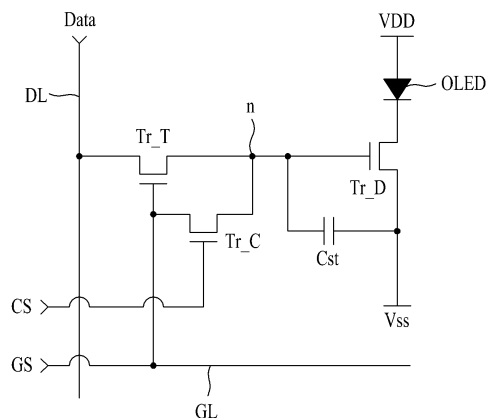
전체 청구항 수 : 총 6 항

(54) 유기발광다이오드 표시장치

(57) 요약

본 발명은 구동 스위칭소자의 열화를 방지할 수 있는 유기발광다이오드 표시장치에 관한 것으로, 발광다이오드를 구비한 다수의 화소셀들; 화상에 대한 정보를 갖는 데이터 신호를 전송하는 다수의 데이터 라인들; 서로 다른 크기를 갖는 게이트 고전압, 제 1 게이트 저전압, 및 상기 데이터 신호와 상반된 극성을 갖는 제 2 게이트 저전압으로 이루어진 게이트 신호를 전송하는 다수의 게이트 라인들을 포함하며; 각 화소셀은, 상기 게이트 라인으로부터의 제 1 게이트 고전압에 따라 데이터 라인과 노드간을 접속시키는 신호전달 스위칭소자; 상기 노드의 신호상태에 따라 상기 발광다이오드에 공급되는 구동전류의 크기를 제어하는 구동 스위칭소자; 상기 노드와 상기 구동 스위칭소자의 소스전극 또는 드레인전극간에 접속된 스토리지 커패시터; 및, 상기 게이트 라인으로부터의 제 2 게이트 저전압 및 제어 라인으로부터의 제어 신호에 따라 상기 게이트 라인과 상기 노드간을 접속시키는 제어 스위칭소자를 포함함을 그 특징으로 한다.

대표도 - 도3



특허청구의 범위

청구항 1

발광다이오드를 구비한 다수의 화소셀들;

화상에 대한 정보를 갖는 데이터 신호를 전송하는 다수의 데이터 라인들;

서로 다른 크기를 갖는 게이트 고전압, 제 1 게이트 저전압, 및 상기 데이터 신호와 상반된 극성을 갖는 제 2 게이트 저전압으로 이루어진 게이트 신호를 전송하는 다수의 게이트 라인들을 포함하며;

각 화소셀은,

상기 게이트 라인으로부터의 제 1 게이트 고전압에 따라 데이터 라인과 노드간을 접속시키는 신호전달 스위칭소자;

상기 노드의 신호상태에 따라 상기 발광다이오드에 공급되는 구동전류의 크기를 제어하는 구동 스위칭소자;

상기 노드와 상기 구동 스위칭소자의 소스전극 또는 드레인전극간에 접속된 스토리지 커패시터; 및,

상기 게이트 라인으로부터의 제 2 게이트 저전압 및 제어 라인으로부터의 제어 신호에 따라 상기 게이트 라인과 상기 노드간을 접속시키는 제어 스위칭소자를 포함함을 특징으로 하는 유기발광다이오드 표시장치.

청구항 2

제 1 항에 있어서,

상기 제 1 게이트 저전압은 상기 게이트 고전압보다 작으며, 상기 제 2 게이트 저전압은 상기 제 1 게이트 저전압보다 작으며; 그리고,

상기 제어 신호는 상기 제 2 게이트 저전압과 상기 제어 스위칭소자의 문턱전압간의 합보다 크고, 상기 제 1 게이트 저전압보다 작은 값을 갖는 직류 전압인 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 3

제 2 항에 있어서,

상기 게이트 신호가 게이트 고전압으로 유지되는 데이터입력 기간동안 상기 노드에 데이터 신호가 공급되며;

상기 게이트 신호가 제 1 게이트 저전압으로 유지되는 발광유지 기간동안 상기 노드에 공급된 데이터 신호가 유지되며; 그리고,

상기 게이트 신호가 제 2 게이트 저전압으로 유지되는 회복 기간동안 상기 노드에 상기 제 2 게이트 저전압이 공급되는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 4

제 2 항에 있어서,

상기 다수의 게이트 라인들을 구동하기 위한 게이트 드라이버를 더 포함하며;

상기 게이트 드라이버는,

제 1 스타트 펄스 및 제 1 클럭신호를 사용하여 상기 각 게이트 라인에 공급될 게이트 고전압 및 제 1 게이트 저전압을 순차적으로 생성하는 제 1 구동부;

상기 제 1 스타트 펄스보다 지연되어 출력되고 펄스폭이 큰 제 2 스타트 펄스 및 상기 제 1 클럭신호보다 펄스폭이 큰 제 2 클럭신호를 사용하여 각 게이트 라인에 공급될 제 2 게이트 저전압을 순차적으로 출력하는 제 2 구동부; 및,

제 1 및 제 2 구동부로부터의 출력 중 어느 하나를 선택하여 각 게이트 라인에 출력하는 선택부를 포함함을 특징으로 하는 유기발광다이오드 표시장치.

청구항 5

제 4 항에 있어서,

제 1 구동부는 상기 제 1 스타트 펄스를 상기 제 1 클럭신호에 따라 쉬프트시켜 순차적으로 출력하는 제 1 쉬프트 레지스터; 및, 상기 제 1 쉬프트 레지스터로부터의 각 출력의 논리에 따라 게이트 고전압 및 제 1 게이트 저전압 중 어느 하나를 선택하여 출력하는 다수의 레벨 쉬프터들을 포함하며;

상기 제 2 구동부는 상기 제 2 스타트 펄스를 상기 제 2 클럭신호에 따라 쉬프트시켜 순차적으로 출력하는 제 2 쉬프트 레지스터; 및 상기 제 2 게이트 저전압을 생성하는 저전원 생성부를 포함하며; 그리고,

상기 선택부는 상기 각 레벨 쉬프트에 대응되는 다수의 멀티플렉서들을 포함하며; 각 멀티플렉서는 상기 제 2 쉬프트 레지스터로부터의 출력이 로우논리일때 상기 각 레벨 쉬프터로부터의 게이트 고전압 또는 제 1 게이트 저전압을 선택하며, 상기 제 2 쉬프트 레지스터로부터의 출력이 하이논리일때 상기 저전원 생성부로부터의 제 2 게이트 저전압을 선택함을 특징으로 하는 유기발광다이오드 표시장치.

청구항 6

제 4 항에 있어서,

제 1 구동부는 상기 제 1 스타트 펄스를 상기 제 1 클럭신호에 따라 쉬프트시켜 순차적으로 출력하는 제 1 쉬프트 레지스터; 및, 상기 제 1 쉬프트 레지스터로부터의 각 출력의 논리에 따라 게이트 고전압 및 제 1 게이트 저전압 중 어느 하나를 선택하여 출력하는 다수의 레벨 쉬프터들을 포함하며;

상기 제 2 구동부는 상기 제 2 스타트 펄스를 상기 제 2 클럭신호에 따라 쉬프트시켜 순차적으로 출력하는 제 2 쉬프트 레지스터; 및 상기 제 2 게이트 저전압을 생성하는 저전원 생성부를 포함하며; 그리고,

상기 선택부는 상기 각 레벨 쉬프트에 대응되는 다수의 멀티플렉서들과, 상기 제 2 쉬프트 레지스터의 각 출력과 외부로부터의 인에이블신호를 논리 연산하는 다수의 논리합 게이트를 포함하며; 각 멀티플렉서는 상기 논리합 게이트의 출력이 로우논리일때 상기 각 레벨 쉬프터로부터의 게이트 고전압 또는 제 1 게이트 저전압을 선택하며, 상기 논리합 게이트의 출력이 하이논리일때 상기 저전원 생성부로부터의 제 2 게이트 저전압을 선택함을 특징으로 하는 유기발광다이오드 표시장치.

명세서

발명의 상세한 설명

기술 분야

- <1> 본 발명은 유기발광다이오드 표시장치에 관한 것으로, 특히 구동 스위칭소자의 열화를 방지할 수 있는 유기발광다이오드 표시장치에 대한 것이다.

배경 기술

- <2> 근래에 음극선관과 비교하여 무게와 부피가 작은 각종 평판 표시장치들이 개발되고 있으며 특히 발광효율, 휘도 및 시야각이 뛰어나며 응답속도가 빠른 발광 표시장치가 주목 받고 있다.
- <3> 발광소자는 빛을 발산하는 박막인 발광층이 캐소드 전극과 애노드 전극 사이에 위치하는 구조를 갖고 발광층에 전자 및 정공을 주입하여 이들을 재결합시킴으로써 여기자가 생성되며 여기자가 낮은 에너지로 떨어지면서 발광하는 특성을 가지고있다.
- <4> 이러한 발광소자는 발광층이 무기물 또는 유기물로 구성되며, 발광층의 종류에 따라 무기 발광소자와 유기 발광소자로 구분한다.
- <5> 상기 발광소자에 흐르는 구동전류는 구동 스위칭소자에 의해 그 크기가 제어된다. 즉, 이 구동 스위칭소자는 자신의 게이트전극에 공급되는 데이터 신호에 따라 구동전류의 크기를 제어한다. 그러나, 이 데이터 신호는 항상 정극성 또는 부극성만을 나타내므로, 이 구동 스위칭소자의 구동시간이 증가함에 따라 상기 구동 스위칭소자의 문턱전압이 어느 한 방향으로 계속 증가하게 되어 이 구동 스위칭소자가 열화되는 문제점이 있었다.

발명의 내용

해결 하고자하는 과제

- <6> 본 발명은 상기와 같은 문제점을 해결하기 위하여 안출한 것으로, 구동 스위칭소자의 게이트전극에 주기별로 데이터 신호에 대하여 반대의 극성을 갖는 전압을 공급하여 상기 구동 스위칭소자의 문턱전압이 원래의 값으로 회복되도록 함으로써 구동 스위칭소자의 열화를 방지할 수 있는 유기발광다이오드 표시장치를 제공하는데 그 목적이 있다.

과제 해결수단

- <7> 상기와 같은 목적을 달성하기 위한 본 발명에 따른 유기발광다이오드 표시장치는, 발광다이오드를 구비한 다수의 화소셀들; 화상에 대한 정보를 갖는 데이터 신호를 전송하는 다수의 데이터 라인들; 서로 다른 크기를 갖는 게이트 고전압, 제 1 게이트 저전압, 및 상기 데이터 신호와 상반된 극성을 갖는 제 2 게이트 저전압으로 이루어진 게이트 신호를 전송하는 다수의 게이트 라인들을 포함하며; 각 화소셀은, 상기 게이트 라인으로부터의 제 1 게이트 고전압에 따라 데이터 라인과 노드간을 접속시키는 신호전달 스위칭소자; 상기 노드의 신호상태에 따라 상기 발광다이오드에 공급되는 구동전류의 크기를 제어하는 구동 스위칭소자; 상기 노드와 상기 구동 스위칭소자의 소스전극 또는 드레인전극간에 접속된 스토리지 커패시터; 및, 상기 게이트 라인으로부터의 제 2 게이트 저전압 및 제어 라인으로부터의 제어 신호에 따라 상기 게이트 라인과 상기 노드간을 접속시키는 제어 스위칭소자를 포함함을 그 특징으로 한다.

효과

- <8> 본 발명에 따른 유기발광다이오드 표시장치에는 다음과 같은 효과가 있다.
- <9> 본 발명에서는 구동 스위칭소자의 게이트전극에 주기별로 데이터 신호에 대하여 반대의 극성을 갖는 전압을 공급하여 상기 구동 스위칭소자의 문턱전압이 원래의 값으로 회복되도록 함으로써 구동 스위칭소자의 열화를 방지할 수 있다.

발명의 실시를 위한 구체적인 내용

- <10> 도 1은 본 발명에 따른 유기발광다이오드 표시장치를 나타내는 도면이고, 도 2는 도 1에 도시된 유기발광다이오드 표시장치에 공급되는 각종 신호의 파형을 나타낸 도면이다.
- <11> 도 1을 참조하면, 본 발명에 따른 유기발광다이오드 표시장치는 데이터 신호(Data)가 공급되는 m(단, m은 자연수)개의 데이터 라인(DL1 내지 DLm)과, 게이트 신호가 공급되는 n(단, n은 m과 다른 자연수)개의 게이트 라인(GL1 내지 GLn)과, 제 1 구동전원(VDD)이 공급되는 제 1 구동전원 라인(미도시)과, 제 2 구동전원(VSS)이 공급되는 제 2 구동전원 라인(미도시)과, 다수의 화소셀(PXL)들을 포함하는 표시부(100)와; 각 게이트 라인(GL1 내지 GLn)을 구동하기 위한 게이트 드라이버(200)와, 그리고 각 데이터 라인(DL1 내지 DLm)에 화상에 대한 정보를 갖는 데이터 신호(Data)를 공급하기 위한 데이터 드라이버(300)를 포함하여 구성된다.
- <12> 게이트 드라이버(200)는 스타트 펄스(SP1, SP2)와 클럭신호(CLK1, CLK2)를 이용하여 게이트 신호들(GS1 내지 GS_n)을 생성하고, 생성된 게이트 신호들(GS1 내지 GS_n) 각각을 각 게이트 라인(GL1 내지 GLn)에 공급한다. 도 2에 도시된 바와 같이, 각 게이트 라인(GL1 내지 GLn)에 공급되는 게이트 신호(GS1 내지 GS_n)는 게이트 고전압(VGH), 제 1 게이트 저전압(VGL1) 및 제 2 게이트 저전압(VGL2)으로 이루어진다. 이 게이트 고전압(VGH), 제 1 게이트 저전압(VGL1) 및 제 2 게이트 저전압(VGL2)은 서로 다른 크기를 갖는다. 즉, 상기 제 1 게이트 저전압(VGL1)은 상기 게이트 고전압(VGH)보다 작으며, 그리고 상기 제 2 게이트 저전압(VGL2)은 상기 제 1 게이트 저전압(VGL1)보다 작다. 특히, 상기 제 2 게이트 저전압(VGL2)은 데이터 신호와 상반된 극성을 갖는다. 여기서, 상술된 바와 같이 상기 데이터 신호(Data)가 정극성이므로 상기 제 2 게이트 저전압(VGL2)은 부극성을 갖는다. 만약, 상기 데이터 신호(Data)가 부극성이라면 상기 제 2 게이트 저전압(VGL2)은 정극성을 갖는다.
- <13> 게이트 드라이버(200)는 제 1 스타트 펄스(SP1) 및 제 1 클럭신호(CLK1)를 이용하여 게이트 신호의 게이트 고전압(VGH) 및 제 1 게이트 저전압(VGL1)을 생성하며, 제 2 스타트 펄스(SP2) 및 제 2 클럭신호(CLK2)를 이용하여 게이트 신호의 제 2 게이트 저전압(VGL2)을 생성한다. 다시말하여, 상기 게이트 드라이버(200)는 상기 제 1 스타트 펄스(SP1)를 제 1 클럭신호(CLK1)에 따라 쉬프트 시킴으로써 게이트 라인들에 필요한 게이트 고전압(VGH)들 및 제 1 게이트 저전압(VGL1)들을 순차적으로 생성한다. 상기 제 2 스타트 펄스(SP2)를 제 2 클럭신호(CLK2)에 따라 쉬프트 시킴으로써 상기 게이트 라인들에 필요한 제 2 게이트 저전압(VGL2)들을 순차적으로 생성한다. 이에 따라, 제 1 클럭신호(CLK1)의 상승 에지 시점마다 게이트 고전압(VGH)이 발생되며, 제 2 클럭신

호(CLK2)의 상승 에지마다 제 2 게이트 저전압(VGL2)이 발생된다.

- <14> 제 1 및 제 2 스타트 펄스(SP1, SP2)는 한 프레임 기간동안 단 한번 출력된다. 다시 말하면, 제 1 및 제 2 클럭 신호(CLK1, CLK2)는 한 프레임 기간동안 주기적으로 여러 번의 액티브 상태(하이 상태)를 나타내지만, 제 1 및 제 2 스타트 펄스(SP1, SP2)는 한 프레임 기간동안 단 한 번의 액티브상태를 나타낸다. 여기서, 제 2 스타트 펄스(SP2)는 제 1 스타트 펄스(SP1)보다 늦게 출력된다. 또한, 제 2 스타트 펄스(SP2)는 제 1 스타트 펄스(SP1)에 비하여 더 넓은 펄스폭을 갖는다. 한편, 제 1 클럭신호(CLK1)는 제 2 클럭신호(CLK2)보다 2배 높은 주파수를 갖는다.
- <15> 데이터 드라이버(300)는 도시하지 않은 데이터 제어신호들에 따라 데이터 신호(Data)를 생성하여 각 데이터 라인(DL1 내지 DLm)에 공급한다. 이때, 데이터 드라이버(300)는 1 수평기간마다 1 수평라인 분석의 데이터 신호(Data)를 각 데이터 라인(DL1 내지 DLm)에 공급한다. 이 데이터 신호(Data)는 정극성 또는 부극성을 가질 수 있으며, 본 발명에서는 상기 데이터 신호(Data)가 정극성 신호를 갖는 것을 예로 들어 설명하기로 한다.
- <16> 한 수평라인내의 m개의 화소셀(PXL)들은 하나의 게이트 라인에 공통으로 접속됨과 아울러 m개의 데이터 라인에 개별적으로 접속된다. 예를 들어, 제 1 수평라인(HL1)을 따라 배열된 제 1 내지 제 m 화소셀(PXL)들은 모두 제 1 게이트 라인(GL1)에 공통으로 접속됨과 아울러 제 1 내지 제 m 데이터 라인(DL1 내지 DLm)에 각각 개별적으로 접속된다. 다시 말하여, 제 1 수평라인(HL1)의 제 1 화소셀(PXL)은 제 1 데이터 라인(DL1)에 접속되며, 제 1 수평라인(HL1)의 제 2 화소셀(PXL)은 제 2 데이터 라인(DL2)에 접속되며, 제 1 수평라인(HL1)의 제 3 화소셀(PXL)은 제 3 데이터 라인(DL3)에 접속되며, ..., 그리고 제 1 수평라인(HL1)의 제 m 화소셀(PXL)은 제 m 데이터 라인(DLm)에 접속된다.
- <17> 제 1 및 제 2 구동전원 라인, 그리고 제어 라인은 모든 화소셀(PXL)에 공통으로 접속된다.
- <18> 여기서, 각 화소셀(PXL)의 구조를 좀 더 구체적으로 설명하면 다음과 같다.
- <19> 도 3은 도 1의 임의의 화소셀(PXL)의 회로구성을 나타낸 도면이다.
- <20> 각 화소셀은, 도 3에 도시된 바와 같이, 발광다이오드(OLED), 신호전달 스위칭소자(Tr_T), 구동 스위칭소자(Tr_D), 제어 스위칭소자(Tr_C) 및 스토리지 커패시터(Cst)를 포함한다.
- <21> 발광다이오드(OLED)는 구동 스위칭소자(Tr_D)에 의해 제어된 구동전류를 공급받아 발광하는 발광다이오드(OLED)로서, 이 발광다이오드(OLED)의 캐소드전극은 상기 구동 스위칭소자(Tr_D)의 드레인전극(또는 소스전극)에 접속되며, 애노드(n)전극은 제 1 구동전원 라인에 접속된다.
- <22> 신호전달 스위칭소자(Tr_T)는 게이트 라인으로부터의 제 1 게이트 고전압(VGH)에 따라 데이터 라인과 노드(n)간을 접속시킨다. 이를 위해, 상기 신호전달 스위칭소자(Tr_T)의 게이트전극은 게이트 라인에 접속되며, 드레인전극(또는 소스전극)은 데이터 라인(DL)에 접속되며, 그리고 소스전극(또는 드레인전극)은 노드(n)에 접속된다.
- <23> 구동 스위칭소자(Tr_D)는 노드(n)의 신호상태에 따라 상기 발광다이오드(OLED)에 공급되는 구동전류의 크기를 제어한다. 이를 위해, 상기 구동 스위칭소자(Tr_D)의 게이트전극은 노드(n)에 접속되며, 드레인전극(또는 소스전극)은 발광다이오드(OLED)의 캐소드전극에 접속되며, 그리고 소스전극(또는 드레인전극)은 제 2 구동전원 라인에 접속된다.
- <24> 제어 스위칭소자(Tr_C)는 게이트 라인으로부터의 제 2 게이트 저전압(VGL2) 및 제어 라인으로부터의 제어 신호(CS)에 따라 상기 게이트 라인과 상기 노드(n)간을 접속시킨다. 이를 위해, 상기 제어 스위칭소자(Tr_C)의 게이트전극은 제어 신호(CS)를 전송하는 제어신호 라인에 접속되며, 드레인전극(또는 소스전극)은 노드(n)에 접속되며, 그리고 소스전극(또는 드레인전극)은 게이트 라인에 접속된다.
- <25> 상기 제어 신호(CS)는 상기 제 2 게이트 저전압(VGL2)과 상기 제어 스위칭소자(Tr_C)의 문턱전압간의 합보다 크고, 상기 제 1 게이트 저전압(VGL1)보다 작은 값을 갖는 직류 전압이다. 이를 아래의 수학적식으로 나타내면 다음과 같다.

수학식 1

- <26> $VGL2 + V_{th}(Tr_C) < CS \leq VGL1$
- <27> 여기서, $V_{th}(Tr_C)$ 는 제어 스위칭소자(Tr_C)의 문턱전압을 의미한다.
- <28> 이에 따라, 상기 제어 스위칭소자(Tr_C)는 자신의 소스전극(게이트 라인에 접속된 전극)에 공급되는 게이트 신

호의 레벨에 따라 턴-온 여부가 결정된다. 즉, 소스전극에 공급되는 게이트 신호가 게이트 고전압(VGH) 또는 제 1 게이트 저전압(VGL1)의 레벨일 때, 상기 제어 스위칭소자(Tr_C)의 게이트전극과 소스전극간의 전압, 즉 게이트-소스전극 전압은 부극성의 레벨을 나타낸다. 따라서 상기 제어 스위칭소자(Tr_C)의 소스전극에 공급되는 게이트 신호가 게이트 고전압(VGH) 또는 제 1 게이트 저전압(VGL1)의 레벨일 때, 상기 제어 스위칭소자(Tr_C)는 턴-오프 상태를 유지한다. 그러나 상기 제어 스위칭소자(Tr_C)의 소스전극에 공급되는 게이트 신호가 제 2 게이트 저전압(VGL2)의 레벨일 때, 상기 제어 스위칭소자(Tr_C)의 게이트-소스전극 전압은 정극성의 레벨을 나타낸다. 따라서 상기 제어 스위칭소자(Tr_C)의 소스전극에 공급되는 게이트 신호가 제 2 게이트 저전압(VGL2)의 레벨일 때, 상기 제어 스위칭소자(Tr_C)는 턴-온 상태를 유지한다.

- <29> 이 제어 스위칭소자(Tr_C)가 턴-온되면, 상기 제어 스위칭소자(Tr_C)의 소스전극과 드레인전극이 서로 연결된다. 즉, 게이트 라인과 노드(n)가 서로 연결된다. 그러면, 상기 노드(n)가 상기 게이트 라인으로부터의 제 2 게이트 저전압(VGL2)에 의해 부극성상태로 된다. 이에 따라 노드(n)에 게이트전극을 통해 접속된 구동 스위칭소자(Tr_D)의 열화가 방지된다.
- <30> 스토리지 커패시터(Cst)는 한 프레임 기간동안의 데이터 신호(Data)를 저장하기 위한 것으로, 이는 노드(n)와 상기 구동 스위칭소자(Tr_D)의 소스전극간에 연결되거나, 또는 노드(n)와 드레인전극간에 접속된다.
- <31> 이와 같이 구성된 화소셀(PXL)의 동작을 설명하면 다음과 같다.
- <32> 도 2 및 도 3에 도시된 바와 같이, 데이터입력 기간(T1)동안 게이트 신호가 게이트 고전압(VGH)으로 유지됨에 따라, 이 게이트 고전압(VGH)을 게이트전극을 통해 공급받는 신호전달 스위칭소자(Tr_T)가 턴-온된다. 이에 따라, 상기 턴-온된 신호전달 스위칭소자(Tr_T)를 통해 데이터 라인(DL)으로부터의 데이터 신호(Data)가 노드(n)에 공급된다. 그러면, 상기 노드(n)의 전압이 데이터 신호(Data)만큼 상승되고, 이 노드(n)에 게이트전극을 통해 접속된 구동 스위칭소자(Tr_D)가 턴-온된다. 그러면, 상기 턴-온된 구동 스위칭소자(Tr_D)를 통해 구동전류가 발생된다. 이 구동전류는 발광다이오드(OLED)에 공급되어 상기 발광다이오드(OLED)를 발광시키기 시작한다. 한편, 이 데이터입력 기간(T1)동안 제어 스위칭소자(Tr_C)의 게이트-소스전극 전압은 부극성을 나타내므로, 이 기간(T1)동안 상기 제어 스위칭소자(Tr_C)는 턴-오프 상태를 유지한다.
- <33> 이후, 도 2 및 도 3에 도시된 바와 같이, 발광유지 기간(T2)동안 상기 게이트 신호가 제 1 게이트 저전압(VGL1)으로 유지됨에 따라, 이 제 1 게이트 저전압(VGL1)을 게이트전극을 통해 공급받는 신호전달 스위칭소자(Tr_T)가 턴-오프된다. 이에 따라, 상기 노드(n)는 플로팅 상태가 되고, 이 플로팅 상태의 노드(n)에는 데이터입력 기간(T1)동안 공급되었던 데이터 신호(Data) 전압이 그대로 유지된다. 따라서 이 기간(T2)동안 상기 구동 스위칭소자(Tr_D)는 턴-온 상태이고, 이 턴-온 상태의 구동 스위칭소자(Tr_D)로부터의 구동전류에 의해 발광다이오드(OLED)는 계속해서 발광상태를 유지한다. 한편, 이 발광유지 기간(T2)동안 제어 스위칭소자(Tr_C)의 게이트-소스전극 전압은 부극성을 나타내므로, 이 기간동안 상기 제어 스위칭소자(Tr_C)는 턴-오프 상태를 유지한다.
- <34> 이어서, 회복 기간(T3)동안 상기 게이트 신호가 제 2 게이트 저전압(VGL2)으로 유지됨에 따라, 이 제 1 게이트 저전압(VGL1)을 게이트전극을 통해 공급받는 신호전달 스위칭소자(Tr_T)가 턴-오프 상태를 유지한다. 한편, 이 회복 기간(T3)동안 제어 스위칭소자(Tr_C)의 게이트-소스전극 전압은 정극성으로 변경됨에 따라, 이 기간(T3)동안 상기 제어 스위칭소자(Tr_C)는 턴-온된다. 그러면, 게이트 라인(GL)으로부터의 제 2 게이트 저전압(VGL2)이 상기 턴-온된 제어 스위칭소자(Tr_C)를 통해 노드(n)에 공급되고, 이에 따라 상기 노드(n)가 제 2 게이트 저전압(VGL2)으로 방전된다. 결국, 이 회복 기간(T3)에 상기 노드(n)의 전압이 데이터 신호(Data)에 의한 정극성 전압에서 제 2 게이트 저전압(VGL2)에 의한 부극성 전압으로 하강됨에 따라, 구동 스위칭소자(Tr_D)의 열화가 방지된다.
- <35> 상술된 바와 같은 동작을 위해, 본 발명에 따른 유기발광다이오드 표시장치에서의 게이트 드라이버(200)는 다음과 같은 구성을 갖는다.
- <36> 도 4는 본 발명의 제 1 실시예에 따른 게이트 드라이버(200)의 구성을 나타낸 도면이다.
- <37> 본 발명의 제 1 실시예에 따른 게이트 드라이버(200)는, 도 4에 도시된 바와 같이, 제 1 구동부(401)와, 제 2 구동부(402)와, 그리고 선택부(444)를 포함한다.
- <38> 제 1 구동부(401)는 제 1 스타트 펄스(SP1) 및 제 1 클럭신호(CLK1)를 사용하여 상기 각 게이트 라인에 공급될 게이트 고전압(VGH) 및 제 1 게이트 저전압(VGL1)을 순차적으로 생성하며, 상기 제 2 구동부(402)는 제 2 스타트 펄스(SP2) 및 제 2 클럭신호(CLK2)를 사용하여 상기 각 게이트 라인에 공급될 제 2 게이트 저전압(VGL2)을

순차적으로 생성한다.

- <39> 선택부(444)는 제 1 및 제 2 구동부(401, 402)로부터의 출력 중 어느 하나를 선택하여 각 게이트 라인에 출력한다.
- <40> 여기서, 제 1 구동부(401), 제 2 구동부(402), 및 선택부(444)를 좀 더 구체적으로 설명하면다음과 같다.
- <41> 제 1 구동부(401)는 제 1 쉬프트 레지스터(SR1)와 다수의 레벨 쉬프터(L/S)들을 포함한다.
- <42> 제 1 쉬프트 레지스터(SR1)는 상기 제 1 스타트 펄스(SP1)를 상기 제 1 클럭신호(CLK1)에 따라 쉬프트시켜 순차적으로 출력한다. 상기 제 1 쉬프트 레지스터(SR1)는 제 1 클럭신호(CLK1)를 전송하는 제 1 클럭전송라인(CL1)에 공통으로 접속된 다수의 플립-플롭(F/F)들을 포함한다. 이들 플립-플롭(F/F)의 수는 게이트 라인의 수와 동일하다. 각 플립-플롭(F/F)은 이전단 플립-플롭(F/F)으로부터의 출력을 스타트 펄스로서 공급받고 이를 제 1 클럭신호(CLK1)에 따라 쉬프트시켜 출력한다. 이들 중 도면에서 가장 좌측에 위치한 첫 번째 플립-플롭(F/F)은 이전단 플립-플롭(F/F)이 외부로부터 제 1 스타트 펄스(SP1)를 공급받는다. 각 플립-플롭(F/F)으로부터의 출력은 다음단 플립-플롭(F/F)의 입력단에 공급됨과 아울러, 제 1 쉬프트 레지스터(SR1)의 각 출력으로 사용된다. 이에 따라, 상기 제 1 쉬프트 레지스터(SR1)로부터의 각 출력단자로부터는 순차적으로 출력이 발생하며, 이 순차적으로 출력된 출력은 해당 레벨 쉬프터(L/S)에 공급된다. 이들 레벨 쉬프터(L/S)의 수는 플립-플롭(F/F)의 수와 동일하다.
- <43> 각 레벨 쉬프터(L/S)는 제 1 쉬프트 레지스터(SR1)로부터의 각 출력의 논리에 따라 게이트 고전압(VGH) 및 제 1 게이트 저전압(VGL1) 중 어느 하나를 선택하여 출력한다. 이들 레벨 쉬프터(L/S)는 게이트 고전압(VGH)을 전송하는 고전압 전송라인(VHL) 및 제 1 게이트 저전압(VGL1)을 전송하는 제 1 저전압 전송라인(VLL1)에 공통으로 접속된다. 즉, 임의의 레벨 쉬프터(L/S)는 제 1 쉬프트 레지스터(SR1)의 어느 하나의 출력단자로부터 공급되는 출력이 하이논리일 경우 게이트 고전압(VGH)을 선택하여 출력한다. 반대로, 상기 출력이 로우논리일 경우 제 1 게이트 저전압(VGL1)을 선택하여 출력한다.
- <44> 제 2 구동부(402)는 제 2 쉬프트 레지스터(SR2) 및 저전원 생성부를 포함한다.
- <45> 제 2 쉬프트 레지스터(SR2)는 상기 제 2 스타트 펄스(SP2)를 상기 제 2 클럭신호(CLK2)에 따라 쉬프트시켜 순차적으로 출력한다. 상기 제 2 쉬프트 레지스터(SR2)는 제 2 클럭신호(CLK2)를 전송하는 제 2 클럭전송라인(CL2)에 공통으로 접속된 다수의 플립-플롭(F/F)들을 포함한다. 이들 플립-플롭(F/F)의 수는 게이트 라인의 수와 동일하다. 각 플립-플롭(F/F)은 이전단 플립-플롭(F/F)으로부터의 출력을 스타트 펄스로서 공급받고 이를 제 2 클럭신호(CLK2)에 따라 쉬프트시켜 출력한다. 이들 중 도면에서 가장 좌측에 위치한 첫 번째 플립-플롭(F/F)은 이전단 플립-플롭(F/F)이 외부로부터 제 2 스타트 펄스(SP2)를 공급받는다. 각 플립-플롭(F/F)으로부터의 출력은 다음단 플립-플롭(F/F)의 입력단에 공급됨과 아울러, 제 2 쉬프트 레지스터(SR2)의 각 출력으로 사용된다. 이에 따라, 상기 제 2 쉬프트 레지스터(SR2)로부터의 각 출력단자로부터는 순차적으로 출력이 발생하며, 이 순차적으로 출력된 출력은 해당 레벨 쉬프터(L/S)에 공급된다. 이들 레벨 쉬프터(L/S)의 수는 플립-플롭(F/F)의 수와 동일하다.
- <46> 저전원 생성부는 제 2 게이트 저전압(VGL2)을 생성한다. 이 저전원 생성부로부터의 제 2 게이트 저전압(VGL2)은 제 2 저전압 전송라인(VLL2)에 공급된다.
- <47> 선택부(444)는 상기 각 레벨 쉬프터(L/S)에 대응되는 다수의 멀티플렉서(M/X)들을 포함한다. 각 멀티플렉서(M/X)는 제 2 쉬프트 레지스터(SR2)로부터의 출력의 논리에 따라 레벨 쉬프터(L/S)터로부터의 출력 및 제 2 저전압 전송라인으로부터의 출력 중 어느 하나를 선택한다. 즉, 각 멀티플렉서(M/X)는 상기 제 2 쉬프트 레지스터(SR2)로부터의 출력이 로우논리일때 상기 각 레벨 쉬프터(L/S)로부터의 게이트 고전압(VGH) 또는 제 1 게이트 저전압(VGL1)을 선택하며, 상기 제 2 쉬프트 레지스터(SR2)로부터의 출력이 하이논리일때 상기 저전원 생성부로부터의 제 2 게이트 저전압(VGL2)을 선택한다.
- <48> 이러한 본 발명의 제 1 실시예에 따른 게이트 드라이버(200)의 구조에 따르면, 제 1 스타트 펄스(SP1)에 의해 제 1 쉬프트 레지스터(SR1)가 먼저 순차적으로 출력들을 발생시키고, 이 제 1 쉬프트 레지스터(SR1)의 특정 출력 이후 제 2 스타트 펄스(SP2)가 발생되면서 제 2 쉬프트 레지스터(SR2)가 순차적으로 출력들을 발생하기 시작한다. 다시 말하여, 제 1 쉬프트 레지스터(SR1)의 각 출력단자로부터의 출력은, 이에 대응되는 제 2 쉬프트 레지스터(SR2)의 각 출력단자로부터의 출력보다 앞서 출력된다.
- <49> 여기서, 각 멀티플렉서(M/X)는 레벨 쉬프터(L/S)를 통과한 제 1 쉬프트 레지스터(SR1)의 출력과 제 2 저전원 전

송라인으로부터의 제 2 게이트 저전압(VGL2)을 공급받는데, 이때 상기 멀티플렉서(M/X)는 상기 제 2 쉬프트 레지스터(SR2)의 출력, 즉 제 2 쉬프트 레지스터(SR2)의 해당 플립-플롭(F/F)의 출력이 로우논리를 나타낼 경우 게이트 고전압(VGH)과 제 1 게이트 저전압(VGL1)을 순차적으로 선택하여 출력한다. 이후, 이 멀티플렉서(M/X)는 상기 제 2 쉬프트 레지스터(SR2)의 출력, 즉 제 2 쉬프트 레지스터(SR2)의 해당 플리-플롭의 출력이 하이논리를 나타낼 경우 제 2 게이트 저전압(VGL2)을 선택하여 출력한다. 이에 따라, 하나의 멀티플렉서(M/X)로부터 출력되는 게이트 신호는 차례로 게이트 고전압(VGH), 제 1 게이트 저전압(VGL1), 그리고 제 2 게이트 저전압(VGL2) 레벨을 나타내게 된다. 여기서, 상기 게이트 고전압(VGH)은 데이터입력 기간(T1)동안 출력되고, 상기 제 1 게이트 저전압(VGL1)은 발광유지 기간(T2)동안 출력되고, 그리고 상기 제 2 게이트 저전압(VGL2)은 회복 기간(T3)동안 출력된다. 한편, 회복 기간(T3) 이후의 출력은 제 1 게이트 저전압(VGL1)의 레벨을 갖는다.

<50> 이때, 하나의 멀티플렉서(M/X)로부터의 출력은 하나의 게이트 라인에 공급된다. 즉, 제 k 멀티플렉서(M/X)의 출력단자는 제 k 게이트 라인에 접속된다(단, k는 자연수).

<51> 또한, 본 발명의 게이트 드라이버(200)는 다음과 같은 구성을 가질 수 도 있다.

<52> 도 5는 본 발명의 제 2 실시예에 따른 게이트 드라이버(200)의 구성을 나타낸 도면이다.

<53> 본 발명의 제 2 실시예에 따른 게이트 드라이버(200)는, 도 5에 도시된 바와 같이, 제 1 구동부(501)와, 제 2 구동부(502)와, 그리고 선택부(555)를 포함한다. 여기서, 제 1 및 제 2 구동부(501, 502)는 상술된 제 1 실시예의 제 1 및 제 2 구동부(401, 402)와 동일하므로 이에 대한 설명은 생략한다.

<54> 선택부(555)는 각 레벨 쉬프터(L/S)에 대응되는 다수의 멀티플렉서(M/X)들과, 상기 제 2 쉬프트 레지스터(SR2)의 각 출력과 외부로부터의 인에이블신호(EN)를 논리 연산하는 다수의 논리합 게이트(AND)를 포함한다. 이 인에이블신호(EN)는 인에이블 전송라인(EL)을 통해 전송된다.

<55> 각 멀티플렉서(M/X)는 상기 논리합 게이트(AND)의 출력이 로우논리일때 상기 각 레벨 쉬프터(L/S)로부터의 게이트 고전압(VGH) 또는 제 1 게이트 저전압(VGL1)을 선택하며, 상기 논리합 게이트(AND)의 출력이 하이논리일때 상기 저전원 생성부로부터의 제 2 게이트 저전압(VGL2)을 선택한다. 상기 인에이블신호(EN)는 모든 게이트 라인(GL1 내지 GLn)에 한 번씩의 게이트 고전압(VGH) 및 제 1 게이트 저전압(VGL1)이 인가되는 동안에는 로우논리로 유지되고, 이후 기간동안에는 하이논리로 유지된다. 즉, 이 인에이블신호(EN) 및 논리합 게이트(AND)는 각 게이트 라인에 제 1 구동부(501)로부터의 게이트 고전압(VGH) 및 제 1 게이트 저전압(VGL1)이 공급되는 기간동안에는 각 게이트 라인(GL1 내지 GLn)에 제 2 게이트 저전압(VGL2)이 공급되지 않도록 방지한다. 물론, 제 1 실시예에서와 같이 별도의 인에이블신호(EN) 및 논리합 게이트(AND) 없이도, 제 1 및 제 2 스타트 펄스(SP1, SP2)가 서로 다른 기간에 출력되도록 함으로써 상술된 기간동안 제 2 게이트 저전압(VGL2)이 각 게이트 라인(GL1 내지 GLn)에 공급되는 것을 방지할 수 있으나, 제 2 실시예에서와 같이 인에이블신호(EN) 및 논리합 게이트(AND)를 더 추가함으로써 신호의 왜곡에 의해 발생할 수 도 있는 오동작을 더욱 확실하게 방지할 수 있다.

<56> 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

도면의 간단한 설명

<57> 도 1은 본 발명에 따른 유기발광다이오드 표시장치를 나타내는 도면

<58> 도 2는 도 1에 도시된 유기발광다이오드 표시장치에 공급되는 각종 신호의 파형을 나타낸 도면

<59> 도 3은 도 1의 임의의 화소셀의 회로구성을 나타낸 도면

<60> 도 4는 본 발명의 제 1 실시예에 따른 게이트 드라이버의 구성을 나타낸 도면

<61> 도 5는 본 발명의 제 2 실시예에 따른 게이트 드라이버의 구성을 나타낸 도면

<62> *도면의 주요부에 대한 설명:

<63> Tr_T: 신호전달 스위칭소자 Tr_D: 구동 스위칭소자

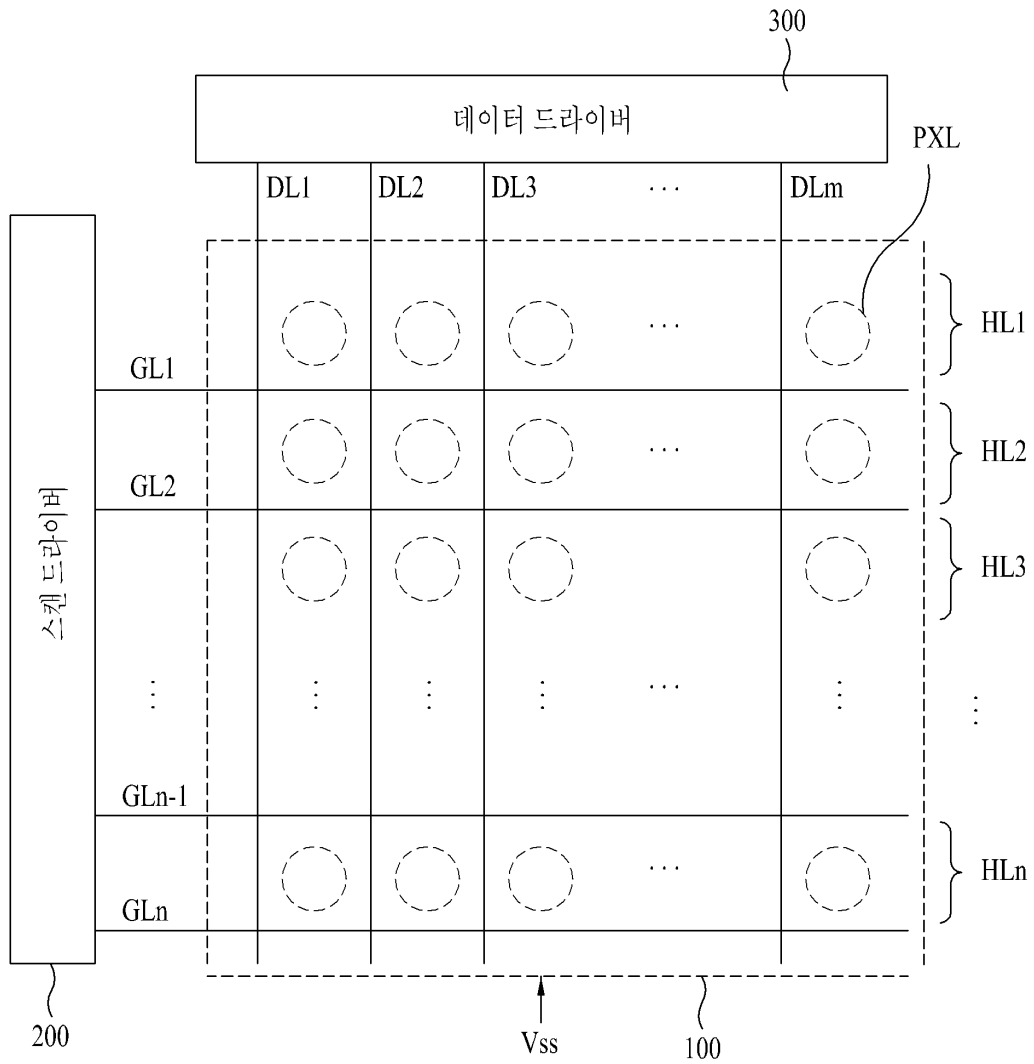
<64> Tr_C: 제어 스위칭소자 n: 노드

<65> DL: 데이터 라인 GL: 게이트 라인

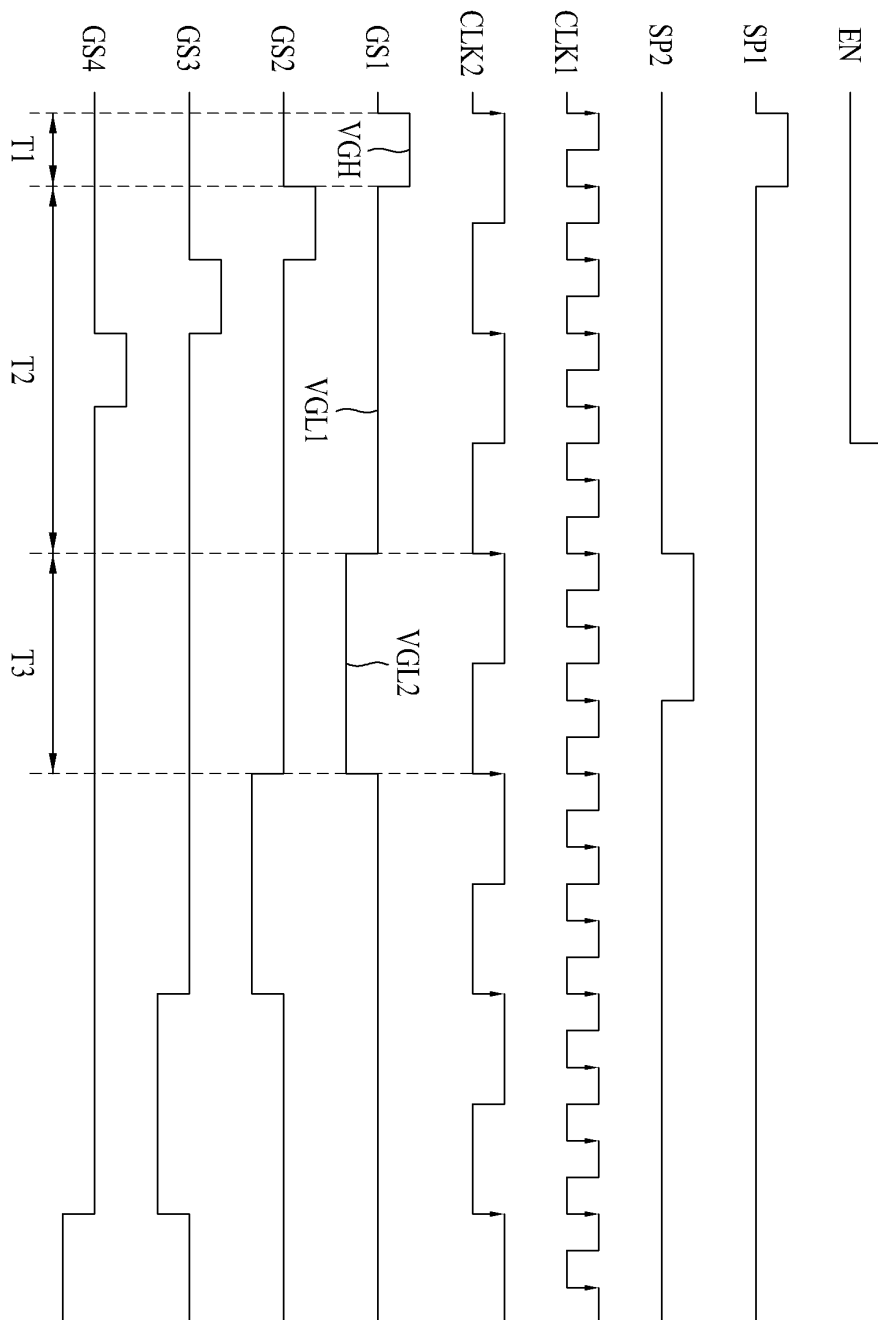
- <66> Cst: 스토리지 커패시터
 <67> VSS: 제 2 구동전원
 <68> Data: 데이터 신호
 <69> GS: 게이트 신호
- VDD: 제 1 구동전원
 OLED: 발광소자
 CS: 제어 신호

도면

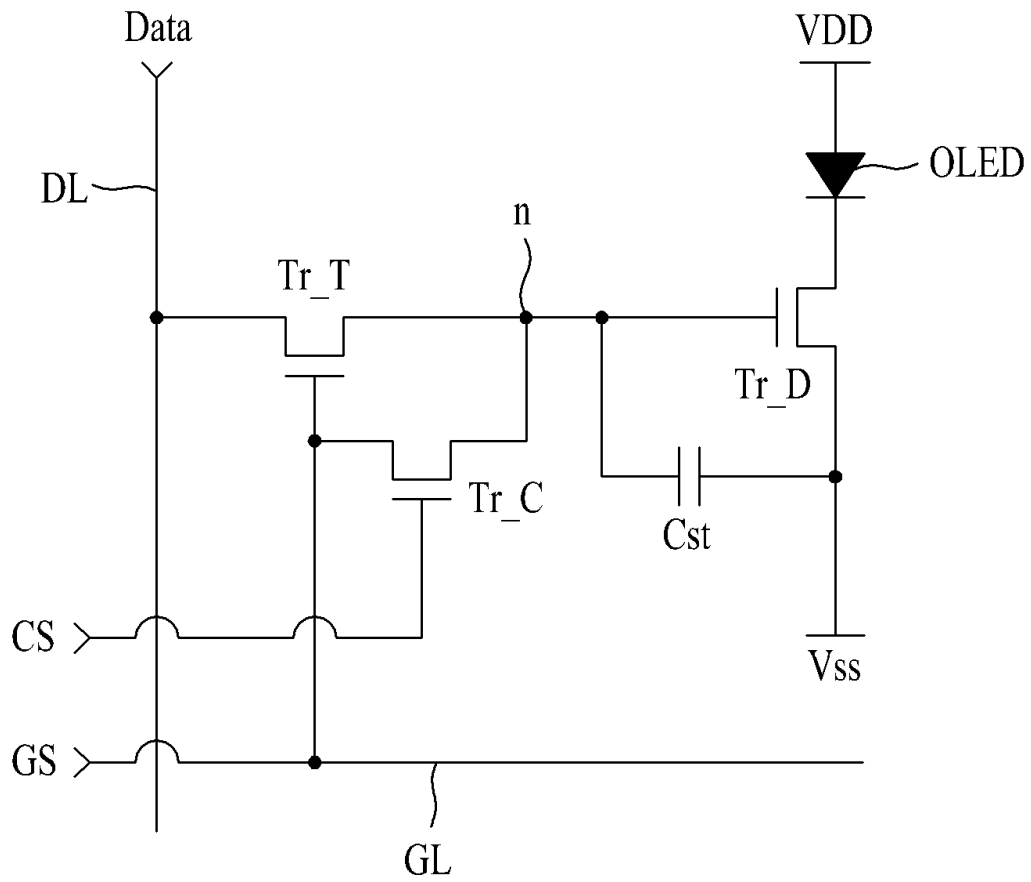
도면1



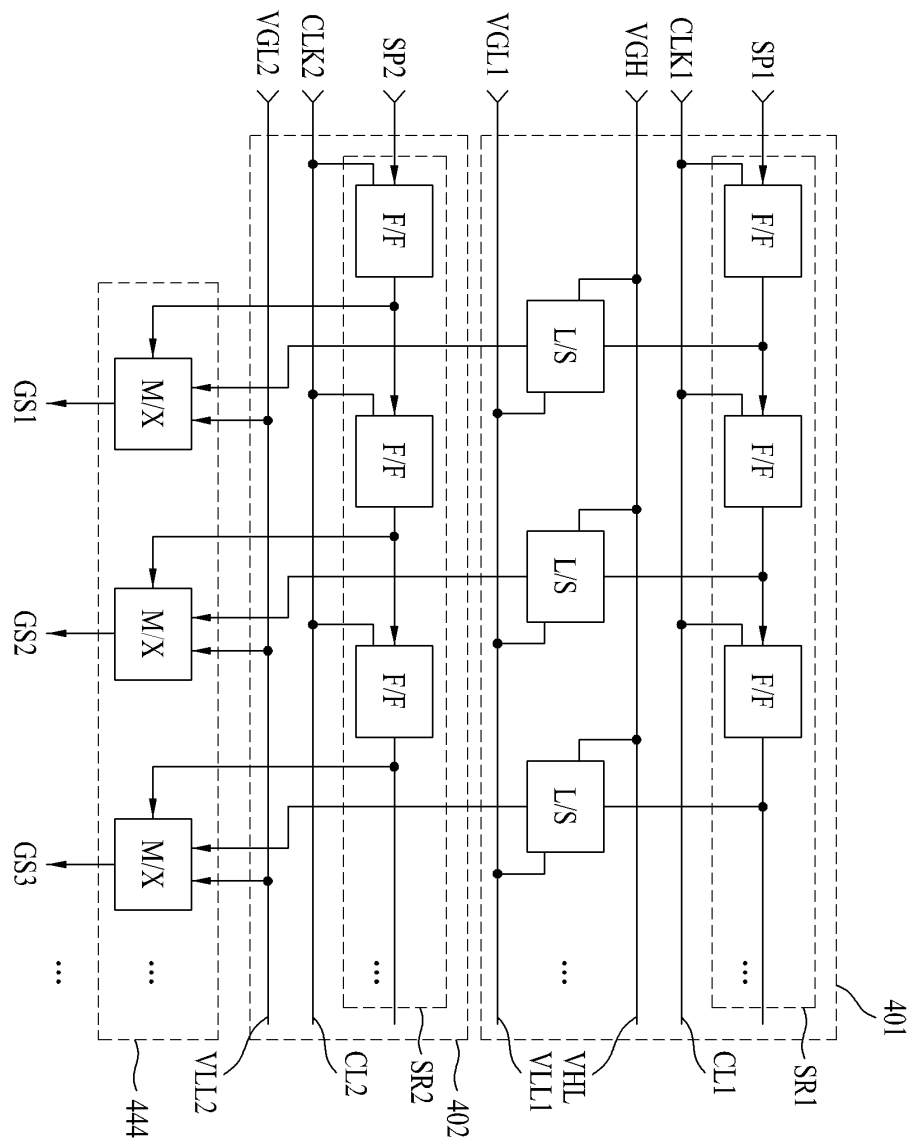
도면2



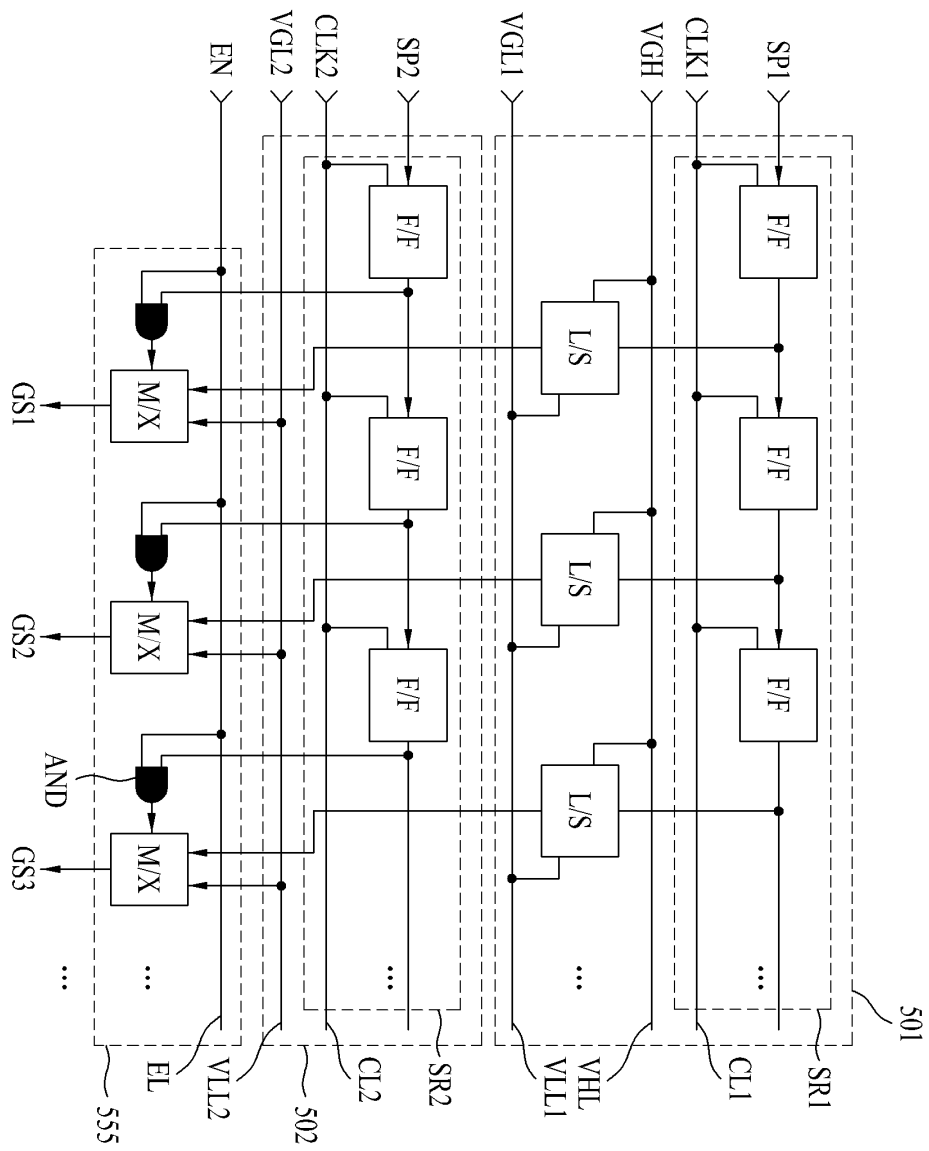
도면3



도면4



도면5



专利名称(译)	有机发光二极管显示器		
公开(公告)号	KR1020100006772A	公开(公告)日	2010-01-21
申请号	KR1020080067133	申请日	2008-07-10
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	WOO KYOUNG DON 우경돈 LEE JAE DO 이재도 KWON YONG IL 권용일		
发明人	우경돈 이재도 권용일		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H01L51/50		
CPC分类号	G09G2310/061 G09G2300/0842 G09G2300/0465 G09G2320/043 G09G3/3233 G09G2310/0254 H01L2027/11879		
代理人(译)	金勇 年轻的小公园		
其他公开文献	KR101274710B1		
外部链接	Espacenet		

摘要(译)

本发明涉及一种能够防止驱动开关元件劣化的有机发光二极管 (OLED) 显示装置, 包括具有发光二极管的多个像素单元; 用于发送具有关于图像的信息的数据信号的多条数据线; 栅极电压, 具有不同尺寸, 第一栅极低电压, 且包括多个用于发射由具有相反极性的数据信号的第二栅极低电压的栅极信号的栅极线; 每个像素单元包括: 信号传输开关元件, 用于根据来自栅极线的第一栅极高电压连接数据线和节点; 一种驱动开关元件, 用于根据节点的信号状态控制提供给发光二极管的驱动电流的大小; 连接在节点与驱动开关元件的源电极或漏电极之间的存储电容器; 以及控制开关元件, 用于根据来自栅极线的第二栅极低电压和来自控制线的控制信号在栅极线和节点之间进行连接。

