

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.⁷
G09G 3/30

(11) 공개번호 10-2005-0105582
(43) 공개일자 2005년11월04일

(21) 출원번호 10-2004-0030605
(22) 출원일자 2004년04월30일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 김성균
서울특별시관악구신림1동1615-12
오두환
충청북도청주시상당구용암동2318번지202호

(74) 대리인 특허법인네이트

심사청구 : 없음

(54) 화질 개선을 위한 화소구조를 가지는 전류구동형 능동행렬유기전계발광 디스플레이 장치

요약

본 발명은 유기전계발광 디스플레이 장치에 관한 것으로서, 화질의 잔상 및 줄무늬 현상을 제거하기 위한 화소구조를 가지는 디스플레이 장치에 관한 것이다.

이를 위해 본 발명은 전원전압라인과; 상기 전원전압라인과 연결된 제1 및 제2구동 트랜지스터와; 상기 제2구동 트랜지스터에 연결된 유기전계발광소자와; 데이터라인과; 상기 데이터라인에 연결된 제1스위칭 트랜지스터와; 상기 제1스위칭 트랜지스터 및 제1구동 트랜지스터와 연결되는 제2스위칭 트랜지스터와; 상기 제2스위칭 트랜지스터와 제1 및 제2구동 트랜지스터에 연결되는 제3스위칭 트랜지스터와; 상기 전원전압라인과 제3스위칭 트랜지스터 사이에 구성되는 저장커패시터와; 상기 제1스위칭 트랜지스터에 연결되는 제1스캔라인과; 상기 제2 및 제3스위칭 트랜지스터에 연결되는 제2스캔라인을 포함하는 화소구조를 제시하고 있으며, 종래의 화소구조에서 나타나는 구동 트랜지스터의 스트레스 특성으로 인한 화질의 불균일 문제와 스위칭 트랜지스터의 오프 구동에서 나타내는 킥백 현상을 동시에 개선하는 장점이 있다.

대표도

도 12

명세서

도면의 간단한 설명

도 1은 종래의 액티브 매트릭스 유기 EL 디스플레이 장치의 구조를 도시한 도면

도 2는 제1종래기술에 따른 전류구동형 4-TFT 1-CAP 유기 EL 디스플레이 장치의 화소구조를 도시한 도면

도 3a 및 3b는 각각 도 2의 화소구조에서 스위칭트랜지스터의 온, 오프 구동시의 등가회로를 도시한 도면

도 4는 도 2의 화소구조에 대한 스캔라인 구동신호를 도시한 타이밍도

도 5는 도 2의 화소구조의 구동에서 발생하는 기생커패시턴스를 도시한 도면

도 6은 도 2의 화소구조에서 발생하는 킥백 현상을 보여주는 시뮬레이션 그래프

도 7은 제2종래기술에 따른 전류구동형 4-TFT 1-CAP 유기 EL 디스플레이 장치의 화소구조를 도시한 도면

도 8a 및 8b는 각각 도 7의 화소구조에서 스위칭트랜지스터 온, 오프 구동시의 등가회로를 도시한 도면

도 9는 도 7의 화소구조에 대한 스캔라인 구동신호를 도시한 타이밍도

도 10은 도 7의 화소구조의 구동에서 발생하는 기생커패시턴스를 도시한 도면

도 11은 도 7의 화소구조에서 발생하는 킥백 현상을 보여주는 시뮬레이션 그래프

도 12는 본 발명에 따른 유기전계발광 디스플레이 장치의 화소구조를 도시한 도면

도 13a 및 13b는 각각 본 발명에 따른 유기전계발광 디스플레이 장치의 화소구조에서 스위칭트랜지스터 온, 오프 구동시의 등가회로를 도시한 도면

도 14는 본 발명에 따른 유기전계발광 디스플레이 장치의 화소구조에 대한 스캔라인 구동신호를 도시한 타이밍도

도 15는 본 발명에 따른 유기전계발광 디스플레이 장치의 화소구조에 의해 발생하는 기생커패시턴스를 설명하기 위한 도면

도 16은 본 발명에 따른 유기전계발광 디스플레이 장치의 화소구조에서 발생하는 킥백 현상을 보여주는 시뮬레이션 그래프

<도면의 주요부분에 대한 간단한 설명>

D : 데이터라인 VDD : 전원전압

SWT1,2,3 : 스위칭 트랜지스터 MT : 구동 트랜지스터

OLEL : 유기전계발광소자 Cst : 저장커패시터

SC1,2 : 스캔라인

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기EL 디스플레이 장치에 관한 것으로서, 보다 상세하게는 화질의 잔상 및 줄무늬 현상을 제거하기 위한 화소구조를 가지는 디스플레이 장치에 관한 것이다.

요즈음 많이 사용되고 있는 디스플레이 장치인 액티브 매트릭스 액정 디스플레이(AMLCD; Active Matrix Liquid Crystal Display) 장치는 경박, 저 소비 전력의 특성을 가지고 있지만, 자체의 발광 특성이 없으므로 백라이트(backlight)를 이용해야 한다는 단점이 있다.

AMLCD의 단점을 해소하기 위한 디스플레이 장치가 액티브 매트릭스 유기 EL 디스플레이 장치인데, 유기 EL(electroluminescence) 디스플레이 장치의 EL은 형광성 유기 화합물을 전기적으로 여기시켜 발광시키는 자발광성 디스플레이 장치로서, 낮은 전압에서 구동이 가능하고, 박형 등의 장점을 갖는다.

도 1은 종래의 액티브 매트릭스 유기 EL 디스플레이 장치의 구조를 나타내는 것으로, 매트릭스 형태로 배열된 스캔 라인들(S1, S2, ..., Sm)과 데이터 라인들(D1, D2, ..., Dn) 각각의 사이에 스위칭용 PMOS트랜지스터(P1), 캐패시터(C1), 전류 구동용 PMOS트랜지스터(P2), 및 유기 EL(OEL)을 구비하여 구성되어 있다.

PMOS트랜지스터(P1)의 게이트는 스캔 라인에 연결되고, 소스는 데이터 라인에 연결되어 있다. 캐패시터(C1)의 일측은 PMOS트랜지스터(P1)의 드레인에 연결되고 타측은 전압(Vdd)에 연결되어 있다. PMOS트랜지스터(P2)의 소스는 전압(Vdd)에 연결되고, 게이트는 PMOS트랜지스터(P1)의 드레인에 연결되고, 드레인은 유기 EL(OEL)의 양극에 연결되어 있다.

도1에 나타난 장치의 구동방법을 설명하면 다음과 같다.

스캔 라인으로 인가되는 네거티브 선택 전압에 의해서 PMOS트랜지스터(P1)가 온되면 데이터 라인으로 인가되는 전압(Vdd)에 의해서 캐패시터(C1)에 전하가 축적된다. 캐패시터(C1)의 전압에 의해서 전류 구동용 PMOS트랜지스터(P2)에 흐르는 전류의 양이 결정된다. 결정된 전류의 양에 의해서 유기 EL(OEL)이 발광된다.

상술한 방법으로, 스캔 라인들(S1, S2, ..., Sm)을 순차적으로 인에이블하면서 해당 스캔 라인으로 데이터 라인들(D1, D2, ..., Dn)을 통하여 데이터가 인가된다.

상기와 같은 기본 구성과 동작의 특징을 가지는 유기 EL 디스플레이 장치는 그 필요에 따라 다양한 화소구조로 응용되어 지는데, 도 2에 도시한 전류구동형 4-TFT 1-CAP 유기 EL 디스플레이 장치의 화소구조를 제1종래 기술로 설명한다.

도시된 화소구조를 살펴보면, 데이터라인과(D), 전원전압(VDD)과, 상기 전원전압(VDD)을 입력받는 제1 및 제2구동트랜지스터(M1)(M2)와, 상기 제2구동 트랜지스터(M2)에 연결되는 유기전계발광소자(OLED)와, 데이터가 입력되는 제1스위칭 트랜지스터(SW1)와, 상기 제1스위칭 트랜지스터(SW1) 및 제1구동 트랜지스터(M1)의 출력을 입력받는 제2스위칭 트랜지스터(SW2)와, 상기 제1 및 제2스위칭 트랜지스터(SW1)(SW2)로 스캔신호를 공급하는 제1 및 제2스캔라인(Sc1)(Sc2)과, 상기 전원전압(VDD)과 제2스위칭 트랜지스터(SW2) 사이에 구성되고 상기 제1 및 제2구동트랜지스터의 게이트단자에 신호를 공급하는 저장커패시터(Cst)로 구성된다.

여기서, 상기 제1스위칭 트랜지스터(SW1)는 NMOS 소자이고, 상기 제2스위칭 트랜지스터(SW2)는 PMOS 소자이다.

또한 상기 제1 및 제2구동 트랜지스터(M1)(M2)는 모두 PMOS 소자이며, 제1구동 트랜지스터(M1)와 제2구동 트랜지스터(M2)는 전류 미러 회로(Current mirror circuit)이다.

상기 유기전계발광소자(OLED)는 상기 제2구동 트랜지스터(M2)에 애노드(+)단자가 연결된다.

상기 화소구조의 특징은 상기 제2구동 트랜지스터(M2)와 그 미러 트랜지스터인 제1트랜지스터(M1)의 미러 비(Mirror ratio:MR)에 따라 상기 유기 전계발광소자(OLED)로 인가되는 데이터값에 대한 전류가 제어된다.

상기와 같은 구성에서 동작을 도 3a 및 3b와 도 4의 스캔신호 타이밍도를 이용하여 살펴보면 다음과 같다.

먼저, 도 4의 스캔라인(Sc1)(Sc2) 타이밍도와 같이 스캔신호가 각각 입력되고, 상기 제1 및 제2구동 트랜지스터(M1)(M2)의 구동 특성이 동일하다고 가정하면, 상기 제1 및 제2스위칭 트랜지스터(SW1)(SW2)가 온(on)되면 도 3a와 같이, 상기 제1구동 트랜지스터(M1)는 다이오드로 동작되어 상기 제1구동 트랜지스터(M1)의 데이터 전류(I_{data})를 이용해 상기 제2구동 트랜지스터(M2)에 인가되는 전류(I_{oled})를 조절할 수 있다.

예를 들어, 상기 제1 및 제2구동트랜지스터(M1)(M2)의 미러 비(MR)가 5:1일 경우, 화이트 컬러를 표시하기 위해 상기 유기전계발광소자(OLED)에 $1\mu A$ 의 전류가 필요하다고 하면, 상기 제1구동트랜지스터(M1)를 통해 $5\mu A$ 의 전류를 싱크(sink)하면 상기 제2구동 트랜지스터(M2)를 통해 $1\mu A$ 의 전류를 유기전계발광소자(OLED)에 인가할 수 있게 된다. 이러한

구동을 수행하는 화소구조는 도 3b와 같이, 전류 싱크(Current sink) 방식이기 때문에 이웃하는 화소의 소자특성에 무관하게 상기 제1 및 제2구동 트랜지스터(M1)(M2)의 게이트전압(Vg_m1)(Vg_m2)이 동일하게 생성되므로 화질 불균일 현상을 개선할 수 있는 특징이 있으며, 상기 데이터가 프로그램되는 동안에 저장커패시터(Cst)에 충전된 데이터전압을 이용하여 상기 제1 및 제2스위칭 트랜지스터가 오프(off)된 후에도 1프레임 동안 데이터값을 유지할 수 있다.

그러나, 상기와 같이 설명한 제1종래 기술의 화소구조는 도 5와 같이 예시된 기생커패시턴스(C1)(C2)의 영향을 받아 상기 제1 및 제2스위칭 트랜지스터(SW1)(SW2)의 오프(off) 이후에도 각각 아래 식(1)과 식(2)에 계산된 ΔI_p 만큼의 전류 킥백(kick back) 현상을 발생시켜 화면에 줄무늬 현상을 유발하게 된다.

$$\text{식(1)} \quad \Delta I_{p1} = \frac{C1}{C1+C2+Cst} \Delta I1$$

$$\text{식(2)} \quad \Delta I_{p2} = \frac{C2}{C1+C2+Cst} \Delta I2$$

여기서, 상기 C1은 구동 트랜지스터(M1)(M2) 게이트단자와 제1스위칭 트랜지스터(SW1)간에 발생하는 기생커패시턴스이고, C2는 구동 트랜지스터(M1)(M2)의 게이트단자와 제2스위칭 트랜지스터(SW2) 사이에 발생하는 기생커패시턴스이다. 또한 $\Delta I1$ 및 $\Delta I2$ 는 상기 C1과 C2에 인가되는 전류이다.

상기와 같이 발생하는 기생 커패시턴스(C1)(C2)에 의한 킥백 전압(ΔV_{p1})(ΔV_{p2})에 의한 전체 전압 강하는 도 6의 시뮬레이션 그래프와 같이, 제2 및 제1스위칭 트랜지스터(SW2)(SW1)의 순차적인 오프(off)에 따라 "A"와 "B"부분에 전류 강하를 발생시킨다. 이때 상기 "A", "B"를 통한 전체 킥백의 크기(ΔI_p)는 약 27.1%에 이른다.

도 7은 전류구동형 4-TFT 1-CAP 유기 EL 디스플레이 장치의 화소구조이며 제2종래 기술로 설명한다. 전술한 도 2의 화소구조와 동일한 구성요소는 동일 도면 부호를 이용한다.

도시된 화소구조를 살펴보면, 데이터라인과(D), 전원전압(VDD)과, 상기 전원전압(VDD)을 입력받는 제1 및 제2구동 트랜지스터(M1)(M2)와, 상기 제2구동 트랜지스터(M2)에 연결되는 유기전계발광소자(OLED)와, 데이터가 입력되는 제1스위칭 트랜지스터(SW1)와, 상기 제1스위칭 트랜지스터(SW1) 및 제1구동 트랜지스터(M1)와 연결된 제2스위칭 트랜지스터(SW2)와, 상기 제1 및 제2스위칭 트랜지스터(SW1)(SW2)로 스캔신호를 공급하는 제1 및 제2스캔라인(Sc1)(Sc2)과, 상기 전원전압(VDD)과 제2스위칭 트랜지스터(SW2) 사이에 구성되고 상기 제2구동 트랜지스터의 게이트단자에 신호를 공급하는 저장커패시터(Cst)로 구성된다.

여기서, 상기 제1 및 제2스위칭 트랜지스터(SW1)(SW2)는 PMOS 소자이며, 제1구동 트랜지스터(M1)와 제2구동 트랜지스터(M2) 역시 전류 싱크(Current sink)방식이다.

또한 상기 제1 및 제2구동 트랜지스터(M1)(M2)는 모두 PMOS 소자이며, 상기 유기전계발광소자(OLED)는 상기 제2구동 트랜지스터(M2)에 애노드(+)단자가 연결된다.

상기 화소구조의 특징은 상기 제2구동 트랜지스터(M2)와 그 미러 트랜지스터인 제1트랜지스터(M1)의 미러 비(Mirror ratio:MR)에 따라 상기 유기 전계발광소자(OLED)로 인가되는 데이터값에 대한 전류가 제어된다.

상기와 같은 구성에서 동작을 도 8a 및 8b와 도 9의 스캔신호 타이밍도를 이용하여 살펴보면 다음과 같다.

먼저, 도 9의 스캔라인(Sc1)(Sc2) 타이밍도와 같이 스캔신호가 각각 입력되는데 상기 구조 역시 전류 싱크 방식이므로 제1 및 제2스위칭 트랜지스터의 온(On) 구동에도 제1 및 제2구동 트랜지스터(M1)(M2)의 게이트전압(Vg_m1)(Vg_m2)이 동일하게 형성되기 때문에 화질 불균일을 해결할 수 있는 구조이다.

그러나, 상기 제1 및 제2스위칭 트랜지스터(SW1)(SW2)가 오프(off)되면, 상기 제1종래기술의 화소구조에서는 제1 및 제2구동 트랜지스터(M1)(M2)의 게이트전압이 동일한 것과 비해 도 7에 도시한 제2종래기술의 화소구조에서는 제1 및 제2구동 트랜지스터(M1)(M2)의 게이트전압이 서로 다르게 출력된다.

이로 인해, 상기 제1 및 제2구동트랜지스터(M1)(M2)가 받는 스트레스의 정도가 다르게 되어 구동에 따라 소자 특성이 변하게 된다.

즉, 상기 제1 및 제2스위칭 트랜지스터(SW1)(SW2)의 오프(off) 구동시 상기 제2구동 트랜지스터(M2)의 게이트전압(V_{g_m2})은 입력되는 데이터(D)에 해당하는 전압이 입력되고, 상기 제1구동 트랜지스터(M1)의 게이트전압(V_{g_m1})은 상기 제1 및 제2스위칭 트랜지스터(SW1)(SW2)의 오프(OFF) 구동에도 지속적으로 다이오드 커백션 형성에 의해 전원전압(VDD)과 제1구동 트랜지스터의 문턱전압(V_{th_m1})의 차이만큼의 게이트전압이 형성된다.

따라서, 전술한 도 2의 제1종래기술에서 상기 제1 및 제2구동 트랜지스터(M1)(M2)의 특성이 동일할 경우 각 화소의 화질 불균일 현상을 개선할 수 있는데 비해, 상기 제1 및 제2스위칭 트랜지스터(SW1)(SW2) 오프(Off)시 제1 및 제2구동 트랜지스터(M1)(M2)가 받는 스트레스가 다름에 따른 동작특성의 차이로 도 7의 제2종래기술에 따른 화소구조에서는 화질 불균일 현상의 개선 정도가 제1종래기술의 화소구조에 비해 미흡하다.

이는 도 10에 도시한 바와 같이 제2스위칭 트랜지스터(SW2)의 오프(off) 구동에서 식(3)과 같이 기생커패시턴스(C3)가 발생되고, 상기 기생커패시턴스(C3)에 의해 발생하는 킥백 현상에 의한 유기전계발광소자(OLED)에 미치는 전류의 영향을 도 11의 시뮬레이션 그래프에 도시하였다.

$$\text{식(3) TRIANGLE Ip3} = \frac{C3}{C3 + Cst} \times \text{TRIANGLE I3}$$

여기서, 상기 C3는 제2구동 트랜지스터(M2)와 제2스위칭 트랜지스터(SW2) 사이에 발생하는 기생커패시턴스이고, $\Delta I3$ 는 C3에 인가된 전류이다.

이때 도 11에 도시된 전체 킥백전류 ΔI_p 는 약 6.1%에 이른다.

발명이 이루고자 하는 기술적 과제

상기와 같이 설명한 제1종래기술 화소구조의 단점인 킥백현상을 개선하고, 제2종래기술에 따른 화소구조의 단점인 구동 트랜지스터의 불균등한 스트레스 정도에 기인하는 화질의 불균형 문제를 개선한 질충형 전류구동형 유기전계 발광소자의 화소구조를 제시한다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위해, 본 발명은 전원전압라인 및 데이터라인과; 상기 전원전압을 입력받는 제1 및 제2구동 트랜지스터와; 상기 제2구동 트랜지스터에 연결된 유기전계발광 다이오드와; 상기 데이터라인에 연결된 제1스위칭 트랜지스터와; 상기 제1스위칭 트랜지스터 및 제1구동 트랜지스터와 연결되는 제2스위칭 트랜지스터와; 상기 제2스위칭 트랜지스터와 제2구동 트랜지스터에 연결되는 제3스위칭 트랜지스터와; 상기 전원전압라인과 제3스위칭 트랜지스터 사이에 구성되는 저장커패시터와; 상기 제1스위칭 트랜지스터에 연결되는 제1스캔라인과; 상기 제2 및 제3스위칭 트랜지스터에 연결되는 제2스캔라인을 포함하는 화소구조를 가지는 유기전계발광 디스플레이 장치를 제안한다.

상기 제1 및 제2구동 트랜지스터는 PMOS 트랜지스터인 것을 특징으로 한다.

상기 제1, 제2, 제3스위칭 트랜지스터는 PMOS 트랜지스터인 것을 특징으로 한다.

상기 제2스위칭트랜지스터의 응답출력은 상기 제1구동 트랜지스터의 게이트로 입력되는 것을 특징으로 한다.

상기 제3스위칭 트랜지스터의 응답출력은 상기 제2구동 트랜지스터의 게이트단자로 입력되는 것을 특징으로 한다.

이하 첨부된 도면을 참조하여 본 발명에 따른 전류구동형 유기전계발광 디스플레이장치와 그 구동을 설명한다.

도 12는 본 발명에 따른 유기전계발광 디스플레이 장치의 화소구조를 도시한 도면으로서, 그 구성을 보면 전원전압(VDD)과, 전류 미러 회로이며 상기 전원전압(VDD)을 입력받는 제1 및 제2구동 트랜지스터(MT1)(MT2)와, 상기 제2구동 트랜지스터(MT2)에 연결된 유기전계발광소자(OLED)와, 데이터를 출력하는 데이터라인(D)과, 상기 데이터라인(D)에 연결되어 데이터를 입력받는 제1스위칭 트랜지스터(SWT1)와, 상기 제1스위칭 트랜지스터(SWT1) 및 제1구동 트랜지스

터(MT1)와 연결되는 제2스위칭 트랜지스터(SWT2)와, 상기 제2스위칭 트랜지스터(SWT2)와 제1 및 제2구동 트랜지스터(MT1)(MT2)에 연결되는 제3스위칭 트랜지스터(SWT3)와, 상기 전원전압(D)과 제3스위칭 트랜지스터(SWT3)에 연결되는 저장커패시터(Cst)와, 상기 제1스위칭 트랜지스터(SWT1)에 연결되는 제1스캔라인(Sc1)과, 상기 제2 및 제3스위칭 트랜지스터(SWT2)(SWT3)에 연결되는 제2스캔라인(Sc2)으로 구성되어 있다.

상기 제시한 화소의 동작을 도 13a 및 13b와 도 14의 타이밍도를 참조하여 설명한다.

상기 도시한 본 발명의 화소구조는 전술한 제1 및 제2종래기술에서 각각 문제점이 되는 킥백 현상과 구동 트랜지스터의 스트레스 차이로 인한 화질 불균일 문제점을 고르게 해결하는 방안을 제시하고 있다.

즉, 상기 도 7에 도시한 제2종래기술의 제1구동 트랜지스터(M1)의 게이트전압(Vg_m1)이 제1 및 제2스위칭 트랜지스터(SW1)(SW2)가 오프(off)된 후에도 계속 다이오드 커백션을 이루어 제1 및 제2구동 트랜지스터(M1)(M2)간의 특성의 변화를 유발하는 문제점을 두 스위칭 트랜지스터 사이에 스위칭 트랜지스터를 더욱 부가하여 해결하고 있다. 즉, 도 12의 본 발명 화소구조에서는 제1 및 제3스위칭 트랜지스터(SWT1)(SWT3)가 기존의 화소를 구성하던 스위칭 트랜지스터이며, 제2스위칭 트랜지스터(SWT2)가 새로이 더욱 구성된 소자이다.

상기 새로이 부가된 제2스위칭트랜지스터(SWT2)와 제3스위칭트랜지스터(SWT3)는 도 13b와 같이, 상기 제2스캔라인(Sc2)에 의해 동시에 오프(off)구동 되기 때문에 상기 제1구동트랜지스터(MT1)는 제1,제2,제3스위칭 트랜지스터(SWT1)(SWT2)(SWT3)가 오프(off)되도 지속해서 다이오드 커백션을 형성하지 않아 두 구동트랜지스터(MT1)(MT2)가 받는 스트레스의 정도가 거의 동일하게 되어 화질의 불균일 현상을 제거할 수 있다.

도 15는 본 발명의 화소구조에 의해 발생하는 기생커패시턴스를 설명하기 위한 도면인데, 각 스위칭 트랜지스터와 구동 트랜지스터 간에 다수의 기생커패시터가 발생할 수 있으나 킥백 현상에 가장 영향을 미치는 대표되는 기생커패시턴스만 도시하였다.

도시된 기생커패시턴스(C4)는 제3스위칭트랜지스터(SWT3)의 오프(off)구동시 제3스위칭트랜지스터(SWT3) 게이트단자와 제2구동 트랜지스터(MT2) 사이에 발생하며, 이로 인한 킥백 전류의 크기는 아래 수식(4)와 같이 계산된다.

$$\text{수식(4) } \text{TRIANGLE Ip4} = \frac{C4}{C4 + Cst} \times \text{TRIANGLE I4}$$

여기서, 상기 C4는 제2구동 트랜지스터(MT2)와 제3스위칭 트랜지스터(SWT3) 사이에 발생하는 기생커패시턴스이고, $\Delta I4$ 는 C4에 인가된 전류, 즉 상기 제2구동 트랜지스터(MT2) 게이트단자와 제3스위칭트랜지스터(SWT3)사이에서 인가된 전류이다.

상기와 같이 구성하여 구동되는 본 발명에 따른 전류구동형 유기전계발광 디스플레이장치를 위한 화소구조의 구동 결과를 도 15의 시뮬레이션 결과 그래프로 도시하고 있다.

그래프에서 보듯이, 제2 및 제3스위칭 트랜지스터(SWT2)(SWT3)의 오프(off) 구동시에 킥백 현상이 발생되고("A"서클부분), 제1스위칭 트랜지스터(SWT1)의 오프(off) 구동에서는 킥백 현상이 발생하지 않음("B"서클부분)을 알 수 있다.

이때 발생하는 킥백 전류는 전체전류의 약 8.3% 정도로 전술한 제2종래기술의 킥백 양과 유사한 특성을 나타냄을 알 수 있다.

발명의 효과

상기와 같이 설명한 본 발명에 따른 전류구동형 유기전계발광 디스플레이 장치의 화소구조는 종래의 화소구조에서 나타나는 구동 트랜지스터의 스트레스 특성으로 인한 화질의 불균일 문제와 스위칭 트랜지스터의 오프 구동에서 나타나는 킥백 현상을 동시에 개선한 특징을 보여준다.

이는 전류구동형의 유기전계발광소자의 안정된 구동을 유도하고 이에 따른 화질의 개선 효과를 도출하는 장점이 있다.

(57) 청구의 범위

청구항 1.

전원전압라인 및 데이터라인과;
상기 전원전압라인과 연결된 제1 및 제2구동 트랜지스터와;
상기 제2구동 트랜지스터에 연결된 유기전계발광 다이오드와;
상기 데이터라인에 연결된 제1스위칭 트랜지스터와;
상기 제1스위칭 트랜지스터 및 제1구동 트랜지스터와 연결되는 제2스위칭 트랜지스터와;
상기 제2스위칭 트랜지스터와 제1 및 제2구동 트랜지스터에 연결되는 제3스위칭 트랜지스터와;
상기 전원전압라인과 제3스위칭 트랜지스터 사이에 구성되는 저장커패시터와;
상기 제1스위칭 트랜지스터에 연결되는 제1스캔라인과;
상기 제2 및 제3스위칭 트랜지스터에 연결되는 제2스캔라인
을 포함하는 화소구조를 가지는 유기전계발광 디스플레이 장치

청구항 2.

청구항 제 1 항에 있어서,
상기 제1 및 제2구동 트랜지스터는 PMOS 트랜지스터인 것을 특징으로 하는 유기전계발광 디스플레이 장치

청구항 3.

청구항 제 1 항에 있어서,
상기 제1, 제2, 제3스위칭 트랜지스터는 PMOS 트랜지스터인 것을 특징으로 하는 유기전계발광 디스플레이 장치

청구항 4.

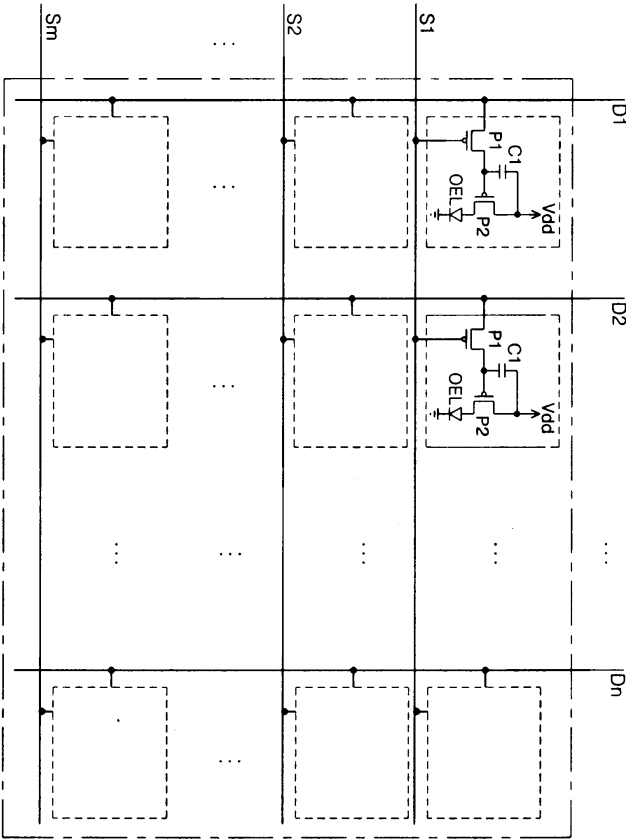
청구항 제 1 항에 있어서,
상기 제2스위칭트랜지스터의 응답출력은 상기 제1구동 트랜지스터의 게이트로 입력되는 것을 특징으로 하는 유기전계 발광 디스플레이 장치

청구항 5.

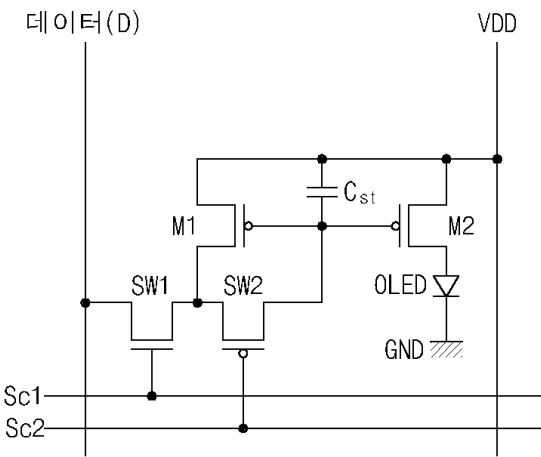
청구항 제 1 항에 있어서,
상기 제3스위칭 트랜지스터의 응답출력은 상기 제2구동 트랜지스터의 게이트단자로 입력되는 것을 특징으로 하는 유기 전계발광 디스플레이 장치

도면

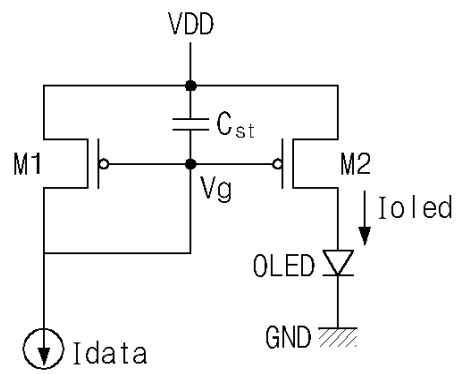
도면1



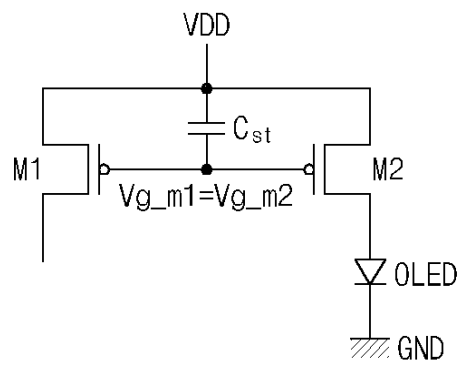
도면2



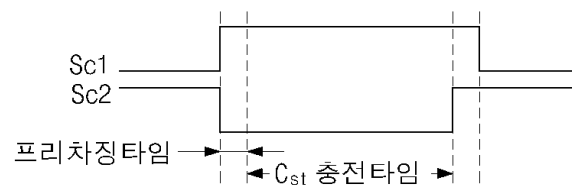
도면3a



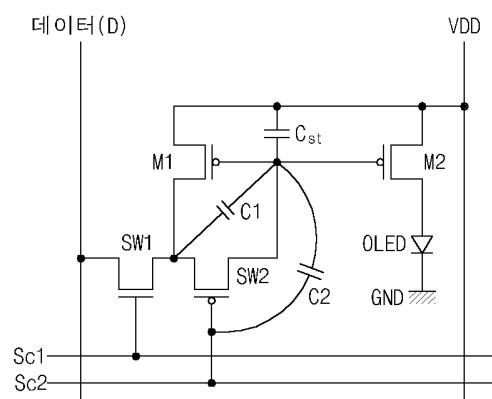
도면3b



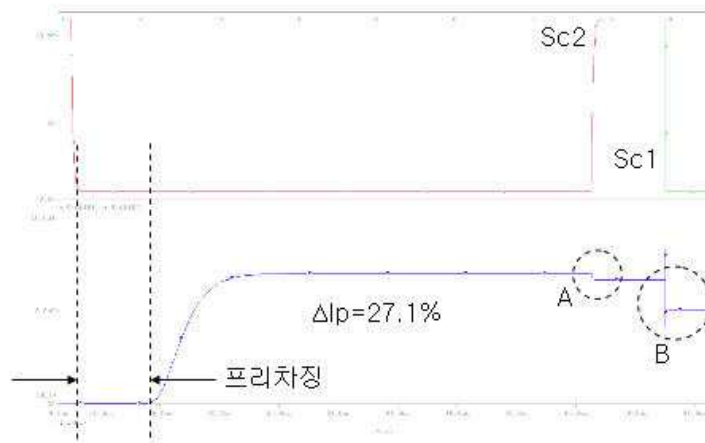
도면4



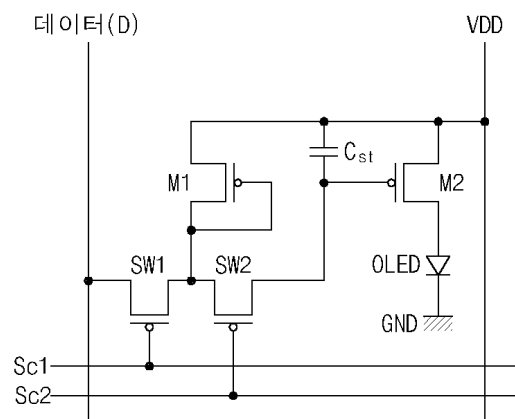
도면5



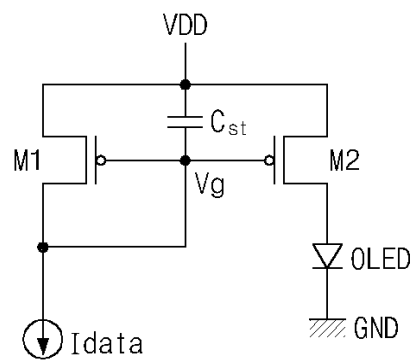
도면6



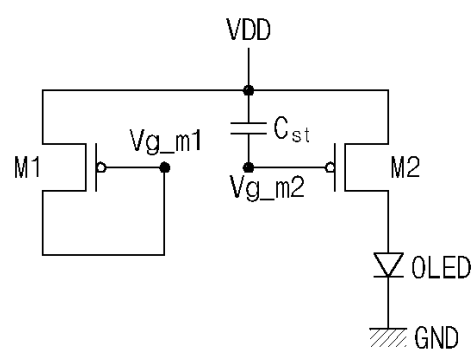
도면7



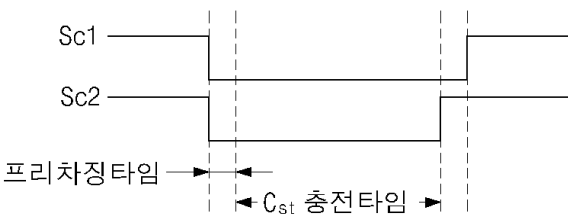
도면8a



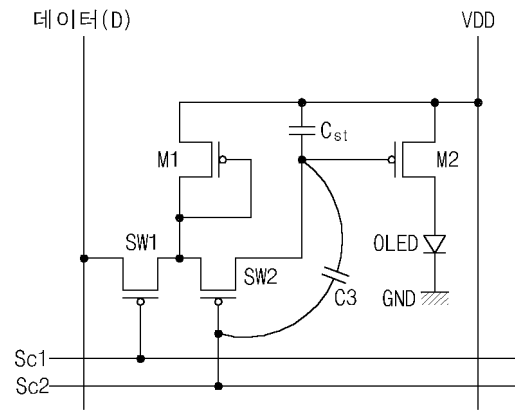
도면8b



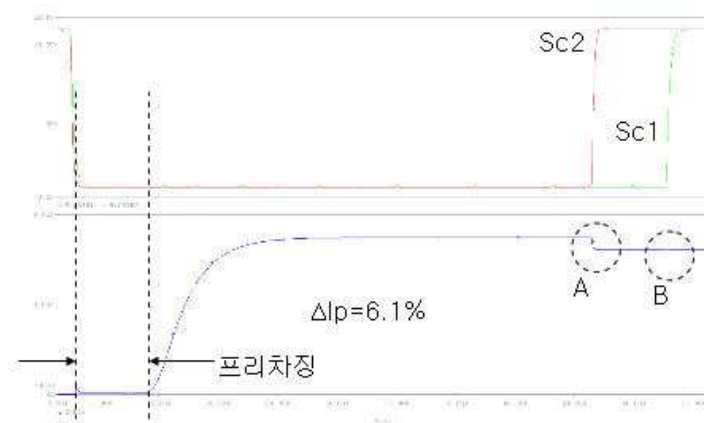
도면9



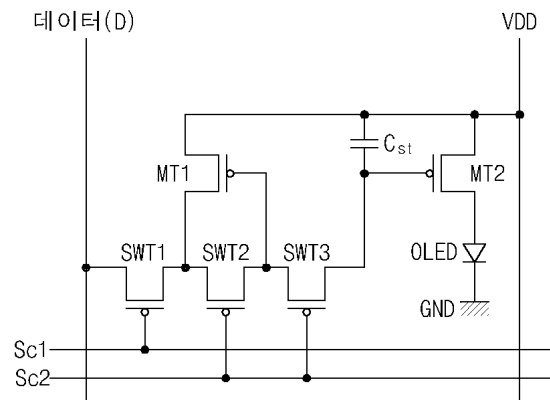
도면10



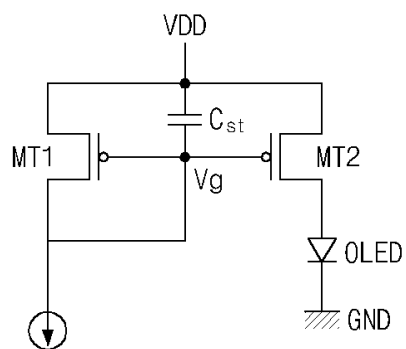
도면11



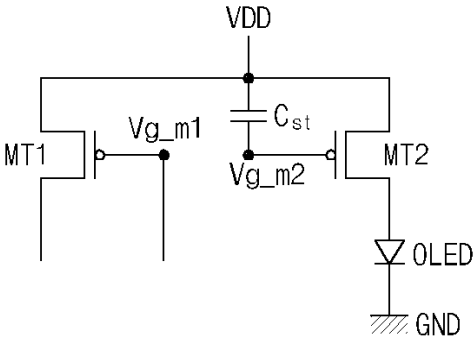
도면12



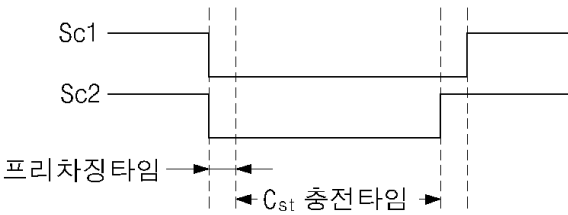
도면13a



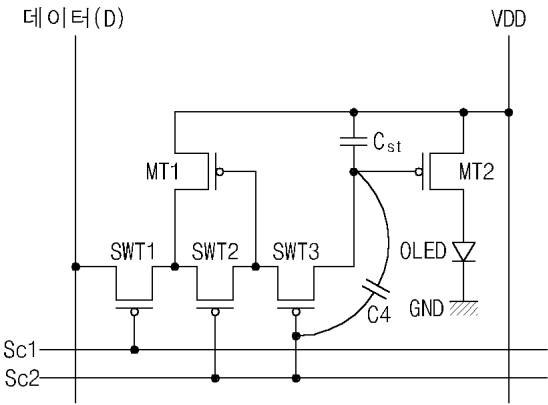
도면13b



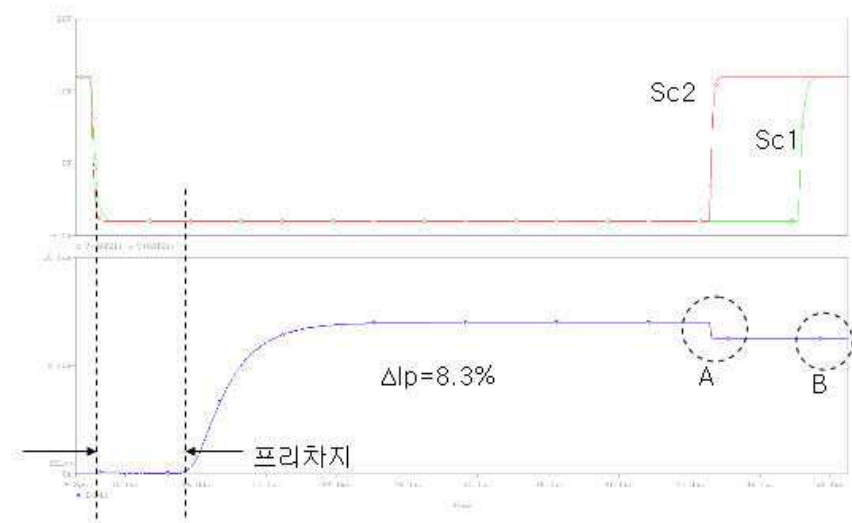
도면14



도면15



도면16



专利名称(译)	一种电流驱动的有源矩阵有机电致发光显示装置，具有用于改善图像质量的像素结构		
公开(公告)号	KR1020050105582A	公开(公告)日	2005-11-04
申请号	KR1020040030605	申请日	2004-04-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM SEONGGYUN 김성균 OH DUHWAN 오두환		
发明人	김성균 오두환		
IPC分类号	G09G3/30 H01L51/50 H05B33/14 G09F9/30 G09G3/20 H01L27/32		
CPC分类号	G09G2300/0842 G09G2300/0814 G09G2310/0262 G09G2310/0251 G09G3/3241 A21C1/065 A21C1/12 A21C1/149 A21C11/10		
其他公开文献	KR101054327B1		
外部链接	Espacenet		

摘要(译)

有机电致发光器件包括彼此串联连接的第一、第二和第三开关元件，第一开关元件由第一信号控制，第二开关元件和第三开关元件由第二信号控制，第二信号不同于第一信号，连接到电源，存储电容器和第一、第二和第三开关元件的第一驱动元件，以及连接到电源，存储电容器，有机发光二极管的第二驱动元件，和第三开关元件。

